



**I  
N  
A  
O  
E**

**Caracterización de Dispositivos  
Memristivos Basados en Estructuras  
MIM Fabricados a Baja  
Temperatura**

por

**Ing. René Valderrama Bernardino**

Tesis sometida como requisito parcial  
para obtener el grado de

**MAESTRO EN CIENCIAS EN LA  
ESPECIALIDAD DE ELECTRÓNICA**

en el

**Instituto Nacional de Astrofísica, Óptica y  
Electrónica**

Noviembre 2013  
Tonantzintla, Puebla

Supervisado por:

**Dr. Joel Molina Reyes**  
Investigador titular del INAOE

©INAOE 2013

Derechos Reservados

El autor otorga al INAOE el permiso de  
reproducir y distribuir copias de esta tesis en su  
totalidad o en partes mencionando la fuente.



# Resumen

El proceso tecnológico y el escalamiento de los dispositivos electrónicos han llevado a la exploración de nuevas áreas en la industria de dispositivos semiconductores y de memorias no-volátiles (NVM). Las últimas generaciones de memorias de datos no-volátiles tienen características tales como una alta densidad y bajo costo, acceso rápido de escritura y lectura, baja energía de operación, alto desempeño con respecto a la retención de datos, etc. Actualmente, diversos dispositivos de memoria flash basados en silicio presentan características de desempeño eficientes debido a su alta densidad de integración monolítica y bajo costo de fabricación. Sin embargo el continuo incremento en la densidad de estos dispositivos (reduciendo con ello las dimensiones geométricas físicas de los mismos) ha orillado a caer en los límites físicos de operación y en un alta corriente de fuga debido a la reducción en el espesor físico del dieléctrico clásico (óxido de silicio  $\text{SiO}_2$ ). Para cubrir estos problemas, una variedad de conceptos de memoria alternativos está siendo explorada, más notablemente memorias emergentes no-volátiles basadas en el recientemente descubierto efecto *memristivo* o resistencia con memoria. El comportamiento de memristancia es el cambio entre dos estados resistivos, uno altamente resistivo (HRS) y otro ligeramente resistivo (LRS). Los óxidos metálicos binarios presentan propiedades de conmutación resistiva, alta constante dieléctrica (mayor que el  $\text{SiO}_2$ ) que permite aumentar el espesor físico de los óxidos, mientras se mantiene la misma capacitancia y con ello la notable disminución de la corriente de fuga en los dispositivos MOS, además de su alta compatibilidad con los procesos CMOS convencionales.

Celdas de memoria de switcheo resistivo (ReRAM) basadas en óxidos binarios son candidatas potenciales para ser implementadas en procesos

BEOL (Back End Of Line), lo que aumentaría la densidad de dispositivos dentro de un CI drásticamente, ya que estos dispositivos se integran comúnmente dentro de la parte FEOL (Front End Of Line) del proceso de fabricación. La integración de memorias ReRAM dentro de este tipo de procesos de baja temperatura en la fabricación, hace que una elección adecuada de los materiales (óxido y electrodos) que conforman la estructura MIM sea necesaria para obtener características satisfactorias.

En este trabajo se presentan los resultados de la caracterización de una estructura MIM simple, donde el óxido con características de switcheo resistivo es  $\text{Al}_2\text{O}_3$ . Este dieléctrico de alta  $k$  es obtenido por medio del sistema ALD a  $250^\circ\text{C}$ , esto lo hace idealmente compatible con el proceso BEOL. Los electrodos empleados son Al y W, los cuales presentan excelentes características en contacto con  $\text{Al}_2\text{O}_3$ . El efecto *memristivo* fue observado en nuestros dispositivos por varios barridos cíclicos de voltaje, mostrando una relación  $I_{\text{ON}}/I_{\text{OFF}}$  de por lo menos  $10^5$  órdenes en magnitud. Importantes diferencias en los mecanismos de conducción previo al rompimiento fueron observadas cuando usamos un material metálico altamente reactivo (aluminio) o altamente inerte (tungsteno) como electrodo inferior. Mediante análisis AFM se determinó que la rugosidad superficial del electrodo inferior juega un rol importante en la operación de estos dispositivos. De los resultados de las curvas Capacitancia-Voltaje se obtuvo el valor de la constante dieléctrica promedio  $\epsilon_r = 7$ , de este valor se concluye que, posible reducción química del  $\text{Al}_2\text{O}_3$  ocurre cuando este óxido hace contacto físico con el electrodo de aluminio. Estructuras MIS ( $\text{Al}/\text{Al}_2\text{O}_3/\text{nSi}$ ) muestran un campo eléctrico de ruptura  $E_{\text{bkd}} = 7.7 \text{ MV/cm}$ , que confirma la calidad eléctrica del óxido de compuerta usada en este trabajo. Con los resultados de esta caracterización, integración vertical de arreglos de memoria usando estructuras MIM de este tipo pueden ser implementadas dentro de la etapa BEOL para obtener circuitos integrados más densos, inteligentes y altamente eficientes.

# Abstract

The technological process and scaling of electronic devices have led to the exploration of new areas in the semiconductor devices industry and non-volatile memory (NVM). Recent generations of non-volatile data memory have features such as high density and low cost, fast read and write access, low operating power, high performance with respect to data retention, etc. Currently, various flash memory devices based on silicon have efficient performance characteristics due to its high density of monolithic integration and lower manufacturing cost. However, the continuing increase in the density of these devices (reducing the physical geometric dimensions) has led to falling within the operation physical limits and a high leakage current due to the reduction in the physical thickness of the dielectric classic (silicon oxide  $\text{SiO}_2$ ). To solve these problems, a variety of alternative memory concepts are being explored, most notably emerging non-volatile memories based on the recently discovered *memristive* effect or memory resistance effect. The memristance behavior is the resistive switching between two states, one high resistance state (HRS) and other low resistance state (LRS). The binary metal oxides exhibit resistive switching properties, high dielectric constant (greater than  $\text{SiO}_2$ ) which allow to increase the physical thickness of the oxides, maintaining the same capacitance and thus the significant decrease in the leakage current in MOS devices, also its high compatibility with conventional CMOS processes.

Resistive switching memory cells (ReRAM) based on binary oxides are potential candidates for implementation in BEOL processes (Back End Of Line), this would increase dramatically the density of devices within a CI, because these devices are commonly integrated into FEOL stage (Front End of Line) of manufacturing process. The integration of ReRAM memories within

such fabrication processes entails at an appropriate choice of materials (oxides and electrodes) that form the MIM structure to obtain satisfactory characteristics.

In this work are presented the characterization results in a simple MIM structure where the oxide with resistive switching properties is  $\text{Al}_2\text{O}_3$ . The high-k dielectric is obtained through the ALD system at  $250^\circ\text{C}$ , this makes it ideally compatible with BEOL processing. The electrodes used are Al and W, which have excellent characteristics in contact with  $\text{Al}_2\text{O}_3$ . The *memristive* effect was observed in our devices by several cyclic voltage sweeps showing a  $I_{\text{ON}}/I_{\text{OFF}}$  ratio of at least  $10^5$  orders in magnitude. Significant differences in the pre-breakdown conduction mechanisms were observed when using a highly reactive (aluminum) or an highly inert (tungsten) metal material as the bottom electrode. By AFM analysis was determined that the surface roughness of the bottom electrode plays an important role in the operation of these devices. From the results of Capacitance-Voltage curves was obtained the value of the average dielectric constant  $\epsilon_r=7$ , of this value is concluded that possible chemical reduction of  $\text{Al}_2\text{O}_3$  occurs when this oxide makes physical contact with the aluminum electrode. MIS structures ( $\text{Al}/\text{Al}_2\text{O}_3/\text{nSi}$ ) show a breakdown electric field  $E_{\text{bkd}}= 7.7\text{ M/cm}$ , which confirms the electrical quality of the gate oxide used in this work. With the results of this characterization, vertical integration of memory arrays using this type of MIM structures can be implemented within the BEOL stage to obtain integrated circuits denser integrated circuits, smarter and highly efficient.

# Agradecimientos

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por la beca otorgada para mis estudios de posgrado, aunado al pueblo de México.

A todos los profesores del área de microelectrónica que formaron parte de mi formación profesional, debo señalar sus amplios conocimientos y la calidad de su trabajo docente. En especial debo agradecer a mi director de tesis, el Dr. Joel Molina por el apoyo ofrecido durante el proyecto de tesis.

A los técnicos de los laboratorios de Microelectrónica y Nanoelectrónica que hacen una labor de suma importancia para el desarrollo de investigación en el instituto. Así como también a los empleados que a través de sus funciones contribuyen al éxito de INAOE.

Finalmente a todos los amigos y compañeros que he venido a encontrar en esta importante etapa de mi vida; es difícil citar a cada uno de ellos ya que no quisiera cometer el error de menospreciarles omitiendo su nombre, saben quienes son de antemano.

A todos, mi más sincero agradecimiento.

*Dedicado con cariño a mis padres y hermanos que los llevo siempre en mente;  
ustedes hacen de mi familia simplemente la mejor.*

*A ti Wendy por soportarme y estar a mi lado en todos los momentos difíciles  
y amenos.*

*Pero sin lugar a dudas el motor que mueve el anelo de seguir adelante son  
ustedes: Mely y Sebastian, los amo.*

# Índice General

RESUMEN.....	I
ABSTRACT .....	III
AGRADECIMIENTOS.....	V
DEDICATORIA.....	VI
ÍNDICE GENERAL.....	VII
CAPÍTULO I. INTRODUCCIÓN .....	1
1.1. INTRODUCCIÓN.....	1
1.2. JUSTIFICACIÓN.....	3
1.3. OBJETIVOS.....	6
1.3.1. <i>General</i> .....	6
1.3.2. <i>Particulares</i> .....	6
1.4. ESTADO DEL ARTE.....	7
1.4.1. <i>ReRAM a través de la historia</i> .....	7
1.4.2. <i>Memorias de Acceso Aleatorio Resistivas (ReRAMs)</i> .....	9
1.4.3. <i>Mecanismos de conmutación en Memorias ReRAM</i> .....	11
1.5. FUTURAS APLICACIONES .....	18
1.6. REFERENCIAS.....	19
CAPÍTULO II. CONDICIONES EXPERIMENTALES .....	22
2.1. TECNOLOGÍA DE FABRICACIÓN C-MOS INAOE .....	22
2.2. PROCESO “BACK-END-OF-LINE” (BEOL) .....	23
2.3. FABRICACIÓN DE ESTRUCTURAS MIM .....	25
2.3.1. <i>Preparación de los sustratos de vidrio</i> .....	25
2.3.2. <i>Depósito del Electrodo inferior (Botton Electrode, BE)</i> .....	25
2.3.3. <i>Depósito de Al<sub>2</sub>O<sub>3</sub> por ALD</i> .....	25
2.3.4. <i>Deposito del Electrodo superior (Top Electrode, TE)</i> .....	27
2.3.5. <i>Fotolitografía y tratamiento térmico en N<sub>2</sub> a baja temperatura</i> .....	27
2.4. FABRICACIÓN DE ESTRUCTURA MIS.....	28
2.4.1. <i>Limpieza de los sustratos de silicio monocristalino</i> .....	28
2.4.2. <i>Depósito de Al<sub>2</sub>O<sub>3</sub> por ALD</i> .....	29
2.4.3. <i>Metalización con Al</i> .....	29
2.4.4. <i>Fotolitografía y tratamiento térmico en N<sub>2</sub> a baja temperatura</i> .....	29
2.5. MÉTODOS Y PROCESOS DE CARACTERIZACIÓN .....	30
2.5.1. <i>Microscopía de Fuerza Atómica AFM</i> .....	30
2.5.2. <i>Espectroscopia FTIR</i> .....	32
2.5.3. <i>Mediciones Eléctricas Corriente-Voltaje (I-V)</i> .....	33
2.5.4. <i>Mediciones Eléctricas Corriente-tiempo-Carga (I-t-q)</i> .....	34
2.5.5. <i>Mediciones Eléctricas Corriente-Voltaje-Flujo Magnético (I-V-φ)</i> .....	34



2.5.6. Mediciones Eléctricas Capacitancia-Voltaje (C-V).....	34
2.6. REFERENCIAS.....	36
CAPÍTULO III. RESULTADOS EXPERIMENTALES Y DISCUSIÓN .....	37
3.1. CARACTERÍSTICAS QUÍMICAS DE $Al_2O_3$ POR FTIR - MODO DE ABSORCIÓN.....	37
3.2. CARACTERÍSTICAS I-V DE ESTRUCTURAS MIM PRIMERA FABRICACIÓN .....	38
3.2.1. Estructura $Al/Al_2O_3/Al$ .....	38
3.2.2. Estructura $Al/Al_2O_3/W$ .....	41
3.2.3. Estructura MIM $Al/Al_2O_3/Al$ ( <i>Al a diferentes razones de depósito</i> ) .....	43
3.3. ANÁLISIS DE LA MORFOLOGÍA SUPERFICIAL POR AFM EN MODO CONTACTO .....	46
3.3.1. AFM para Aluminio .....	46
3.3.2. AFM para Tungsteno.....	49
3.4. CARACTERÍSTICAS I-V DE ESTRUCTURAS MIM AL SEGUNDA FABRICACIÓN.....	52
3.4.1. ESTRUCTURA $Al/Al_2O_3/Al$ .....	52
3.4.2. ESTRUCTURA $Al/Al_2O_3/W$ .....	56
3.5. CARACTERÍSTICAS C-V DE ESTRUCTURAS MIM $Al/Al_2O_3/Al$ Y $Al/Al_2O_3/W$ .....	61
3.6. CARACTERÍSTICAS ELÉCTRICAS DE ESTRUCTURAS MIS $Al/Al_2O_3/NSi$ .....	62
3.7. REFERENCIAS.....	66
CAPÍTULO IV. MECANISMOS DE CONMUTACIÓN RESISTIVA Y TRANSPORTE DE CARGA .....	68
4.1. MECANISMO DE CONMUTACIÓN RESISTIVA.....	68
4.2. MECANISMOS DE TRANSPORTE DE CARGA.....	70
4.3. CONDUCCIÓN ELECTRÓNICA POR BANDAS DE ENERGÍA.....	72
4.4. REFERENCIAS.....	75
CAPÍTULO V. CONCLUSIONES Y TRABAJO FUTURO .....	77
5.1. CONCLUSIONES .....	77
5.2. TRABAJO FUTURO .....	78
ÍNDICE DE TABLAS .....	80
ÍNDICE DE FIGURAS.....	81

# Capítulo I. Introducción

## 1.1. Introducción

El progreso tecnológico y el escalamiento de los dispositivos electrónicos han llevado a la exploración de nuevas áreas en la industria de dispositivos semiconductores y de memorias no volátiles (NVM por sus siglas en Ingles). Las últimas generaciones de memorias de datos no volátiles tienen características tales como una alta densidad y bajo costo, acceso rápido de escritura y lectura, baja energía de operación, alto desempeño con respecto a la retención de datos [1]. Actualmente, diversos dispositivos de memoria flash basados en Silicio (Si) presentan características de desempeño eficientes debido a su alta densidad de integración monolítica (integración en una misma superficie de silicio) y bajo costo de fabricación. Sin embargo el continuo incremento en la densidad de estos dispositivos (reduciendo con ello las dimensiones geométricas físicas de los mismos) ha orillado a caer en los límites físicos de operación y en un alta corriente de fuga debido a la reducción en el espesor físico del dieléctrico clásico (dióxido de silicio  $\text{SiO}_2$ ). Para cubrir estos problemas, una variedad de conceptos de memoria alternativos está siendo explorados, más notablemente memorias emergentes no-volátiles NVM basadas en el recientemente descubierto efecto *memristivo* o resistencia con memoria [2,3], donde óxidos metálicos binarios presentan propiedades de conmutación bi-estables del estado originalmente resistivo de estos materiales (resistive

switching), alta constante dieléctrica (mayor que el  $\text{SiO}_2$ ) que permite aumentar el espesor físico de los óxidos, mientras se mantiene la misma capacitancia y con ello disminuir notablemente la corriente de fuga en los dispositivos MOS, además de su alta compatibilidad con los procesos CMOS convencionales [4].

Aquí la determinación y análisis de los mecanismos de transporte de carga de estructuras MIM basadas en estos óxidos ultra delgados, así como su correlación con los procesos de fabricación, es de vital importancia para determinar la confiabilidad del dispositivo como tal, en cualquiera que sea su aplicación: memorias no volátiles o dispositivos MOS del estado del arte [5].

Celdas de memoria de switcheo resistivo (ReRAM) basadas en óxidos binarios son candidatas potenciales para ser implementadas en procesos BEOL (Back End Of Line), lo que aumentaría la densidad de dispositivos dentro de un CI drásticamente, ya que estos dispositivos se integran comúnmente dentro de la parte FEOL (Front End Of Line) del proceso de fabricación. La integración de memorias ReRAM dentro de este tipo de procesos de baja temperatura en la fabricación, hace que una elección adecuada de los materiales (óxido y electrodos) que conforman la estructura MIM sea necesaria para obtener características satisfactorias.

En este trabajo se propone una estructura MIM simple, donde el óxido con características de switcheo resistivo es  $\text{Al}_2\text{O}_3$ . Este dieléctrico de alta  $k$  es obtenido por medio del sistema ALD a  $250^\circ\text{C}$ , esto lo hace idealmente compatible con el proceso BEOL. Los electrodos empleados son Al y W, los cuales presentan excelentes características en contacto con  $\text{Al}_2\text{O}_3$ . Con esto, integración vertical de arreglos de memoria usando estructuras MIM de este tipo pueden ser implementadas para obtener circuitos integrados más densos, inteligentes y altamente eficientes.

## 1.2. Justificación

El éxito de la industria de semiconductores recae en el continuo desarrollo e investigación de materiales y dispositivos que mejoran el rendimiento de los circuitos integrados. La reducción de las dimensiones de los dispositivos integrados en silicio permite la integración de un alto número de componentes electrónicos en un chip, permitiendo velocidades de operación más altas y la reducción en costos [6].

Uno de los elementos clave dentro de los circuitos integrados es el MOSFET (transistor de efecto de campo Metal-Óxido-Semiconductor), este elemento marca la pauta del desarrollo electrónico en el mundo y su satisfactorio escalamiento es debido a las excelentes propiedades eléctricas del dieléctrico de compuerta. No obstante, el óxido de silicio  $\text{SiO}_2$  (utilizado ampliamente como dieléctrico de compuerta), presenta el serio problema derivado del escalamiento en su espesor, esto es la alta corriente de fuga que fluye a través de la estructura MOS (metal-óxido-semiconductor) [7].

Desde un punto de vista eléctrico, la estructura MOS se asemeja a un capacitor de placas paralelas, la ecuación 1.1 modela el comportamiento de este tipo de elementos.

$$C = \frac{Ak\epsilon_0}{t_{ox}} \quad (1.1)$$

Donde A es el área del capacitor, k es la constante dieléctrica relativa,  $\epsilon_0$  es la permitividad del espacio libre y  $t_{ox}$  es el espesor físico del óxido de compuerta. De la ecuación 1.1, disminuyendo el espesor del óxido permitiría aumentar la capacitancia de la estructura. Sin embargo, como el espesor del  $\text{SiO}_2$  se aproxima a su límite físico, una manera alternativa de incrementar la capacitancia es usar un material aislante con una constante dieléctrica relativa más alta que el  $\text{SiO}_2$  (dieléctrico de alta k). Al utilizar una capa dieléctrica más gruesa, se reduce la corriente de fuga que fluye a través de la estructura MOS aunque esto repercute en una reducida confiabilidad del

dieléctrico de compuerta debido a su pobre interface con el silicio. El uso de materiales de alta k en las nuevas generaciones de dispositivos MOSFET ha revolucionado los procesadores de datos, permitiendo contar hoy en día con computadoras más potentes y a menor costo.

Dentro de la clasificación de memorias no-volátiles [8], destacan las Memorias de Acceso Aleatorio Resistivas (ReRAM) y que están basadas en el switcheo cíclico del estado resistivo del dieléctrico usado en ellas.

Del mismo modo, otros dispositivos de memoria no volátiles tales como FeRAM (Ferroeléctricas), MRAM (Magneto-Resistivas), ORAM (Orgánicas) y PRAM (De Cambio de Fase) han sido propuestas [9]. Estos dispositivos de memoria emergentes poseen la característica común de poder almacenar información y conmutar entre dos estados 0-1 a base de diferentes mecanismos como la ferroelectricidad de una capa dieléctrica en un capacitor que afecta a las cargas almacenadas (FeRAM) [10], conmutación en la magnetización en capas ferromagnéticas (MRAM) [11], formación de caminos conductivos en materiales orgánicos (ORAM) [12] y cambio de fase de un material desde un estado amorfo hacia un estado cristalino (RRAM) [13]. Desafortunadamente, ninguna de estas soluciones es ideal. Es por ello que en este trabajo se abordara un nuevo dispositivo de memoria emergente: memoria de acceso aleatorio resistivo (ReRAM por sus siglas en ingles), que ha recibido gran interés tanto a nivel académico como de desarrollo industrial ya que puede ofrecer todas las características necesarias para aplicaciones de memoria futuras y densamente integradas.

Una memoria ReRAM ideal es un dispositivo de dos terminales que presenta una estructura en sándwich metal-aislante-metal (MIM por sus siglas en ingles). ReRAMs exhiben dos estados resistivos diferentes, éstos son el estado de alta resistencia HRS (high resistance state o estado apagado), y el estado de baja resistencia LRS (low resistance state o estado encendido). ReRAMs pueden conmutar entre estos dos estados después de la aplicación apropiada de un voltaje de formación. El comportamiento de

conmutación cíclica en la resistencia entre HRS y LRS tiene dos aspectos idénticos, llamados unipolar y bipolar. Por otro lado, los mecanismos físicos de conmutación intrínseca son atribuidos principalmente a la combinación de efectos eléctricos, químicos y físicos [2,3].

### **1.3. Objetivos**

#### **1.3.1. General**

Estudio del efecto memristivo generado en estructuras tipo MIM utilizando películas ultra delgadas de óxidos metálicos basados en dieléctricos con alta-K, y su aplicación como memorias no-volátiles compatibles con la tecnología CMOS multinivel. El proceso de fabricación de estas estructuras MIM se realiza a muy baja temperatura para su implementación en procesos de fabricación BEOL con el fin de explotar la posible integración vertical de estos dispositivos durante la fabricación final de un CI.

#### **1.3.2. Particulares**

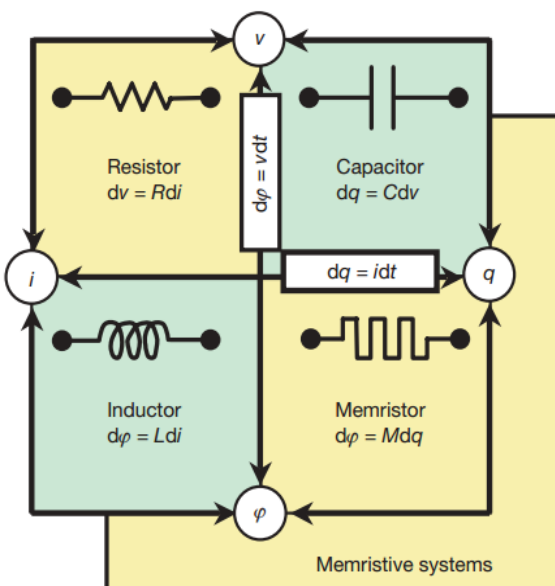
- Análisis de las características eléctricas y físicas del Óxido de Aluminio ( $\text{Al}_2\text{O}_3$ ) para obtener un efecto de memristancia reproducible en varios ciclos I-V.
- Fabricación a baja temperatura y análisis de estructuras MIM y MIS (ambas basadas en  $\text{Al}_2\text{O}_3$  para obtener su desempeño memristivo a partir de ciclos I-V).
- Análisis de las propiedades físicas de los metales empleados en la fabricación de estructuras MIM y su correlación con el efecto memristivo.
- Obtención del efecto memristivo de forma reproducible, con voltajes de set (LRS) y reset (HRS) bien definidos para cada estructura y usando límites de corriente, carga y/o voltaje.
- Análisis de los mecanismos de transporte de carga en los dispositivos de memoria fabricados.
- Obtención de un modelo semi-empírico que describa el comportamiento memristivo cíclico (en DC) así como el mecanismo físico aproximado de operación.

## 1.4. Estado del Arte

### 1.4.1. ReRAM a través de la historia

El primer reporte relevante de análisis sobre ReRAMs fue publicado en 1962 por Hickmott [14]. Este investigador observó una resistencia negativa en la película dieléctrica de  $\text{Al}_2\text{O}_3$ . Sus resultados mostraban que la corriente a través de esta película anódica incrementaba cuando el voltaje a través de ella decrecía. Un poco después, en 1964 P.H. Nielsen entre otros encontraron el efecto de conmutación de resistencia en una estructura Au/SiO/Au [15]. Ellos sugirieron que tal elemento podría ser usado como un dispositivo de memoria que podría ser accedido no-destructivamente. Algunos años más tarde, el Dr. Leon Chua, un profesor de la Universidad de California, Berkley, introdujo el *memristor*, que es uno de los conceptos más populares hoy en día y que describe la operación circuital de estos dispositivos usando memorias de resistencia conmutable [2]. El memristor fue propuesto por el doctor Chua para definir la relación entre carga eléctrica  $q$  y flujo  $\phi$ . La figura 1.1 muestra la relación entre corriente, voltaje, carga eléctrica y flujo. El resistor define la relación entre corriente y voltaje ( $i$ - $v$ ), el capacitor lo hace para el voltaje y la carga eléctrica ( $v$ - $q$ ), mientras que el inductor hace la relación de corriente y flujo ( $i$ - $\phi$ ). Sin embargo, era necesario un elemento que pudiera definir la relación entre carga eléctrica y flujo directamente ( $q$ - $\phi$ ). Entonces, es en 1976 cuando Chua predijo la existencia de memristor y junto con Kang desarrollaron el concepto ideal del memristor además del sistema memristivo [2,16].





**Figura 1.1. Los cuatro elementos de circuito de dos terminales fundamentales: resistor, capacitor, inductor y memristor. D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found". Nature, 453, pp. 80-83 (2008).**

Desafortunadamente, el estudio de ReRAMs se desarrolló lentamente de 1960 a 2000, dados los problemas de estabilidad, y al continuo desarrollo de memorias basadas en silicio [17]. En el 2002, W. W. Zhuang junto con sus colegas mostraron un dispositivo basado en un Óxido de Cambio de Fase (PCM), que era capaz de proveer características de memoria más favorables que un dispositivo de memoria FLASH [18]. Después en 2004, Samsung demostró comportamiento de conmutación en la resistencia en varios óxidos metálicos de transición (TMO) tales como NiO, TiO<sub>2</sub>, HfO<sub>2</sub>, y ZrO<sub>2</sub>. Los dispositivos mostraron voltajes de operación por debajo de 3V, corrientes de programación alrededor de 2mA con 10<sup>6</sup> ciclos de soporte [19], entre otras características. Tal vez el desarrollo más notable y conocido, fue el realizado por Strukov, Snider, Stewart y Williams que exitosamente fabricaron el primer memristor real en los laboratorios Hewlett-Packard. Su memristor tiene una estructura de sándwich con dos electrodos de platino y una capa aislante de TiO<sub>2</sub>. La idea es cambiar la resistencia del dispositivo intercambiando

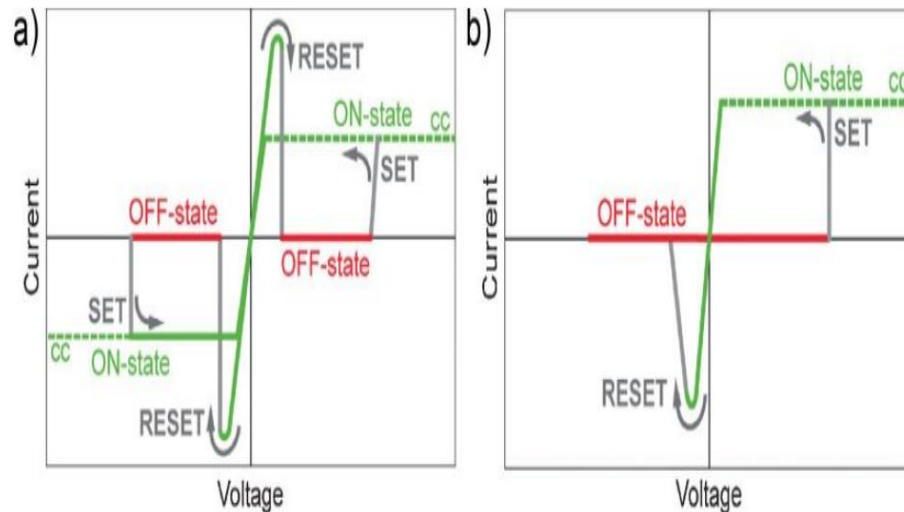
vacancias de oxígeno en el material dieléctrico [3]. El anunciamiento del memristor ha disparado el nuevo periodo de estudio de ReRAMs, y recientemente, la investigación de ReRAMs puede ser dividida en tres categorías: mecanismos de conmutación, fabricación y modelado [20].

Las memorias ReRAMs deslumbran un futuro prometedor como memoria no volátil, dado a sus ventajas anticipadas, que casi pueden cubrir todos los méritos de una memoria ideal tal como una durabilidad larga, prolongada retención de datos, velocidad de acceso rápida, bajo consumo y lo más importante, una mayor densidad de integración. También se ve su implementación en compuertas lógicas como celdas embebidas y en general, se pretende agregarlas como dispositivos dentro de configuraciones de circuitos existentes para hacer circuitos integrados más sofisticados. Por citar solo un ejemplo, algunos autores proponen utilizarlas en amplificadores de ganancia variable [21], entre otras aplicaciones circuitales no-lineales.

#### **1.4.2. Memorias de Acceso Aleatorio Resistivas (ReRAMs)**

Existen diferentes maneras de clasificar a las memorias tipo ReRAM. La primera consiste en la clasificación de estos dispositivos con base a la simetría de sus características I-V durante las operaciones de SET y RESET como es mostrado en la figura 1.2 [4]. La Figura 1.2-a) muestra un tipo de dispositivo ReRAM, en el cual la operación de SET y RESET pueden ser llevadas a cabo al aplicar un voltaje positivo o negativo (cualquiera de los dos), esto quiere decir que no existe dependencia de la polaridad en las características I-V del dispositivo de memoria. Este tipo de comportamiento es llamado unipolar. Es importante aquí mencionar que en este tipo de dispositivos, es necesario definir un valor de corriente límite que evite una excesiva generación de calor dentro de la estructura y por lo tanto evitar la disolución de algunos filamentos conductivos creados durante el proceso de SET. Por otro lado, en el proceso de RESET, no es necesario limitar la

corriente así que intencionalmente se desea disolver los filamentos conductivos y devolver al dispositivo su estado anterior (estado de alta resistencia HRS). Para los dispositivos de memoria con comportamiento unipolar generalmente la corriente de RESET es mayor que la de SET,  $I_{\text{RESET}} > I_{\text{SET}}$ .



**Figura 1.2. Los dos esquemas básicos de operación de celdas de memoria ReRAM.**

**R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-Based Resistive Switching Memories-Nanoionic Mechanisms, Prospects, and Challenge", Adv. Mater.2009, 21,2632–2663.**

La figura 1.2-b) muestra que el comportamiento en el proceso de caracterización I-V es diferente. Aquí una operación de SET estable solamente es posible cuando un voltaje positivo es aplicado a través de la estructura y es necesario aplicar un voltaje de polaridad opuesta para realizar la operación de RESET. En este tipo de comportamiento, el proceso de conmutación al estado de OFF (RESET), es solamente llevado a cabo cuando el voltaje es negativo. Este comportamiento es llamado bipolar.

Algunos dispositivos de memoria pueden tener los dos tipos de comportamientos: unipolar y bipolar. Generalmente los dispositivos bipolares tienen más ventajas sobre los unipolares. Una de ellas es que los bipolares

son más eficientes con respecto al consumo de potencia, esto debido a que en el proceso de RESET se combinan efectos térmicos y electroquímicos, por lo tanto la  $I_{\text{RESET}}$  es menor que para el caso unipolar, donde únicamente se presentan los efectos térmicos para hacer la conmutación al estado OFF. Otra ventaja es que los dispositivos con comportamiento bipolar necesitan de diferente polaridad para los procesos de SET y RESET, por lo tanto tienen un margen de voltaje más alto, que hace su operación más segura.

Por otro lado, una gran deficiencia de las memorias con comportamiento bipolar, es el encarecimiento al implementar dos voltajes de polarización diferentes en chips reales.

### **1.4.3. Mecanismos de conmutación en Memorias ReRAM**

Muchos mecanismos de conmutación han sido propuestos, algunos han tenido más aceptación que otros por la comunidad científica. Sin embargo, mecanismos de conmutación real son la combinación de efectos eléctricos, físicos y químicos; por lo tanto aún no existe un modelo que pueda unificar todas las teorías y describir el comportamiento de conmutación entre dos estados diferentes de conducción dentro de las memorias no volátiles, en este caso dispositivos ReRAM. En este capítulo solo se discuten modelos para óxidos metálicos, en los que el  $\text{Al}_2\text{O}_3$ , usado en nuestras estructuras, está relacionado a ellos.

- **Modelo Filamentario de Ruptura Térmica**

Varios de los investigadores que comenzaron a analizar los mecanismos de conmutación en las memorias no volátiles y en especial en ReRAMs, notaron que el estado ON o estado de alta conducción debía tratarse de manera independiente. Seo entre otros, propusieron una explicación filamentaria a este fenómeno en memorias a base de NiO [22].

La idea general es que la existencia de un estado de baja resistencia es dada a uno o varios filamentos altamente conductivos dentro del material aislante u óxido. Estos filamentos son creados durante el paso de electroformación. Por varias razones que serán discutidas posteriormente, los filamentos podrían reemerger con la operación de SET. Una vez que los filamentos son creados, los electrones fluyen inmediatamente y no hay más producción de filamentos [22]. La aparición y disolución repetida de los filamentos conductivos puede ser explicada por el modelo típico de “Ruptura Térmica”, donde los filamentos podrían fundirse por calentamiento térmico y re-crearse por un alto voltaje (SET). Este modelo es propuesto solo para comportamiento unipolar en ReRAMs, por que los efectos térmicos no tienen relación con la polaridad del voltaje. ReRAMs con comportamiento bipolar son dependientes de la polaridad, este caso otros mecanismos son involucrados para describir su comportamiento.

Muchos autores han puesto al modelo de Ruptura Térmica como el más confiable para justificar la creación-disolución de estos filamentos dentro del óxido metálico [23,24]. Aunque este modelo aun es carente de fundamentos teóricos en física, es por ello que nuevos modelos emergen.

- **Modelo filamentario de reacción electroquímica**

El modelo de reacción electroquímica es similar al modelo de ruptura termal en el que ambos atribuyen el mecanismo de trabajo a la formación y ruptura de filamentos. Sin embargo el modelo de ruptura termal no involucra los efectos de los electrodos; no lo considera como un dispositivo asimétrico. En el modelo de reacción electroquímica, la polaridad del voltaje podría ser tomada en cuenta. En el ánodo se produce la reacción de oxidación mientras que el cátodo realiza la reducción [4].

- **Modelo de oxidación anódica**

Kinoshita propuso un modelo de oxidación anódica para ReRAMs con comportamiento unipolar [25], basado en descubrimientos experimentales en que la región aislante de un estado OFF aparece cerca del electrodo anódico. Su propuesta básica es que los filamentos conductivos consisten en que el óxido disminuye su valencia atómica, este óxido no estequiométrico podría transportar portadores de carga eléctrica. Aquí la capa de óxido en el dispositivo incluye óxido estequiométrico en el “bulk” y óxido fuera de estequiometría dentro de los filamentos. El RESET ocurre cuando el lado anódico de los filamentos es oxidado. El filamento conductivo es cortado en la región anódica y entonces el dispositivo pasa al estado OFF. La operación de SET corresponde a la recuperación de óxido estequiométrico a óxido fuera de estequiometría dentro de los filamentos.

Este modelo es adecuado para explicar cualitativamente porque la región del aislante aparece cerca del electrodo anódico. Sin embargo este modelo aún tiene algunas carencias. Una de ellas es que el mecanismo de SET no es bien explicado, como la región oxidada de filamentos puede ser reducida en el mismo ánodo plantea cuestiones adicionales. Por otro lado el radio atómico relativo del material a oxígeno no debería variar por los procesos de SET y RESET. Por lo tanto los procesos de oxidación pueden ser interpretados como una pérdida de electrones, más bien que la variación en la fórmula química. Mayor investigación es necesaria para detallar estos mecanismos de conducción.

- **Modelo de ruta de percolación**

Otro modelo de reacción electroquímica fue propuesto por Tsunoda para RRAMs con comportamiento bipolar basadas en  $\text{TiO}_2$  [26]. El dispositivo que presentó tiene una estructura asimétrica: Ag (electrodo superior)/ $\text{TiO}_2$ /Pt

(electrodo inferior). El electrodo inferior de platino es conectado a tierra. La figura 1.3 ilustra los resultados I-V, en los que podemos citar las siguientes características:

- ✓ Un voltaje positivo podría hacer el proceso de SET al dispositivo y un voltaje negativo podría hacer el proceso de RESET.
- ✓ Un voltaje negativo suficiente podría también hacer el proceso de SET en el dispositivo. Los valores de  $V_{SET}$  para ambos lados son bastante similares. Sin embargo, el estado ON derivado por un pulso de voltaje negativo es inestable desde que este hace automáticamente el proceso de RESET durante la conmutación de retorno. Después de un pulso negativo completo, el dispositivo está en estado OFF nuevamente.
- ✓ La película delgada de  $TiO_2$  fue aislante en su estado virgen, hasta que un voltaje positivo fue aplicado en el electrodo superior o ánodo para ser oxidado y hacer que estos iones penetren dentro del material aislante creando los filamentos conductivos a través de la estructura.

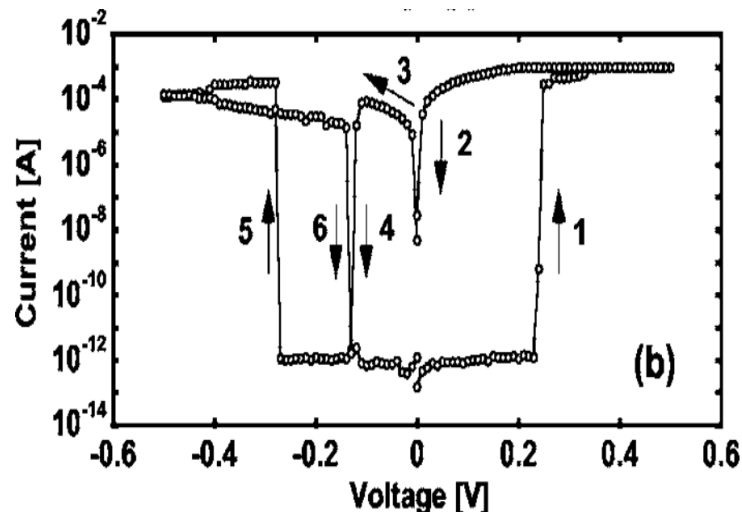


Figura 1.3. Switcheo resistivo bipolar de la película  $TiO_2$  medido a temperatura ambiente. K. Tsunoda, Y. Fukuzumi, J. R. Jameson, Z. Wang, P. B. Griffin, and Y. Nishi, Bipolar resistive switching in polycrystalline  $TiO_2$  films, APPLIED PHYSICS LETTERS 90, 113501 (2007).

Estos iones positivos o cationes pueden ser reducidos cerca del cátodo. Generalmente el material utilizado como electrodo inferior, no puede realizar esta función de oxidación - reducción; es por ello que en este tipo de estructuras asimétricas, la operación de SET no puede ser llevada a cabo al aplicar un voltaje negativo sobre el electrodo superior.

Los iones son dirigidos hacia las dos interfaces dependiendo del proceso de polarización, en cada una de ellas se realiza el proceso de oxidación o reducción de estos iones. Aquí Tsunoda supuso que la ruptura de los filamentos conductivos ocurre en algún lugar dentro del aislante más bien que cerca del electrodo inferior. Recientemente Kim entre otros, presentaron observaciones indirectas sobre la locación de una porción fracturada a lo largo de filamentos conductivos en una película de  $\text{TiO}_2$  y reveló que la ruptura de estos filamentos ocurría en la interfaz anódica [27].

Este modelo de ruta de percolación es muy satisfactorio al describir detalles experimentales importantes en RRAMs con estructuras asimétricas. Pero aún queda un poco incierto al tratar de implementarlo en estructuras donde el aislante no es precisamente un óxido formado por un metal de transición. Además la influencia de los electrodos es vital para el funcionamiento de la estructura como dispositivo de memoria.

- **Modelo de conducción limitado por carga espacial (SCLC)**

El transporte iónico en semiconductores tiene tres categorías, que puede ser distinguido por la correlación I-V: lineal para corriente óhmica, exponencial para emisión Poole-Frenkel y cuadrática para corriente limitada por carga espacial [28]. SCLC es causado por portadores inyectados y a la vez es limitado por estas cargas inyectadas descompensadas. Cuando el voltaje aplicado a través de la estructura es suficientemente grande, los portadores inyectados desde los electrodos ingresaran a la capa resistiva, en este caso el óxido metálico.



Dado a la necesidad de explicar el comportamiento de RRAMs basadas en  $\text{Cu}_2\text{O}$ , Chen y Fang entre otros utilizaron este modelo para explicar el funcionamiento de estos dispositivos [29]. El  $\text{Cu}_2\text{O}$  es un semiconductor moderadamente tipo-p, con niveles profundos de donadores y aceptores, que puede servir para atrapar tanto electrones como huecos, respectivamente. Chen y sus colaboradores reportaron que en el estado ON de las curvas I-V ajustaba muy bien a la ley de Child-Langmuir [30]:

$$I = aV + bV^2 \quad (1.2)$$

Esto implica que la conducción en el estado ON es dada a los efectos SCLC. Para el caso del estado OFF los portadores inyectados (principalmente huecos) son atrapados dentro del  $\text{Cu}_2\text{O}$  y no podrían contribuir a la conducción eléctrica. Ellos suponen que la conducción en el estado OFF es atribuida a la corriente por emisión Poole-Frenkel, presentándose una débil contribución de corriente SCLC. Una vez que se rebasa un voltaje de umbral, todas las trampas llegan a ser llenadas y no hay más impedimento para que el mecanismo SCLC se presente (estado SET ocurre).

Aun cuando este modelo SCLC pareciera describir de buena manera el comportamiento de este tipo de estructuras, es necesario realizar más investigación. Por ejemplo el efecto de calentamiento Joule podría no depender de la dirección de la corriente, por lo tanto la liberación de portadores mediante temperatura podría no explicar porque el proceso de RESET se da a voltajes negativos. También en este modelo la contribución de los electrodos es casi nula. Finalmente aun no esta bien definido el análisis de la dependencia del proceso de RESET sobre voltaje ó corriente. Si hay un  $V_{\text{RESET}}$  muy robusto mientras una  $I_{\text{RESET}}$  variable, entonces la explicación de que el proceso de RESET se da mediante liberación de cargas por temperatura podría estar en duda.

- **Modelo de tuneleo dominante**

En 2004 Rozenberg entre otros propusieron este modelo haciendo extenso para el caso de dispositivos de memoria con comportamiento unipolar [30]. En este modelo el material dieléctrico que está atrapado entre los dos electrodos formando la estructura MIM, es dividido en tres regiones o dominios. Esta clasificación es dada al hecho que el dieléctrico puede sufrir de dopantes, vacancias, aglomerados metálicos, nanoregiones y más. Es por ello que los tres dominios se denominan: superior, central e inferior; estas regiones son consideradas a estar dentro de los filamentos, siendo considerados como metálicos el dominio superior e inferior. Aquí los electrones son considerados a tunelear de dominio en dominio y de dominio a electrodo. El análisis del transporte de portadores es básicamente matemático, por lo que se necesitaron herramientas de simulación, los resultados mostraban la existencia de los dos estados de conmutación (SET y RESET).

Este modelo también asume que el dominio superior e inferior podría experimentar una transición manejada por el dopaje. La transición refleja la variación de ocupación en ambos dominios. Este modelo en principio funciona solo para el caso bipolar, sin embargo se puede extender al caso unipolar haciendo algunas suposiciones. Por ejemplo que el voltaje aplicado recaer únicamente en la región central, como este voltaje alcanza cierto umbral, el nivel de fermi del electrodo inferior podría ser alineado a la banda de conducción del dominio de la parte inferior y subsecuentemente ocurre tuneleo de electrones. Como la corriente de tuneleo pasa a través de este mecanismo, la ocupación del dominio inferior recobra su estado original, de esta manera se generan los procesos de SET y RESET.

## 1.5. Futuras aplicaciones

Los circuitos integrados tradicionales a gran escala (LSI por sus siglas en inglés) son más caros y lentos que circuitos basados en celdas, porque una gran porción del área sobre el chip es ocupada por circuitos de conmutación programable, tal como SRAMs y Flip-Flops.

Las memorias ReRAMs ofrecen la posibilidad de reducir el costo del chip mientras mejoran la densidad de las celdas de lógica para circuitos LSI. Estas estructuras pueden ser organizadas en arreglos verticales ya que, entre todos los dispositivos de memoria no-volátiles emergentes, ReRAMs son completamente compatibles a la tecnología CMOS y pueden ser fabricados en procesos “Back End Of Line” (BEOL), lo que aumentaría la densidad de dispositivos dentro de un mismo CI significativamente. Esto porque comúnmente, dispositivos de memoria (FLASH por ejemplo) son integrados dentro de la parte FEOL del proceso de fabricación.

Otro aspecto importante es que el estado de resistencia bajo (LRS) de las RRAMs es bajo, lo que resulta en una constante de tiempo pequeña. El futuro de incorporar RRAMs en sistemas de memoria no-volátiles parece prometedor.

## 1.6. Referencias

- [1] Nanotechnology, Vol.3 (Ed: R. Waser), Wiley-VCH, Weinheim 2008.
- [2] L.O. Chua, "Memristor-The Missing Circuit Element", IEEE Transactions on Circuit Theory, Vol. CT-18, No. 5, September 1971.
- [3] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found", Nature, 453, pp. 80-83 (2008).
- [4] R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-Based Resistive Switching Memories-Nanoionic Mechanisms, Prospects, and Challenge", Adv. Mater.2009, 21,2632–2663.
- [5] P. Gonon, M. Mougnot, C. Vallée, C. Jorel, V. Jousseume, H. Grampeix, and F. El Kamel, "Resistance switching in HfO<sub>2</sub> metal-insulator-metal devices", Journal of Applied Physics 107, 074507 (2010).
- [6] G.E. Moore, Electronics, 38 114-117, 1965.
- [7] M. Houssa, and M.M. Heyns, "High-k gate dielectrics: why do we need them?", High-k Gate Dielectrics, Institute of Physics Publishing Bristol and Phyladelphia.
- [8] S.B. Herner, "Application of Thin Films in Semiconductor Memories", Handbook of Thin Film Deposition, 2012 Elsevier Inc.
- [9] H. Goronkin, and Y .Yang, "High performance emerging solid state memory technologies". MRS Bull. 29, 805, 2004.
- [10] H. Kanaya, K. Tomioka, T. Matsushita, M. Omura, and T. Ozaki, "A 0.602  $\mu\text{m}^2$  nestled 'Chain' cell structure formed by one mask etching process for 64 Mbit FeRAM", VLSI Tech. Dig. ,150, 2004.
- [11] A.R. Sitaram, D.W. Abraham, C. Aloh, D. Braun, and S. Brown, "A 0.18  $\mu\text{m}$  logic based MRAM technology for high performance nonvolatile memory applications", VLSI Tech. Dig., 15, 2003.
- [12] R. Sezi, A. Walter, R. Engl, A. Maltenberger, and J. Schumann, "Organic Materials for High Density Non-Volatile Memory Applications", IEDM Tech. Dig., 259, 2003.

- [13] S. Lai, "Current status of the phase change memory and its future", IEDM Tech. Dig., 256, 2003.
- [14] T.W. Hickmott, "Low-frequency negative resistance in thin anodic oxide", Journal of Applied Physics, 33 (9), 2669-2682 (1962).
- [15] P.H. Nielsen, and N.M. Bashara, "The Reversible Volage-Induced Initial Resistance in the Negative Resistance Sandwich Structure", IEEE Transactions on Electron Devices, Vol 11, May 1964, P.243.
- [16] Chua, L. O., & Kang, S. M. (1976), "Memristive devices and systems", Proceedings of the IEEE, 64 (2), 209-223.
- [17] D.J. Wouters, "Oxide Resistive RAM (OxRRAM) for scaled NVM application", IMST 2009, Tutorial 9 Sept, 2009.
- [18] W.W. Zhuang, W.Pan, B.D. Ulrich, J.J. Lee, L. Stecker, A. Burmaster, D. R. Evans, S.T. Hsu, M. Tajiri, A. Shimaoka, K. Inoue, T. Naka, N. Awaya, K. Sakiyama, Y. Wang, S.Q. Liu, N.J. Wu, and A. Iganatiev, "Novell colossal magnetoresistive thin film nonvolatile resistance random access memory (RRAM)", Tech. Dig. International Electron Devices Meeting, San Francisco, CA, 2002, pp. 193–196.
- [19] I.G. Baek, M.S. Lee, S.Seo, M.J. Lee, D.H. Seo, D.S. Suh, J.C. Park, S.O. Park, H.S. Kim, I.K. Yoo, U.I. Chung, and J.T. Moon, "Highly scalable non-volatile resistive memory using simple binary oxide driven by asymmetric unipolar voltage pulses", Tech. Dig. Int. Electron Devices Meeting, San Francisco, CA, 2004, pp. 587–590.
- [20] K. Miller, N. Neihart, and S. Chaudhary, "Fabrication and modeling of thin-film anodic titania memristors (Master's thesis)". Retrieved from ISU Electrical and Computer Engineering Archives. (ID Code 560) (2010).
- [21] T.A. Wey, and W.D. Jemison, "An automatic gain control circuit with TiO<sub>2</sub> memristor variable gain amplifier", NEWCAS Conference, 2010 8<sup>th</sup> IEEE International, 49-52.
- [22] S. Seo, M.J. Lee, D.H. Seo, S.K. Choi, D.S. Suh, Y-S. Joung, I.K. Yoo, I.S. Byun, I.R. Hwang, S.H. Kim, and B.H. Park, "Conductivity switching

characteristics and reset currents in NiO films”, Appl. Phys. Lett. 86, 093509 (2005).

[23] B.J. Choi, D.S. Jeong, S.K. Kim, C. Rohde, S. Choi, J.H. Oh, H.J. Kim, C.S. Hwang, K. Szot, R. Waser, B. Reichenberg, and S. Tiedke, “Resistive switching mechanism of TiO<sub>2</sub> thin films grown by atomic layer deposition”, J. Appl. Phys. 98, 033715 (2005).

[24] D.C. Kim, S. Seo, S.E. Ahn, D.S. Suh, M.J. Lee, B.H. Park, I.K. Yoo, I.G. Baek, H.J. Kim, E.K. Yim, J.E. Lee, S.O. Park, H.S. Kim, U-In Chung, J.T. Moon and B.I. Ryu, “Electrical observations of filamentary conduction for the resistive memory switching in NiO films”, Appl. Phys. Lett. 88, 202102 (2006).

[25] K. Kinoshita, T. Tamura, M. Aoki, Y. Sugiyama, and H. Tanaka, “Bias polarity dependent data retention of resistive random access memory consisting of binary transition metal oxide”, Appl. Phys. Lett. 89, 103509 (2006).

[26] K. Tsunoda, Y. Fukuzumi, J.R. Jameson, Z. Wang, P.B. Griffin and Y. Nishi, “Bipolar resistive switching in polycrystalline TiO<sub>2</sub> films”, Appl. Phys. Lett. 90, 113501 (2007).

[27] K.M. Kim, B.J. Choi, Y.C. Shin, S. Choi, C.S. Hwang, Appl. Phys. Lett. 91, 012907 (2007).

[28] S. Tsui, A. Baikalov, J. Cmaidalka, Y. Sun, Y.Q. Wang, Y.Y. Xue, C.W. Chu, L. Chen, and A.J. Jacobson, “Field-induced resistive switching in metal-oxide interfaces”, Applied Physics Letters, 85, 317. 1768305 (2004).

[29] A. Chen, S. Haddad, Y.C. Wu, Z. Lan, T.N. Fang and S. Kaza, “Switching characteristics of Cu<sub>2</sub>O metal-insulator-metal resistive memory”, Appl. Phys. Lett. 91, 123517 (2007).

[30] J.F. Scott, C.A. Araujo, B.M. Melnick, L.D. McMillan, and R. Zuleeg, “Quantitative measurement of space-charge effects in lead zirconate-titanate memories”, J. Appl. Phys. 70, 382 (1991).

[31] M.J. Rozenberg, I.H. Inoue and M.J. Sanchez, “Nonvolatile memory with multilevel switching: a basic model”, Phys. Rev. Lett. 92, 178302 (2004).

# Capítulo II. Condiciones Experimentales

Este capítulo cubre los métodos y procedimientos usados durante la ejecución de este trabajo de investigación. Durante la fabricación de estructuras MIM, algunos parámetros de proceso fueron modificados debido a la necesidad de mejorar los dispositivos de memoria fabricados. Estos cambios serán detallados en las secciones apropiadas del siguiente capítulo.

Generalmente las memorias ReRAM están constituidas por una simple estructura MIM (metal-aislante-metal). Adicionalmente, nosotros fabricamos y caracterizamos estructuras MIS (metal-aislante-semiconductor) para obtener un análisis más completo del material aislante en el que se desarrolla el efecto de memristancia, en nuestro caso  $\text{Al}_2\text{O}_3$ .

## 2.1. Tecnología de Fabricación C-MOS INAOE

La fabricación de CIs en INAOE se realiza con una tecnología C-MOS (Complementary-Metal Oxide Semiconductor) para circuitos digitales [1]. En este proceso se utilizan 8 etapas de litografía y es denominado de pozo P. Con este proceso se pueden obtener transistores empleando para su fabricación la técnica de autoalineamiento de fuente y drenaje mediante la compuerta de polisilicio. En esta tecnología se puede desarrollar dos niveles de interconexión, siendo el aluminio y el polisilicio los principales materiales. La mínima geometría de este proceso es  $10\ \mu\text{m}$  y se utilizan obleas de silicio mono-cristalino tipo N (dopadas con fosforo) de espesor entre  $250$  y  $300\ \mu\text{m}$ ,

resistividad de  $2.5 - 5 \Omega \cdot \text{cm}$  y orientación cristalográfica (100). Mediante esta tecnología es posible fabricar diversos dispositivos tal como: transistores NMOS y PMOS, uniones P-N, capacitores, transistores bipolares, así como también diversos sensores.

Para nuestros dispositivos ReRAM, nosotros ajustamos la rutina de fabricación de estructuras MIM de tal forma que se cumplan dos condiciones: que todo el proceso de fabricación sea compatible con la tecnología C-MOS de INAOE y, que se utilice el menor “budget” térmico de fabricación para poder implementar estas estructuras dentro de la etapa BEOL de un circuito integrado.

## **2.2. Proceso “Back-End-Of-Line” (BEOL)**

El proceso BEOL comprende todos los pasos de proceso usados para formar las interconexiones metálicas, incluyendo el dieléctrico antes de que la primera película de interconexión global sea depositada [2]. Una vez que diversos dispositivos semiconductores han sido creados (dentro del proceso tipo FEOL, justo debajo de la primer capa de metal), estos deben ser interconectados para formar circuitos eléctricos deseados. Los procesos BEOL involucran la creación de alambres metálicos interconectados que son aislados por capas dieléctricas. El aislante comúnmente empleado es  $\text{SiO}_2$  o un vidrio silicato, pero recientemente, materiales con constante dieléctrica baja están siendo usados, tal como oxocarburo de silicio con un constante dieléctrica de 2.7 (menor que 3.9 del  $\text{SiO}_2$ ).

Anteriormente, los alambres metálicos han sido compuestos de aluminio. En esta aproximación por interconectar los diferentes dispositivos, una película de aluminio es depositada primero, se definen los patrones geométricos por medio de litografía y entonces se graba, teniendo como resultado alambres aislados. Material dieléctrico es entonces depositado sobre los alambres expuestos. Las diferentes capas metálicas son



interconectadas al grabar el material aislante y entonces depositar otra capa metálica, comúnmente tungsteno. Esta aproximación es aun utilizada en la fabricación de diferentes chips de memoria, tal como DRAMs, porque en este caso el número de niveles de interconexión es bajo (no más de cuatro).

Recientemente, como el número de niveles de interconexión para lógica ha aumentado sustancialmente, dado al gran número de transistores que ahora son interconectados en los microprocesadores modernos, el tiempo de retardo en los alambrados ha llegado a ser tan significativo como la proposición de un cambio en el material utilizado como alambre de interconexión, este cambio se ha dado al pasar de aluminio a cobre; así como también un cambio en el material dieléctrico, de óxido de silicio a aislantes de baja k. Esta mejora en el rendimiento también llevo a la reducción del costo en el proceso de damasquinado, que elimina pasos del proceso. Como el número de niveles de interconexión incrementa, la planarización de capas previas es requerida para asegurar una superficie plana previa a la subsecuente litografía. Sin esto, los niveles podrían llegar a ser cada vez más torcidos, extendiéndose fuera de los patrones geométricos definidos por la litografía. La planarización química-mecánica es el método de procesamiento primario para alcanzar tal planarización.

Debido a la complejidad de las interconexiones y al gran consumo de área al introducir NVM dentro de la parte FEOL, nuestro objetivo es fabricar dispositivos de memoria ReRAM utilizando una simple estructura MIM a una muy baja temperatura, para ser implementadas dentro de la etapa BEOL de un circuito integrado. Con esto se incrementará notablemente la densidad de dispositivos dentro de dichos CIs.

## **2.3. Fabricación de estructuras MIM**

### **2.3.1. Preparación de los sustratos de vidrio**

Para todas las muestras, portaobjetos de vidrio tipo Corning Glass (2947) fueron usados como sustrato, estos fueron limpiados secuencialmente en el sistema vibrador ultrasónico con acetona, metanol e isopropanol (10 min de inmersión para cada alcohol respectivamente); entonces fueron enjuagadas con agua DI y secadas con flujo de nitrógeno puro.

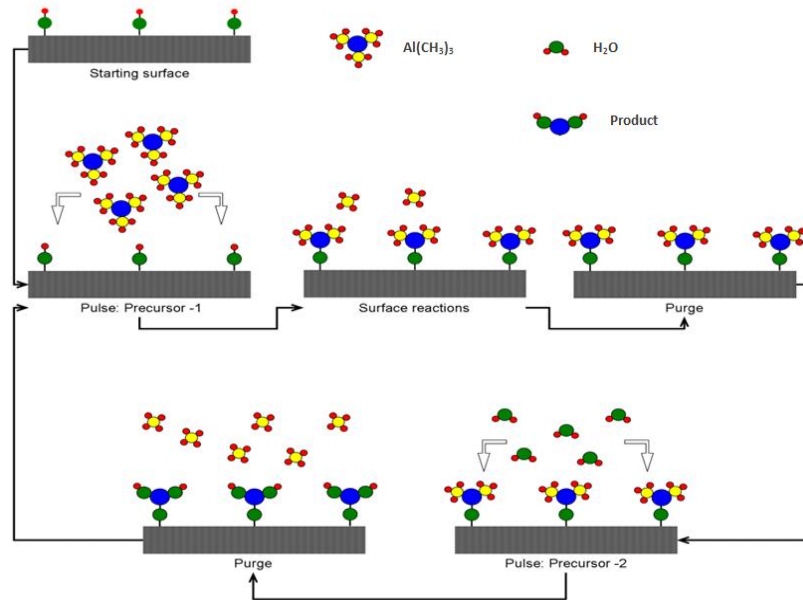
### **2.3.2. Depósito del Electrodo inferior (Bottom Electrode, BE)**

Dos estructuras MIM diferentes fueron obtenidas: Al/Al<sub>2</sub>O<sub>3</sub>/Al y Al/Al<sub>2</sub>O<sub>3</sub>/W, esto con el propósito de analizar los mecanismos de switcheo resistivo así como de conducción de portadores cuando se utiliza un electrodo inferior altamente reactivo (Al) o altamente inerte (W). Primero, aluminio con 400 nm de espesor fue usado como electrodo inferior en un conjunto inicial de muestras. Tungsteno con 400 nm de espesor fue usado de igual forma como electrodo inferior en otro conjunto de muestras. Ambos metales fueron depositados por evaporación E-beam bajo condiciones de ultra alto vacío,  $4 \times 10^{-7}$  Torr.

### **2.3.3. Depósito de Al<sub>2</sub>O<sub>3</sub> por ALD**

Al igual que CVD, el depósito de capas atómicas (ALD por sus siglas en inglés) es un método químico de depósito de capas delgadas en fase gaseosa. La característica distintiva de ALD es que la película es crecida a través de reacciones saturadas en la superficie, que siguen una secuencia introduciendo dos o más precursores dentro de la cámara alternadamente,

uno a la vez, separados por pasos de purga o evacuación [4]. Esto se puede notar en la figura 2.1.



**Figura 2.1.** Representación esquemática del proceso cíclico de “Depósito por Capas Atómicas” (ALD) para  $\text{Al}_2\text{O}_3$ . By Department of Microsystems Engineering – IMTEK, University of Freiburg.

La secuencia de reacciones saturadas hace que el crecimiento de la película sea auto-limitada lo que asegura que en cada ciclo se deposite la misma cantidad de material en toda la superficie independientemente de la dosis del precursor, y solo si la dosis es lo suficientemente alta para saturar las reacciones. Los espesores de la película son controlados de manera precisa por el número de ciclos aplicados; lo anterior hace a este tipo de depósito adecuado para una composición a nivel de capa atómica. Cada secuencia de reacción es compuesta de cuatro interacciones gas-superficie: adsorción de las moléculas precursoras sobre la superficie, reacción en la superficie, saturación, y desorción de los productos de la reacción gaseosa. Usualmente ALD es un proceso a baja temperatura, lo que ayuda a prevenir una capa interfacial entre el substrato de silicio y la película depositada. El

depósito ALD para óxidos de alta-k es un método de depósito ampliamente utilizado dentro de la industria electrónica actual por las características que ofrece, tales como: excelente uniformidad en grandes áreas, interfaces de gran calidad, control a nivel atómico de la composición de la película y por tanto, control de espesor a nivel de capas atómicas.

En nuestro caso, para el depósito de  $\text{Al}_2\text{O}_3$  se utilizaron trimetil-alúmina (TMA) y agua ( $\text{H}_2\text{O}$ ) como gases precursores, de forma que a una temperatura de depósito de  $250^\circ\text{C}$ , un espesor promedio de  $\text{Al}_2\text{O}_3$  de 10 nm y 20 nm ha sido obtenido.

#### **2.3.4. Deposito del Electrodo superior (Top Electrode, TE)**

El aluminio fue utilizado como electrodo superior en ambos juegos de muestras con un espesor de 500 nm, depositado directamente sobre el  $\text{Al}_2\text{O}_3$  por medio de evaporación E-beam en ultra alto vacío, y a una razón de depósito inicial de 1 Å/seg.

#### **2.3.5. Fotolitografía y tratamiento térmico en $\text{N}_2$ a baja temperatura**

Se utilizó para este caso solamente el nivel de metal del CIR-PRU II [5]. Después se realizó el tratamiento térmico en flujo de  $\text{N}_2$  a 60ss por una hora a una temperatura de  $300^\circ\text{C}$ , previo a la adecuada limpieza al horno. Este último paso es de vital importancia en nuestro proceso de fabricación, ya que se pretenden incorporar estas estructuras en un proceso BEOL donde las temperaturas máximas tienen que ser relativamente bajas, como se mencionó anteriormente. La limpieza del horno para realizar el tratamiento térmico es importante porque elimina materiales residuales contaminantes de procesos anteriores, los cuales podrían afectar las características de nuestros dispositivos. Por ello se realiza un proceso de limpieza al horno que consiste en: introducir vapor de agua por una hora, posteriormente, un flujo

de nitrógeno altamente purificado es introducido a 60ss, todo esto a una temperatura de 1000°C. La siguiente figura presenta el flujo de proceso resumido así como un corte transversal esquemático de las estructuras MIM fabricadas.

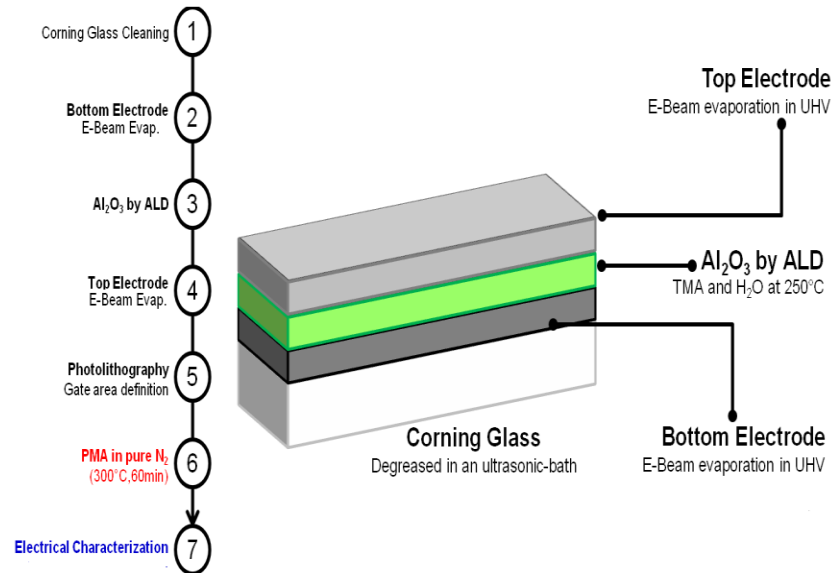


Figura 2.2. Corte transversal esquemático y flujo de proceso de estructuras MIM.

## 2.4. Fabricación de estructura MIS

### 2.4.1. Limpieza de los sustratos de silicio monocristalino

Algunas muestras fueron fabricadas a partir de obleas de silicio cristalino <100> tipo n, con resistividad de  $\rho = 4 - 8 \Omega \cdot \text{cm}$ . El proceso inicia con la limpieza general de los sustratos, esto consiste de un desengrasado inicial, seguido de la limpieza estándar RCA. La limpieza estándar consiste del uso consecutivo de dos soluciones que se denominan RCA I y RCA II. La solución RCAI es empleada para remover contaminantes orgánicos, consiste en una mezcla de agua de-ionizada (DI), peróxido de hidrógeno e hidróxido

de amonio ( $\text{H}_2\text{O}-\text{H}_2\text{O}_2-\text{NH}_4\text{OH}$ ) en 6-1-1 partes por volumen. La solución RCAII es utilizada para remover metales pesados, se compone de agua DI, peróxido de hidrógeno y ácido clorhídrico ( $\text{H}_2\text{O}-\text{H}_2\text{O}_2-\text{HCl}$ ) en 6-1-1 partes por volumen [3]. Ambas soluciones se calientan a  $75^\circ\text{C}$  antes de sumergir los sustratos. Es importante evitar sobrecalentamiento para impedir la descomposición del  $\text{H}_2\text{O}_2$  e inhibir la acción astringente del peróxido. Se continua con una limpieza en agua DI en el sistema súper Q. Posteriormente se hace el grabado del óxido nativo con la solución 7:1:1 ( $\text{NH}_4\text{F}:\text{HF}:\text{H}_2\text{O}$ ), ya que se desea que la película dieléctrica tenga una buena interfaz con el semiconductor.

#### **2.4.2. Depósito de $\text{Al}_2\text{O}_3$ por ALD**

De igual forma que como en el caso de la fabricación de las estructuras MIM, el  $\text{Al}_2\text{O}_3$  utilizado como capa activa fue depositado en el sistema ALD, utilizando trimethyl-aluminio (TMA) y agua como gases precursores a una temperatura de  $250^\circ\text{C}$ . El espesor del material dieléctrico es 20 nm.

#### **2.4.3. Metalización con Al**

Para obtener dispositivos MIS, una película de 400 nm de aluminio fue depositada como electrodo de compuerta a una razón de  $10 \text{ \AA}/\text{seg}$ , y una capa de 600 nm a la misma razón de depósito fue puesta en la parte posterior de las obleas, ambas por evaporación E-beam en ultra alto vacío. Los dispositivos MIS presentan una estructura de capas tipo  $\text{Al}/\text{Al}_2\text{O}_3/\text{nSi}/\text{Al}$ .

#### **2.4.4. Fotolitografía y tratamiento térmico en $\text{N}_2$ a baja temperatura**

Mediante el paso de fotolitografía se define el área y forma de los dispositivos. Se utilizó para este caso solamente el nivel de metal del CIR-

PRU II [5]. Posteriormente se realizó el tratamiento térmico en flujo de  $N_2$  a 60ss por una hora a una temperatura de  $300^\circ C$ , previo a esto se realizó la adecuada limpieza al horno correspondiente. La siguiente figura muestra un corte transversal esquemático de la estructura MIS así como el flujo de proceso resumido.

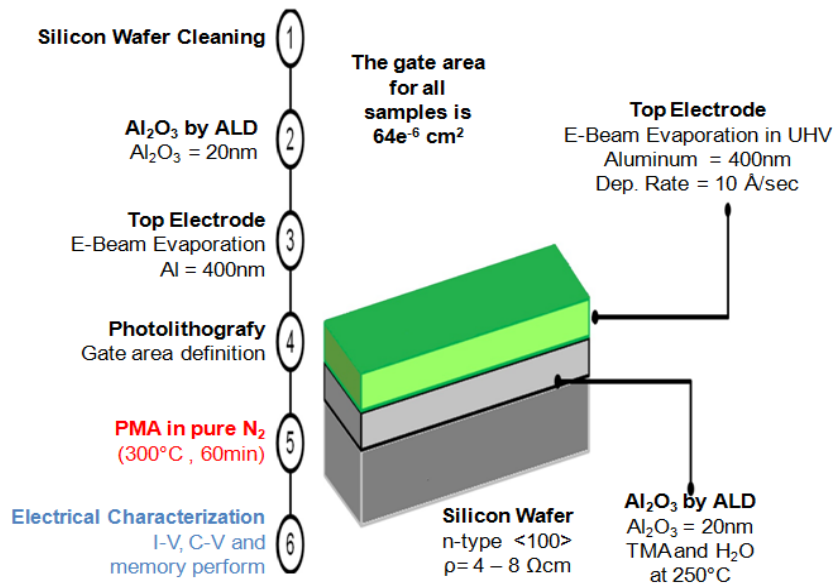


Figura 2.3. Corte transversal esquemático y flujo de proceso de estructuras MIS.

## 2.5. Métodos y procesos de Caracterización

### 2.5.1. Microscopía de Fuerza Atómica AFM

Este método se utiliza para analizar y visualizar la topografía de una muestra nanométrica, esto mediante una punta afilada de forma piramidal o cónica que detecta fuerzas del orden de nanonewtons y que a su vez convierte en parámetros ópticos que son traducidos para dar un valor de la forma superficial de la muestra [6]. Dentro de las ventajas del AFM sobre otros microscopios sobresalen: capacidad de resolución atómica, además

existe poco o ningún daño a la muestra debido a los diferentes esquemas de medición.

El AFM puede realizar mediciones en tres modos distintos [6-7]. Uno de ellos es el modo de Contacto Directo, en el cual la punta entra en contacto con la superficie de la muestra, de forma que se obtiene una imagen topográfica de la superficie. Sin embargo, algunos fenómenos no deseados aparecen tal como: atracción electrostática entre la punta y la muestra, así como la influencia de la contaminación de la superficie pueden generar errores en la medición y en el peor de los casos, llegar a dañar la muestra y/o la punta de prueba. El segundo modo se denomina, Modo de No-Contacto, en este caso la punta se pasa a una distancia constante sobre la muestra, de tal forma que el censado se produce por la interacción de Van Der Waal que está presente entre la punta de prueba y la superficie de la muestra. Dado a que este efecto es más débil con relación al producido por el contacto directo, este caso se tiene una menor resolución en las imágenes obtenidas al utilizar este método.

Finalmente el Modo de Contacto Intermitente puede ayudar a evitar algunos problemas presentes al utilizar los métodos de medición anteriores. Ya que en este caso la punta de prueba se hace oscilar a una frecuencia cercana o igual a la frecuencia de resonancia del trampoline, entonces lentamente se pone en contacto con la superficie de la muestra. Al estar en contacto con la muestra, la punta pierde energía y la amplitud de oscilación disminuye, de forma contraria al encontrar un valle la amplitud de oscilación aumenta. La variación en la amplitud de las oscilaciones es convertida a una imagen. Con este método se disminuye el efecto adverso de las interacciones electrostáticas entre los materiales, los efectos de la contaminación en la superficie y un aspecto importante, se aumenta la resolución en comparación con los otros métodos.

Las mediciones AFM realizadas a nuestras muestras fueron realizadas en modo contacto, en dos áreas diferentes (figura 2.4):  $0.1 \times 0.1 \mu\text{m}^2$  (a) y



10 X 10  $\mu\text{m}^2$  (b). De los datos obtenidos de estas mediciones se realizó un análisis de la rugosidad en las diferentes muestras, utilizando los siguientes programas: Easy Scan, SPIP 5 y Wyddion.

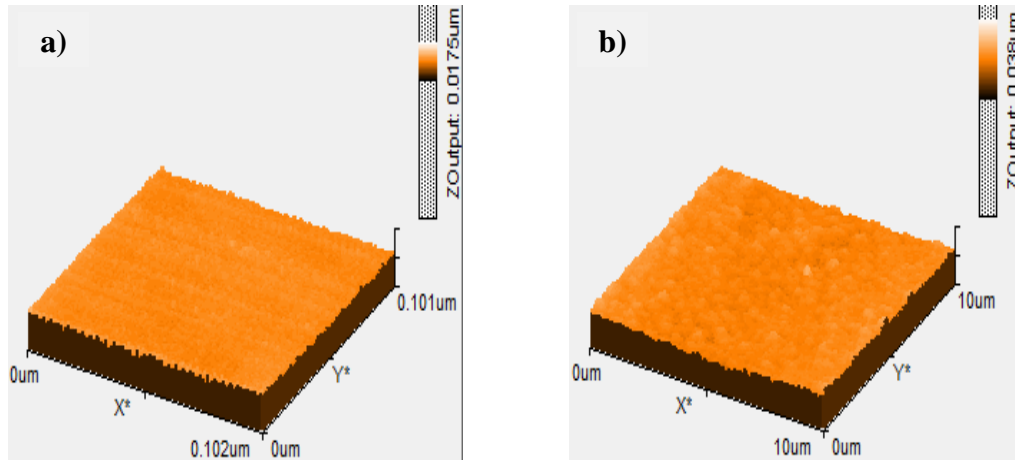


Figura 2.4. Mediciones AFM en dos áreas diferentes:  $0.1 \times 0.1 \mu\text{m}^2$  (a) y  $10 \times 10 \mu\text{m}^2$  (b).

### 2.5.2. Espectroscopia FTIR

El acrónimo de esta técnica es Fourier Transform Infrared Spectroscopy, la cual consiste en incidir un haz de luz coherente desde una fuente infrarroja (IR) el cual se hace pasar a través de la muestra que se quiere analizar, un sensor en el extremo opuesto capta la componente transmitida de este haz. La radiación recibida es un interferograma de la muestra y, este es convertido posteriormente a un espectro por medio de la Transformada Rápida de Fourier (FFT). Debido a que una parte de la radiación es adsorbida y otra transmitida, cada muestra que es medida tiene un espectro único, el cual depende de la composición, concentración y estructura del material. Con esta técnica es posible diferenciar características individuales aun en estructuras compuestas por películas de diversos materiales.

La espectroscopia infrarroja permite determinar la composición de películas tal como su estructura molecular. Mediciones de sistemas semiconductor-semiconductor, semiconductor-dieléctrico y semiconductor-metal pueden ser llevadas a cabo con esta técnica, sin hacer daño a la muestra [8]. Además esta técnica es uno de los pocos métodos por medio del cual se pueden analizar *in situ* varios procesos superficiales e interfaciales [9].

En este trabajo se empleó el FTIR en modo de absorción/transmisión. La fuente de radiación infrarroja es una lámpara estándar que opera en el infrarrojo medio (MIR), de 4000 a 400  $\text{cm}^{-1}$ . La resolución en el número de onda fue fijada a 4  $\text{cm}^{-1}$ . Para disminuir la contribución de la atmosfera en las mediciones, se empleó un flujo constante de  $\text{N}_2$  de alta pureza de 90 sccm en la cámara de medición. También, se recogieron mediciones de muestras de silicio sin ninguna película depositada para luego restarlas de las mediciones de muestras con la película de interés ( $\text{Al}_2\text{O}_3$ ).

### **2.5.3. Mediciones Eléctricas Corriente-Voltaje (I-V)**

El análisis de las curvas corriente-voltaje (I-V) es uno de los métodos de caracterización de dispositivos semiconductores más importantes, ya que por medio de este es posible determinar algunos parámetros que describen el funcionamiento de cualquier dispositivo, los más importantes son: el campo eléctrico de rompimiento ( $E_{\text{BKD}}$ ), la densidad de corriente de fuga (J) y uno muy importante, la determinación de los mecanismos de conducción de portadores en cada estructura. Los parámetros asignados para cada configuración difieren en relación a cada estructura, ya que el comportamiento memristivo en cada una es distinto, por lo tanto fue necesario implementar la condición experimental correcta para cada caso desde el Analizador de Dispositivos Semiconductores Agilent B1500A [10]. Esto se explicara detalladamente en el siguiente capítulo.

#### **2.5.4. Mediciones Eléctricas Corriente-tiempo-Carga (I-t-q)**

Por medio del análisis de las curvas de corriente a través del tiempo (con un voltaje constante), se puede extraer un parámetro importante relacionado con los dispositivos memristivos, este parámetro es la carga (q). Cuantificar la densidad de carga que es inyectada al dispositivo de memoria puede ser relacionado con las características de escritura/borrado de estos dispositivos. Este parámetro es ampliamente importante para dispositivos de memoria ya que muestra las condiciones de degradación de la estructura y por lo tanto, las características de rendimiento del dispositivo. Estas características son analizadas por medio de la integración de la densidad de corriente de compuerta inyectada con respecto al tiempo, esto desde el equipo de medición B1500A.

#### **2.5.5. Mediciones Eléctricas Corriente-Voltaje-Flujo Magnético (I-V- $\phi$ )**

El memristor como elemento de circuito define la relación de la carga eléctrica y el flujo magnético [11]. De aquí, dado al movimiento rápido de carga en el proceso de ruptura del dieléctrico de la estructura MIM, el flujo magnético emitido por el dispositivo puede ser medido indirectamente utilizando un circuito RL en estrecha proximidad con dicho elemento, polarizado de forma directa desde el sistema de medición (Agilent B1500A) en el que además, simultáneamente se monitorea la corriente con el tiempo hasta que el rompimiento ocurra, esto mediante la configuración de *samplig*.

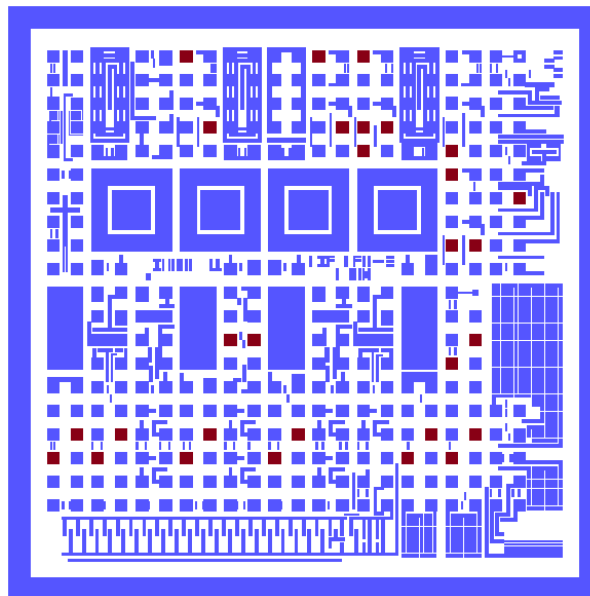
#### **2.5.6. Mediciones Eléctricas Capacitancia-Voltaje (C-V)**

Al igual que las mediciones I-V, las curvas capacitancia-voltaje (C-V) nos pueden arrojar resultados que puedan complementar el análisis del comportamiento de algún dispositivo semiconductor. Parámetros de suma

importancia pueden ser determinados utilizando este método de caracterización, tal es el caso de: la capacitancia por unidad de área ( $C_{nor}$ ), la constante dieléctrica del material aislante ( $k$ ) y de forma más general el comportamiento de las cargas al variar la polarización en la compuerta del dispositivo.

Para este propósito se utilizó el sistema CV Keihtley Modelo 82-DOS y el Analizador de Dispositivos Semiconductores Agilent B1500A [10]. El primero se utilizó como referencia para las mediciones CV a una frecuencia de 100kHz, mientras que en el segundo se determinó la capacitancia para un intervalo de frecuencias de 1kHz a 3MHz, asignando un barrido de voltaje de -3V a 3V.

La caracterización eléctrica se realizó sobre los dispositivos con área más pequeña dentro de la mascarilla de metal del CIR-PRU II [4]. La región sombreada en la figura 2.1 muestra los patrones geométricos con esta área, la cual tiene un valor de  $64e^{-6} \text{ cm}^2$ .



**Figura 2.5. Layout de la mascarilla de metal del CIR-PRU II.**

**F.J. De la Higalda, “Circuito de pruebas para la optimización del proceso de fabricación de circuitos integrados CMOS-INAOE”, Tesis de Licenciatura.**

## 2.6. Referencias

- [1] M. Aceves, M. Linares, W. Calleja, A. Torres, M. Landa, C. Zúñiga, I. Fuentes, S. Fuentes: "Proceso de fabricación de circuitos integrados MOS complementarios ECMOS-I", Reporte Técnico, No. 74, INAOE, 1989.
- [2] VLSI Research Inc, "BEOL Wiring Process For CMOS Logic", February 1995.
- [3] M. Houssa, "Series in Materials Science and Engineering-High-K Gate Dielectrics", Institute of Physics Publishing, pp.5-29, 2004.
- [4] F.J. De la Higalda, "Circuito de pruebas para la optimización del proceso de fabricación de circuitos integrados ECMOS-INAOE", Tesis de Licenciatura.
- [5] D. Warren and J. M. Woodall, in Semiconductor Cleaning Technology/1989, J. Ruzyllo and R. E. White, Editors, PV 90-9, p. 371, The Electrochemical Society Proceedings Series, Pennington, NJ (1990).
- [6] M.T. Bray, S.H. Cohen, M.L. Lightbody, "Atomic Force Microscopy / Scanning Tunneling Microscopy", Springer, (1995).
- [7] D.K. Schroder, "Semiconductor Material and Device Characterization", Wiley Interscience, (2006).
- [8] V.P. Tolstoy, I.V. Chernyshova, V.A. Skryshevsky, "Handbook of Infrared Spectroscopy of Ultrathin Films". Wiley-Interscience, (2003).
- [9] D.N. Goldstein, J.A. McCormick, S.M. George, "Al<sub>2</sub>O<sub>3</sub> Atomic Layer Deposition with Trimethylaluminum and Ozone Studied by in situ Transmission FTIR Spectroscopy and Quadrupole Mass Spectrometry", J. Phys. Chem., C 112, 19539-19539 (2008).
- [10] User's Guide, "Agilent B1500A Semiconductor Device Analyzer", Agilent Technologies.
- [11] L.O. Chua, "Memristor-The Missing Circuit Element", IEEE Transactions on Circuit Theory, Vol. CT-18, No. 5, September 1971.

# Capítulo III. Resultados Experimentales y Discusión

En este capítulo se presentan los resultados experimentales de la caracterización sobre las diferentes estructuras fabricadas: Metal-Aislante-Metal (MIM) y Metal-Aislante-Semiconductor MIS, en ambas se presenta el efecto de memristancia. Estos resultados muestran las propiedades químicas, eléctricas, electrónicas y morfológicas de nuestros dispositivos.

## **3.1. Características Químicas de la película $\text{Al}_2\text{O}_3$ por FTIR - modo de Absorción**

El espectro de absorción de una estructura  $\text{Al}_2\text{O}_3/\text{SiO}/\text{nSi}$  es presentado en la figura 3.1, este análisis es de gran importancia, ya que nos permite determinar las características químicas del  $\text{Al}_2\text{O}_3$  utilizado en nuestros dispositivos de memoria. Es importante señalar que, para iniciar con el procedimiento de estas mediciones, el espectro FTIR de la atmosfera de la cámara fue determinado, después, este espectro fue sustraído de los espectros de las muestras de interés. Esto para descartar casi por completo los picos de absorción debidos a la contribución de  $\text{CO}_2$  y  $\text{H}_2\text{O}$ . Mediciones FTIR se realizaron en 3 muestras con las mismas características de proceso en 4 puntos diferentes. Solo cambios ligeros en los picos  $\text{CO}_2$  de y  $\text{H}_2\text{O}$  fueron observados.

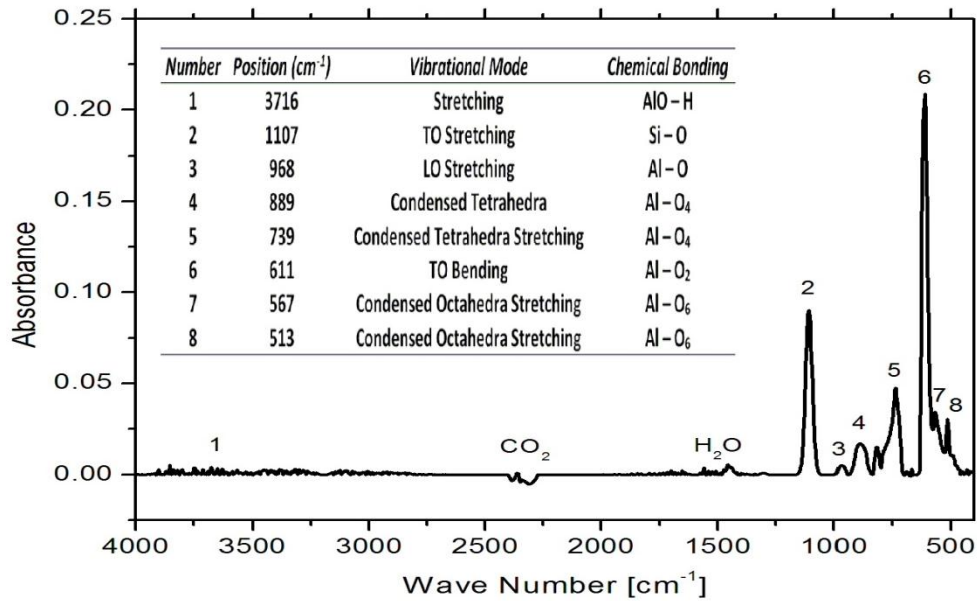


Figura 3.1. Espectro FTIR de estructuras Al<sub>2</sub>O<sub>3</sub>.

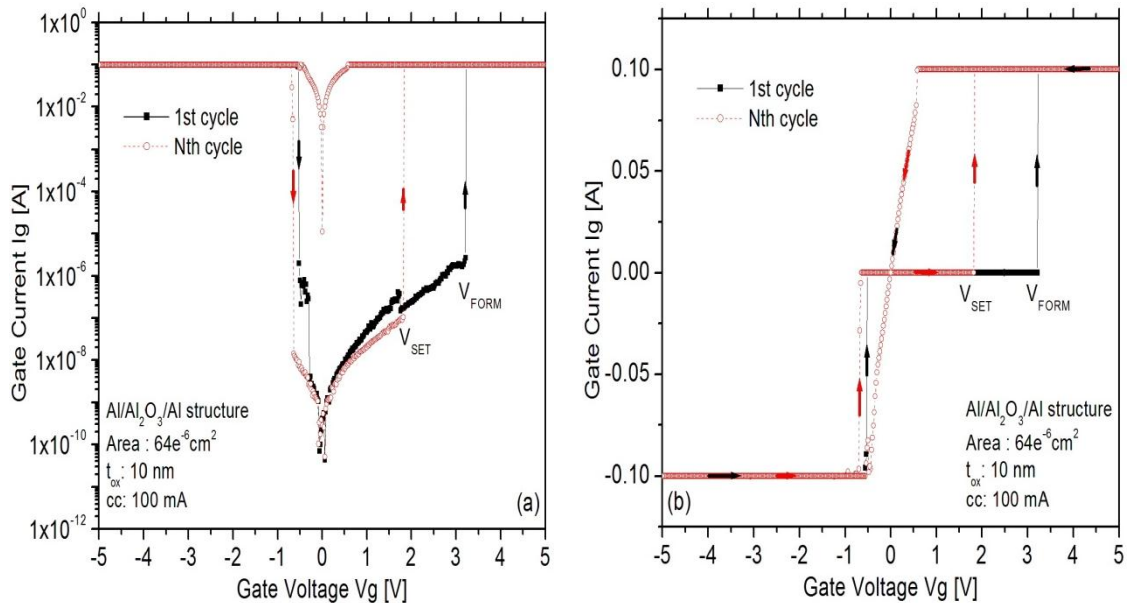
De este análisis se pueden notar los picos de absorción más relevantes (figura 3.1). Los cuales corresponden a: vibraciones superficiales *stretching* AlO – H en 3716 cm<sup>-1</sup> (1), al modo transversal óptico *stretching* TO Si – O en 1107 cm<sup>-1</sup> (2), al modo *stretching* longitudinal óptico (LO) Al – O en 968 cm<sup>-1</sup> (3), al modo tetraedro condensado Al – O<sub>4</sub> en 889 cm<sup>-1</sup> (4), el modo tetraedro condensado *stretching* Al – O<sub>4</sub> en 739 cm<sup>-1</sup> (5), el modo *bending* TO Al – O<sub>2</sub> en 611 cm<sup>-1</sup> (6), y el modo octaedro condensado Al – O<sub>6</sub> en 567 cm<sup>-1</sup> y en 513 cm<sup>-1</sup> (7 y 8) [1-4]. Con esto se puede notar que se tiene un dieléctrico (Al<sub>2</sub>O<sub>3</sub>) de estructura amorfa con algunos arreglos microcristalinos determinados por las bandas alrededor de 567 y 523 cm<sup>-1</sup>.

### 3.2. Características I-V de estructuras MIM Primera Fabricación

#### 3.2.1. Estructura Al/Al<sub>2</sub>O<sub>3</sub>/Al

El efecto de conmutación en las estructuras MIM comienza con un barrido de voltaje aplicado al electrodo superior, mientras que el electrodo

inferior es aterrizado, esto para crear/disolver los caminos conductivos dentro del óxido metálico ( $\text{AlO}_3$ ). La figura 3.2 muestra el efecto memristivo de las estructuras MIM, aquí el voltaje de formación ( $V_{\text{FORM}}$ ) de la celda de memoria es ligeramente más grande que el voltaje SET ( $V_{\text{SET}}$ ) y también, la corriente inicial en el estado HRS (alta resistencia) es más pequeña comparada con la corriente en el estado LRS (baja resistencia), como era de esperar para este tipo de efecto. Cada prueba eléctrica para el mismo dispositivo MIM consiste de aplicar un doble barrido de voltaje. Primero, se barre el voltaje desde -5 a +5 V, con una corriente de complianza máxima de  $cc = 100\text{mA}$ , la cual es fijada en el equipo de medición.



**Figura 3.2. Conmutación resistiva Bipolar de estructuras  $\text{Al}/\text{Al}_2\text{O}_3/\text{Al}$  (a) escala logarítmica y (b) escala lineal.  $I_{cc1} = 100\text{ mA}$ .**

Es importante señalar que limitar la corriente fluyendo a través del dispositivo, ayuda a prevenir un daño permanente del óxido ( $\text{Al}_2\text{O}_3$ ). Estas características I-V iniciales son similares como en el caso de comportamiento de conmutación bipolar. El primer barrido con polaridad negativa desde -5 V hacia 0 V muestra que el dispositivo de memoria esta inicialmente en el



estado de baja resistencia LRS (estado ON, alcanzando el nivel de corriente limite) y cuando el voltaje es reducido en magnitud, el dispositivo conmuta al estado de alta resistencia (OFF). Para la polaridad positiva, el dispositivo muestra un comportamiento de conducción opuesto. Ahora, cuando el barrido de voltaje retorna a -5 V para completar un ciclo de barrido, el dispositivo se mantiene en un estado de baja resistencia LRS. Para un nuevo ciclo de barrido completo, este comportamiento es también observado sin embargo el  $V_{SET}$  es ahora reducido. Aquí,  $V_{FORM} > V_{SET}$  como se esperaba, mientras la relación  $I_{OFF}/I_{ON}$  es alrededor de 6 órdenes en magnitud, que es una ventana de resistividad considerablemente grande y ampliamente usada para obtener ciclos de larga duración y largo rendimiento durante el desempeño de la celda de memoria. La corriente de compuerta antes de  $V_{SET}$  se mantiene por debajo del nivel inicial durante los ciclos de barrido posteriores, lo cual indica un atrapamiento de cargas dentro del óxido.

Por otro lado, en la figura 3.3 se muestra el comportamiento unipolar en el mismo tipo de estructura MIM ( $Al/Al_2O_3/Al$ ), esto al aplicar barridos subsecuentes de voltaje. Se nota la reducción en  $V_{SET}$  cuando conmutaciones secuenciales desde un estado HRS a LRS son aplicadas al mismo dispositivo. Esta continua reducción en  $V_{SET}$  podría limitar el rendimiento de estos dispositivos de memoria y su confiabilidad general sería comprometida también. Sin embargo una ventana de resistividad de 5 órdenes en magnitud aproximadamente es obtenida.

Este tipo de estructuras MIM con una capa de  $Al_2O_3 = 10nm$  pueden tener dos tipos de modos de conmutación: unipolar y bipolar. Cada modo de conmutación dependerá principalmente de las condiciones de polarización y también, de la magnitud de la corriente de complianza que limitara la corriente total después del evento de ruptura [5]. De manera particular podemos notar que al limitar la corriente que fluye a través del dispositivo con un valor más bajo ( $I_{CC2} \ll I_{CC1}$ ) se puede operar al dispositivo de forma unipolar.

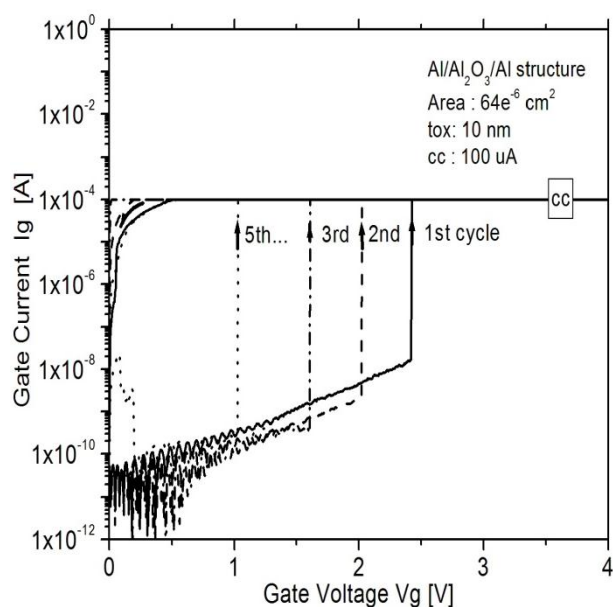


Figura 3.3. Conmutación resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al. I<sub>CC2</sub> = 100 μA.

### 3.2.2. Estructura Al/Al<sub>2</sub>O<sub>3</sub>/W

Algunos dispositivos de memoria consisten de un electrodo activo que actúa como una fuente de cationes móviles, y un electrodo electroquímicamente inerte (usualmente Pt o W) donde los cationes son reducidos para formar filamentos metálicos [6-8]. La figura 3.4 muestra las características I-V de las estructuras MIM (Al/Al<sub>2</sub>O<sub>3</sub>/W). El Al<sub>2</sub>O<sub>3</sub> tiene espesores de 10nm para la figura 3.4 (a) y 20nm para la figura 3.4 (b).

En la figura 3.4(a) se notan grandes inestabilidades eléctricas y variaciones en V<sub>SET</sub> y V<sub>RESET</sub>, que son debidas principalmente a las grandes variaciones en la rugosidad de las interfaces Metal/Al<sub>2</sub>O<sub>3</sub> y que podrían ser relacionadas a la formación de defectos de apilamiento durante la evaporación de estos metales en condiciones de ultra-alto vacío [5,9,10]. Para el caso de la estructura MIM con Al<sub>2</sub>O<sub>3</sub> = 20nm en espesor, las variaciones en V<sub>SET</sub> y V<sub>RESET</sub> son reducidas notablemente porque un óxido más grueso podría minimizar el efecto de una alta la rugosidad superficial de

ambos electrodos (electrodo superior y electrodo inferior). Aun con algunas variaciones, los voltajes de formación, SET y RESET son obtenidos para muchos de los dispositivos MIM medidos. El efecto memristivo ha sido claramente obtenido después de algunas mediciones I-V cíclicas, las transiciones entre los estados de conducción alto y bajo (LRS y HRS respectivamente) dan como resultado una ventana de conductividad/resistividad alrededor de 4 órdenes en magnitud. Este tipo de estructura con un electrodo inerte (Tungsteno) exhibe un comportamiento de conmutación en la resistencia bipolar.

Usando W como electrodo inferior, también es posible obtener comportamiento unipolar siempre y cuando, el límite de corriente que fluye a través del dispositivo tenga un valor bajo ( $100 \mu\text{A}$ ). De la misma forma que en la estructura  $\text{Al}/\text{Al}_2\text{O}_3/\text{Al}$  se presenta una reducción en  $V_{\text{SET}}$  conforme se desarrollan los ciclos.

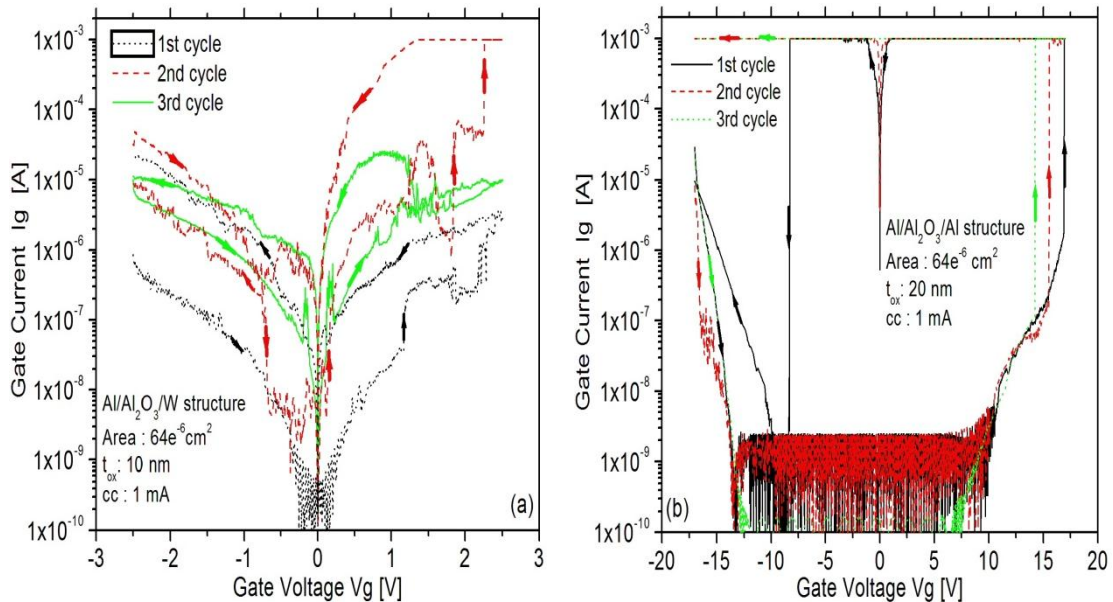


Figura 3.4. Conmutación resistiva Bipolar de estructuras  $\text{Al}/\text{Al}_2\text{O}_3/\text{W}$ .  $I_{\text{CC}} = 1 \text{ mA}$ .

### 3.2.3. Estructura MIM Al/Al<sub>2</sub>O<sub>3</sub>/Al (Al a diferentes razones de depósito)

Como se ha citado anteriormente la interfaz Metal/Al<sub>2</sub>O<sub>3</sub> es también de gran importancia para la apropiada conducción electrónica de portadores. La figura 3.5 muestra diferentes procesos de conducción para estructuras MIM similares. Aquí, la razón de depósito para la última porción de la capa de aluminio para ambos electrodos cambia como sigue:

Proceso 1: 1 Å/seg para aluminio, figura 4(a).

Proceso 2: 2 Å/seg para aluminio, figura 4(b).

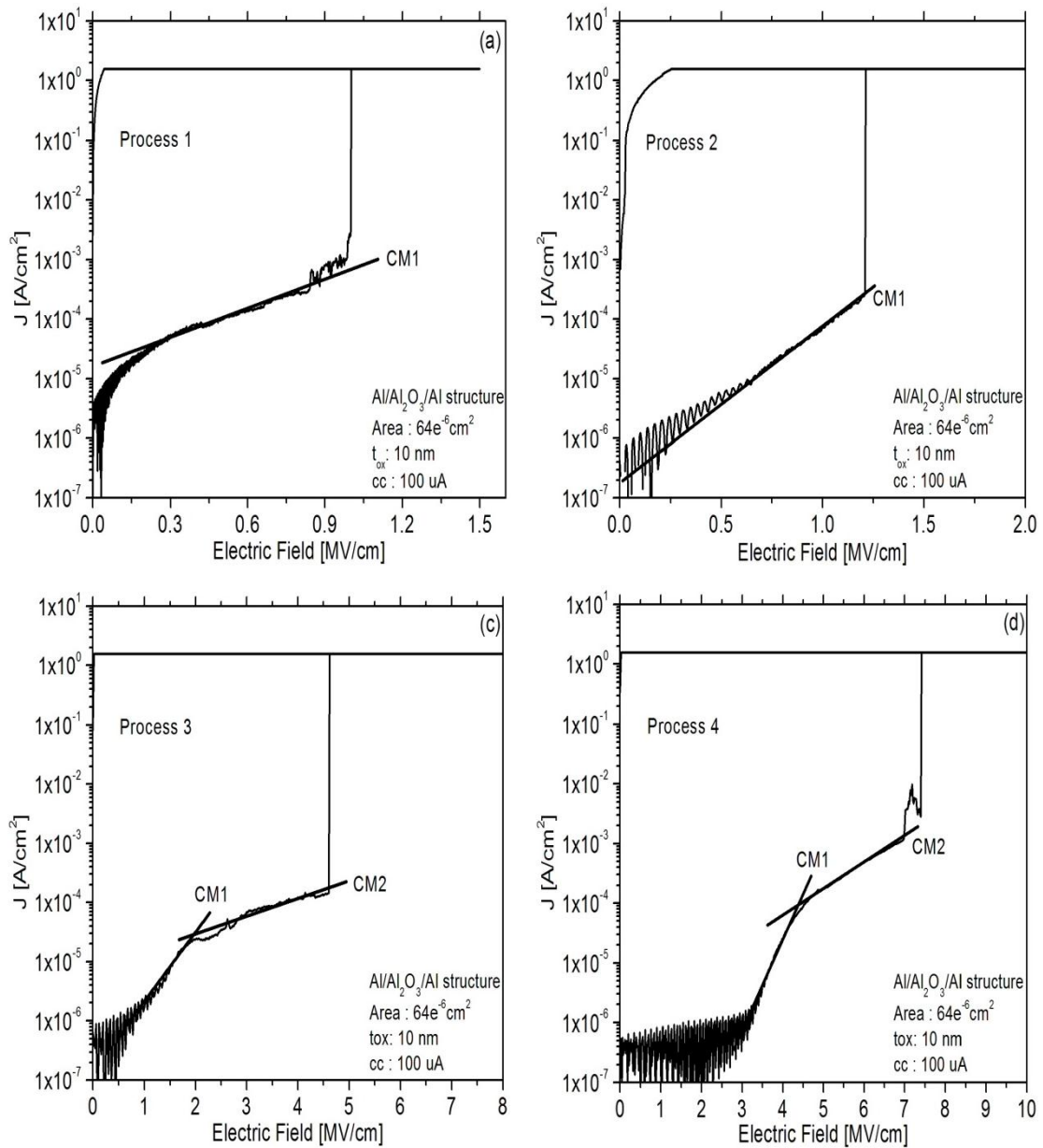
Proceso 3: 5 Å/seg para aluminio, figura 4(c).

Proceso 4: 10 Å/seg para aluminio, figura 4(d).

Estos dispositivos presentan un modo de conmutación unipolar. Aquí, solamente se muestra el primer ciclo de barrido para una adecuada apreciación del proceso de conducción de corriente. En la figura 3.5 (a), la estructura presenta un único mecanismo de conducción con un campo eléctrico de ruptura de  $E_{\text{bkd}} = 1$  MV/cm. En la figura 3.5 (b), la estructura MIM presenta también un único mecanismo de conducción con un  $E_{\text{bkd}} = 1.3$  MV/cm (ligeramente mayor comparado con el proceso 1).

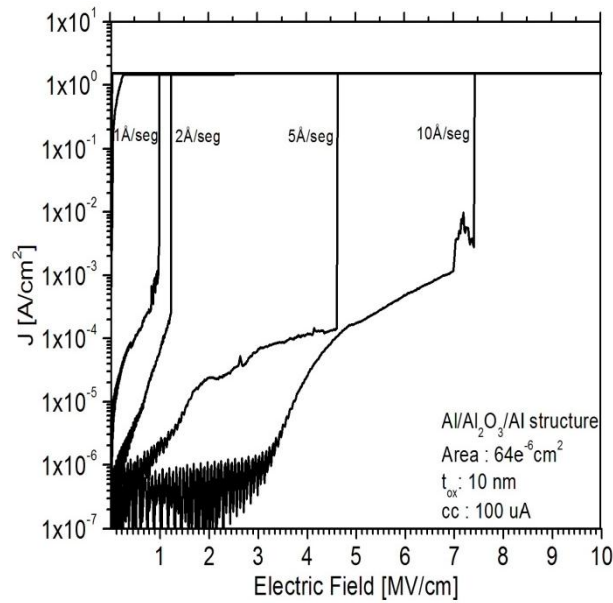
En la figura 3.5 (c), se nota que la estructura MIM presenta dos mecanismos de conducción con un campo eléctrico de ruptura  $E_{\text{bkd}} = 4.7$  MV/cm. Finalmente, en la figura 3.5 (d) aparecen dos mecanismos de conducción también, en este caso el campo eléctrico de ruptura  $E_{\text{bkd}} = 7.6$  MV/cm, el mayor en comparación a todos los procesos.

Un análisis de los mecanismos de conducción en este y otros tipos de estructuras MIM será presentado en el siguiente capítulo de este trabajo.



**Figura 3.5. Conmutación Resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al con diferentes razones de depósito para el Aluminio.**

La figura 3.6 unifica las curvas de cada proceso dentro de una misma escala, esto para poder discernir de manera más precisa entre los diferentes comportamientos en la conducción. Es claro notar la tendencia (incremento en el valor de  $V_{bkd}$ ) que toman las curvas conforme la razón de depósito del electrodo inferior (aluminio) aumenta.



**Figura 3.6. Comparación de la conducción de carga entre estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al con diferentes razones de depósito para el Aluminio.**

Al utilizar diferentes condiciones de evaporación por e-beam que harían incrementar la razón de depósito de la porción final de esta capa de aluminio, se promueve obtener superficies de aluminio teniendo diferentes características morfológicas y estructurales. De esta manera, mecanismos de conducción diferentes durante la conmutación en la resistencia son observados. Es altamente sugestivo correlacionar la diferencia en los procesos de conducción a la superficie y por lo tanto, a la rugosidades interfaciales presentes en cada interfaz Metal/Al<sub>2</sub>O<sub>3</sub>. Sin embargo, es también importante considerar cambios químicos ocurridos en estas interfaces, pues rugosidades interfaciales más bajas o más altas harían promover diferentes reacciones químicas creando capas interfaciales (IL) de diferentes características, las cuales afectan de forma notable la conducción de portadores dentro de las estructuras MIM y por lo tanto afectan también en el desempeño de los dispositivos de memoria.

### 3.3. Análisis de la morfología superficial por AFM en modo contacto

Dado a la importancia del cambio en los procesos de conducción debido a la diferencia en las rugosidades interfaciales, fue necesario el análisis de la morfología de las capas metálicas utilizadas como electrodos tanto superior (Aluminio) como inferior (Tungsteno) dentro de las estructuras MIM, desarrollado a partir de mediciones AFM por medio del software Nanosurf EasyScan-2.

#### 3.3.1. AFM para Aluminio

Se realizó el depósito de este metal utilizando 4 razones de depósito diferentes: 1 Å/seg, 2 Å/seg, 5 Å/seg y 10 Å/seg, por medio de evaporación E-beam en condiciones de ultra-alto vacío. Estas mediciones se realizaron en áreas de  $0.1 \times 0.1 \mu\text{m}^2$  y  $10 \times 10 \mu\text{m}^2$  tomando en cuenta 10 puntos diferentes en toda la superficie para cada área y para cuatro muestras teniendo condiciones de depósito similar.

A continuación se presentan las imágenes AFM más representativas para cada una de las condiciones de depósito de Aluminio en los dos rangos de medición, como se señaló anteriormente. Se presenta una escala en el eje z de la imagen igual a: 18nm y 38 nm para el área de  $0.1 \times 0.1 \mu\text{m}^2$  y  $10 \times 10 \mu\text{m}^2$  respectivamente, esto para tener una mejor comparación entre los diferentes procesos.

La figura 3.7 presenta la mediciones AFM de la muestras con el primer proceso de depósito de Aluminio (1 Å/seg) para dos áreas de medición. Es claro observar la diferencia en la rugosidad entre las dos imágenes, esto puede deberse principalmente al rango de medición utilizado para cada una de ellas. En el rango corto se obtiene una  $R_q = 1.49 \text{ nm}$  mientras que en el rango largo  $R_q = 5.17 \text{ nm}$ , esto con referencia a la tabla 3.1.

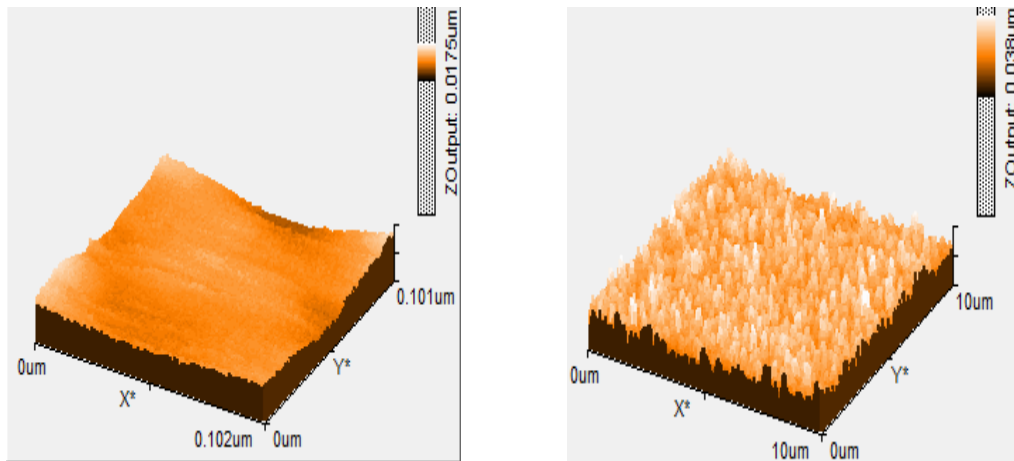


Figura 3.7. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de  $1 \text{ \AA}/\text{seg}$  y dos rangos de medición.

La figura 3.8 presenta las mediciones AFM de las muestras con el segundo proceso,  $2 \text{ \AA}/\text{seg}$  en el depósito. En este caso la rugosidad promedio disminuye en comparación con el proceso anterior y se hace más notable el cambio para el área mayor, en las mediciones AFM. En el rango corto se obtiene una  $R_q = 1.27 \text{ nm}$  mientras que en el rango largo  $R_q = 2.93 \text{ nm}$ .

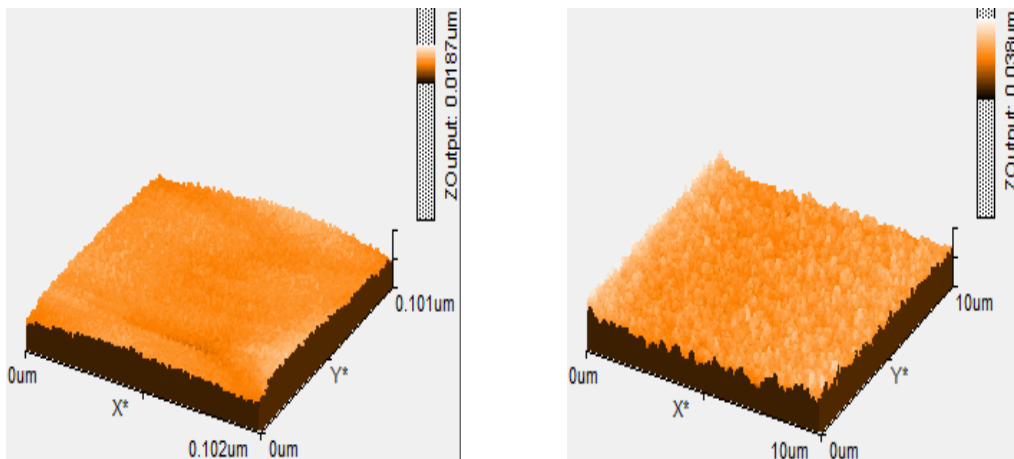


Figura 3.8. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de  $2 \text{ \AA}/\text{seg}$  y dos rangos de medición.



En la figura 3.9 se muestran las imágenes AFM de las muestras con el tercer proceso de depósito de Aluminio ( $5 \text{ \AA}/\text{seg}$ ). Aquí para el rango corto se tiene  $R_q = 1.13 \text{ nm}$  y en el rango largo  $R_q = 2.75 \text{ nm}$ .

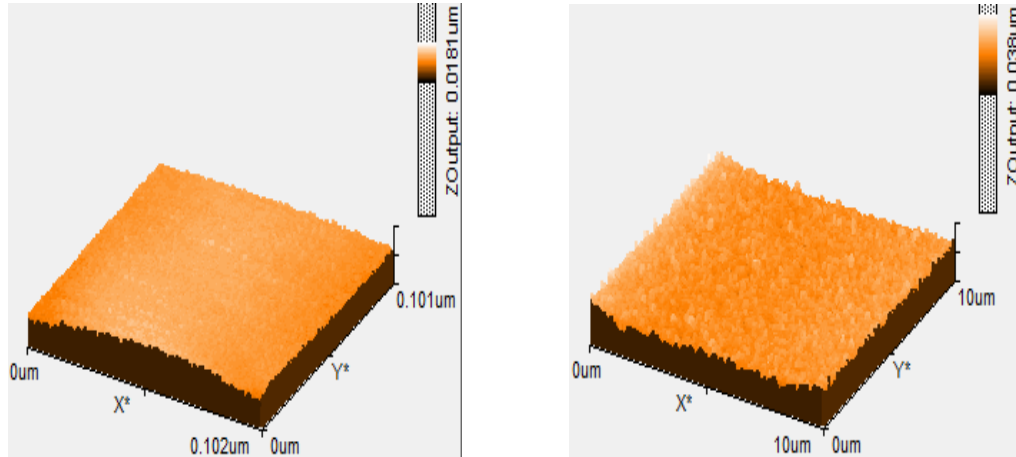


Figura 3.9. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de  $5 \text{ \AA}/\text{seg}$  y dos rangos de medición.

Finalmente la figura 3.10 muestra los resultados AFM para el cuarto proceso de depósito de Aluminio ( $10 \text{ \AA}/\text{seg}$ ). En este caso, en el rango corto se obtiene una  $R_q = 1.51 \text{ nm}$  mientras que en el rango largo  $R_q = 2.36 \text{ nm}$ , estos valores de igual forma pertenecen a los resultados de la tabla 3.1.

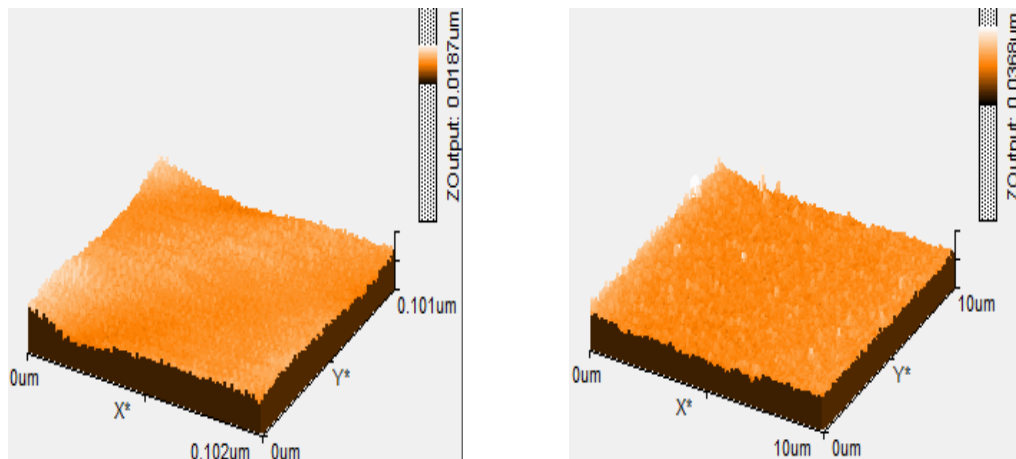


Figura 3.10. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de  $10 \text{ \AA}/\text{seg}$  y dos rangos de medición.

Por medio del análisis de estas mediciones AFM se puede notar una tendencia, esto se puede notar en la tabla 3.1 que presenta los resultados de la rugosidad promedio superficial de la capa de Aluminio. Mientras la razón de depósito aumenta la rugosidad superficial de capa de Aluminio decrece, esto puede deberse a que el sistema de evaporación cambia las condiciones morfológicas de la capa depositada al variar parámetros de proceso como: presión, temperatura, potencia, flujo, etc., para obtener una razón de depósito específica.

**Tabla 3.1: Rugosidad promedio en las capas de Aluminio.**

	Glass		P1 (1 Å/seg)		P2 (2 Å/seg)		P3 (5 Å/seg)		P4 (10 Å/seg)	
	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>
M1 (Rq en nm)	0.61	0.97	1.31	5.29	1.33	2.80	1.14	2.79	1.41	2.85
M2 (Rq en nm)	0.56	1.78	1.60	4.84	1.41	2.90	1.30	2.65	1.91	2.33
M3 (Rq en nm)	0.53	1.04	1.82	5.67	1.16	2.95	1.23	2.88	1.44	1.95
M4 (Rq en nm)	-	-	1.43	5.17	1.27	2.84	1.18	2.83	1.56	2.21
Promedio (Rq en nm)	0.56	1.26	1.54	5.24	1.29	2.87	1.21	2.78	1.58	2.33

### 3.3.2. AFM para Tungsteno

De la misma forma que en el caso de Aluminio, se realiza el análisis de la rugosidad superficial ahora para Tungsteno, utilizando las mismas razones de depósito: 1, 2, 5 y 10 (Å/seg) y también los mismo rangos de medición (0.1 X 0.1 μm<sup>2</sup> y 10 X 10 μm<sup>2</sup>) en 10 puntos diferentes a lo largo de la muestra para cuatro muestras teniendo condiciones de depósito similares. Las imágenes AFM para cada condición fueron ajustadas a una escala de 18 nm (rango corto) y 36 nm (rango largo), esto para una comparación más eficaz entre cada uno de los procesos de depósito de Tungsteno. Para un mejor análisis se presentan las imágenes AFM con menor rugosidad.

La figura 3.11 presenta las mediciones AFM de la muestras con el primer proceso de depósito de Tungsteno ( $1 \text{ \AA}/\text{seg}$ ). Este proceso presenta una baja rugosidad en las dos áreas de medición. En el rango corto se obtiene una  $R_q = 0.63 \text{ nm}$  mientras que en el rango largo  $R_q = 1.47 \text{ nm}$ .

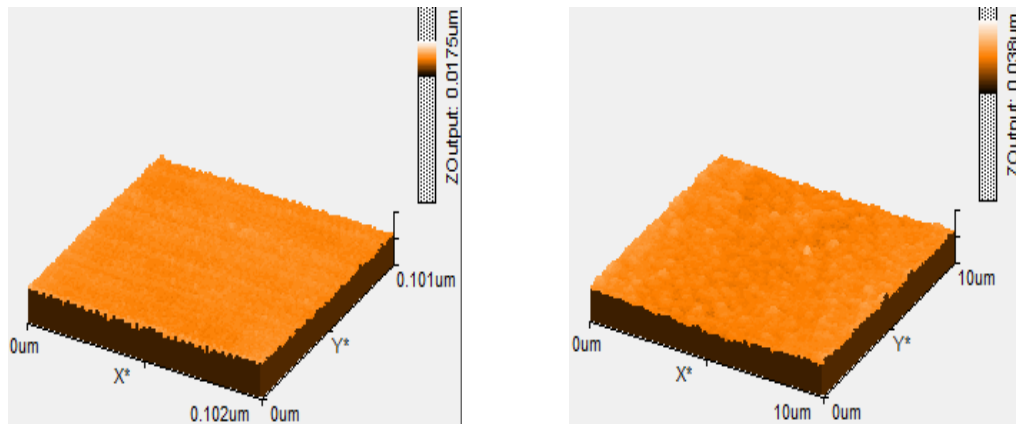


Figura 3.11. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de  $1 \text{ \AA}/\text{seg}$  y dos rangos de medición.

En la figura 3.12 se muestran los resultados del proceso 2 de  $2 \text{ \AA}/\text{seg}$ . Aquí aparece un aumento considerable en la rugosidad con respecto al proceso 1, para este caso  $R_q = 2.27 \text{ nm}$ ; mientras que una ligera diferencia aparece para el área grande al presentar un  $R_q = 1.65 \text{ nm}$ .

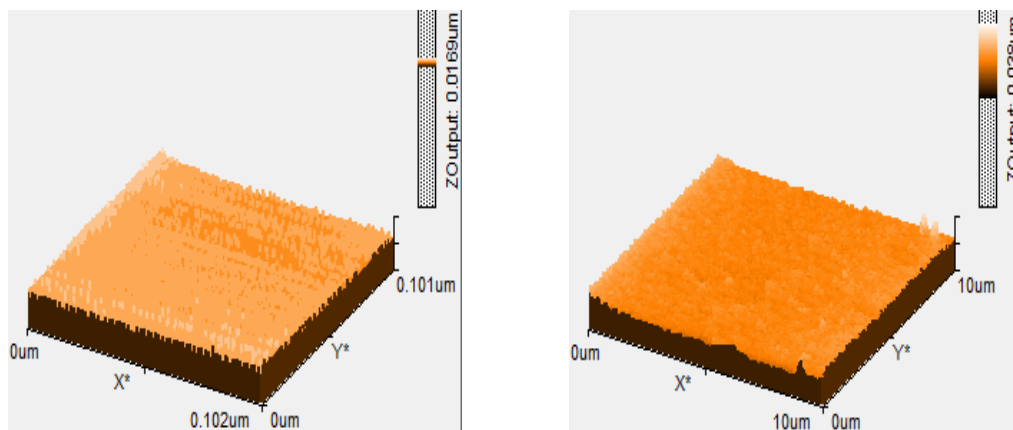


Figura 3.12. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de  $2 \text{ \AA}/\text{seg}$  y dos rangos de medición.

La figura 3.13 muestra los resultados de las mediciones AFM para las muestras del tercer proceso (5 Å/seg). Los valores de la rugosidad para cada rango son:  $R_q = 1.92$  nm (corto) y  $R_q = 1.69$  nm (largo).

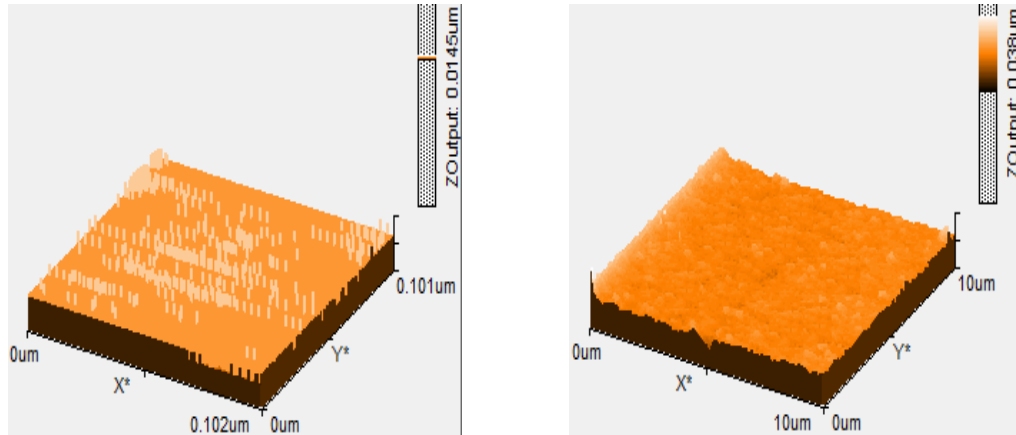


Figura 3.13. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de 5 Å/seg y dos rangos de medición.

Finalmente, la figura 3.14 presenta los resultados del proceso 4 (Tungsteno depositado a 10 Å/seg). La rugosidad para el rango corto es  $R_q = 3.09$  nm y en el rango largo  $R_q = 1.88$  nm. Los valores de rugosidad promedio para cada una de las condiciones son los más representativos y están dentro del esquema de resultados presentado en la tabla 3.2.

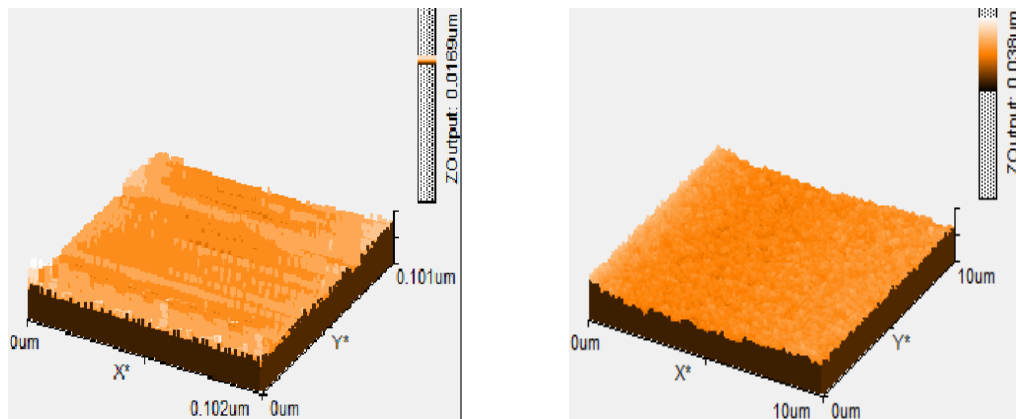


Figura 3.14. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de 10 Å/seg y dos rangos de medición.

Los resultados de la rugosidad promedio superficial de la capa de Aluminio se muestran en la tabla 3.2. Al aumentar la razón de depósito para Tungsteno pareciera existir una tendencia de disminución en la rugosidad, sin embargo no es de todo clara ya que existen algunos valores que salen del rango, por lo que no se puede tomar con certeza esta afirmación.

**Tabla 3.2: Rugosidad promedio en las capas de Tungsteno.**

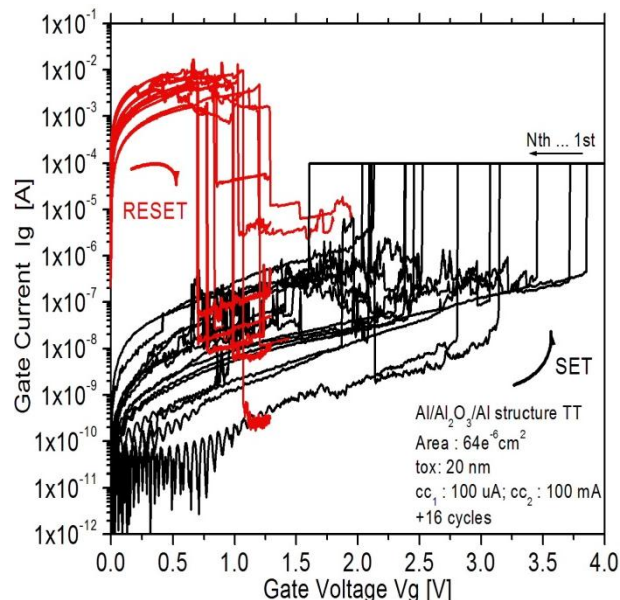
	Glass		P1 (1 Å/sec)		P2 (2 Å/sec)		P3 (5 Å/sec)		P4 (10 Å/sec)	
	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>	0.1x0.1 um <sup>2</sup>	10x10 um <sup>2</sup>
M1 (Rq en nm)	0.64	3.67	0.66	1.60	2.39	7.76	1.63	2.42	4.07	1.89
M2 (Rq en nm)	0.71	4.29	0.58	1.80	2.66	9.49	1.53	2.80	3.69	1.80
M3 (Rq en nm)			0.62	1.45	2.46	8.58	1.64	2.13	2.60	1.91
M4 (Rq en nm)			0.65	1.42	1.40	1.66	2.94	1.68	2.40	2.53
Promedio (Rq en nm)	0.67	3.98	0.62	1.56	2.22	6.87	1.93	2.25	3.19	2.03

### 3.4. Características I-V de estructuras MIM Al Segunda Fabricación

#### 3.4.1. Estructura Al/Al<sub>2</sub>O<sub>3</sub>/Al

Con base en el análisis de la morfología superficial mediante mediciones AFM de las capas metálicas de Aluminio y Tungsteno, así como también considerando que una baja rugosidad interfacial podrá proveer de mejores características a la interfaz Metal/Al<sub>2</sub>O<sub>3</sub>, se realizó una nueva estructura MIM en la cual el proceso de depósito de los electrodos se realizó a una razón de depósito a la que (como ya se determinó) se obtendrá una rugosidad baja. De esta forma, para el caso de Aluminio se eligió 10 Å/sec como razón de depósito, empleada para obtener los dos electrodos (inferior y superior).

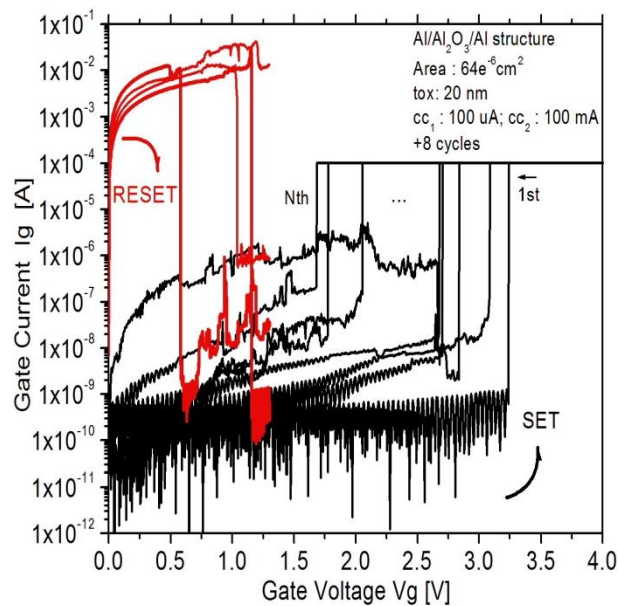
La figura 3.15 presenta las características memristivas de la estructura MIM Al/Al<sub>2</sub>O<sub>3</sub>/Al a la cual fue aplicado un tratamiento térmico de TT=300°C. Cada prueba consiste de un barrido de voltaje positivo comenzando desde 0 V y alcanzando 4 V con un límite de corriente aplicado de CC<sub>1</sub>=100μA, este procedimiento es efectuado para conmutar desde un estado altamente resistivo (HRS) hacia un estado ligeramente resistivo (LRS), denominado proceso de SET. El proceso de RESET es seguido directamente por un barrido de voltaje positivo en un rango más corto, con una corriente límite CC<sub>2</sub> mucho más grande (3 órdenes en magnitud). La corriente límite para el proceso de SET es aplicada para prever un daño permanente del dispositivo [5]. Por otro lado, la corriente límite para el proceso de RESET es ajustada a un valor más grande para asegurar la reversibilidad y ayudar a que el dispositivo recupere un estado de baja de conducción (HRS) [7].



**Figura 3.15. Conmutación resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al - MIM2 con tratamiento térmico. Electrodo depositados a 10 Å/seg.**

Estas características I-V exhiben un claro comportamiento de conmutación entre un estado de baja conducción (HRS) hacia un estado de alta conducción (LRS) por al menos 16 ciclos completos.

La figura 3.16 muestra las características I-V de la estructura MIM  $\text{Al}/\text{Al}_2\text{O}_3/\text{Al}$ , sin embargo en este caso no fue aplicado el tratamiento térmico final. Los procedimientos para SET y RESET fueron desarrollados de la misma manera que para la muestra con TT. Aquí el voltaje de formación  $V_{\text{FORM}}$  es ligeramente menor en comparación con la estructura anterior, además que se presentan menos ciclos (8 ciclos) de conmutación los cuales tienen grandes inestabilidades eléctricas. El comportamiento deficiente en esta estructura puede deberse a la pobre calidad de las interfaces Metal/ $\text{Al}_2\text{O}_3$ , las cuales son un tanto mejoradas con la implementación de un tratamiento térmico en el proceso de fabricación.



**Figura 3.16. Conmutación resistiva Unipolar de estructuras  $\text{Al}/\text{Al}_2\text{O}_3/\text{Al}$  - MIM2 sin tratamiento térmico. Electrodo depositados a  $10 \text{ \AA}/\text{seg}$ .**

Una propiedad interesante que se encontró en estos dispositivos de memoria es la relación de dualidad de la corriente y el voltaje. Fuertes transiciones desde un estado de alta resistencia (HRS) hacia una de baja resistencia (LRS) pueden ser observados en mediciones con barrido tanto de voltaje como de corriente de una manera muy similar.

La figura 3.17 presenta el comportamiento memristivo al barrer la corriente y monitorear el voltaje. Se utilizan de igual forma que en el caso de barrido de voltaje, dos valores límite de corriente. Para el proceso de SET se realiza un barrido en la corriente desde 1 pA hasta llegar a 100  $\mu$ A, fijando el valor de complianza a 6 V. Mientras que para el proceso de RESET, el intervalo en el barrido de corriente comienza en 1 pA y alcanza los 100 mA, fijando el nivel de voltaje máximo en 1.5 V. Estos valores de corriente límite para los procesos de SET y RESET están directamente relacionados con los valores de complianza cuando se realizan mediciones I-V barriendo el voltaje, así como también es claro observar la misma relación para los valores de complianza en el voltaje que corresponden a  $V_{SET}$  y  $V_{RESET}$ .

Mientras la corriente aumenta en intervalos bien definidos, el voltaje alcanza un valor máximo en 5.7 V entonces, aparece una transición muy pronunciada entre estados resistivos (HRS y LRS). Esta caída de voltaje  $V_g$ , relacionada a esa corriente  $I_g$ , sugiere que las condiciones para la creación de caminos conductivos es muy probable, ya que un gran flujo de carga aparece a valores de voltaje muy bajos, esto indica que los dos electrodos han sido conectados mediante estos filamentos conductivos.

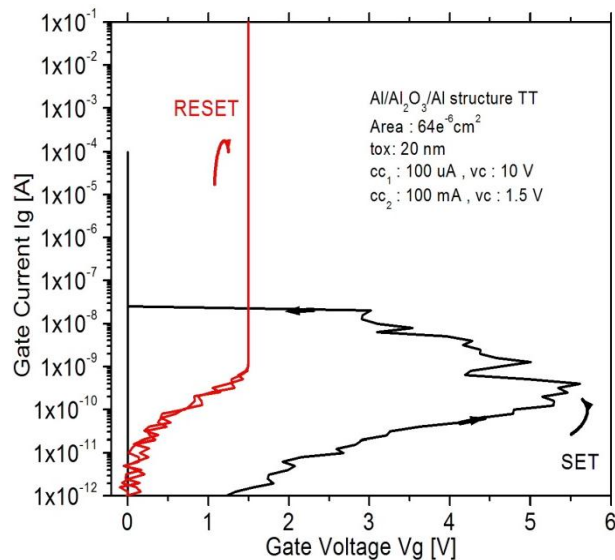


Figura 3.17. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al - MIM2 al barrer la corriente.



Una prueba de retención fue llevada a cabo en esta estructura MIM. La figura 3.18 muestra la corriente dependiente del tiempo para los dos estados resistivos (HRS y LRS). El dispositivo fue conmutado de OFF (SET) a ON (RESET) alternativamente. Para el proceso de SET un voltaje constante de 3.5 V fue aplicado al dispositivo fijando la corriente en un valor de 100  $\mu$ A, entonces la conmutación casi inmediata se observó en la gráfica I-tiempo. Para el caso de la condición de RESET, un voltaje constante de 1.3 V fue aplicado mientras que el valor de la corriente se extendió al valor máximo permitido (100 mA), entonces apareció la conmutación resistiva en un tiempo de 7 segundos pasando de un estado altamente conductivo (LRS) a uno de baja conducción (HRS).

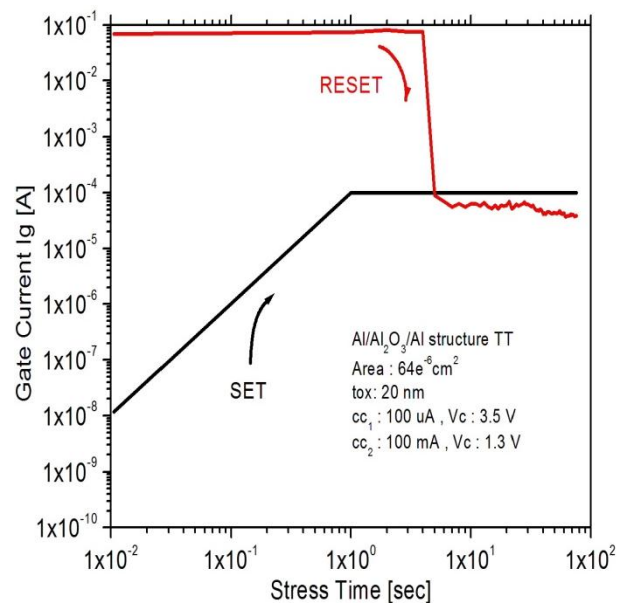


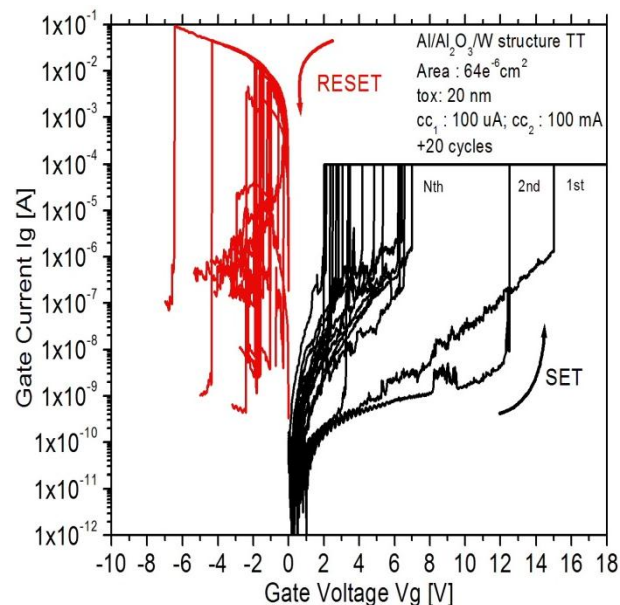
Figura 3.18. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al - MIM2 I-tiempo.

### 3.4.2. Estructura Al/Al<sub>2</sub>O<sub>3</sub>/W

Tomando como referencia el análisis AFM sobre las muestras de Tungsteno, se determinó que la razón de depósito que presenta menor rugosidad es de 1 Å/seg. Entonces se realizó una estructura MIM

Al/Al<sub>2</sub>O<sub>3</sub>/W, donde los electrodos fueron depositados a razones de: 10 Å/seg para aluminio y 1 Å/seg para tungsteno. Lo cual proveerá mejores interfaces Metal/ Al<sub>2</sub>O<sub>3</sub>.

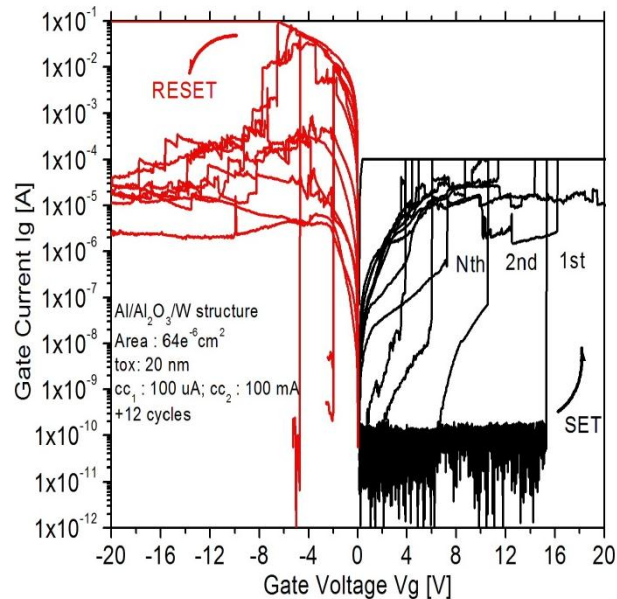
La figura 3.19 muestra el comportamiento memristivo de la estructura MIM Al/Al<sub>2</sub>O<sub>3</sub>/W a la cual fue aplicado un tratamiento térmico de TT = 300°C. De la misma forma que la estructura MIM con los dos electrodos de aluminio, cada medición consiste de un barrido de voltaje positivo, comenzando en este caso de 0 V hasta 18 V y limitando la corriente aplicada a CC<sub>1</sub> = 100 µA, este procedimiento es efectuado para conmutar desde el estado HRS hacia el estado LRS, correspondiente al proceso de SET. El proceso de RESET para esta estructura que tiene un metal inerte (W), consiste de un barrido de voltaje negativo con un rango más corto, la corriente limite CC<sub>2</sub> = 100 mA. La limitación en las corrientes fluyendo a través de la estructura ayuda a evitar un daño permanente y a la vez asegurar la conmutación entre estados resistivos [5-7].



**Figura 3.19. Conmutación resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 con tratamiento térmico. W depositado a 1 Å/seg.**

Las características I-V exhibidas por este dispositivo, muestran un claro comportamiento de conmutación entre un estado de baja conducción (HRS) y un estado de alta conducción (LRS) por al menos 20 ciclos completos continuos.

Los resultados de las mediciones I-V para la misma estructura pero sin tratamiento térmico se muestran en la figura 3.20. Los procedimientos para SET y RESET fueron desarrollados de la misma manera que para la muestra con tratamiento térmico. De la misma forma que el proceso Al/Al<sub>2</sub>O<sub>3</sub>/Al, las muestras sin tratamiento térmico presentan un voltaje de formación  $V_{FORM}$  ligeramente menor en comparación con la estructura con TT, así como también se presentan menos ciclos de conmutación y algunas inestabilidades eléctricas. Estas deficiencias pueden ser atribuidas también a una mala calidad en las interfaces Metal/Al<sub>2</sub>O<sub>3</sub>.



**Figura 3.20. Conmutación resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 sin tratamiento térmico. W depositado a 1 Å/seg.**

La propiedad de dualidad entre voltaje y corriente para esta estructura MIM se muestra en la figura 3.21. Para este caso el proceso de SET se

desarrolla con un barrido en la corriente desde 1 pA hasta 100  $\mu$ A, fijando el valor de complianza a 18 V. Mientras que para el proceso de RESET, el intervalo en el barrido de corriente es de 1 pA hasta los 100 mA, fijando el nivel de voltaje máximo en 5 V. Se encuentra con estas mediciones, que existe una relación casi perfecta entre los parámetros tanto de mediciones con barrido de voltaje como para mediciones con barrido en la corriente, para esta estructura Al/Al<sub>2</sub>O<sub>3</sub>/W. Ya que los valores de voltaje así como de corriente para las condiciones de SET y RESET son bastante cercanos.

De manera particular podemos notar que, aun cuando ambas estructuras (Al/Al<sub>2</sub>O<sub>3</sub>/Al y Al/Al<sub>2</sub>O<sub>3</sub>/W) tienen el mismo espesor en el dieléctrico (20 nm), V<sub>SET</sub> para la estructura con W es mayor en comparación con la estructura con Al en el electrodo inferior (ver figura 3.17). Esto puede ser atribuido a que los dos electrodos de Al (estructura Al/Al<sub>2</sub>O<sub>3</sub>/Al) propician la migración de especies de este metal hacia el dieléctrico, provocando una reducción en el espesor neto del óxido que se ve reflejada en una disminución considerable de V<sub>SET</sub>, dado a que los filamentos conductivos conectan más rápidamente a los electrodos dentro de la estructura MIM.

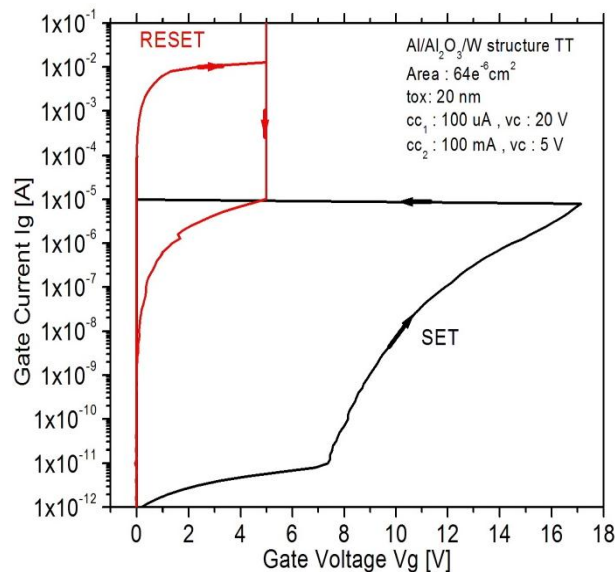


Figura 3.21. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 al barrer la corriente.

Por el contrario al utilizar un electrodo inerte (W), es más difícil que exista una migración de especies de Al hacia el dieléctrico, entonces el espesor original del óxido se mantiene sin variaciones.

La prueba de retención también fue llevada a cabo en estas estructuras, la figura 3.22 muestra las características de la corriente dependiente del tiempo para los dos estados resistivos (HRS y LRS). El dispositivo fue conmutado de OFF (SET) a ON (RESET) alternativamente. Para el proceso de SET un voltaje constante de 15 V fue aplicado al dispositivo fijando la corriente en un valor de 100  $\mu\text{A}$ , aquí apareció la conmutación al estado ON en un tiempo de 10 segundos, iniciando con un proceso de conducción negativa (el cual se justificara en la siguiente sección de este trabajo). Para el caso de la condición de RESET, un voltaje constante de 6 V fue aplicado mientras que el valor de la corriente se extendió al valor máximo permitido (100 mA), entonces apareció la conmutación resistiva en un tiempo de 54 segundos pasando de un estado altamente conductivo a uno de baja conducción.

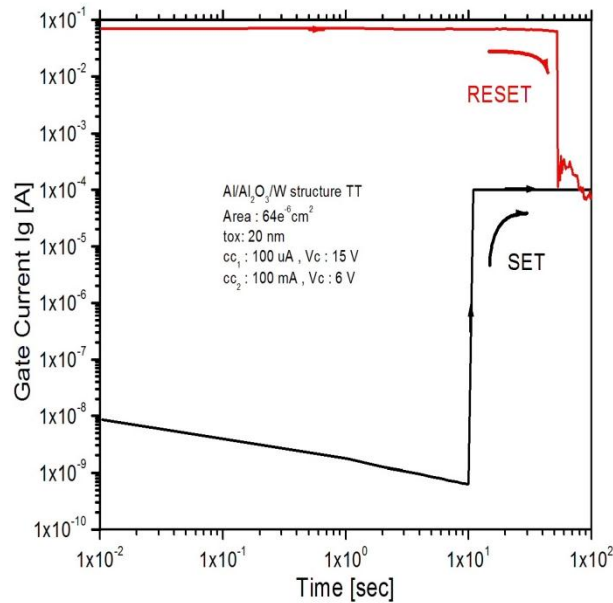
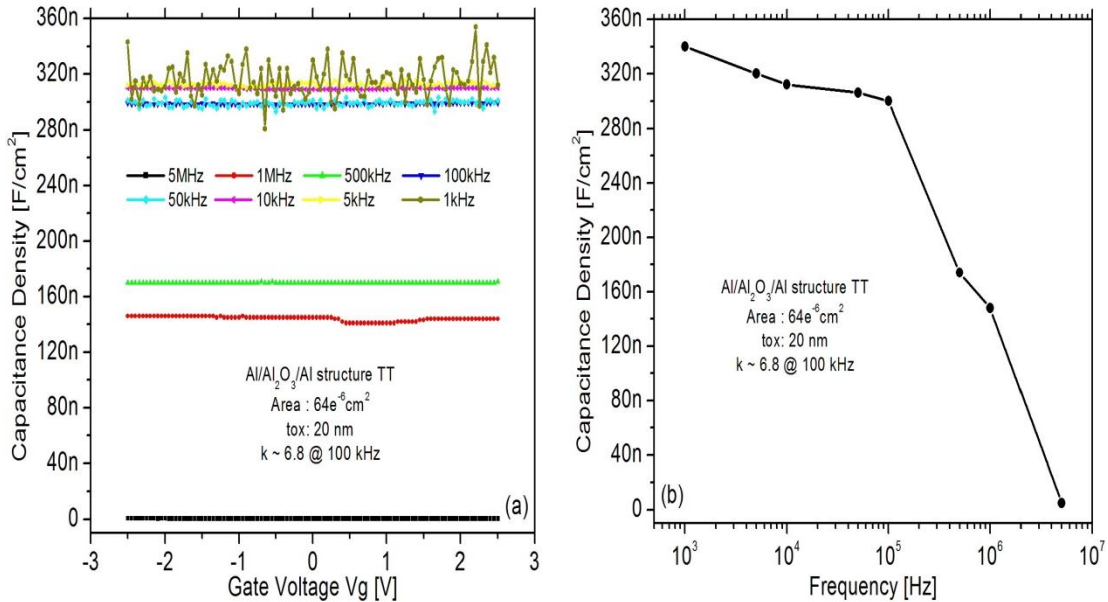


Figura 3.22. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 I-tiempo.

### 3.5. Características C-V de estructuras MIM Al/Al<sub>2</sub>O<sub>3</sub>/Al y Al/Al<sub>2</sub>O<sub>3</sub>/W

La figura 3.23 presenta la dependencia de la densidad de capacitancia de compuerta sobre la frecuencia después de mediciones C-V a temperatura ambiente para la primera estructura, teniendo 20 nm en el espesor del Al<sub>2</sub>O<sub>3</sub>.



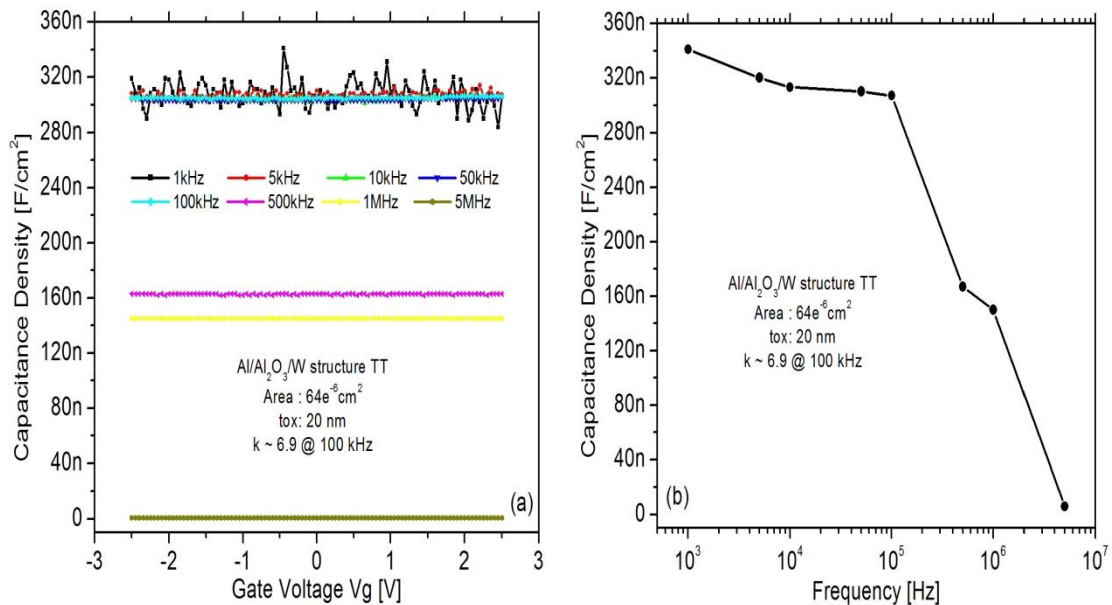
3.23. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al.

Es claramente mostrado en la gráfica Capacitancia vs Frecuencia, que a frecuencias más altas (arriba de 5 MHz), una densidad de capacitancia más baja es obtenida, esto puede deberse a la disminución de la constante dieléctrica conforme la frecuencia aumenta ya que existen pérdidas tangenciales asociadas a esta. Las mediciones C-V fueron llevadas a cabo utilizando un barrido de voltaje de -2.5 V a 2.5 V para diferentes frecuencias en un rango de: 1kHz a 5MHz. De aquí la constante dieléctrica  $k \sim 3.8$  en una frecuencia de 100 kHz.

La figura 3.24 muestra las características C-V para la estructura Al/Al<sub>2</sub>O<sub>3</sub>/W, se puede observar un comportamiento bastante similar en

comparación con la estructura con electrodos de aluminio y el procedimiento en la medición es el mismo.

Para ambos casos es claro notar que la capacitancia para cada valor de frecuencia se mantiene casi constante, esto es de esperar ya que no existe zona de agotamiento de portadores dentro de la estructura, en cualquiera que sea la polarización siempre se obtendrá acumulación en las interfaces Metal/ $\text{Al}_2\text{O}_3$ . La constante dieléctrica a una frecuencia de 100 kHz en este caso es  $k \sim 6.9$ .



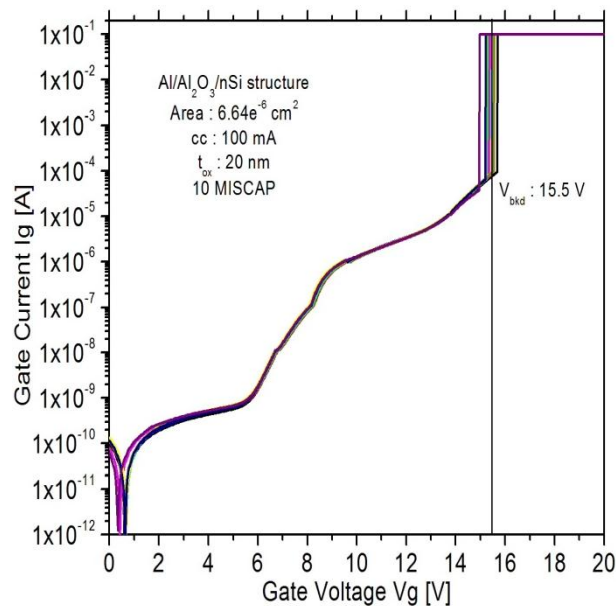
3.24. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras  $\text{Al}/\text{Al}_2\text{O}_3/\text{W}$ .

### 3.6. Características Eléctricas de estructuras MIS $\text{Al}/\text{Al}_2\text{O}_3/\text{nSi}$

Con el propósito de obtener un estudio más adecuado del material dieléctrico, en nuestro caso  $\text{Al}_2\text{O}_3$ , se llevó a cabo la caracterización eléctrica sobre la estructura MIS.

La figura 3.25 presenta los resultados I-V antes del rompimiento de al menos 10 diferentes MISCAP, basados en una película de  $\text{Al}_2\text{O}_3 = 20$  nm en espesor. Existe una gran uniformidad en las características I-V,

principalmente referente al voltaje de rompimiento y al proceso de conducción de portadores. Esto es dado principalmente a la alta calidad de la técnica ALD que produce excelente uniformidad en el espesor del óxido aun a niveles atómicos [11-12]. Por otro lado, siguiendo el voltaje de polarización, se nota que esta película delgada de  $\text{Al}_2\text{O}_3$  presenta un nivel de corriente de compuerta bajo hasta que este comienza a incrementar después de los 6 V. Después, diferentes mecanismos de transporte de carga aparecen hasta que el evento de ruptura aparece a un voltaje de compuerta  $V_{\text{bkd}} = 15.5$  V. El correspondiente campo eléctrico de ruptura es  $E_{\text{bkd}} \sim 8\text{MV/cm}$ , este valor confirma la alta calidad eléctrica para este  $\text{Al}_2\text{O}_3$  [13-14].

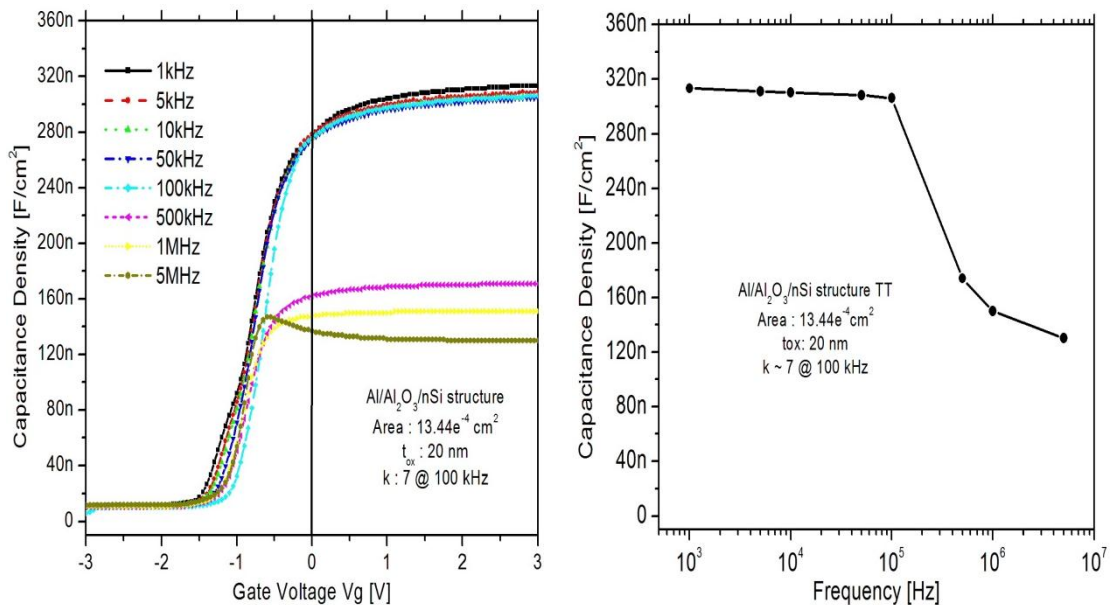


**Figura 3.25. Características I-V de estructuras MIS Al/Al<sub>2</sub>O<sub>3</sub>/nSi.**

La figura 3.26 muestra las características C-V para esta estructura MIS. Se desarrolló esta medición para un rango de frecuencias desde 1kHz hasta 5MHz. Del mismo modo que para el caso de las estructuras MIM se nota un decremento en la capacitancia de compuerta conforme aumenta la frecuencia, esto se ve reflejado en la zona de acumulación. También se nota



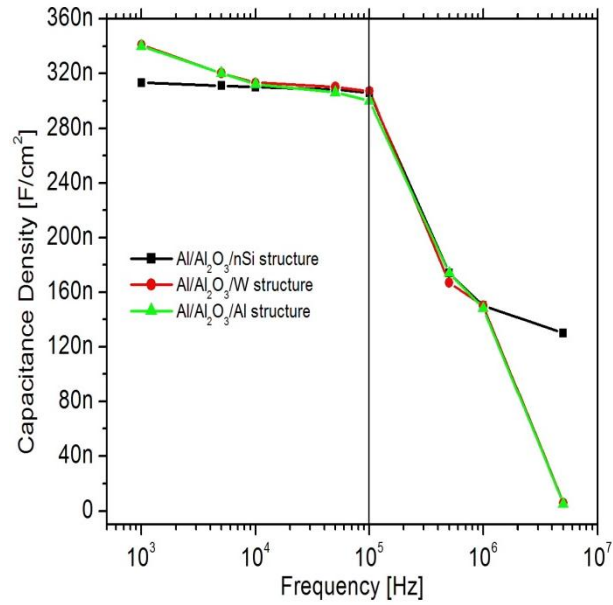
un cambio en la pendiente de la curva e inclusive la aparición de más de una pendiente en esta curva, esto puede deberse a que los portadores de carga se mueven de diferente manera para cada frecuencia y para cada tipo de polarización. El voltaje de banda plana promedio para todas las curvas es  $V_{FB} = -0.88$  V y la constante dieléctrica relativa del  $Al_2O_3$  extraída desde estas curvas C-V es  $\sim 7.1$ , que sugiere una reducción química de  $Al_2O_3$  a  $Al_xO_y$  cuando el óxido de compuerta hace contacto físico con el aluminio.



**3.26. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/nSi.**

La figura 3.27 muestra la dependencia de la densidad de capacitancia con respecto a la frecuencia para las tres diferentes estructuras fabricadas: Al/Al<sub>2</sub>O<sub>3</sub>/Al, Al/Al<sub>2</sub>O<sub>3</sub>/W y Al/Al<sub>2</sub>O<sub>3</sub>/nSi. Se nota un comportamiento muy similar en el rango desde 10 kHz hasta 1 MHz, sin embargo en los extremos de la curva existen algunas diferencias, esto puede ser debido a la influencia de las interfaces dentro de la estructura que modifican el movimiento de las

cargas dentro del óxido. De manera particular, a una frecuencia de 100 kHz el valor de la constante dieléctrica no cambia de forma notable.



**3.27. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras MIM y MIS.**

### 3.7. Referencias

- [1] V.P. Tolstoy, I.V. Chernyshova, V.A. Skryshevsky, "Handbook of Infrared Spectroscopy of Ultrathin Films". Wiley-Interscience, (2003).
- [2] D.N. Goldstein, J.A. McCormick, S.M. George, "Al<sub>2</sub>O<sub>3</sub> Atomic Layer Deposition with Trimethylaluminum and Ozone Studied by in situ Transmission FTIR Spectroscopy and Quadrupole Mass Spectrometry", J. Phys. Chem., C 112, 19539-19539 (2008).
- [3] P. Tarte, "Infrared spectra of inorganic aluminates and characteristic vibrational frequencies of AlO<sub>4</sub> tetrahedra and AlO<sub>6</sub> octahedra, Spectrochimica Acta Part A: Mol. Spec.", vol. 23, issue 7, 2127-2143 (1967)
- [4] R. Katamreddy, R. Inman, G. Jursich, A. Soulet, C. Takoudis, "ALD and Characterization of Aluminum Oxide Deposited on Si(100) Using Tris(diethylamino) Aluminum and Water Vapor", J. Electrochem. Soc., 153 (10), C701-C706 (2006).
- [5] A. Sleiman, P. W. Sayers, and M. F. Mabrook, "Mechanism of resistive switching in Cu/AlOx/W nonvolatile memory structures", Journal of Applied Physics 113, 164506 (2013).
- [6] R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-Based Resistive Switching Memories-Nanoionic Mechanisms, Prospects, and Challenge", Adv. Mater. 2009, 21, 2632–2663.
- [7] S. Tappertzhofen, S. Menzel, I. Valov, and R. Waser, Appl. Phys. Lett. 99, 203103 (2011).
- [8] R. Bruchhaus, M. Honal, R. Symanczyk, and M. Kund, J. Electrochem. Soc. 156, H729 (2009).
- [9] J. Suñé, E. Miranda, and D. Jiménez, "From Dielectric Failure to Memory Function", 978-1-4577-1431-3/11/2011 IEEE.
- [10] I. H. Inoue, S. Yasuda, H. Akinaga, and H. Takagi, "Nonpolar resistance switching of metal/binary-transition-metal oxides/metal sandwiches: homogeneous/inhomogeneous transition of current distribution", arXiv.org/abs/cond-mat/0702564v1.

- [11] S.M. George, Chem. Rev., 110, pp. 111-131 (2010).
- [12] S.M. George, A.W. Ott, J.W. Klaus, Chem. Rev., 100, 13121 (1996).
- [13] Mc. Pherson et al., IEEE trans. On Electron Dev., 50-8, pp. 1771-1778 (2003).
- [14] Y.H. Kim, J.C. Lee, Microelectronics Reliability, 44, pp. 183-193 (2004).

# Capítulo IV. Mecanismos de Conmutación Resistiva y Transporte de Carga

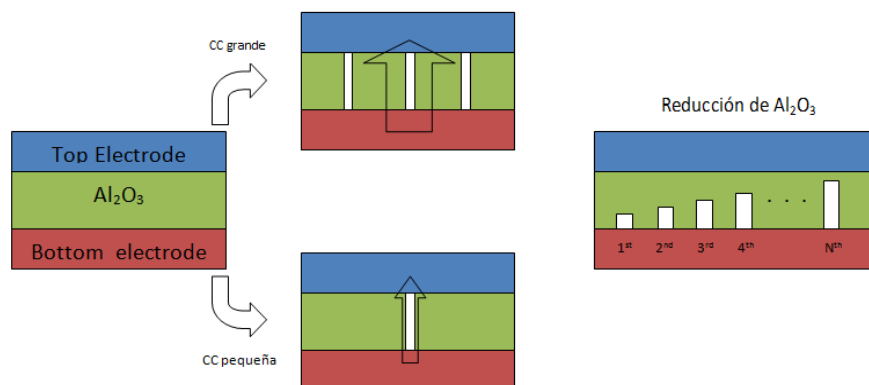
En la introducción a este trabajo se han mencionado algunos mecanismo de conmutación resistiva propuestos por diferentes autores, los cuales tratan de describir el comportamiento de las memorias ReRAM de una forma más bien física y química de los materiales en la estructura como tal. Es por ello la importancia de ligar estos fenómenos con el transporte de portadores, que describe características eléctricas, para un mejor entendimiento del efecto memristivo en estos dispositivos de memoria.

## 4.1. Mecanismo de conmutación resistiva

El mecanismo de conmutación resistiva usualmente involucra la formación y ruptura de filamentos conductivos localizados (CFs) por reacciones termoquímicas [1-4]. Aquí generalmente los electrodos hacen la función de oxidación y reducción de iones y/o defectos que migran hacia estas interfaces por efecto del campo eléctrico aplicado [5].

Mediante las características I-V de las estructuras MIM mostradas en la sección anterior de este trabajo, se puede notar una reducción en  $V_{SET}$  cuando la conmutación secuencial desde un estado altamente resistivo (HRS) a un estado ligeramente resistivo (LRS) es efectuada en el mismo dispositivo. Aun cuando la misma extensión de la ventana de resistividad es

obtenida (alrededor de 5-6 órdenes en magnitud) una continua reducción en  $V_{SET}$  haría limitar el rendimiento de estos dispositivos de memoria y su confiabilidad general también estaría comprometida. Esta degradación de  $V_{SET}$  podría ser relacionada a la reducción química del  $Al_2O_3$  y/o la migración de iones metálicos a una de las interfaces de la estructura MIM de modo que, después de la generación de un filamento conductivo inicial, la disolución incompleta de este filamento (durante consecutivos barridos I-V) reduce el espesor efectivo del óxido y por lo tanto, un valor menor  $V_{SET}$  es necesario para el siguiente proceso SET (conmutación al estado LRS). El modelo físico para la explicación de este fenómeno es mostrado en la figura 4.1. Este sugiere que por usar una complianza en la corriente (CC) más grande o más pequeña, la generación de un simple filamento conductivo de un ancho estable (para el primer caso) o la generación de más de un filamento conductivo (para el segundo caso) podrá ocurrir. La generación de un solo o múltiples filamentos conductivos es finalmente, promovida por el total de corriente fluyendo a través del dispositivo.



**Figura 4.1. Modelo físico para la generación de uno o múltiples filamentos conductivos dentro del  $Al_2O_3$  mediante procesos de oxidación-reducción.**

## 4.2. Mecanismos de transporte de carga

Como se ha inferido, la interface Metal/ $\text{Al}_2\text{O}_3$  es también de gran importancia para la apropiada conducción electrónica de portadores. La figura 4.2 muestra diferentes procesos de conducción para estructuras MIM similares, en este caso  $\text{Al}/\text{Al}_2\text{O}_3$ . Aquí, la razón de depósito para los electrodos fue modificada de tal manera que se obtuvieron 4 muestras como dispositivos de memoria con diferente proceso: 1 Å/seg, 2 Å/seg, 5 Å/seg y 10 Å/seg, como tazas de depósito.

Para un mejor análisis de los mecanismos de conducción de estos dispositivos de memoria, sus características I-V antes del rompimiento fueron ajustadas a diferentes modelos de conducción: tuneleo Fowler-Nordheim (F-N), conducción limitada por trampas llenas (TFL), corriente limitada por carga espacial (SCLS por sus siglas en ingles), Poole-Frenkel (P-F) y modelo Óhmico (OC) [6]. La primera curva I-V correspondiente a 1Å/seg presenta únicamente un mecanismo de conducción (CM1) donde el mejor ajuste lineal fue encontrado a ser regido por el modelo óhmico [7-8].

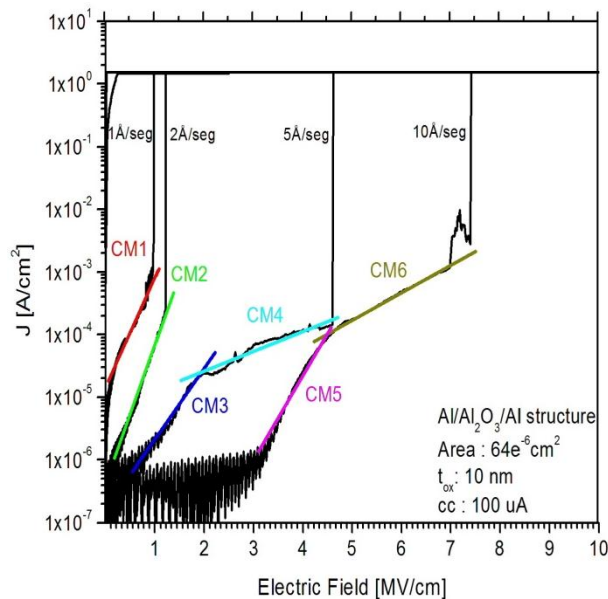


Figura 4.2. Diferentes mecanismos de conducción en estructuras MIM ( $\text{Al}/\text{Al}_2\text{O}_3/\text{Al}$ ) con diferentes razones de depósito para los electrodos.

La segunda curva I-V para el dispositivo con 2 Å/seg como razón de depósito para los electrodos presenta de igual manera solo un mecanismo de conducción (CM2). Aquí, el modelo TFL es el que mejor se ajusta, mientras el campo eléctrico de ruptura es ligeramente mayor comparado con el proceso 1. En la misma figura 4.2, se muestra que la curva I-V de 5 Å/seg presenta dos mecanismos de conducción: CM3 y CM4, correspondiente a conducción óhmica y conducción TFL respectivamente. Finalmente, en la curva correspondiente a 10 Å/seg se nota que dos mecanismos de conducción diferentes aparecen también mientras que el mejor ajuste da los siguientes mecanismos de conducción de portadores: TFL para CM5 y Poole-Frenkel para CM6.

De esta manera, podemos correlacionar los diferentes procesos de conducción a la morfología superficial de los electrodos y por lo tanto a la interface Metal/ $\text{Al}_2\text{O}_3$ . Como se mencionó en el capítulo anterior, la razón de depósito de 10 Å/seg presenta la menor rugosidad superficial, de aquí que el valor de rompimiento de la curva I-V sea el mayor entre todos los casos (7.7MV/cm) y este dentro del valor esperado para un óxido de este tipo [8-10].

La figura 4.3 muestra el comportamiento conductivo de la estructura Al/ $\text{Al}_2\text{O}_3$ /nSi. Es claro notar que diversos mecanismos de conducción aparecen hasta que el fenómeno de ruptura llega. Mediante el ajuste adecuado de la curva I-V con respecto a diferentes modelos de conducción, para cada intervalo donde un mecanismo de conducción es el dominante podemos asentar lo siguiente:

- CM1: el modelo de conducción que rige a campos eléctricos bajos es Óhmico.
- CM2: conducción por el mecanismo TFL (por sus siglas en inglés) puede ser responsable del transporte de portadores en esta región marcada en la gráfica.



- CM3: el modelo que mejor ajusta para esta región es Emisión Poole-Frenkel, aquí una pendiente más pronunciada aparece, como lo sugiere este mecanismo de conducción [6,8].
- CM4: el ajuste de la curva I-V en esta región sugiere que el modelo SCLC (por sus siglas en inglés) rige la conducción de corriente.
- CM5: finalmente a campos eléctricos grandes el mecanismo de conducción Fowler-Nordheim es el dominante para este tipo de óxidos de alta-k [11].

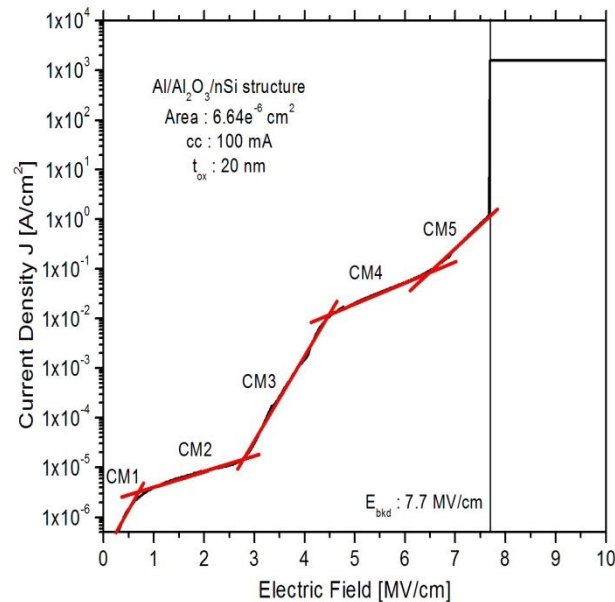
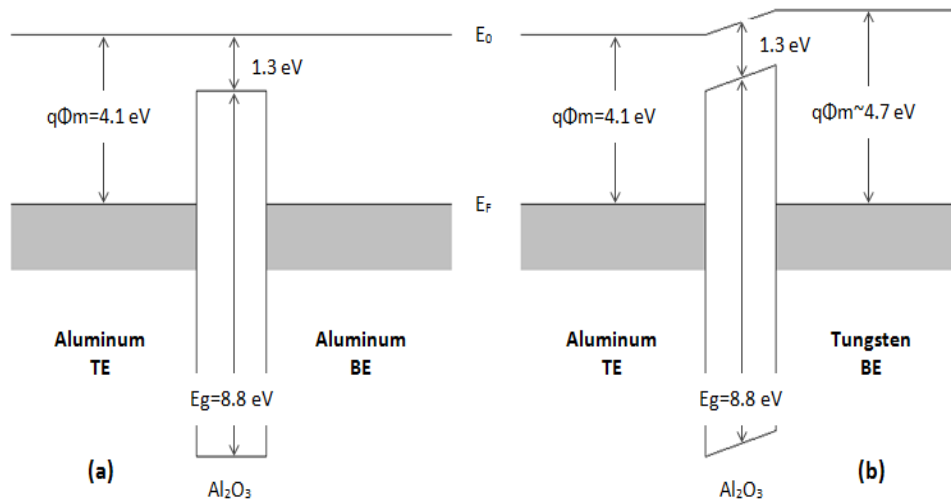


Figura 4.3. Diferentes mecanismos de conducción en estructuras MIS (Al/Al<sub>2</sub>O<sub>3</sub>/nSi).

### 4.3. Conducción Electrónica por Bandas de Energía

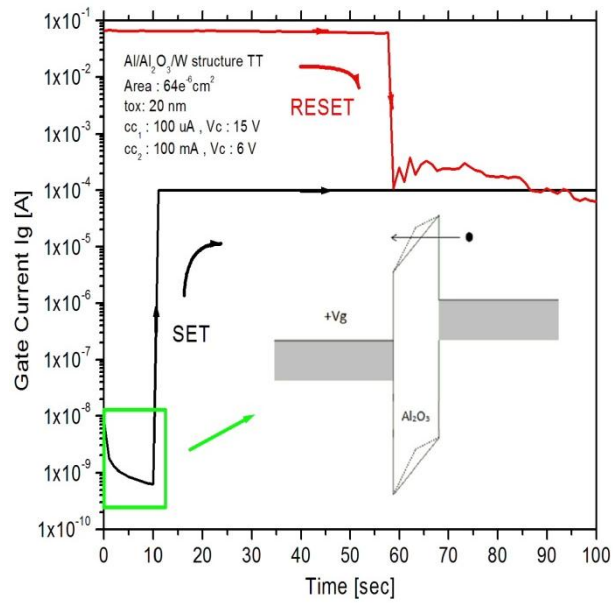
La figura 4.4 muestra los diagramas de bandas de energía para los sistemas Al/Al<sub>2</sub>O<sub>3</sub>/Al (a) y Al/Al<sub>2</sub>O<sub>3</sub>/W (b) en equilibrio térmico. Por el uso del mismo material en los electrodos inferior y superior, se obtiene un alineamiento ideal del nivel de Fermi y por lo tanto, características I-V simétricas en el dispositivo. Mientras que al usar electrodos diferentes, en

nuestro caso Al y W que tienen funciones de trabajo de  $q\Phi = 4.1 \text{ eV}$  y  $q\Phi \sim 4.7 \text{ eV}$  respectivamente, doblamiento hacia arriba de las bandas del óxido (tanto de conducción como de valencia) ocurre.



**Figura 4.4. Diagramas de bandas de energía idealizados en equilibrio térmico para estructuras a) Al/Al<sub>2</sub>O<sub>3</sub>/Al y b) Al/Al<sub>2</sub>O<sub>3</sub>/W.**

Una vez que un voltaje positivo  $V_g$  es aplicado a uno de los electrodos (comúnmente al electrodo superior), se promueve inyección de electrones desde uno de los electrodos hacia el otro a través del óxido. En la imagen dentro de la figura 4.5, se nota que después de la inyección, las bandas de conducción y valencia originales del óxido son desplazadas hacia arriba. Esto es importante ya que significa que algunos electrones son atrapados en niveles de defectos dentro del óxido y por lo tanto, incrementa la barrera de potencial triangular para los electrones llegando desde electrodo metálico. Un incremento en la barrera de potencial reduce entonces el flujo de electrones (en el misma polarización de voltaje) tal que un decremento en la corriente es obtenido y esto es lo que se observa en la gráfica I-tiempo de la figura 4.5 la cual corresponde a una estructura MIM Al/Al<sub>2</sub>O<sub>3</sub>/W.



**Figura 4.5 Decaimiento en la corriente de compuerta dado al incremento de la barrera de potencial triangular.**

Con la ayuda de la figura anterior se puede notar también que, el nivel de corriente después del proceso de RESET no alcanza a retomar el valor inicial, esto como se mencionó anteriormente es una muestra de que, los filamentos conductivos generados dentro del óxido no alcanzan a disolverse completamente. Lo cual sugiere que el número de ciclos memristivos este limitado y no haya la condición de reproducibilidad para ciclos posteriores en el mismo dispositivo.

#### 4.4. Referencias

- [1] Y. Wu, S. Yu, B. Lee, and P. Wong, "Low-power TiN/Al<sub>2</sub>O<sub>3</sub>/Pt resistive switching device with sub-20uA switching current and gradual resistance modulation", *Journal of Applied Physics* 110, 094104 (2011).
- [2] A. Sawa, "Resistive switching in transition metal oxides", *Mater. Today*, vol. 11, no. 6, pp. 28–36, Jun. 2008.
- [3] J. Suñé, E. Miranda, and D. Jiménez, "From Dielectric Failure to Memory Function", 978-1-4577-1431-3/11/2011 IEEE.
- [4] D. Kim, S. Seo, S. Ahn, D. Suh, M. Lee, B. Park, I. Yoo, I. Baek, H. Kim, E. Yim, J. Lee, S. Park, H. Kim, U. Chung, J. Moon, and B. Ryu, "Electrical observations of filamentary conduction for the resistive memory switching in NiO films", *Appl. Phys. Lett.*, vol. 88, no. 20, pp. 202 102, May 2006.
- [5] R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-Based Resistive Switching Memories-Nanoionic Mechanisms", *Prospects, and Challenge*", *Adv. Mater.* 2009, 21, 2632–2663.
- [6] S.M. Sze, Kwok K. Ng, "Physics of semiconductor devices". Wiley-Interscience, (2007).
- [7] A. Sleiman, P. W. Sayers, and M. F. Mabrook, "Mechanism of resistive switching in Cu/AlOx/W nonvolatile memory structures", *Journal of Applied Physics* 113, 164506 (2013).
- [8] W.S. Lau, "An Extended Unified Schottky-Poole-Frenkel Theory to Explain the Current-Voltage Characteristics of Capacitors Using High-k Dielectric Materials", Nanyang Technological University (Retired), School of EEE, 639798, Singapore.
- [8] S.M. George, Atomic Layer Deposition: An Overview, *Chem. Rev.*, 110, 111-131 (2010).
- [9] C.M. Tanner, Y. Perng, C. Frewin, S.E. Saddow, J.P. Chang, "Electrical Performance of Al<sub>2</sub>O<sub>3</sub> Gate Dielectric Films Deposited by Atomic Layer Deposition on 4H-SiC", *App. Phys. Letters*, 91, 203510 (2007).

[10] V. Mikhaelashvili, Y. Betzer, I. Prudnikov, M. Orenstein, D. Ritter, G. Eisenstein, "Electrical characteristics of metal-dielectric-metal and metal-dielectric-semiconductor structures based on electron beam evaporated Y<sub>2</sub>O<sub>3</sub>, Ta<sub>2</sub>O<sub>5</sub> and Al<sub>2</sub>O<sub>3</sub> thin film", J. App. Phys., Vol. 84, num. 12, 6747-6752 (1998).

[11] S. Otsuka, T. Shimizu, S. Shingubara, N. Iwata, T. Watanabe, Y. Takano, and K. Takase, "Electric Conduction Mechanism of Resistive Switching Memory Fabricated with Anodic Aluminum Oxide", ECS Transactions, 50 (34) 49-54 (2013).

# Capítulo V. Conclusiones y Trabajo Futuro

## 5.1. Conclusiones

Dispositivos de memoria emergentes que pueden ser verticalmente integrados dentro de un proceso de fabricación CMOS basado en el procedimiento BEOL han sido fabricados usando condiciones térmicas bajas, con esto sus características eléctricas fueron obtenidas, usando diversos métodos de caracterización.

La integración vertical de bloques de memoria harían incrementar la densidad de integración de circuitos integrados avanzados por un orden en magnitud mientras se acerca a una verdadera manufacturación de circuitos integrados tipo 3-D.

De estas estructuras MIM, el efecto de memristancia ha sido observado para ambos modos de conmutación: bipolar y unipolar, que son dependientes de la cantidad de electrones que fluyen dentro del dispositivo. Una ventana de conductividad/resistividad de más que 4-6 órdenes en magnitud para una relación  $I_{OFF}/I_{ON}$  ha sido obtenida después de mediciones I-V cíclicas para todas las estructuras.

Estas ventanas de conductividad/resistividad extensas son importantes para una larga duración en el atrapamiento de portadores dentro del óxido y por lo tanto, creación/disolución de filamentos conductivos que entonces, producirán la conmutación entre los estados: altamente resistivo (HRS) y ligeramente resistivo (LRS). Sin embargo, por varios ciclos de medición para la conmutación resistiva en el mismo dispositivo,  $V_{SET}$  se

reduce progresivamente debido al mecanismo de oxidación-reducción que decrementa el espesor efectivo del óxido en la estructura MIM.

Diferentes formas en los mecanismos de conducción antes del rompimiento fueron también observados cuando se usa un material altamente reactivo o un material metálico inerte como electrodo inferior.

Desde el análisis de los mecanismos de conducción, la complianza de la corriente así como también la rugosidad superficial de los electrodos juegan un papel importante para una operación fidedigna de estos dispositivos de memoria aparte de obtener reproducibles condiciones de  $V_{SET}$  y  $V_{RESET}$  para barridos de voltaje cíclicos.

Una constante dieléctrica promedio de  $\epsilon_r \sim 7$  fue extraída de mediciones C-V, que sugiere una reducción química de  $Al_2O_3$  a  $Al_xO_y$  cuando el óxido de compuerta hace contacto físico con el electrodo de aluminio superior y/o inferior.

Finalmente con base en una estructura MIS Al/ $Al_2O_3$ /nSi se determinó el campo eléctrico de ruptura en la fase de acumulación, el cual tiene un valor promedio de 7.7 MV/cm que confirma la alta calidad eléctrica del dieléctrico.

## **5.2. Trabajo Futuro**

Como trabajo futuro es necesario optimizar los parámetros físicos y químicos así como los de proceso de las estructuras MIM. Dentro de este marco un análisis fisicoquímico de los filamentos conductivos que aparecen dentro del óxido nos darán las características del tiempo de vida de estas estructuras ReRAM, de ahí la elección de los materiales adecuados que puedan subsanar estos fenómenos de degradación.

Con esto, es necesario obtener las principales características de desempeño de estos dispositivos de memoria ReRAM, las cuales son:

acceso rápido de escritura y lectura, baja energía de operación y alto desempeño con respecto a la retención de datos.

Otro aspecto de gran importancia a atacar posteriormente, es la medición directa/indirecta del campo magnético que es emitido durante los eventos localizados de conmutación resistiva en los dispositivos de memoria, con esto se puede hacer la correlación de la densidad de carga  $Q_g$  fluyendo a través del dispositivo con el flujo magnético  $\phi$  emitido por el mismo. De aquí obtener un modelo verdadero del elemento memristivo.

Como apartado final para el trabajo futuro, la caracterización de los dispositivos de memoria en altas frecuencias ayudaría a complementar la tendencia hacia algún modelo eléctrico así como también dar la certeza de elegir el adecuado dieléctrico para estos dispositivos de memoria.



# Índice de Tablas

<i>Tabla 3.1: Rugosidad promedio en las capas de Aluminio.....</i>	<i>49</i>
<i>Tabla 3.2: Rugosidad promedio en las capas de Tungsteno.....</i>	<i>52</i>

# Índice de Figuras

Figura 1.1. Los cuatro elementos de circuito de dos terminales fundamentales: resistor, capacitor, inductor y memristor.....	8
Figura 1.2. Los dos esquemas básicos de operación de celdas de memoria ReRAM.....	10
Figura 1.3. Switcheo resistivo bipolar de la película $TiO_2$ medido a temperatura ambiente.....	14
Figura 2.1. Representación esquemática del proceso cíclico de “Depósito por Capas Atómicas” (ALD) para $Al_2O_3$ .....	26
Figura 2.2. Corte transversal esquemático y flujo de proceso de estructuras MIM.....	28
Figura 2.3. Corte transversal esquemático y flujo de proceso de estructuras MIS.....	30
Figura 2.4. Mediciones AFM en dos áreas diferentes: $0.1 \times 0.1 \mu m^2$ (a) y $10 \times 10 \mu m^2$ (b).....	32
Figura 2.5. Layout de la mascarilla de metal del CIR-PRU II.....	35
Figura 3.1. Espectro FTIR de estructuras $Al_2O_3$ .....	38
Figura 3.2. Conmutación resistiva Bipolar de estructuras $Al/Al_2O_3/Al$ (a) escala logarítmica y (b) escala lineal. $I_{CC1} = 100 \text{ mA}$ .....	39
Figura 3.3. Conmutación resistiva Unipolar de estructuras $Al/Al_2O_3/Al$ . $I_{CC2} = 100 \mu A$ .....	41
Figura 3.4. Conmutación resistiva Bipolar de estructuras $Al/Al_2O_3/W$ . $I_{CC} = 1 \text{ mA}$ .....	42
Figura 3.5. Conmutación Resistiva Unipolar de estructuras $Al/Al_2O_3/Al$ con diferentes razones de depósito para el Aluminio.....	44
Figura 3.6. Comparación de la conducción de carga entre estructuras $Al/Al_2O_3/Al$ con diferentes razones de depósito para el Aluminio.....	45
Figura 3.7. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de $1 \text{ \AA/seg}$ y dos rangos de medición.....	47
Figura 3.8. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de $2 \text{ \AA/seg}$ y dos rangos de medición.....	47
Figura 3.9. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de $5 \text{ \AA/seg}$ y dos rangos de medición.....	48
Figura 3.10. Imágenes AFM de la superficie de la capa de Aluminio para una razón de depósito de $10 \text{ \AA/seg}$ y dos rangos de medición.....	48
Figura 3.11. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de $1 \text{ \AA/seg}$ y dos rangos de medición.....	50
Figura 3.12. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de $2 \text{ \AA/seg}$ y dos rangos de medición.....	50
Figura 3.13. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de $5 \text{ \AA/seg}$ y dos rangos de medición.....	51
Figura 3.14. Imágenes AFM de la superficie de la capa de Tungsteno para una razón de depósito de $10 \text{ \AA/seg}$ y dos rangos de medición.....	51
Figura 3.15. Conmutación resistiva Unipolar de estructuras $Al/Al_2O_3/Al$ - MIM2 con tratamiento térmico. Electrodo depositado a $10 \text{ \AA/seg}$ .....	53

<i>Figura 3.16. Conmutación resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al - MIM2 sin tratamiento térmico. Electrodo depositado a 10 Å/seg. ....</i>	<i>54</i>
<i>Figura 3.17. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al - MIM2 al barrer la corriente. ....</i>	<i>55</i>
<i>Figura 3.18. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al - MIM2 I-tiempo. ....</i>	<i>56</i>
<i>Figura 3.19. Conmutación resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 con tratamiento térmico. W depositado a 1 Å/seg.....</i>	<i>57</i>
<i>Figura 3.20. Conmutación resistiva Unipolar de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 sin tratamiento térmico. W depositado a 1 Å/seg.....</i>	<i>58</i>
<i>Figura 3.21. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 al barrer la corriente. ....</i>	<i>59</i>
<i>Figura 3.22. Conmutación resistiva de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W - MIM2 I-tiempo. ....</i>	<i>60</i>
<i>Figura 3.23. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/Al. ....</i>	<i>61</i>
<i>Figura 3.24. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/W. ....</i>	<i>62</i>
<i>Figura 3.25. Características I-V de estructuras MIS Al/Al<sub>2</sub>O<sub>3</sub>/nSi. ....</i>	<i>63</i>
<i>Figura 3.26. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras Al/Al<sub>2</sub>O<sub>3</sub>/nSi. ....</i>	<i>64</i>
<i>Figura 3.27. Dependencia de la densidad de capacitancia sobre la frecuencia de estructuras MIM y MIS. ....</i>	<i>65</i>
<i>Figura 4.1. Modelo físico para la generación de uno o múltiples filamentos conductivos dentro del Al<sub>2</sub>O<sub>3</sub> mediante procesos de oxidación-reducción. ....</i>	<i>69</i>
<i>Figura 4.2. Diferentes mecanismos de conducción en estructuras MIM (Al/Al<sub>2</sub>O<sub>3</sub>/Al) con diferentes razones de depósito para los electrodos. ....</i>	<i>70</i>
<i>Figura 4.3. Diferentes mecanismos de conducción en estructuras MIS (Al/Al<sub>2</sub>O<sub>3</sub>/nSi). ....</i>	<i>72</i>
<i>Figura 4.4. Diagramas de bandas de energía idealizados en equilibrio térmico para estructuras a) Al/Al<sub>2</sub>O<sub>3</sub>/Al y b) Al/Al<sub>2</sub>O<sub>3</sub>/W. ....</i>	<i>73</i>
<i>Figura 4.5 Decaimiento en la corriente de compuerta dado al incremento de la barrera de potencial triangular. ....</i>	<i>74</i>