



INAOE

Planarización del recubrimiento inferior de una guía de onda planar sobre un sustrato de silicio

por

Ing. Jomahi Enrique Zamudio Interian

Tesis sometida como requisito parcial
para obtener el grado de

**MAESTRO EN CIENCIAS EN LA
ESPECIALIDAD DE ELECTRÓNICA**

en el

**Instituto Nacional de Astrofísica,
Óptica y Electrónica**
Julio de 2024
Tonantzintla, Puebla

Supervisada por:

Dra. Denise Estrada Wiese
Investigadora Titular del INAOE

y

Dr. Mariano Aceves Mijares
Investigador Titular del INAOE

©INAOE 2024

Derechos Reservados

El autor otorga al INAOE el permiso de reproducir y distribuir copias de esta tesis en su totalidad o en partes mencionando la fuente.



Una superficie plana es ideal, pero una con suaves desniveles es real.

Agradecimientos

Quiero expresar mi más profundo agradecimiento al pueblo de México y al Consejo Nacional de Humanidades, Ciencia, y Tecnología (CONAHCyT) cuya beca me permitió la realización de mis estudios de maestría y el presente trabajo. Sin su apoyo, este logro no habría sido posible.

Al Instituto Nacional de Astrofísica, Óptica y Electrónica (INAOE) por todas las facilidades otorgadas durante mis estudios. Su infraestructura y recursos fueron fundamentales para mi desarrollo académico.

A mis asesores, la Dra. Denise Estrada Wiese y el Dr. Mariano Aceves Mijares, quienes con su guía y esfuerzo logramos nuestro objetivo. Su paciencia, conocimiento y dedicación fueron una fuente constante de inspiración y apoyo.

A mis colaboradores del grupo de electrofotónica, el Dr. Alfredo A. González Fernández, el Dr. Oscar Pérez Díaz, la Dra. Viridiana Aca López y el Mtro. Rubén M. López Guardado, por su constante apoyo, ideas innovadoras y colaboración.

A mis maestros de la maestría, por su invaluable educación y conocimientos, que me proporcionaron las bases necesarias para este proyecto. Especialmente, el Dr. Pedro Rosales Quintero, el Dr. Alfonso Torres Jacome, el Dr. Jorge Roberto Zurita Sánchez, el Dr. Ignacio Enrique Zaldívar Huerta, la Dra. Claudia Reyes

Betanzo y el Dr. Wilfrido Calleja Arriaga, su enseñanza ha sido esencial para mi formación académica y profesional.

Al personal del Laboratorio de Microelectrónica del INAOE, especialmente a Armando Hernández, Víctor Áca Áca, Ignacio Juárez, Juan Avilés, Netzahualcóyotl Carlos Ramírez y María Teresa Becerra, por su invaluable ayuda y aporte en los procesos de fabricación. Sin su experiencia y asistencia, muchos de los experimentos no habrían sido posibles.

Al personal del Taller de Óptica del INAOE, especialmente a Emilia Cruz Zavala, Valentín López C., Magdalena Hernández Ríos, Miguel Arrollo Hernández, Rafael Izazaga Pérez y Araceli Huepa Cortez, por su colaboración y apoyo técnico en nuestra investigación.

A Dios, a mí mismo, mi padre, madre, hermanos, hermana, abuelitos y abuelitas, quienes siempre me motivaron a continuar en la maestría. Su amor y apoyo incondicional han sido un pilar fundamental en mi vida.

A mis amigos Roberto C. Araujo, Pedro Gonzalo Pérez, Oscar Ramírez Medina y Carlos Arrieta Fierro, por sus siempre acertadas e inspiradoras palabras.

Finalmente, a todos aquellos a quienes olvidé mencionar, pero que de alguna manera contribuyeron en mi desarrollo. Su apoyo y colaboración, aunque no mencionados específicamente, han sido igualmente importantes y apreciados.

A todos, mi más sincero agradecimiento.

Resumen

La integración de sistemas electrofotónicos en la industria microelectrónica ha cobrado una relevancia significativa con la aparición de nuevos materiales emisores de luz compatibles con la tecnología de silicio. Los esfuerzos iniciales han permitido el desarrollo de un sistema electrofotónico integrado monolíticamente, que incluye un capacitor emisor de luz basado en silicio, una guía de onda y un fotodetector, abriendo nuevas posibilidades para aplicaciones únicas de detección en chip. No obstante, persisten desafíos en las secuencias de fabricación y planarización de la guía de onda dentro de un sistema electrofotónico para garantizar una transmisión eficiente de la luz.

En este estudio abordamos los desafíos de la fabricación de un recubrimiento inferior de una guía de onda enterrado dentro del sustrato de silicio, esencial para nuestro sistema electrofotónico. En particular, exploramos los pulidos mecánicos como técnica de planarización. La reducción de las irregularidades, imperfecciones y variaciones, denominados a partir de ahora desniveles, en la superficie del recubrimiento inferior causadas por los procesos de fabricación facilita un posterior depósito uniforme de un núcleo de nitruro de silicio (Si_3N_4) evitando así pérdidas dentro de la guía de onda.

El proceso de fabricación del recubrimiento inferior de una guía de onda que utilizamos es una variación de las técnicas de aislamiento de zanjas poco profundas y de la oxidación local de silicio. Nuestra metodología comenzó con el depósito de una película de Si_3N_4 como capa interrupción. En esta

película se fabricaron cavidades de $1.2 \mu\text{m}$ de profundidad en el silicio mediante un grabado húmedo con hidróxido de potasio en áreas específicas de la oblea. Posteriormente las cavidades fueron llenadas con óxido de silicio (SiO_2) utilizando un crecimiento de SiO_2 térmico y un depósito químico en fase vapor a presión atmosférica de SiO_2 . Este trabajo revela que la metodología de fabricación del recubrimiento inferior utilizada obtuvo un llenado adecuado de la cavidad, reduciendo las grietas superficiales y los espacios vacíos dentro de la estructura, aunque introdujo desniveles en su topografía. Estudiamos estos resultados mediante simulaciones con el software Silvaco bajo diversas condiciones y procesos de fabricación.

Posteriormente, el proceso de planarización del recubrimiento inferior de una guía de onda fue realizado con un pulido mecánico debido a su sencilla implementación, bajos costos de producción y menores tiempos de operación en comparación con los procesos de pulido químico-mecánico. Además, examinamos la influencia de los parámetros de pulido en las razones de eliminación de material, y enfatizamos la necesidad de procesos de planarización de alta eficiencia y las dificultades para lograr una planarización uniforme. Los resultados experimentales obtenidos del pulido mecánico muestran sobrepulidos dentro de la cavidad, superficies suavizadas y planarizaciones globales. Estos resultados varían según los parámetros del pulido mecánico y las etapas de fabricación implementadas.

El proceso de fabricación y planarización del recubrimiento inferior de una guía de onda aprovecha los recursos disponibles en la mayoría de los laboratorios de microelectrónica, minimizando los costos de fabricación y agilizando la manufactura de las guías de onda. Esto contribuye al avance de los sistemas electrofotónicos monolíticamente integrados y abre el camino para el uso generalizado de tales sistemas en diversas aplicaciones.

Abstract

The integration of electrophotonic systems into the microelectronic industry has gained significant relevance with the advent of new light-emitting materials compatible with silicon technology. Initial efforts have led to the development of a monolithically integrated electrophotonic system, including a silicon-based light-emitting capacitor, a waveguide, and a photodetector, opening new possibilities for unique on-chip sensing applications. However, challenges persist in the manufacturing and planarization sequences of the waveguide within an electrophotonic system to ensure efficient light transmission.

In this study, we address the challenges of fabricating a buried bottom cladding for a waveguide within the silicon substrate, which is essential for our electrophotonic system. Specifically, we explore mechanical polishing as a planarization technique. The reduction of irregularities, imperfections, and variations, hereafter referred to as unlevels, in the surface of the bottom cladding caused by the manufacturing processes facilitates the subsequent uniform deposition of a silicon nitride (Si_3N_4) core, thereby preventing losses within the waveguide.

The bottom cladding fabrication process we utilized for the waveguide is a variation of shallow trench isolation and local oxidation of silicon techniques. Our methodology began with the deposition of an Si_3N_4 film as an interruption layer. Cavities $1.2 \mu m$ deep were then fabricated in the silicon using wet etching with potassium hydroxide in specific areas of the wafer. The cavities were

subsequently filled with silicon dioxide (SiO_2) using thermal SiO_2 growth and atmospheric pressure chemical vapor deposition of SiO_2 . This work reveals that the bottom cladding fabrication methodology resulted in adequate cavity filling, reducing surface cracks and voids within the structure, although it introduced unlevels in its topography. We studied these results through simulations using Silvaco software under various manufacturing conditions and processes.

Subsequently, the planarization process of the bottom cladding for the waveguide was carried out using mechanical polishing due to its straightforward implementation, low production costs, and shorter operation times compared to chemical-mechanical polishing processes. Additionally, we examined the influence of polishing parameters on material removal rates and emphasized the need for high-efficiency planarization processes and the challenges in achieving uniform planarization. The experimental results obtained from mechanical polishing show overpolishing within the cavity, smoothed surfaces, and global planarizations. These results vary according to the mechanical polishing parameters and the manufacturing stages implemented.

The bottom cladding fabrication and planarization process for a waveguide takes advantage of resources available in most microelectronics laboratories, minimizing manufacturing costs and streamlining the production of waveguides. This contributes to the advancement of monolithically integrated electrophotonic systems and paves the way for the widespread use of such systems in various applications.

Índice general

Agradecimientos	III
Resumen	V
Abstract	VII
Índice general	XI
Lista de acrónimos	XII
1. Introducción	1
1.1. Sistema electrofotónico	1
1.2. Procesos de planarización	5
1.2.1. Etchback	5
1.2.2. Reflujo de óxidos	6
1.2.3. Pulido químico-mecánico	7
1.3. Objetivos	8
1.3.1. Objetivo general	8
1.3.2. Objetivos específicos	8
1.4. Hipótesis	9
1.5. Secuencia de fabricación del WGBC	9
1.6. Estructura de la tesis	11

2. Fabricación del WGBC	12
2.1. Introducción	12
2.2. Metodología de fabricación del WGBC	17
2.3. Fabricación de la cavidad para el WGBC	18
2.3.1. Depósito de Si_3N_4 por LPCVD	18
2.3.2. Grabado de Si_3N_4	20
2.3.3. Grabado de silicio	23
2.4. Llenado de la cavidad con SiO_2	28
2.4.1. Crecimiento de SiO_2 térmico	29
2.4.2. Depósito de SiO_2 por APCVD	33
2.5. Resumen	34
3. Simulaciones de fabricación	36
3.1. Introducción	36
3.2. Fabricación de la cavidad para el WGBC	37
3.2.1. Depósito de Si_3N_4	39
3.2.2. Grabado de Si_3N_4	40
3.2.3. Grabado de silicio	44
3.3. Llenado de la cavidad con SiO_2	45
3.3.1. Crecimiento de SiO_2 térmico	45
3.3.2. Deposito de SiO_2	53
3.4. Proceso de planarización del WGBC	57
3.5. Resumen	60
4. Planarización del WGBC	61
4.1. Introducción	61
4.2. Metodología de planarización del WGBC	63
4.3. Pulido mecánico	64
4.3.1. Máquina de pulido	64
4.3.2. Almohadilla de pulido	68

4.3.3. Lechada de pulido	72
4.4. Proceso de planarización del WGBC	76
4.5. Resumen	84
5. Conclusiones y trabajo futuro	86
5.1. Conclusiones	86
5.2. Trabajo futuro	89
Apéndice A. Proceso de fabricación	90
A.1. Etapa 1. Fabricación de la cavidad	90
A.2. Etapa 2. Proceso de llenado con SiO_2	93
A.3. Etapa 3. Proceso de planarización	94
Apéndice B. Código de simulación	97
Índice de figuras	106
Índice de tablas	108
Bibliografía	108

Lista de acrónimos

APCVD Atmospheric Pressure Chemical Vapor Deposition

BBH Bird's Beak Height

BBL Bird's Beak Length

BHF Buffered Hydrofluoric Acid

BPSG Boron-Phosphosilicate Glass

BSG Borosilicate Glass

CMOS Complementary Metal-Oxide-Semiconductor

CMP Chemical-Mechanical Polishing

CVD Chemical Vapor Deposition

EM Electromagnetic

Eph Electrophotonic

FIB Focused Ion Beam

ILD Inter-Layer Dielectric

LEC Light Emitting Capacitor

LOCOS Local Oxidation of Silicon

LPCVD Low Pressure Chemical Vapor Deposition

MP Mechanical Polishing

MRR Material Removal Rate

PSG Phosphosilicate Glass

PVD Physical Vapor Deposition

RIE Reactive Ion Etching

RPM Revolutions Per Minute

SEM Scanning Electron Microscope

SOG Spin-On-Glass

SOI Silicon On Insulator

SOX Spin-On-Oxide

SRO Silicon Rich Oxide

STI Shallow Trench Isolation

TEOS Tetraethyl Orthosilicate

TIR Total Internal Reflection

WGBC Waveguide Bottom Cladding

WGUC Waveguide Upper Cladding

Capítulo 1

Introducción

1.1. Sistema electrofotónico

La industria microelectrónica basada en silicio ha alcanzado altos niveles de integración de componentes, menores costos de producción y una extensa infraestructura global para el diseño, la fabricación y el empaquetado de dispositivos electrónicos. Esto facilita la producción en masa, la comercialización de nuevos productos y la convierte en una plataforma muy versátil para el desarrollo de nuevas tecnologías. Sin embargo, estos avances han traído consigo nuevas dificultades, como un límite en la miniaturización de componentes, mayores consumos de potencia, efectos de comunicación cruzada y calentamiento debido a fenómenos resistivos y/o capacitivos [1]. Además, la creciente demanda de procesamiento de información en mayor cantidad y velocidad está llevando a varios grupos de investigación a buscar nuevos enfoques para satisfacer estas demandas [2]. Uno de los enfoques consiste en utilizar fotones, en lugar de electrones, como partículas elementales en el procesamiento de información [3].

Los fotones son partículas portadoras de todas las formas de radiación EM, tales como rayos gamma, luz ultravioleta, luz visible, entre otros [4]. Es por

ello que en la fotónica integrada se han desarrollado dispositivos capaces de generar y manipular la luz, tales como láseres, moduladores, guías de onda, etc. Estos circuitos ofrecen ventajas como menores pérdidas de propagación, inmunidad al ruido EM, mayor ancho de banda y velocidades de transferencia de datos potencialmente más rápidas en comparación con sus contrapartes electrónicas. Sin embargo, un desafío importante radica en la fabricación de estos elementos fotónicos, los cuales exigen procesos de alta precisión y complejidad [5–8]. Particularmente con componentes activos tales como láseres y moduladores se requieren fuentes de energía externas a través de fibra óptica y rejillas de difracción o utilizar la integración heterogénea de semiconductores III-V [7, 9–12]. Esto presenta desafíos significativos en el acoplamiento de luz, el encapsulado y la compatibilidad con procesos de fabricación CMOS, limitando su aplicabilidad en escenarios donde el bajo consumo de energía es crucial, incrementando las dimensiones de los circuitos fotónicos y aumentando los costos de producción [5, 13].

Gracias a los avances en la industria de fabricación de silicio, ahora es posible producir sistemas que combinen la fotónica integrada y la microelectrónica de manera rentable. Ambas tecnologías se complementan mutuamente y dan origen a los sistemas Eph. Estos sistemas se caracterizan por la integración monolítica de componentes electrónicos y fotónicos en una sola plataforma compatible con los procesos de fabricación CMOS, representando un avance tecnológico de vanguardia [14–18]. Una de las aplicaciones más prometedoras de la Eph, además de las comunicaciones y la gestión de datos, se encuentra en aplicaciones de detección y bio-detección [19]. La integración monolítica de estos dispositivos permite la miniaturización potencial de sistemas de detección en chip, resultando en dispositivos más compactos y portátiles [19–22]. En este contexto, los sistemas Eph emergen como una herramienta potencialmente revolucionaria [23]. Al aprovechar la capacidad de la luz para generar, transmitir y detectar señales, estos sistemas

presentan la oportunidad de realizar mediciones rápidas y no invasivas de diversas variables en tiempo real. Estas capacidades pueden mejorar la sensibilidad, precisión y eficiencia en la detección de diversas variables, desde parámetros físicos hasta composiciones químicas, abriendo nuevas posibilidades en campos como la medicina, biología e ingeniería [19, 24, 25].

Desde el descubrimiento de la emisión de luz a temperatura ambiente en el silicio poroso, se ha impulsado la investigación de las propiedades opto-eléctricas de materiales basados en silicio con características adecuadas para formar fuentes de luz compatibles con CMOS [26]. Tal es el caso del SRO, sobre el cual se han desarrollado dispositivos LEC que pueden integrarse monolíticamente en sistemas Eph [27, 28]. La elaboración de estas fuentes de luz ha permitido el desarrollo de aplicaciones en telecomunicaciones con emisión en el infrarrojo, o aplicaciones en el rango visible [2, 14, 15, 20, 29, 30].

Las guías de onda son otro componente básico en un sistema Eph, sobre todo para aplicaciones de sensado. Este componente se ha fabricado utilizando la tecnología CMOS, obteniendo estructuras altamente funcionales debido a sus bajas pérdidas de propagación [31]. Sus aplicaciones están en el rango de la luz visible e infrarroja, y utilizan silicio, SiO_2 o Si_3N_4 como medio activo para la propagación de la luz [13, 31–36]. Actualmente, también se ha demostrado la fabricación de sensores y emisores de luz discretos con tecnología CMOS [29, 31, 37]. Asimismo, se ha reportado la integración entre una guía de onda y un fotodetector; un emisor de luz con una guía de onda; o un circuito compuesto de un emisor de luz, una guía de onda y un fotodiodo, utilizando tecnología CMOS [14, 20, 38]

El esquema básico de un sistema Eph se compone de una fuente de luz integrada, una guía de onda y un fotodetector como se ilustra en la Fig. 1.1. Dado que el enfoque de este esquema implica el uso de sustratos de silicio monocristalino y aprovechar al máximo las ventajas del LEC y el fotodiodo, es necesario lograr una integración sobre el mismo plano y una

buena comunicación entre estos elementos a través de una guía de onda. Como podemos observar en la Fig. 1.1, el núcleo de la guía de onda requiere estar sobre la superficie del sustrato para asegurar una coplanaridad entre el LEC y el fotodiodo, y por ende el WGBC de SiO_2 debe ser enterrado en el sustrato. Este proceso se lleva a cabo al fabricar una cavidad en el silicio y posteriormente llenarla con SiO_2 . Sin embargo, esto plantea un desafío crucial, ya que los métodos de fabricación para el llenado de cavidades impactan significativamente en la topografía final del WGBC. Un WGBC desigual resulta en el depósito de un núcleo de Si_3N_4 igualmente irregular, afectando negativamente el rendimiento del sistema Eph.

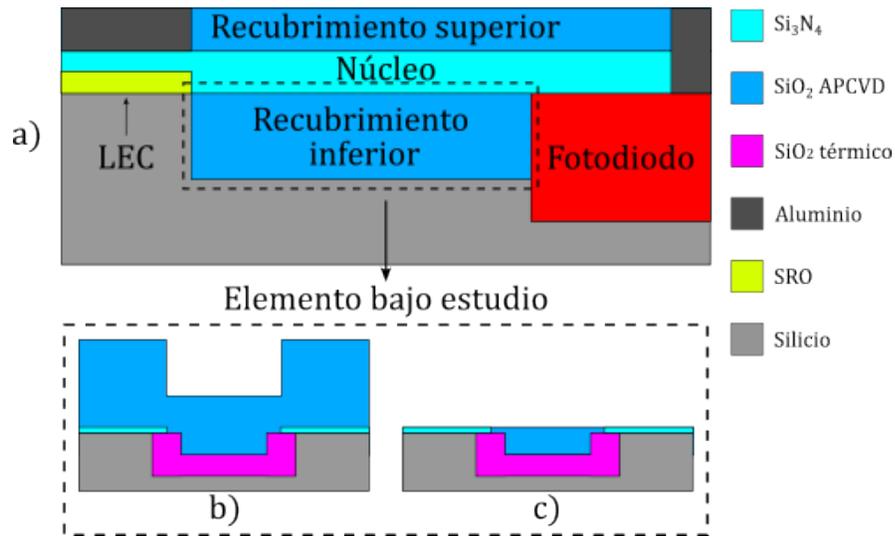


Figura 1.1: Ilustración esquemática de a) un sistema Eph integrado aprovechando un dispositivo LEC como emisor de luz, junto con una guía de onda y un fotodiodo (no a escala). Además, en b) se muestra la metodología de llenado de SiO_2 y c) planarización propuesta para el WGBC.

En este trabajo nos proponemos abordar únicamente los desafíos asociados con la obtención de un WGBC completamente plano para sistemas Eph. Presentamos una metodología donde una cavidad en el sustrato de silicio se llena con SiO_2 al combinar dos procesos: un crecimiento de SiO_2 térmico

seguido de un depósito de SiO_2 por APCVD, como se ilustra en la Fig. 1.1b. En cada etapa de fabricación realizamos simulaciones para complementar los resultados experimentales. Además exploramos MP como proceso de planarización del WGBC (Fig. 1.1c), el cual difiere de los métodos utilizados en trabajos anteriores [20]. En ambas etapas se investiga la influencia de los parámetros constituyentes en los procesos de fabricación y planarización.

1.2. Procesos de planarización

Aquellos procesos destinados a eliminar los desniveles de una superficie para crear superficies planas y uniformes, ya sea local o globalmente, son denominados como procesos de planarización [39]. Algunos de los procesos de planarización más comunes son:

1.2.1. Etchback

El *etchback* representó uno de los primeros y más populares enfoques de planarización para la interconexión multinivel, el cual implica la eliminación controlada del material adicional sobre las estructuras existentes. Como se ilustra en la Fig. 1.2, el proceso comienza con el depósito de una película gruesa de SiO_2 sobre patrones de metal. Posteriormente, se aplica una capa de fotoresina o un material dieléctrico de planarización, como el SOG, sobre el SiO_2 [40]. La eliminación selectiva del exceso de material se lleva a cabo utilizando un sistema de grabado seco por plasma. El proceso continúa hasta que se haya eliminado la mayor parte de la fotoresina. Posteriormente, se puede optar por depositar una segunda capa de SiO_2 o realizar otro ciclo de grabado si es necesario. Con este método se puede lograr una planarización local muy precisa, con una alta uniformidad en la superficie [39,41].

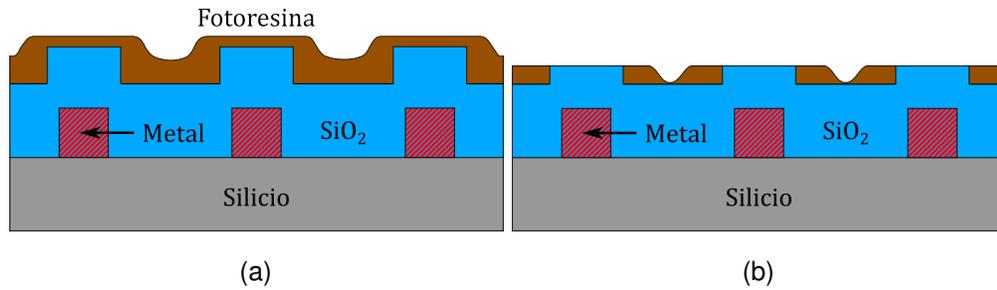


Figura 1.2: Diagrama esquemático del proceso de planarización por *etchback*. a) Depósito de SiO_2 y material de planarización. b) Grabado selectivo del material de planarización.

1.2.2. Reflujo de óxidos

Algunos esquemas de dispositivos emplean el depósito de películas de planarización para obtener superficies uniformes y lisas. Una película popular para este propósito es el SiO_2 por CVD utilizando TEOS como precursor. Estos SiO_2 pueden ser dopados con fósforo, boro o una combinación de ambos, resultando en películas conocidas como PSG, BSG o BPSG, respectivamente. La cantidad de dopantes modifica el SiO_2 de diversas maneras, especialmente confiriendo propiedades de baja temperatura de fusión [39, 42, 43].

La forma habitual de formar estructuras ILD planarizados es mediante el depósito sucesivo de películas de SiO_2 TEOS sobre las primeras líneas metálicas (Fig. 1.3a), seguido de un recocido térmico para suavizar y homogenizar la superficie, como se muestra en la Fig. 1.3b. Posteriormente, se realiza un grabado seco seguido de otro depósito de SiO_2 TEOS, repitiendo el proceso hasta nivelar la superficie. Este enfoque permite obtener una planarización local, y una superficie uniforme para las capas metálicas subsiguientes [16, 42, 44].

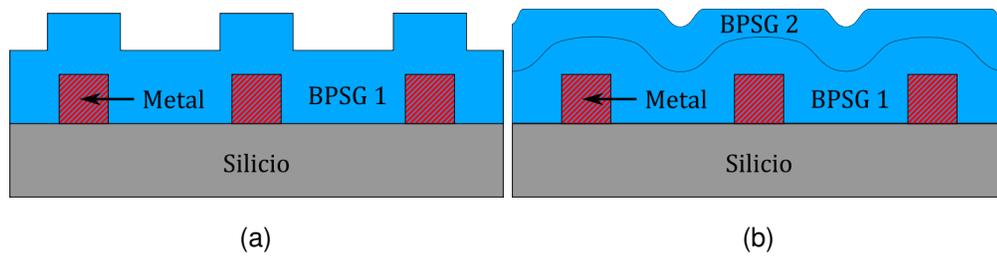


Figura 1.3: Diagrama esquemático del proceso de planarización por reflujo de óxidos. a) Depósito de BPSG 1 sobre las estructuras metálicas. b) Recocido y grabado de la película de BSPG 1, seguido de un segundo ciclo de depósito y recocido de BPSG 2.

1.2.3. Pulido químico-mecánico

Los procesos de planarización basados en CMP ofrecen una ventaja significativa sobre los otros métodos al proporcionar una planarización global de la superficie del sustrato en un solo paso. En este proceso, se combina la acción química de un agente disolvente con la acción mecánica de las partículas abrasivas disueltas en una lechada de pulido. Como podemos observar en la Fig. 1.4, la oblea se coloca sobre una placa giratoria y se pone en contacto con una almohadilla de pulido junto con la lechada de pulido. La rotación de la oblea y la almohadilla de pulido generan fuerzas mecánicas y reacciones químicas, resultando en superficies lisas y libres de desniveles, con una rugosidad superficial del orden de nanómetros [43–46].

Estos procesos se han convertido en un estándar en la fabricación de semiconductores desde la década de 1980 y se utilizan ampliamente en técnicas como el STI, ILD y la formación de contactos. Sin embargo, el proceso es relativamente complejo, consume una gran cantidad de productos químicos y materiales y requiere de equipos especializados [41–43, 47, 48].

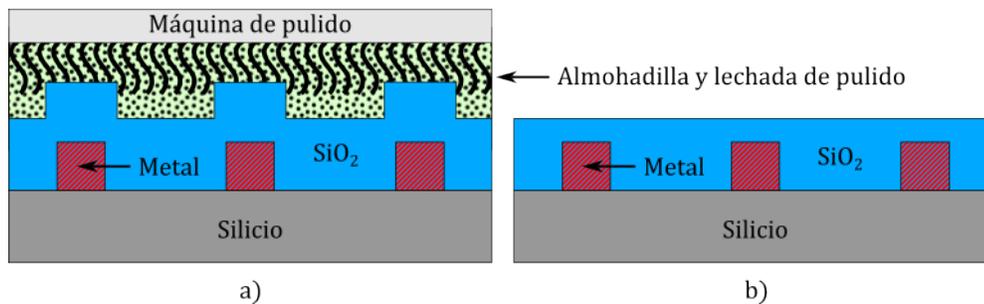


Figura 1.4: Diagrama esquemático del proceso de planarización por CMP. a) Acciones químicas y mecánicas entre la oblea y la almohadilla de pulido. b) Planarización global del CMP.

1.3. Objetivos

1.3.1. Objetivo general

Establecer una metodología de fabricación y planarización del WGBC para aplicaciones en circuitos Eph. Se utilizará la tecnología y equipo estándar disponible en el Laboratorio de Microelectrónica. La metodología propuesta busca simplificar los procesos y reducir los costos de fabricación de los circuitos Eph.

1.3.2. Objetivos específicos

1. Simular y comparar las simulaciones y los resultados experimentales de las etapas de fabricación del WGBC.
2. Caracterizar los equipos y materiales utilizados en los procesos de fabricación y planarización.
3. Realizar el llenado adecuado de cavidades con SiO_2 mediante la aplicación de la metodología propuesta.
4. Explorar la viabilidad y eficacia del MP como proceso de planarización

para lograr una superficie uniforme en el WGBC.

5. Establecer un proceso de fabricación reproducible en la producción de WGBC para su integración en circuitos Eph.

1.4. Hipótesis

La implementación de una variación de las técnicas STI y LOCOS para la etapa de llenado de cavidades con SiO_2 del WGBC de un sistema Eph puede reducir significativamente los desniveles en la superficie del WGBC y minimizar la presencia de espacios vacíos dentro de la cavidad.

Aunque los procesos CMP son ampliamente utilizados en la técnica STI, se propone al MP como una alternativa viable en la etapa de planarización del WGBC en un sistema Eph debido a su simplicidad, menor costo y la ausencia de equipo especializado.

1.5. Secuencia de fabricación del WGBC

Como se ilustra en la Fig. 1.5, el primer paso consiste en realizar simulaciones de cada etapa de fabricación, tomando como referencia el estado del arte. Sin embargo, estas simulaciones serán ajustadas a la par con las condiciones experimentales de cada etapa implementada en la secuencia de fabricación. Los equipos y procedimientos necesarios para la fabricación y planarización del WGBC serán caracterizados y se evaluará la posibilidad de implementarlos como parte de la metodología principal.

La fabricación del WGBC comienza con el depósito de una película de Si_3N_4 y la creación de cavidades en el sustrato de silicio, las cuales se llenan con SiO_2 mediante un crecimiento de SiO_2 térmico y un depósito de SiO_2 por APCVD. El WGBC resultante es planarizado utilizando MP, y finalmente, se remueve la

película de Si_3N_4 . Si alguna etapa en la fabricación de la cavidad, el llenado con SiO_2 o en la planarización no proporciona los resultados deseados, la secuencia se repite y se reevalúan las condiciones de los equipos y procedimientos utilizados.

Finalmente, se evaluarán los resultados del MP y se establecerá una metodología reproducible para la fabricación y planarización del WGBC.

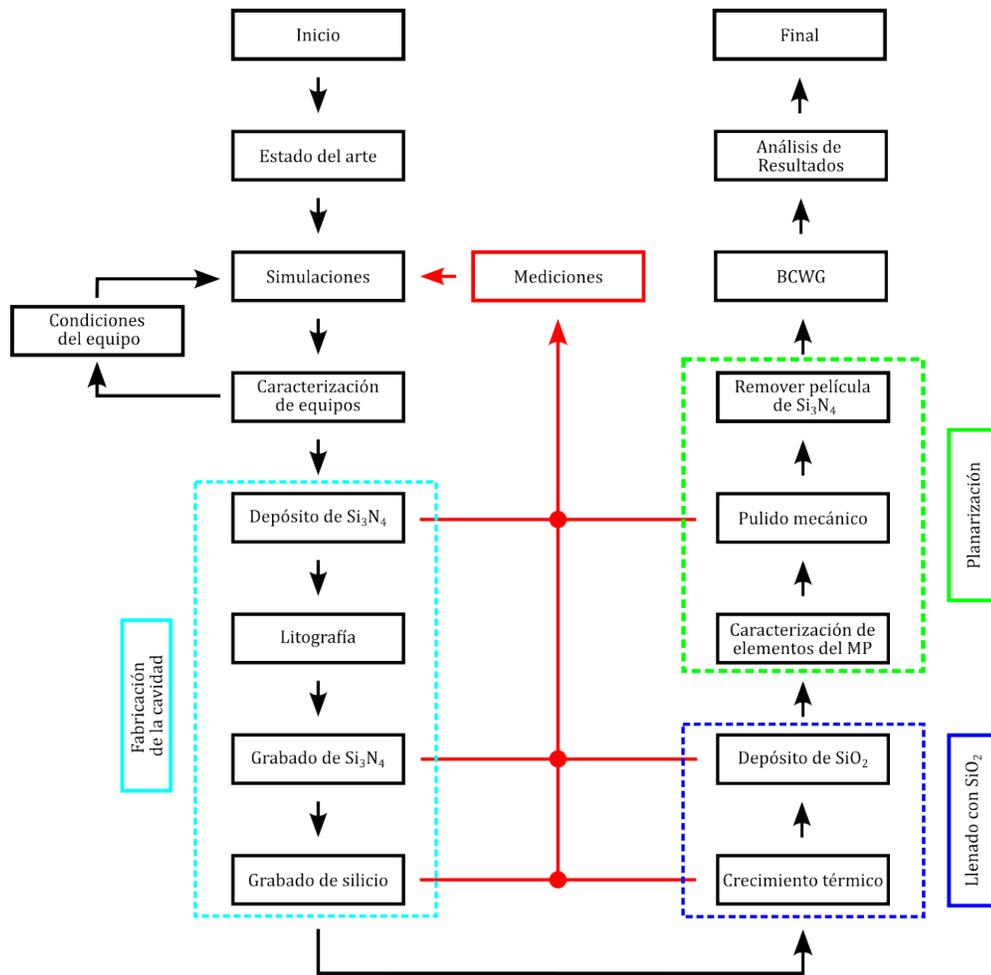


Figura 1.5: Diagrama de flujo de la secuencia de fabricación y planarización del WGBC.

1.6. Estructura de la tesis

El contenido de la presente tesis se describe a continuación. En el capítulo 2, se presentan los fundamentos básicos para entender el funcionamiento de las guías de onda. Se revisan conceptos como la óptica geométrica en guías de onda y los materiales utilizados en su fabricación. Finalmente, se detalla la metodología, los procesos utilizados y los resultados experimentales de las etapas de fabricación del WGBC.

En el capítulo 3, se presentan las simulaciones realizadas utilizando las condiciones experimentales de las etapas de fabricación descritas en el capítulo 2 con el apoyo del software Silvaco . Se detallan los modelos utilizados, los parámetros de simulación, las modificaciones realizadas en los modelos de simulación con base en los datos experimentales y los resultados obtenidos. Esto tiene como fin validar y complementar los experimentos realizados en este trabajo.

El capítulo 4 detalla las bases y la metodología utilizada para llevar a cabo el proceso de planarización del WGBC por medio de MP. Se describen la influencia de los diversos parámetros del MP, los procedimientos experimentales y las condiciones empleadas, junto con los equipos y materiales utilizados en el proceso.

Finalmente, en el capítulo 5, se presentan las conclusiones y contribuciones derivadas de este trabajo, se discuten los hallazgos, se ofrecen recomendaciones para investigaciones futuras y se destacan las posibles áreas de desarrollo y aplicación de la metodología propuesta.

Capítulo 2

Fabricación del WGBC

2.1. Introducción

Las guías de onda son estructuras físicas, diseñadas para confinar y dirigir las ondas EM, tales como las ondas de radio, microondas, luz visible, etc. a lo largo de un camino determinado. Este confinamiento se obtiene el aprovechar el fenómeno TIR, una característica fundamental en la manipulación de luz en aplicaciones fotónicas [8, 9, 49]. Algunos ejemplos destacados de las guías de onda son las fibras ópticas y microcintas, ambas ampliamente utilizadas en las comunicaciones modernas.

Una guía de onda planar ideal está compuesta por tres materiales ideales (isotrópicos, homogéneos y sin pérdidas), denominados como núcleo, WGUC y WGBC. Cada uno de estos materiales con un índice de refracción n_0 , n_1 y n_2 ; y un espesor t_0 , t_1 y t_2 , respectivamente, tal como se muestra en la Fig. 2.1. Si una onda EM se propaga a través del núcleo e incide en cualquiera de las interfaces (núcleo/WGUC o núcleo/WGBC), se generan una onda reflejada y otra transmitida. La amplitud y dirección de estas ondas se determinan con los coeficientes de Fresnel y la conocida ley de Snell [49, 50].

La ley de Snell (Ec. 2.1) relaciona el ángulo de incidencia (θ_i) de la onda

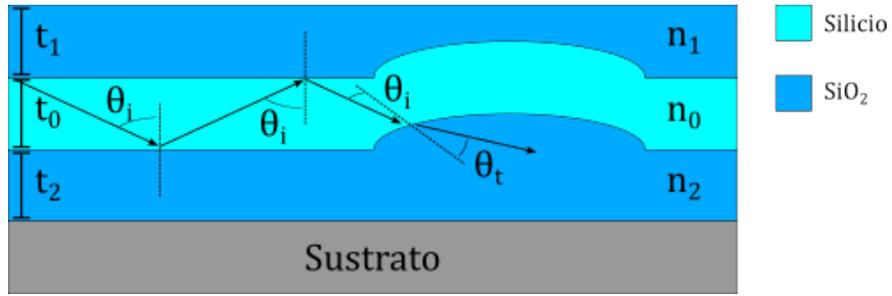


Figura 2.1: El diagrama esquemático ilustra la propagación de una onda EM en una guía de onda con características ideales cuando $\theta_i > \theta_c$, y cuando $\theta_i < \theta_c$. En la figura, n_0 y t_0 representan el índice de refracción y espesor del núcleo; mientras que n_1 y t_1 , corresponden al WGUC; y n_2 y t_2 al WGBC.

incidente y el ángulo de transmisión (θ_t) de la onda transmitida con los índices de refracción de los medios de una interfaz. Ambos ángulos se miden con respecto a la normal de la superficie en la cual la onda EM incide y, n_t hace referencia al índice de refracción del WGUC o del WGBC (n_1 o n_2) [49, 50].

$$\frac{n_0}{n_t} = \frac{\sin \theta_t}{\sin \theta_i} \quad (2.1)$$

Cuando $n_0 > n_t$, se cumple que $\theta_i < \theta_t$ en ambas interfaces. Esto significa que la onda transmitida se aproxima a la interfaz en la que incide la onda EM. Para valores de θ_i mayores a un determinado ángulo, denominado ángulo crítico (θ_c), no existe una onda transmitida en los recubrimientos, y por lo tanto la onda incidente se refleja repetidamente dentro del núcleo como se muestra en la Fig. 2.1 [51]. Al contrario, en situaciones donde $\theta_i < \theta_c$, una porción de la onda EM se transmite hacia los recubrimientos. El valor de θ_c puede calcularse directamente a partir de los índices de refracción de los medios en las interfaces (Ec. 2.2) [50]. Este fenómeno se conoce como TIR y es fundamental en el diseño y la fabricación de guías de onda.

$$\theta_i > \theta_c = \sin^{-1} \left(\frac{n_t}{n_0} \right) \quad (2.2)$$

Por otro lado, cuando consideramos la propagación de una onda EM en estructuras de guías de onda con materiales no ideales, donde hay efectos de rugosidad, absorción de energía o defectos en las interfaces de los materiales, estas afectan significativamente cómo se transmite la onda. En la Fig. 2.1 también se ejemplifica un caso donde un desnivel en la superficie del WGBC afecta las capas superiores de material, al mismo tiempo que cambia el θ_i de la onda EM, lo que reduce la eficiencia de transmisión de luz en el núcleo y conduce a la propagación de una onda transmitida en los recubrimientos.

Durante la última década, la tecnología CMOS ha permitido la manufactura de guías de onda basadas en silicio. Especialmente en la fotónica integrada, la plataforma SOI se ha consolidado como la opción preferida para la fabricación de guías de onda sobre un sustrato de silicio. Estas guías de onda están formadas por un núcleo de silicio rodeado por un WGUC y un WGBC de SiO_2 . En la actualidad se han desarrollado diferentes geometrías para estas guías de onda, ya sea con una sección transversal de tira o rectangular (Fig. 2.2a), de costilla (Fig. 2.2b) o de canal (Fig. 2.2c), cada una con sus propias ventajas y aplicaciones específicas [8, 9, 52]. Debido al contraste de los índices de refracción entre el silicio y el SiO_2 ($n_{Si} = 3.47$ y $n_{SiO_2} = 1.44$)¹ se garantiza un alto confinamiento de la luz dentro de la estructura de la guía de onda debido al fenómeno TIR. Esto permite la distribución y transporte de la luz hacia diversos dispositivos fotónicos, desde filtros de longitud de onda hasta moduladores. Sin embargo se requieren de plataformas híbridas para facilitar la integración de funciones activas como la emisión y la detección de luz [8, 9].

Por otra parte, para fabricar un sistema Eph se requieren de materiales y dispositivos (fuentes de luz y fotodetectores) compatibles con la tecnología CMOS [3, 19] para facilitar su integración monolítica. La fabricación de guías de onda planares para estos sistemas se puede realizar utilizando Si_3N_4 como material para el núcleo, SiO_2 para el WGBC y aire para el WGUC. Con esto

¹Índices de refracción obtenidos con una fuente de luz de 1550 nm

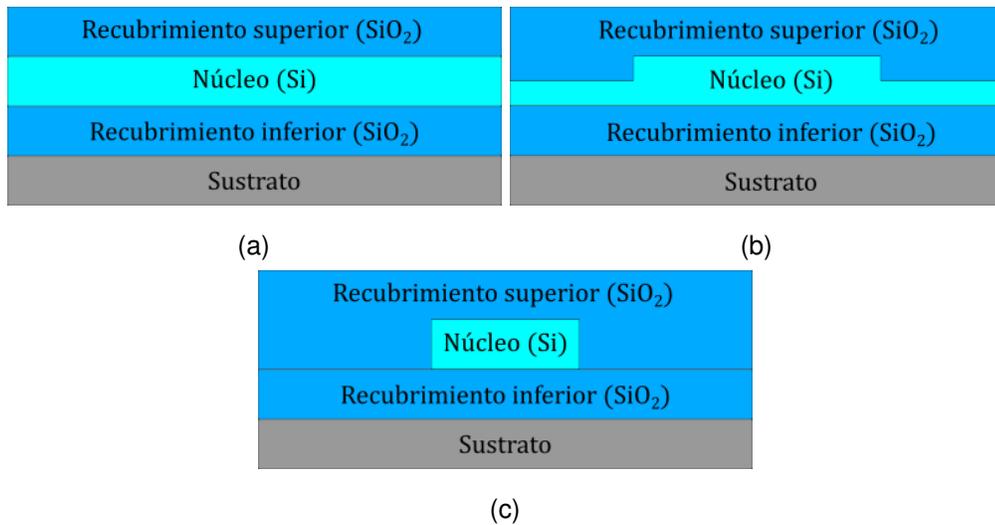


Figura 2.2: Sección transversal de las guías de onda a) de tira o rectangular, b) de costilla y c) de canal sobre una plataforma SOI.

se cumple una de las condiciones para un confinamiento adecuado de la luz, dado que el índice de refracción del Si_3N_4 es mayor que el del SiO_2 y del aire ($n_{Si_3N_4} \approx 2.00$, $n_{SiO_2} \approx 1.46$ y $n_{aire} \approx 1.00$)². Sin embargo, a diferencia de las guías de onda en la fotónica integrada convencional, la fabricación para la integración monolítica de estas estructuras en sistemas Eph conlleva desafíos significativos. Como se muestra en la Fig. 2.3, el LEC (fuente de luz) y el fotodiodo (fotodetector) del sistema Eph son elementos fabricados sobre la superficie del sustrato. Por lo tanto, el núcleo de Si_3N_4 de la guía de onda también debe ser depositado sobre el sustrato. Debido a que el índice de refracción del silicio es mayor que el del Si_3N_4 , se necesita un WGBC con un índice de refracción menor entre el núcleo y el sustrato. Esto se logra al fabricar una cavidad y llenarla con SiO_2 hasta alcanzar el nivel de la superficie del sustrato, denominado a partir de ahora como nivel de referencia. Esto asegura que la propagación y confinamiento de la luz se mantenga en el mismo plano entre el emisor y el fotodetector. Trabajos previos han calculado mediante

²Índices de refracción obtenidos por elipsometría con una fuente de luz de 632.8 nm

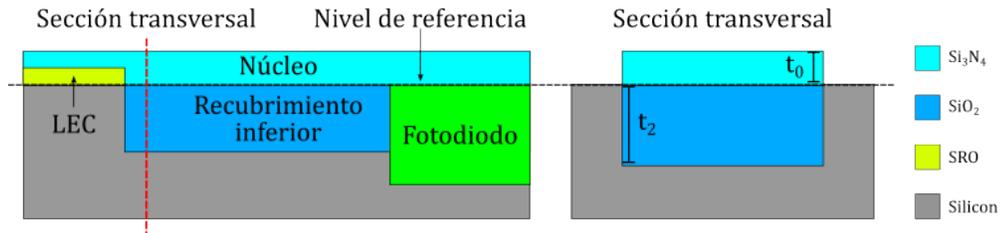


Figura 2.3: Diagrama esquemático (no a escala) de un sistema Eph integrado con el WGBC enterrado.

simulaciones que el t_2 del WGBC debe ser como mínimo de $1.5 \mu m$ para evitar que el campo eléctrico de una fuente de luz de $509 nm$ alcance el sustrato. Para longitudes de onda mayores, se requiere un t_2 mayor [1, 19, 20, 53].

Existen varios procesos de fabricación de SiO_2 para el llenado de cavidades, algunos de los más comunes son el SOX, el PVD, el CVD y las oxidaciones térmicas. Como se muestra en la Tabla 2.1, cada uno de estos procesos tienen sus propias ventajas y limitaciones inherentes. La elección del proceso adecuado dependerá de los requisitos específicos de la aplicación y de las características del material a depositar. Es importante considerar cuidadosamente estos factores para lograr resultados óptimos a través de su mitigación durante el proceso de fabricación de guías de onda. Sin embargo, el llenado de cavidades con SiO_2 introduce desniveles que rompen con la planaridad de la superficie del WGBC. Al formar la guía de onda completa en estas condiciones es evidente que el núcleo y el WGUC presentarán desniveles como se ilustra en la Fig. 2.1. Por lo tanto, es necesario encontrar una metodología adecuada para el llenado de la cavidad y posteriormente implementar una etapa de planarización sobre el WGBC, para la obtención de una superficie uniforme y lisa.

En este trabajo abordaremos la optimización del proceso de fabricación y llenado de la cavidad para el WGBC y la etapa de planarización posterior por MP. A continuación, se presentan los detalles de la fabricación del WGBC.

Tabla 2.1: Cuadro comparativo entre los diferentes procesos de fabricación para la obtención de SiO_2 [39, 41–44].

Figuras de mérito	SOX	PVD	CVD	Oxidación térmica
Película de SiO_2	Porosa e inestable	No estequiométrica	Depende del equipo	Alta calidad
Grososres típicos (μm)	0.1 a 100.0	0.5 a 5.0	0.01 a 1.0	0.01 a 1.0
Cobertura de escalón típica	No uniforme	Variable	Moderada	Buena
Razón típica de depósito	100.0 nm/ciclo a 200.0 nm/ciclo	1.0 nm/s a 10.0 nm/s	Depende del equipo	Depende del oxidante
Temperatura de operación ($^{\circ}\text{C}$)	100 a 250	Ambiente	300 a 800	900 a 1200
Presión de trabajo	Atmosférica	Baja	Atmosférica (APCVD) o baja (LPCVD)	Atmosférica o Baja
Postproceso	Curado	Densificado	Densificado	No es necesario

2.2. Metodología de fabricación del WGBC

En la Fig. 2.4 se representa el proceso de fabricación diseñado para el llenado del WGBC con SiO_2 . Este proceso consiste en el depósito de una película de Si_3N_4 , en la cual se definen ventanas para el grabado de silicio del sustrato y la formación de cavidades. Posteriormente la cavidad es parcialmente llenada por medio de un crecimiento de SiO_2 térmico y, finalmente, se termina de llenar con un depósito de SiO_2 por APCVD. En una etapa posterior descrita más adelante en el capítulo 4 se realiza la planarización de la cavidad rellena utilizando MP. La metodología de fabricación y llenado de cavidades presentada aquí es una variación de las técnicas STI y LOCOS. Ambos métodos son utilizados para el llenado de cavidades en aplicaciones de aislamiento de

transistores y CMOS [41–43]. En las siguientes secciones abordaremos en más detalle el origen de los pasos del proceso de fabricación propuesto.

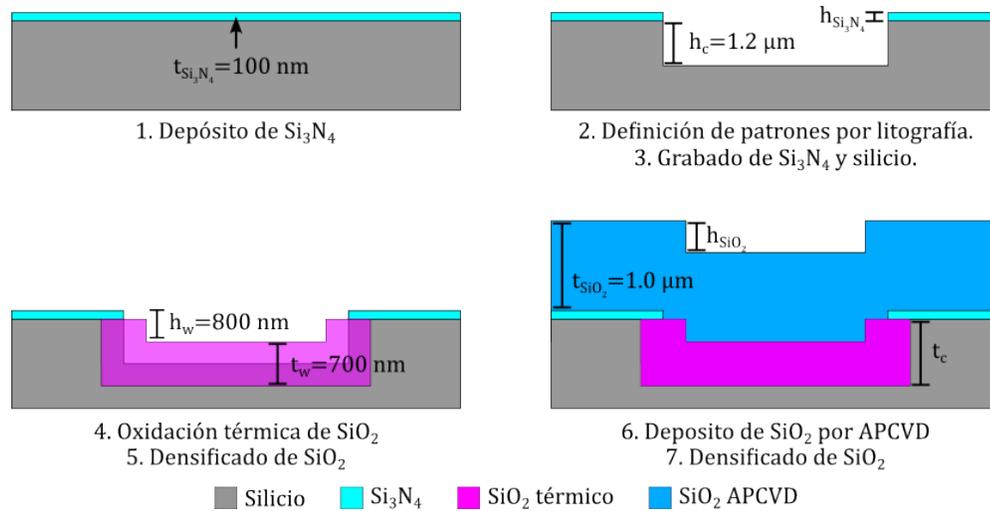


Figura 2.4: Diagrama esquemático del proceso de fabricación para el llenado del WGBC con SiO_2 . t y h hacen referencia a los espesores y alturas del Si_3N_4 , la cavidad (C), el SiO_2 térmico (W) y el SiO_2 por APCVD, respectivamente.

2.3. Fabricación de la cavidad para el WGBC

2.3.1. Depósito de Si_3N_4 por LPCVD

La fabricación del WGBC comenzó con el depósito de una película de Si_3N_4 con un espesor $t_{\text{Si}_3\text{N}_4} = 100 \text{ nm}$ sobre un sustrato de silicio tipo N con orientación (100) y una resistividad entre $1 \Omega \cdot \text{cm}$ y $5 \Omega \cdot \text{cm}$. Esta película de Si_3N_4 funciona como capa de interrupción durante la etapa de MP, y como enmascarante para el grabado selectivo de la superficie del silicio. Las películas de Si_3N_4 depositadas sobre sustratos de silicio presentan altos niveles de tensión que pueden ser causantes de agrietamiento y rompimiento de las películas. Debido a ello usualmente se depositan espesores menores a 200 nm [54].

El depósito de las películas de Si_3N_4 fue realizado mediante LPCVD a alta temperatura [42]. Las características de las películas se controlan mediante la relación ($R_{Si_3N_4}$) de las presiones parciales de los flujos de los gases precursores dentro de la cámara: silano (P_{SiH_4}) y amoníaco (P_{NH_3}) y se define como [1]:

$$R_{Si_3N_4} = \frac{F \cdot P_{NH_3}}{P_{SiH_4}} \quad (2.3)$$

Debido a la dilución del SiH_4 (5 %) en nitrógeno (N_2), el factor de conversión F adquiere el valor de 20 [55]. En la Tabla 2.2 se describen las condiciones estándar que fueron utilizadas para el depósito de Si_3N_4 en el equipo LPCVD dentro del Laboratorio de Microelectrónica, los cuales son equivalentes a un $R_{Si_3N_4} = 70$.

Tabla 2.2: Condiciones para el depósito de Si_3N_4 por LPCVD

Parámetros	Valores	
Gases reactivos	Silano (SiH_4)	Amoníaco (NH_3)
Presiones parciales de los gases reactivos	0.71 Torr	2.50 Torr
Presión de trabajo del equipo	3.10 Torr	
Presión base de la bomba de vacío	30.00 mTorr	
Diales de temperatura	740°C / (691±1)°C / 745°C	
Tiempo de operación	19 min	

Realizamos cinco depósitos, denominados por lote A al lote E, con las mismas condiciones para verificar la reproducibilidad del proceso. Se realizaron 9 mediciones por muestra para determinar $t_{Si_3N_4}$ e índice de refracción ($n_{Si_3N_4}$) de las películas de Si_3N_4 depositadas en cada lote (9 muestras), utilizando un elipsómetro Gartner modelo L117 con una fuente de luz de 632.8 nm [56]. El promedio de todas las mediciones por lote se muestran en la Tabla 2.3.

Tabla 2.3: Datos estadísticos de los depósitos de Si_3N_4 por LPCVD.

Datos	Lotes A, B, C y E		Lote D	
	$t_{Si_3N_4}$ (nm)	$n_{Si_3N_4}$	$t_{Si_3N_4}$ (nm)	$n_{Si_3N_4}$
Media aritmética	113.50	2.078	199.80	2.001
Desviación estándar	6.24	0.035	9.36	0.084
Mediana	113.80	2.076	201.00	2.009
Mínimo	95.60	1.971	180.50	1.766
Máximo	134.20	2.099	216.20	2.172
Rango	38.60	0.128	35.70	0.406
Características del proceso				
Tiempo de operación (min)	19		24	
Razón de depósito (nm/min)	5.97±0.33		8.32±0.39	

2.3.2. Grabado de Si_3N_4

Realizamos la transferencia de patrones mediante litografía sobre la película de Si_3N_4 , utilizando la fotoresina positiva ma-P1225 y una mascarilla con un diseño de tablero de ajedrez compuesto por cuadros de 1 mm^2 , como se ilustra en la Fig. 2.5. Posteriormente, la geometría de la cavidad en el sustrato, como es mostrado en la Fig. 2.4, fue definida al remover el Si_3N_4 utilizando tanto grabados húmedos como secos con el objetivo de encontrar la técnica más adecuada.

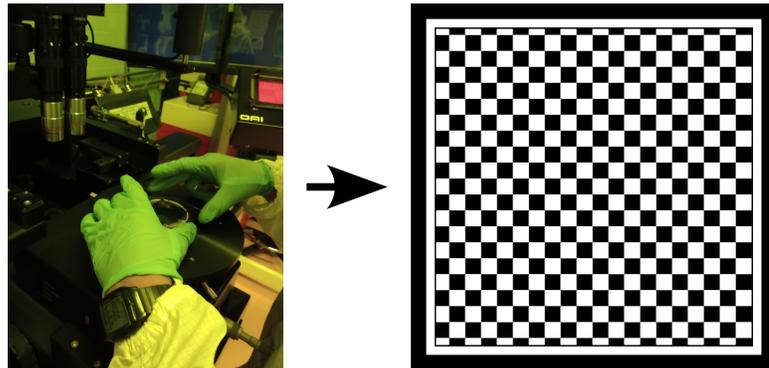


Figura 2.5: Proceso de litografía con la alineadora semi-automática disponible en el laboratorio de microelectrónica y la mascarilla con diseño de tablero de ajedrez.

Algunas muestras del lote A tuvieron un grabado húmedo con BHF, el cual se utiliza principalmente para el grabado de películas delgadas de SiO_2 y Si_3N_4 [57]. Para una solución de BHF con una proporción en volumen de 7:1 a $40^\circ C$ obtuvimos una razón de grabado para el Si_3N_4 de $(5.26 \pm 0.63) \text{ nm}/\text{min}$. Sin embargo, posterior al grabado, las muestras presentaron una película delgada de Si_3N_4 remanente sobre el sustrato y un adelgazamiento de la película de Si_3N_4 enmascarada, como se ilustra en el esquema de la Fig. 2.6. Este problema surgió debido a que las fotoresinas utilizadas durante el proceso de grabado no son capaces de soportar el ataque químico por tiempos prolongados. Esta película remanente impide el grabado de silicio en las etapas posteriores. Dado

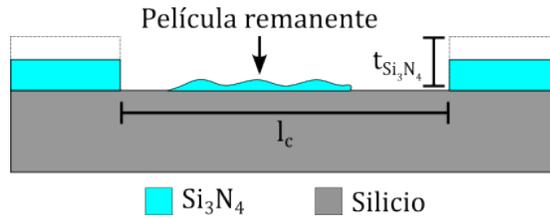


Figura 2.6: Diagrama esquemático de los resultados finales del grabado húmedo de Si_3N_4 con BHF 7:1 a $40^\circ C$.

que el grabado húmedo con BHF 7:1 no proporciona los resultados deseados, optamos por un grabado seco en las muestras restantes. Las muestras del lote D sirvieron para caracterizar el grabado RIE de Si_3N_4 en el MicroRIE Technics Series 800, donde utilizamos tetrafluorometano (CF_4) como gas reactivo, con las condiciones descritas en la Tabla 2.4.

Tabla 2.4: Condiciones para el grabado seco de Si_3N_4 por MicroRIE

Parámetros	Valores
Gases reactivos	Tetrafluorometano (CF_4)
Presiones parciales de los gases reactivos	200.00 mTorr
Presión de trabajo del equipo	
Presión base de la bomba de vacío	30.00 mTorr
Potencia de trabajo	200.00 W
Tiempo de operación	3 min

Durante un proceso de grabado con determinadas condiciones, todos los materiales pueden ser removidos. Sin embargo, la diferencia en sus velocidades de grabado es caracterizada por la selectividad (S). Se trata de un parámetro que indica la relación de cuan rápido se graba el material objetivo ($e_{objetivo}$) con respecto a otro (e_{base}) en las mismas condiciones, como se indica en la Ec. 2.4. Trabajos previos han reportado que la selectividad del grabado seco de Si_3N_4 con respecto al silicio utilizando CF_4 es aproximadamente de 2.5 [58].

$$S = \frac{e_{objetivo}}{e_{base}} \quad (2.4)$$

Tabla 2.5: Datos estadísticos de los grabados de Si_3N_4 por MicroRIE en el lote D.

Datos	Muestras del lote D
	$h_{Si_3N_4}$ (nm)
Media aritmética	337.17
Desviación estándar	34.70
Mediana	330.62
Mínimo	285.04
Máximo	420.90
Rango	135.86
Características del proceso	
Tiempo de operación (min)	5
$t_{Si_3N_4}$ del lote D (nm)	199.80±9.36
Razón de grabado del Si_3N_4 ($e_{Si_3N_4}$) (nm/min)	106.79±15.25
Razón de grabado del silicio (e_{Si}) (nm/min)	44.68 ±7.78
Selectividad $e_{Si_3N_4}/e_{Si}$	2.39

Como podemos apreciar en la Tabla 2.5, hemos determinado el promedio de las alturas de los escalones resultantes del grabado seco de Si_3N_4 ($h_{Si_3N_4}$) utilizando el perfilómetro Bruker DektakXT con una punta de diamante de $2 \mu m$ [59]. Obtuvimos razones de grabado de $(106.79 \pm 15.25) \text{ nm/min}$ para el Si_3N_4 ($e_{Si_3N_4}$) y $(44.68 \pm 7.78) \text{ nm/min}$ para el silicio (e_{Si}), indicando que nuestro

proceso de grabado tiene una selectividad $S = e_{Si_3N_4}/e_{Si} = 2.39$. Este proceso requirió de 5 min para eliminar completamente el Si_3N_4 depositado en las muestras del lote D, y 3 min para los demás lotes. Hemos observado que no se presentan películas remanentes de Si_3N_4 posterior al grabado y proporciona una mayor precisión en la definición de patrones, lo que resulta en una mayor reproducibilidad. Sin embargo, debido a la selectividad del proceso todas las muestras presentan un ligero grabado en el sustrato, como se observa en la Fig. 2.7.

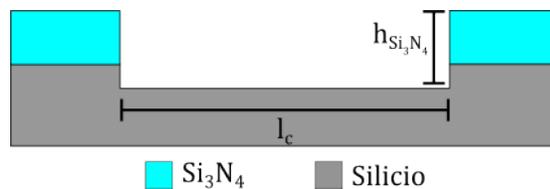


Figura 2.7: Diagrama esquemático de los resultados finales del grabado seco de Si_3N_4 en MicroRIE utilizando CF_4 .

2.3.3. Grabado de silicio

A continuación, las cavidades fueron fabricadas en las zonas del silicio expuesto. La profundidad de estas cavidades (h_c) debe ser de $1.2 \mu m$ en el sustrato, para que después del crecimiento de SiO_2 térmico se obtenga una profundidad total de la cavidad de $1.5 \mu m$. El grabado de silicio para la obtención de las cavidades se puede realizar mediante un grabado seco o húmedo. En este trabajo exploramos el grabado seco por RIE y el grabado húmedo con hidróxido de potasio (KOH).

Realizamos el grabado seco de silicio en dos muestras pertenecientes al lote A (muestras A1.1 y A1.2), utilizando el equipo RIE/ICP con los parámetros detallados en la Tabla 2.6. Los escalones resultantes del proceso de grabado fueron medidos por perfilometría y el promedio de los resultados h_c son mostrados en la Tabla 2.7. Las mediciones realizadas indican que proceso

es reproducible, pero este no fue implementado en la secuencia de fabricación principal debido a las complicaciones asociadas con el manejo del equipo, tales como el tiempo de preparación y su disponibilidad.

Tabla 2.6: Condiciones para el grabado seco de Si_3N_4 por RIE/ICP

Parámetros	Valores
Gases reactivos	Hexafluoruro de azufre (SF_6)
Flujos parciales de los gases reactivos	20.00 sccm
Presión de trabajo del equipo	50.00 mTorr
Potencia de trabajo	150.00 W
Potencia reflejada	1.90 W
DC Bias	422 V
Tune	32
Load	77
Tiempo de operación	10 min

Tabla 2.7: Datos estadísticos de los grabados secos de silicio por RIE/ICP.

Datos	h_c (nm)	
	A1.1	A1.2
Media aritmética	1138.00	2024.50
Desviación estándar	38.06	42.94
Mediana	1131.00	2028.50
Mínimo	1081.00	1955.00
Máximo	1201.00	2089.00
Rango	120.00	134.00
Características del proceso		
Tiempo de operación (min)	10	20
Razón de grabado (nm/min)	113.80±3.81	101.20±2.15

Por otro lado, se ha reportado que los grabados húmedos con KOH son utilizados para el micromaquinado de volumen de silicio [41]. Las razones de grabado del KOH y las características de la superficie de la cavidad pueden variar significativamente con diferentes concentraciones en volumen (las inferiores al 20% pueden incrementar la rugosidad de la superficie) y temperaturas (las elevadas y bajas pueden aumentar o decrecer las razones de

grabado, respectivamente) [60]. Con una optimización adecuada, las superficies grabadas con KOH pueden exhibir una rugosidad media cuadrática entre 5 nm y 10 nm [41, 43]. En la Fig. 2.8 se presentan las razones de grabado de silicio que obtuvimos de manera experimental, donde se varió la temperatura cada 10°C para dos concentraciones en volumen: 25% y 45% de KOH , diluido en agua.

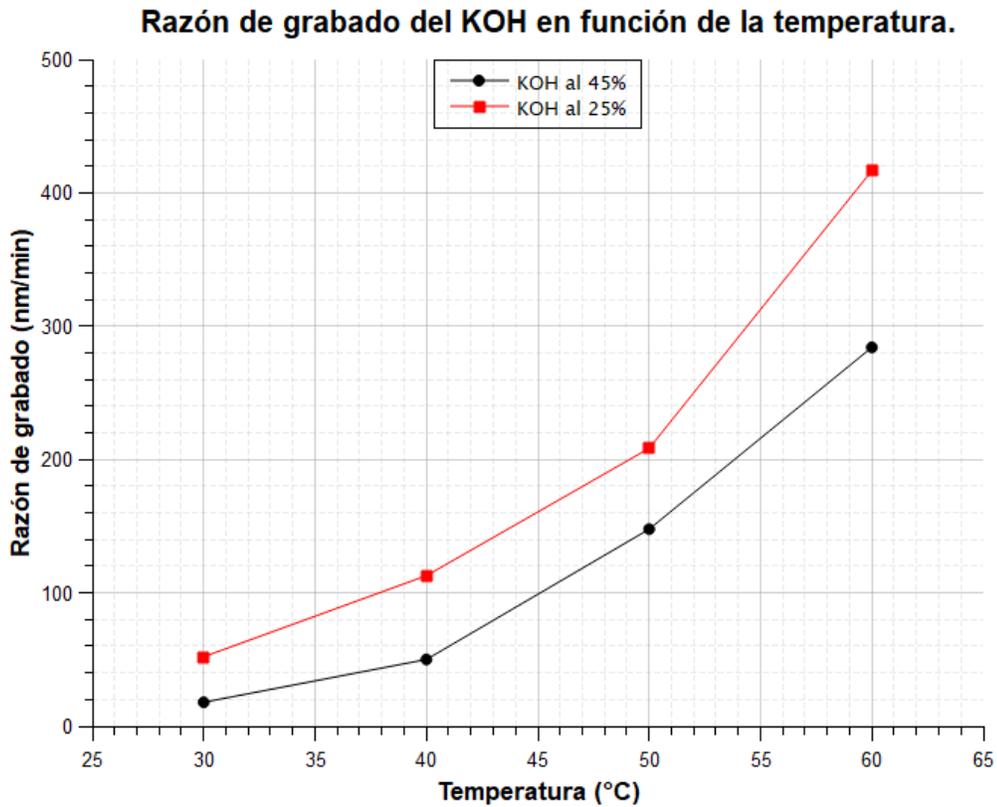


Figura 2.8: Razones de grabado de dos soluciones de KOH al 25% y 45% en función de la temperatura de operación [60].

Cabe señalar que durante las reacciones químicas del grabado con KOH se libera hidrógeno (H_2), como se define en la Ec. 2.5.



Si la disociación de las moléculas de KOH es rápida, como en altas temperaturas o bajas concentraciones de KOH , se generan burbujas dentro

de la solución que pueden adherirse al sustrato creando zonas no grabadas o romperse y formar superficies porosas [46]. Hemos observado esta situación al utilizar concentraciones de KOH al 25% y usando temperaturas de operación en 60°C. Después de considerar cuidadosamente la relación entre la velocidad de grabado y la uniformidad del proceso, realizamos un grabado húmedo sobre el silicio expuesto en las muestras restantes de cada lote con una concentración de KOH al 45% y una temperatura de 40°C durante 22 min. Por medio de perfilometría obtuvimos nuevamente los valores promedio de h_c , como se muestra en la Tabla 2.8 y el uso de tales condiciones resultan en una razón de grabado del silicio en $(55.27 \pm 8.54) \text{ nm}/\text{min}$.

Tabla 2.8: Datos estadísticos de los grabados húmedos de silicio con KOH al 45% a 40°C.

Datos	Muestras del lote D
	h_c (μm)
Media aritmética	1.216
Desviación estándar	0.188
Mediana	1.209
Mínimo	0.991
Máximo	1.408
Rango	0.417
Características del proceso	
Tiempo de operación (min)	22
Razón de grabado (nm/min)	55.27±8.54

Cuando el KOH entra en contacto con el silicio, los planos cristalinos (100) del silicio se graban 200 veces más rápido que los planos (111) debido a la naturaleza anisotrópica del proceso de grabado. En un sustrato con orientación cristalina (100), el grabado puede continuar de manera extendida hasta que solo quedan los planos de grabado lento (111). Cuando los planos (111) se encuentran, el grabado se detiene, resultando en la formación de cavidades en

forma de V con paredes laterales inclinadas a un ángulo de 54.7° con respecto al plano (100) [41, 44]. Hemos observado que si el ancho de la zona expuesta (l_c) es mayor que h_c , como se ilustra en la Fig. 2.9a, se obtienen estructuras trapezoidales. El ángulo de las paredes laterales no fue posible medirlo con el perfilómetro empleado, pero las mediciones realizadas en la imagen SEM de la Fig. 2.9b muestran un ángulo de 55.4° y revelan un grabado lateral de 89 nm .

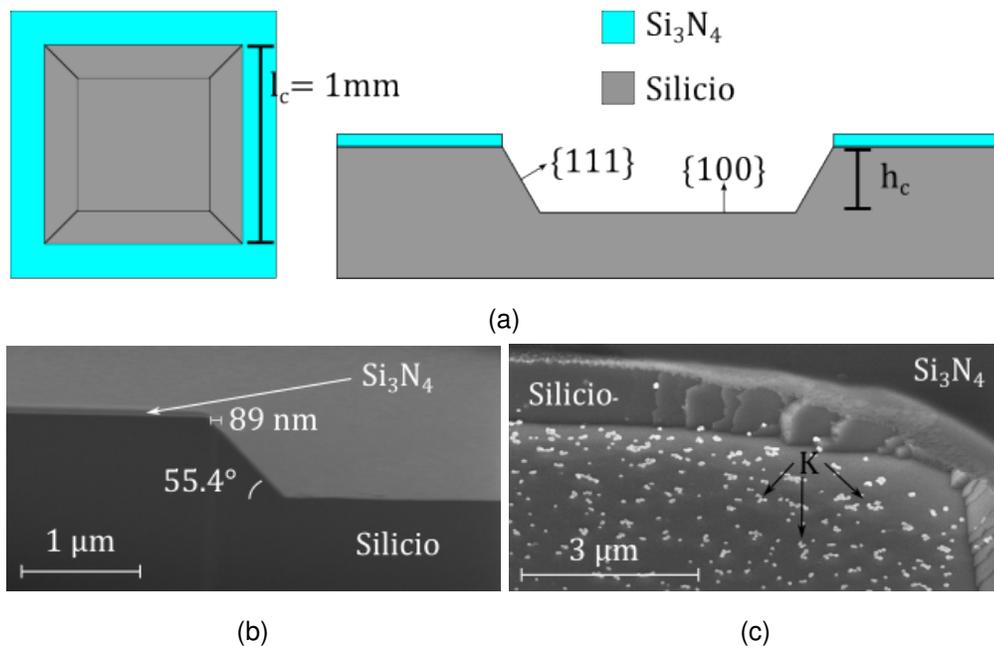


Figura 2.9: a) Esquema ideal de un grabado anisotrópico con KOH , donde l_c son las dimensiones del largo y ancho de la cavidad. Imagen SEM obtenida mediante un corte FIB que muestra b) un corte transversal de una cavidad en un sustrato de silicio y c) una imagen superficial de las partículas de potasio remanentes sobre la base de la cavidad.

Seleccionamos los grabados húmedos con KOH como parte de la metodología de fabricación principal debido a su simplicidad en comparación con el proceso de grabado seco por RIE/ICP y otros agentes de grabado anisotrópico. No obstante, su contenido de potasio lo convierte en un riesgo de contaminación para el trabajo de CMOS (Fig. 2.9c), a menos que se protejan

adecuadamente las áreas del circuito o se implementen etapas de limpieza RCA posteriores [41, 43].

2.4. Llenado de la cavidad con SiO_2

El depósito de materiales en un sustrato con cavidades debe garantizar un depósito uniforme del material depositado tanto en las superficies horizontales como las verticales, incluyendo los escalones, sin generar grietas superficiales ni espacios vacíos dentro de la cavidad. En estos procesos se presenta comúnmente un depósito más pronunciado en las esquinas superiores de las cavidades, conocidas como crestas, y un depósito reducido en las esquinas inferiores, denominadas hendiduras, como se muestra en la Fig. 2.10 [44].

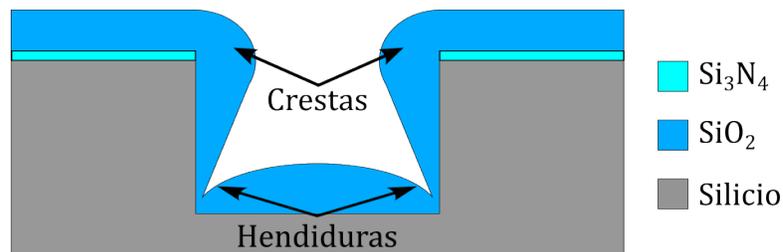


Figura 2.10: Esquema del depósito de materiales en un sustrato con cavidades.

En adelante exploraremos los procesos CVD y las oxidaciones térmicas para lograr un llenado adecuado de las cavidades para la formación de guías de onda. Asimismo realizamos simulaciones de estos procesos en el capítulo 3 y se encontró que la combinación de ambos procesos parecía más adecuado. Debido a esto implementamos experimentalmente este camino.

En los primeros experimentos seleccionamos dos muestras cuyas cavidades fueron obtenidas utilizando un grabado húmedo con KOH y un grabado seco. Realizamos el llenado de estas cavidades mediante el depósito de una película de $3 \mu m$ de SiO_2 por APCVD debido a su simplicidad y baja temperatura de operación. Las condiciones del depósito de SiO_2 son detalladas en la Tabla 2.9.

Las imágenes SEM de los resultados de los depósitos de SiO_2 por APCVD son ilustrados en la Fig. 2.11. Estas imágenes muestran espacios vacíos dentro de cualquier cavidad, una pobre cobertura de escalón y grietas en la superficie de las películas de SiO_2 depositadas.

Tabla 2.9: Condiciones para el depósito de SiO_2 por APCVD.

Parámetros	Valores		
Gases reactivos	Silano (SiH_4)	Nitrógeno (N_2)	Oxígeno (O_2)
Flujos parciales de los gases reactivos	5.50 l/min	14.00 l/min	8.20 l/min
Presión de trabajo del equipo	Atmosférica		
Diales de temperatura	430°C		
Tiempo de operación	20 min		

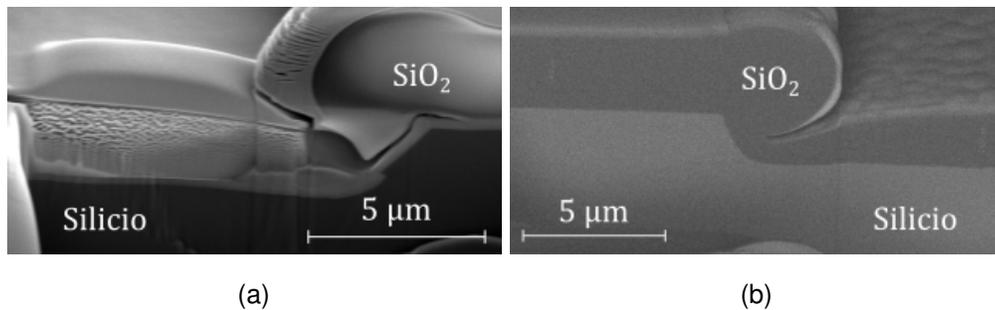


Figura 2.11: Imagen SEM obtenida mediante un corte FIB que muestra un corte transversal de dos cavidades obtenidas a) con un grabado con KOH y b) un grabado seco, ambas cubiertas de $3 \mu m$ de SiO_2 depositado por APCVD.

2.4.1. Crecimiento de SiO_2 térmico

Los resultados obtenidos de los experimentos previos confirmaron que el proceso de llenado de la cavidad está limitado al depósito de $1 \mu m$ de SiO_2 por APCVD para evitar el agrietamiento por tensión superficial. Debido a lo anterior propusimos una nueva metodología de llenado. El primer proceso de llenado consiste en crecer una capa de $700 nm$ de SiO_2 térmico a través de una

oxidación húmeda a 1100 °C, seguido de un tratamiento térmico durante 30 min a la misma temperatura. Las condiciones de ambos procesos se detallan en las Tablas 2.10 y 2.11. La oxidación térmica permite la obtención de una película SiO_2 de alta calidad y, al mismo tiempo, la cavidad es parcialmente llenada sin espacios vacíos dentro de la estructura. Así mismo, el Si_3N_4 actúa como una barrera para la difusión del oxidante hacia el sustrato de silicio.

Tabla 2.10: Condiciones para el crecimiento de SiO_2 térmico por oxidación húmeda.

Parámetros	Valores
Gases reactivos	Vapor de agua ($H_2O_{(v)}$)
Presión de trabajo del equipo	Atmosférica
Diales de temperatura	1111°C / (1100±1)°C / 1100°C
Tiempo de operación	80 min

Tabla 2.11: Condiciones para el densificado de las películas de SiO_2 por tratamiento térmico.

Parámetros	Valores
Gases reactivos	Nitrógeno (N_2)
Flujos parciales de los gases reactivos	1.70 sccm
Presión de trabajo del equipo	Atmosférica
Diales de temperatura	1111°C / (1100±1)°C / 1100°C
Tiempo de operación	30 min

En cada lote de fabricación destinamos dos muestras piloto para la caracterización del espesor (t_w) e índice de refracción (n_w) de las películas de SiO_2 térmico. El promedio de los resultados obtenidos por elipsometría expuestos en la Tabla 2.12 indican que t_w y n_w de las diferentes muestras no presentan variaciones significativas. De esto concluimos que el proceso de crecimiento es uniforme y las películas de SiO_2 térmico son de buena calidad.

Hasta este punto, dentro de las cavidades hay aproximadamente 700 nm de SiO_2 térmico de acuerdo con la Tabla 2.12. Sin embargo, las mediciones por

Tabla 2.12: Datos estadísticos de los crecimientos de SiO_2 por oxidación húmeda.

Datos	Muestras piloto	
	t_w	n_w
Media aritmética	696.98	1.455
Desviación estándar	2.22	0.002
Mediana	697.90	1.456
Mínimo	693.30	1.453
Máximo	699.70	1.458
Rango	6.40	0.005
Características del proceso		
Tiempo de operación (min)	80	

perfilometría que realizamos antes y después del proceso de oxidación, dentro de una cavidad de $1.2 \mu m$ de profundidad, se observa el llenado parcial de la misma (cerca de $400 nm$), como se ilustra en la Fig. 2.12. Esto indica que faltan cerca de $800 nm$ para el llenado de la cavidad hasta la superficie de la película de Si_3N_4 (h_w). De acuerdo con la literatura, durante el crecimiento del SiO_2 térmico, aproximadamente el 44 % del silicio del sustrato es consumido para formar la película de SiO_2 [44]. Lo que sugiere que para una película de $700 nm$ de SiO_2 térmico se consumen cerca de $300 nm$ del silicio del sustrato indicando un incremento de la profundidad de SiO_2 dentro de la cavidad (aproximadamente $1.5 \mu m$).

Este enfoque se asemeja a la técnica LOCOS, donde la etapa de oxidación introduce un fenómeno no deseado conocido como "pico de pájaro". Este fenómeno se atribuye a las tensiones resultantes de la discrepancia en los coeficientes de expansión térmica entre el Si_3N_4 , el SiO_2 y el sustrato [39,41,42]. En el esquema de la Fig. 2.13a se ilustra que la topografía resultante presenta un bulto característico en la interfaz Si_3N_4 /Silicio, seguido de una penetración del SiO_2 debajo del Si_3N_4 . El pico de pájaro altera la topografía ideal en el WGBC. Las mediciones realizadas por SEM (Fig. 2.13b) revelaron la obtención de una película de SiO_2 térmico con $t_w \approx 613 nm$ en la base de la cavidad y

un espesor de 745 nm en las paredes laterales (t_{wl}) junto con un ligero pico de pájaro con una altura (BBH) de 140 nm y una longitud (BBL) de 390 nm . Por medio de simulaciones hemos observado que estas dimensiones están influenciadas por la duración del proceso de oxidación.

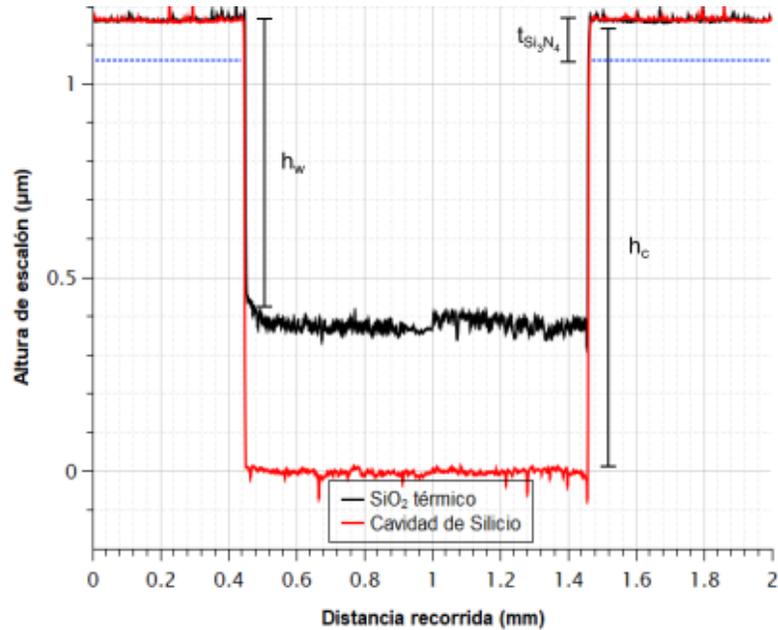


Figura 2.12: Perfilometría de las cavidades antes y después del proceso de oxidación térmica.

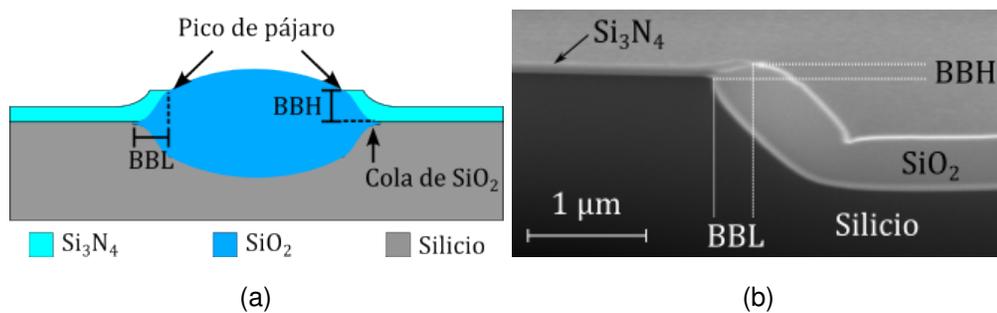


Figura 2.13: a) Diagrama esquemático del pico de pájaro en la técnica LOCOS. b) Imagen SEM obtenida mediante un corte FIB que muestra un corte transversal de una cavidad parcialmente llena de 620 nm de SiO_2 térmico.

2.4.2. Depósito de SiO_2 por APCVD

En el segundo proceso de llenado de la cavidad depositamos una película de $1 \mu m$ de SiO_2 mediante APCVD, seguido de un tratamiento térmico a $1100^\circ C$ para mejorar la calidad del SiO_2 . Nuevamente utilizamos las condiciones de la Tabla 2.9 y el densificado de la Tabla 2.11. El depósito de películas de SiO_2 con un espesor mayor a $1 \mu m$ puede llevar a rupturas del material dentro de la cavidad como se mostró anteriormente en la Fig. 2.11. En cada lote de fabricación se destinaron dos muestras piloto para la caracterización del espesor (t_{SiO_2}) e índice de refracción (n_{SiO_2}) de las películas de SiO_2 depositadas por APCVD. El promedio de estos resultados obtenidos por elipsometría de las muestras piloto son representadas en la Tabla 2.13. Estos resultados indican que se observó una variación del t_{SiO_2} (236.30 nm) a lo largo de las muestras, dependiendo de su ubicación dentro del horno. Además, solo las cavidades de algunas muestras se llenaron hasta alcanzar el nivel de referencia.

Tabla 2.13: Datos estadísticos de los depósitos de SiO_2 por APCVD.

Datos	Muestras piloto	
	t_{SiO_2}	n_{SiO_2}
Media aritmética	1004.24	1.588
Desviación estándar	69.12	0.411
Mediana	988.90	1.451
Mínimo	895.30	1.305
Máximo	1131.60	2.751
Rango	236.30	1.446
Características del proceso		
Tiempo de operación (min)	20	
Razón de depósito (nm/min)	50.21±3.45	

Las mediciones por perfilometría y SEM realizadas después del depósito de SiO_2 por APCVD revelaron una altura de escalón sobre la cavidad de aproximadamente 800 nm , denotado como h_{SiO_2} en la Fig. 2.14a. Estos resultados son similares a h_w , indicando un depósito conformal sobre el SiO_2

térmico. Asimismo se puede observar el depósito de SiO_2 por encima del nivel de referencia, señalado como t_{ref} . Esperamos que el espesor t_{ref} sea cerca de 200 nm para la mayoría de las muestras. Finalmente, en las imágenes SEM observamos que el llenado de estas cavidades no presenta grietas superficiales ni espacios vacíos dentro de la estructura (Fig. 2.14b). Esto confirma que la nueva metodología es adecuada para el llenado de cavidades para el WGBC.

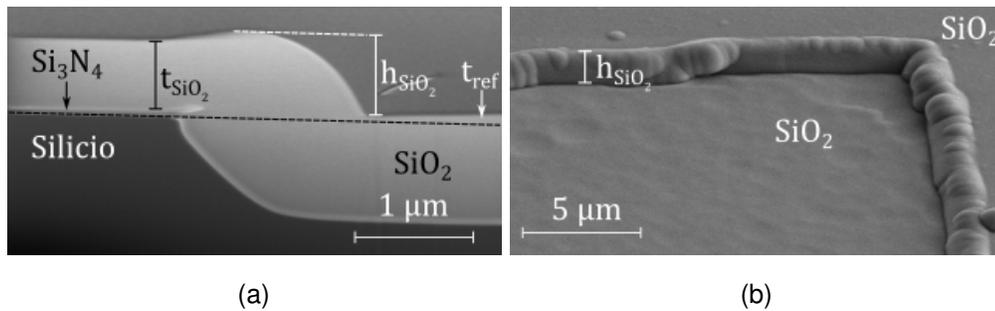


Figura 2.14: Imagen SEM obtenida mediante un corte FIB que muestra a) un corte transversal de una cavidad completamente llena de SiO_2 , y b) una imagen superficial de la superficie de la cavidad. La línea negra punteada señala el nivel de referencia.

2.5. Resumen

Las guías de onda son elementos pasivos que confinan y dirigen ondas EM a lo largo de un camino específico. En este capítulo presentamos un panorama general y el principio de funcionamiento de estas estructuras por medio de la óptica de rayos. Además, abordamos los diversos retos de fabricación que implica integrar una guía de onda planar en un sistema Eph. Especialmente destacamos la importancia de fabricar un WGBC enterrado. Este WGBC fue obtenido mediante la fabricación de una cavidad en el sustrato, la cual fue llenada con SiO_2 . Sin embargo, esta metodología de fabricación introdujo desniveles en la superficie del WGBC causados por el llenado de la cavidad.

El capítulo describe en detalle el proceso utilizado para la fabricación

de la cavidad y su llenado. Se propuso una variación de las técnicas STI y LOCOS para el llenado de la cavidad, utilizando dos procesos de fabricación: una oxidación húmeda seguida de un depósito de SiO_2 mediante APCVD. Los resultados experimentales obtenidos muestran que la nueva metodología propuesta permitió un llenado adecuado del WGBC dentro de las cavidades. Este proceso mejoró la calidad de las películas de SiO_2 y eliminó grietas superficiales y espacios vacíos, a diferencia de solo llenar las cavidades con un proceso APCVD.

Capítulo 3

Simulaciones de fabricación

3.1. Introducción

En el ámbito de la fabricación, las simulaciones juegan un papel importante al permitir la planificación y comprensión del comportamiento de los procesos involucrados antes de su realización física. Esto no solo ahorra tiempo y recursos, sino que también ayuda a prever posibles problemas y a optimizar los resultados en una amplia gama de condiciones operativas y escenarios. En el presente capítulo se describen las simulaciones que realizamos y presentamos las instrucciones utilizadas para cada etapa de fabricación. Modelamos las etapas de fabricación de la cavidad, el llenado de la cavidad y realizamos la simulación de una etapa de planarización con CMP.

Las etapas de fabricación de este trabajo fueron analizadas mediante simulaciones utilizando la herramienta DeckBuild 5.2.17.R del software Silvaco, específicamente el módulo Athena. Estas simulaciones permitieron modelar los procesos descritos en la metodología de fabricación del WGBC, descrita en el capítulo 2, proporcionando una visión detallada de su manufactura y sus posibles variaciones. Consideramos los parámetros de la literatura para los primeros modelos de simulación, previos a los procesos de fabricación

realizados en el laboratorio. Los resultados expuestos en este trabajo corresponden a los parámetros y modelos ajustados en las simulaciones con los valores experimentales derivados de las caracterizaciones realizadas en el Laboratorio de Microelectrónica. Los resultados de las simulaciones en cada escenario fueron comparados con los resultados experimentales. En el apéndice B se detalla el código completo utilizado para la simulación de las etapas de fabricación y planarización.

3.2. Fabricación de la cavidad para el WGBC

El primer paso en la simulación fue establecer la región de trabajo, también conocida como malla. Esta estructura define el área en la que se realizarán los cálculos y análisis. La creación de la malla se llevó a cabo mediante la inserción de líneas utilizando la instrucción `line`. Esta instrucción requiere dos parámetros: `x` para líneas verticales y `y` para líneas horizontales. Dentro de la instrucción `line`, se especifica el punto de origen de las líneas (`loc`) y la separación entre ellas (`spac`), ambos en micrómetros. Las coordenadas `x` aumentan de izquierda a derecha, mientras que las coordenadas `y` incrementan de abajo hacia arriba [61].

Las características de la malla impactan significativamente en la precisión y el tiempo de procesamiento de las simulaciones. Por lo tanto, es esencial diseñar la malla con cuidado para equilibrar ambos aspectos. Es importante destacar que el número máximo de nodos permitidos en la simulación está limitado a 20,000 [61].

La malla establecida para las simulaciones abarca un rango de $0 \mu m < x < 5 \mu m$ y $0 \mu m < y < 1.6 \mu m$, con una mayor resolución en la región $0 \mu m < x < 2.5 \mu m$. Debido a la simetría de la cavidad los resultados de las simulaciones fueron similares en ambos extremos (Fig. 2.9a). Por lo tanto, las simulaciones fueron enfocadas en la zona más relevante, específicamente la

interfaz de los tres materiales utilizados durante la fabricación del WGBC dentro de la cavidad (silicio, Si_3N_4 , y SiO_2). La sección reducida tiene como objetivo mejorar la resolución de los cálculos en esa zona.

```
line x loc = 0.00 spac = 0.05  
line x loc = 2.50 spac = 0.05  
line x loc = 5.00 spac = 0.10  
line y loc = 0.00 spac = 0.10  
line y loc = 1.60 spac = 0.05
```

A continuación, fueron detalladas las características intrínsecas del sustrato utilizando la instrucción `initialize`, en la cual se define el material, la orientación cristalográfica, la concentración de impurezas (o la resistividad del material), el tipo de impureza, el grado de inclinación y la cantidad de intersticiales y vacancias del sustrato [61]. Para un sustrato de silicio tipo N con orientación (100), una resistividad de $1 \Omega \cdot cm$ y $5 \Omega \cdot cm$ (equivalente a $10^{15} 1/cm^3$ átomos de fósforo [44]) y sin defectos, la instrucción para definir el sustrato se estableció como:

```
initialize silicon orientation = 100 c.phosphor = 1.00e15  
rot.sub = 0
```

Esta definición de las propiedades del sustrato asegura una simulación más realista y precisa del proceso de fabricación con respecto a los valores por defecto del software. Así mismo, también exploramos sustratos de silicio tipo P con una resistividad de $5 \Omega \cdot cm$ y $10 \Omega \cdot cm$, equivalente a $2 \cdot 10^{15} 1/cm^3$ átomos de boro, al cambiar el parámetro `c.phosphor = 1.00e15` por `c.boro = 2.00e15`. Esto nos permite observar si el tipo de impureza impacta en mayor o menor medida en uno o varios procesos de fabricación y considerar su mitigación durante la fabricación.

3.2.1. Depósito de Si_3N_4

Los procesos de depósito de materiales por CVD pueden ser simulados utilizando los modelos Elite disponibles en el módulo Athena. Estos procesos se ejecutan mediante las instrucciones `rate.depo` y `deposit`. La primera instrucción permite modificar parámetros tales como el identificador de la máquina (en este caso LPCVD), el material a ser depositado, el modelo de simulación, la razón de depósito, la cobertura de escalón, entre otros. El modelo de simulación depende de la naturaleza del sistema LPCVD. Dependiendo del modelo seleccionado, ciertos parámetros se habilitan dentro de la instrucción. En la instrucción `deposit` se define el tiempo de depósito, la temperatura de operación y las divisiones de malla dentro del material depositado, este último permite controlar la precisión de las características del material simulado [61].

En la literatura encontramos que los depósitos de Si_3N_4 normalmente se llevan a cabo en reactores LPCVD a temperatura media (de 700°C a 900°C), cuyas velocidades de crecimiento oscilan entre 100 nm/min y 200 nm/min [39, 42]. Sin embargo, para poder realizar una simulación de mayor coincidencia con los procesos de depósito experimentales dentro de la simulación, requerimos la caracterización de algunos parámetros experimentales de los equipos utilizados.

El depósito de películas de Si_3N_4 por LPCVD fue descrito en la simulación como un depósito CVD o conformal, ajustado con los valores experimentales, con la instrucción `rate.depo`. En la literatura encontramos una cobertura de escalón típica de estos procesos en 0.75 (un parámetro necesario en el modelo) [44]. Por otro lado, el tiempo de operación y la razón de depósito de 5.97 nm/min fue obtenida de la Tabla 2.3, y consideramos una temperatura de operación de 736.30°C a partir del perfil de temperatura del equipo. Es preferible redondear las cifras a dos decimales para evitar consumir demasiados recursos durante la simulación. La instrucción se estableció como:

```
rate.depo machine = LPCVD nitride cvd dep.rate = 5.97 n.m
```

```
step.cov = 0.75
deposit machine = LPCVD time = 19.00 minutes temperature = 736.30
divisions = 5
```

3.2.2. Grabado de Si_3N_4

El método por excelencia para transferir patrones sobre una película es la litografía. Sin embargo, en las simulaciones se parte de la premisa de que estos procesos no tienen una gran influencia en las etapas de fabricación del WGBC. Por ende, los procesos de litografía pueden ser representados por modelos sencillos de simulación.

Experimentalmente el espesor de las fotoresinas utilizadas para los procesos de litografía varían dependiendo de las RPM configuradas en la plataforma de giro donde se encuentra el sustrato. Esperamos que para la fotoresina positiva ma-P1225, utilizada en este trabajo, obtengamos un espesor $t_{PR} \approx 2.5 \mu m$. Tanto el depósito de la fotoresina como la etapa de revelado propios de los procesos de litografía fueron descritos con la siguiente instrucción:

```
deposit photoresist thick = 2.50
etch photoresist right p1.x = 2.50
```

Los parámetros más relevantes son: `thick`, que describe el espesor de la fotoresina, y `right p1.x`, el cual remueve el material fotoresistivo a la derecha de la coordenada $x = 2.5 \mu m$ para definir la apertura de una ventana sobre la película de Si_3N_4 .

El grabado físico de materiales es descrito por un conjunto de instrucciones disponibles en los modelos de simulación Elite y SSuprem4 del módulo Athena. Durante las simulaciones, utilizamos las instrucciones `rate.etch` y `etch`. La primera facilita la representación de grabados secos o húmedos, mientras que la segunda se utiliza para grabados con formas definidas en el material a grabar.

Los procesos de grabado en seco basados en una combinación de mecanismos físicos y químicos tienen velocidades de grabado que oscilan entre $60 \text{ nm}/\text{min}$ y $200 \text{ nm}/\text{min}$ [39, 44]. En los procesos de grabado seco utilizamos la instrucción `rate.etch`, donde se definen el material a grabar, las unidades de la razón de grabado y cuatro parámetros importantes: `isotropic`, que representa el grabado lateral del material; `dir`, la contribución de los iones reactivos del plasma involucrados en los mecanismos de grabado anisotrópico; `chem`, la razón de grabado; y `div`, la distribución angular de los iones que bombardean el material [61]. Para un grabado de Si_3N_4 con CF_4 simulamos un grabado anisotrópico con bajo ataque lateral, cuyo tiempo de operación y razón de grabado $e_{\text{Si}_3\text{N}_4}$ fue obtenida de la Tabla 2.5. La instrucción utilizada se muestra a continuación:

```
rate.etch machine = RIE nitride n.m rie isotropic = 0.80 dir = 1.00
      chem = 106.78 div = 0.01
etch machine=RIE time = 3.00 minutes
```

En la Fig. 3.1a se ilustran los resultados de las simulaciones hasta este punto. A diferencia de los resultados experimentales discutidos en la sección 2.3.2. No existe un grabado del sustrato de silicio. Este efecto no fue apreciado en este punto en las simulaciones, debido a que dentro del modelo se considera que cada etapa de grabado afecta únicamente al material especificado en la instrucción, es decir, $S = \infty$. Por lo tanto, es necesario añadir una segunda instrucción que considere el grado de selectividad del proceso de grabado. Tomamos como referencia el $t_{\text{Si}_3\text{N}_4}$ de los lotes A, B, E y F (Tabla 2.3), así como la selectividad y las razones de grabado $e_{\text{Si}_3\text{N}_4}$ y e_{Si} de la Tabla 2.5, y calculamos la altura del silicio removido del sustrato, h_c , en un tiempo t utilizando la siguiente ecuación.

$$h_c = \frac{1}{S} \cdot (t \cdot e_{\text{Si}_3\text{N}_4} - t_{\text{Si}_3\text{N}_4}) \quad (3.1)$$

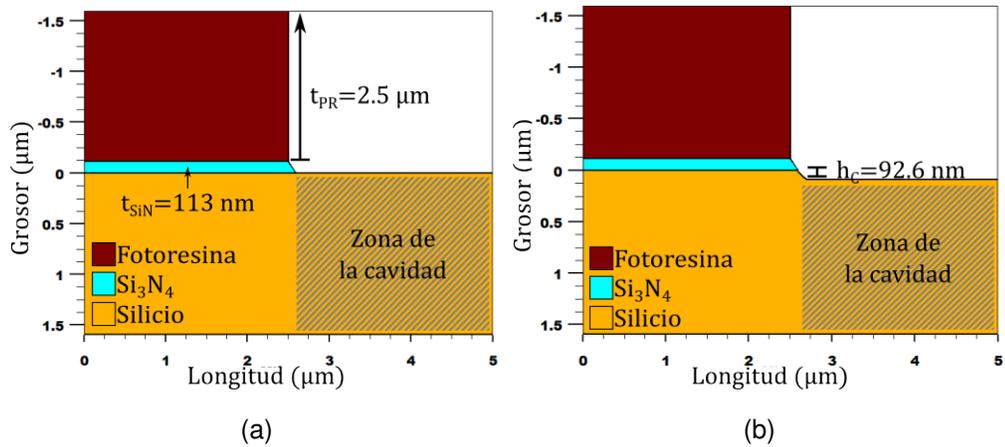


Figura 3.1: Resultados de la simulación del grabado seco de Si_3N_4 . Representación de un a) grabado seco ideal y b) un grabado seco ajustado a las condiciones experimentales.

A partir de la Ec. 3.1, un proceso de grabado seco de Si_3N_4 con CF_4 durante 3 min, resulta en el grabado de 86.55 nm de silicio. Esto indica que, después de eliminar el Si_3N_4 , el silicio estuvo expuesto al ambiente de grabado durante 1.94 min. Los resultados de las simulaciones se presentan en la Fig. 3.1b, donde nuevamente utilizamos la instrucción para el grabado seco de Si_3N_4 , modificando el material a remover (silicon) y ajustando los parámetros chem al valor de e_{Si} y time a 1.94 min, como se muestra a continuación:

```
rate.etch machine = RIE2 silicon n.m rie isotropic = 0.80 dir = 1.00
chem = 44.70 div = 0.01
etch machine = RIE2 time = 1.94 minutes
```

De manera análoga, simulamos los grabados húmedos de Si_3N_4 con BHF 7:1 utilizando la instrucción rate.etch, reemplazando el modelo de simulación rie por wet.etch. Esta instrucción solo requiere la especificación del parámetro isotropic, en el cual agregamos la razón de grabado de Si_3N_4 con BHF 7:1 obtenida experimentalmente en la sección 2.3.2 ($5.26 \text{ nm}/\text{min}$). Debido a la alta selectividad del grabado con respecto al silicio, no es necesario agregar una

segunda instrucción que indique el grabado del sustrato. Este proceso requirió de 22 min de grabado para remover $t_{Si_3N_4}$.

```
rate.etch machine = BHF nitride n.m wet.etch isotropic = 5.26
etch machine = BHF time = 22 minutes
```

La Fig. 3.2 ilustra los resultados obtenidos después de ejecutar la simulación con las condiciones experimentales, mediante la siguiente instrucción en lugar de la instrucción de grabado seco de Si_3N_4 :

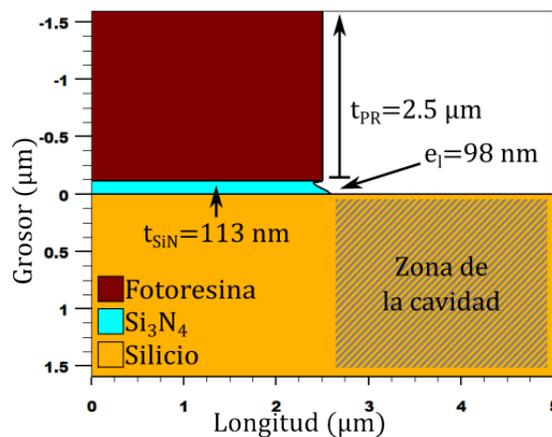


Figura 3.2: Resultados de la simulación del grabado húmedo de Si_3N_4 , donde e_l representa el grabado lateral.

A diferencia de los resultados experimentales, en la Fig. 3.2 observamos que el Si_3N_4 fue completamente removido con un ligero grabado lateral (e_l), sin dejar películas delgadas remanentes sobre la zona de la cavidad. Esto se debe a que en las simulaciones se considera ideal al material fotoresistivo, pudiendo soportar durante tiempos prolongados cualquier tipo de grabado que se especifique. En la sección 2.3.2 hemos comprobado experimentalmente que la fotoresina se desprende durante el grabado húmedo de Si_3N_4 con BHF 7:1.

Finalmente, el material fotoresistivo fue removido con la instrucción:

```
etch photoresist all
```

3.2.3. Grabado de silicio

En las simulaciones exploramos la obtención de cavidades en el silicio usando las condiciones experimentales del grabado seco en RIE/ICP, y del grabado húmedo con KOH .

El grabado seco de silicio mediante RIE/ICP se realizó de manera similar al grabado de Si_3N_4 descrito en la sección 3.2.2. Ajustamos la instrucción para representar las condiciones del equipo RIE/ICP, configurando una tasa de grabado de $e_{Si} = 107.50 \text{ nm}/\text{min}$ (la media aritmética de las muestras descritas en la Tabla 2.7). Esta instrucción fue colocada después del grabado seco de Si_3N_4 . Hasta este punto en las simulaciones hemos alcanzado una profundidad de grabado igual a 86.55 nm , faltando 1113.45 nm para alcanzar la profundidad establecida en la metodología de la Fig. 2.4 ($1.2 \mu\text{m}$), por lo tanto, establecimos un tiempo adicional de grabado de 10.36 min. Los resultados obtenidos son ilustrados en la Fig. 3.3a. La instrucción correspondiente fue:

```
rate.etch machine = ICP silicon n.m rie isotropic = 0.80 dir = 1.00
      chem = 107.50 div = 0.01
etch machine = ICP time = 10.40 minutes
```

Por otro lado, aunque existen modelos en el módulo Athena que describen el comportamiento de un grabado húmedo, estos describen un comportamiento isotrópico. La dependencia cristalográfica del grabado con KOH impide el uso de modelos Elite, es por ello que en este trabajo utilizamos un grabado geométrico con modelos SSuprem4.

El único modelo SSuprem4 de simulación que habilita el parámetro `angle` dentro de la instrucción `etch` es `dry`. En este parámetro especificamos la inclinación de las paredes laterales resultantes del grabado con KOH reportadas en la literatura (54.7°) [41,44]. Adicionalmente agregamos el grabado lateral de los resultados experimentales mostrados en la imagen SEM de la

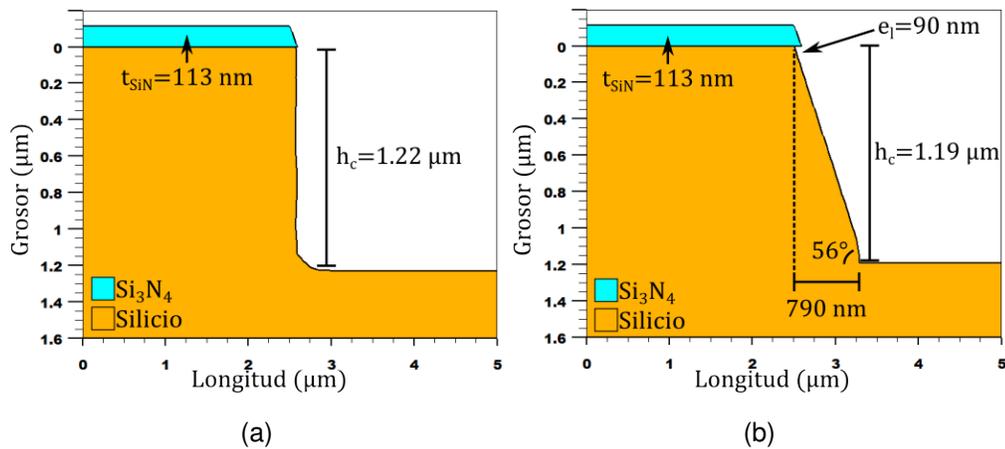


Figura 3.3: Resultados de la simulación del grabado de silicio, mediante a) un grabado seco y b) un grabado húmedo con KOH .

cavidad (Fig. 2.9b) y ajustamos la instrucción para grabar 1113.45 nm de silicio. Los resultados obtenidos de las simulaciones del grabado de silicio con la siguiente instrucción se representan en la Fig. 3.3b:

```
etch silicon dry thick = 1.11 angle = 54.70 undercut = 0.09
```

3.3. Llenado de la cavidad con SiO_2

3.3.1. Crecimiento de SiO_2 térmico

El modelo de oxidación térmica y la etapa de densificado se modelan utilizando la instrucción `difuss`. Esta instrucción permite simular la adición de gases dentro de una cámara a una temperatura constante o con un incremento gradual (como en los sistemas de procesamiento térmico rápido (RTP)). Con `difuss`, se pueden controlar la presión dentro de la cámara y los flujos de los gases que ingresan, tales como N_2 , ácido clorhídrico ($HCl_{(g)}$) y agentes oxidantes, así como la concentración de los gases dopantes. En la instrucción también se establece el tiempo de oxidación y el modelo de simulación (como `compress` y `viscous`, ambos detallados en [61]).

En el modelo de simulación incorporamos los parámetros de trabajo, tales como la temperatura, 1102°C (perfil de temperatura del horno de oxidación húmeda); la presión ambiente (1.01 atm, presión atmosférica en Puebla); y los tiempos descritos en las Tablas 2.10 y 2.11. Cualquiera de los dos modelos para la oxidación térmica (*compress* y *viscous*) cumple con el objetivo de la simulación y poseen los mismos parámetros. Sin embargo, dependiendo de la configuración de las instrucciones previas, pueden surgir errores de simulación cuya solución requiera cambiar de modelo. La instrucción utilizada se muestra a continuación:

```
method viscous/compress
diffus time = 80.00 minutes temp = 1102 weto2 press = 1.01
diffus time = 30.00 minutes temp = 1102 f.n2 = 0.002 reflow
press = 1.01
```

Los resultados de la simulación se ilustran en la Fig. 3.4, donde observamos que el espesor de la capa oxidada (t_w) es aproximadamente 800 nm en ambas cavidades, mientras que de los resultados experimentales obtuvimos un espesor de 613 nm en la base de la cavidad obtenida por grabados con *KOH*. Así mismo, en las simulaciones obtuvimos dimensiones BBH y BBL del pico de pájaro, señaladas en la Fig. 3.4a, mayores a los obtenidos experimentalmente en la Fig. 3.4c (BBH = 138 nm y BBL = 391 nm). Esto sugiere la necesidad de corroborar las condiciones experimentales y comprender mejor la dinámica de los modelos de oxidación térmica del simulador. Con el objetivo de afinar los resultados de la simulación y lograr una mayor coincidencia con los datos experimentales se estudiaron los parámetros de los modelos de simulación para la oxidación térmica.

Durante los procesos de crecimiento de SiO_2 térmico, se llevan a cabo las reacciones químicas descritas en las Ec. 3.2 y 3.3 dentro de la cámara del horno, dependiendo del agente oxidante utilizado [44, 45].

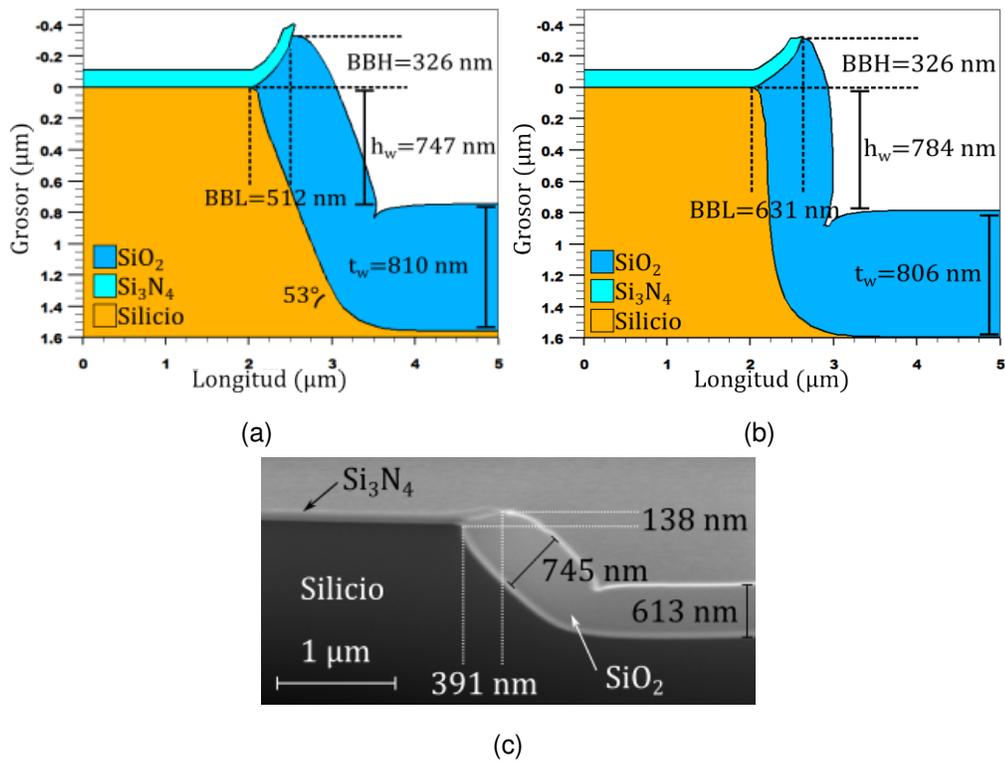
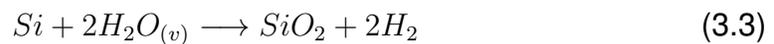
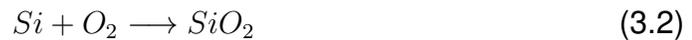


Figura 3.4: Resultados de la simulación del crecimiento de SiO_2 térmico con los valores por defecto del simulador a) dentro de una cavidad obtenida por grabados con KOH y b) por grabado seco. c) La imagen SEM muestra las dimensiones del SiO_2 térmico obtenidas experimentalmente en el capítulo 2.



A partir de ambas reacciones químicas se observa que el silicio proporcionado durante las oxidaciones dentro del horno viene del mismo sustrato. Esto implica que a mayor crecimiento de SiO_2 , mayor es el consumo de silicio del sustrato, tal como se demostró experimentalmente en la sección 2.4.1. Sin embargo, estas reacciones no proporcionan información detallada sobre el crecimiento de las películas de SiO_2 térmico. La oxidación térmica es

uno de los procesos de fabricación más estudiados en la industria, lo que ha llevado al desarrollo de varios modelos que relacionan los parámetros presentes en el crecimiento del SiO_2 térmico, como el tiempo, el agente oxidante, etc. La Ec. 3.4 representa al modelo Deal-Grove, también conocido como modelo lineal-parabólico (L-P), para oxidaciones húmedas [41, 43, 44, 61].

$$\frac{t_w^2}{B} + \frac{t_w}{B/A} = t \quad (3.4)$$

La Ec. 3.4 predice el espesor del SiO_2 térmico para $t_w > 30 \text{ nm}$ bajo un conjunto de condiciones de oxidación específicas, que se detallan en la Tabla 3.1. En esta ecuación, t representa el tiempo de oxidación (en hr), B (en $\mu m^2/hr$) es la constante de crecimiento parabólico y B/A (en $\mu m/hr$) es la constante de crecimiento lineal [41, 44].

Tabla 3.1: Constantes de crecimiento lineal y parabólico para la oxidación húmeda del silicio (100) obtenidas en [41, 44].

Temperatura (°C)	Oxidación húmeda	
	B ($\mu m^2/hr$)	B/A ($\mu m/hr$)
800	-	-
920	0.223	0.24
1000	0.316	0.75
1100	0.580	2.76
1200	0.820	8.60

El modelo Deal-Grove se basa en las siguientes suposiciones:

1. Las reacciones entre el silicio y el agente oxidante ocurren exclusivamente en la superficie del silicio.
2. Existen dos eventos principales que afectan el crecimiento del SiO_2 térmico:
 - a) La velocidad a la cual el agente oxidante puede atravesar la película de SiO_2 hasta llegar a la superficie del silicio (F_1).

- b) La velocidad de las reacciones químicas entre el silicio y el agente oxidante en la superficie (F_2).

Existen factores secundarios no contemplados en la Ec. 3.4 que pueden afectar las velocidades de oxidación, tales como el tipo y la concentración de dopantes en la superficie del silicio, la presión del agente oxidante durante el crecimiento de SiO_2 , la presencia de $HCl_{(g)}$ en el ambiente, entre otros [44]. En consecuencia, las constantes B y B/A se obtienen experimentalmente y dependen en gran medida de las condiciones del equipo, las variables presentes durante la oxidación y las características del sustrato. Los valores predeterminados de las constantes de crecimiento en el software Silvaco se derivan de las referencias [61, 62] y brindan la capacidad de simular estructuras bidimensionales arbitrarias. Las constantes de crecimiento B y B/A se modelan mediante dos ecuaciones de Arrhenius cada una, como se muestran en las Ec. 3.5 y 3.6, respectivamente.

$$B = \begin{cases} \alpha_L \exp\left(-\frac{E_L}{k_b T}\right) & T < T_0 \\ \alpha_H \exp\left(-\frac{E_H}{k_b T}\right) & T \geq T_0 \end{cases} \quad (3.5)$$

$$\frac{B}{A} = \begin{cases} \beta_L \exp\left(-\frac{E_L}{k_b T}\right) & T < T_0 \\ \beta_H \exp\left(-\frac{E_H}{k_b T}\right) & T \geq T_0 \end{cases} \quad (3.6)$$

Donde α y β son los factores pre-exponenciales en $\mu m^2/min$ y $\mu m/min$, respectivamente, E es la energía de activación en eV, k_b es la constante de Boltzmann en eV/°C, T_0 es la temperatura que separa el régimen de alta (subíndice H) y baja (subíndice L) temperatura en °C cuyo valor predeterminado es 950 °C y T es la temperatura del proceso de oxidación térmica en °C.

Para espesores de SiO_2 térmico lo suficientemente pequeños (entre 50 nm y 100 nm), la Ec. 3.4 puede aproximarse a la Ec. 3.7. Por otra parte, cuando el SiO_2 térmico es lo suficientemente grueso (entre 200 nm y 1000 nm), la Ec. 3.4

puede ser aproximado a la Ec. 3.8.

$$t_w \approx \frac{B}{A} \cdot t \quad (3.7)$$

$$t_w^2 \approx B \cdot t \quad (3.8)$$

Realizamos varios experimentos de crecimiento de SiO_2 térmico en el Laboratorio de Microelectrónica con espesores $t_w \geq 250 \text{ nm}$. Estos experimentos nos permitieron obtener experimentalmente valores aproximados de B y B/A mediante una regresión lineal por el método de mínimos cuadrados resultando en la Ec. 3.9. El coeficiente de determinación ($R^2 = 0.9998$) de esta ecuación indica un modelo muy fiable para futuras previsiones. En estos procesos de oxidación la constante B tiene un mayor impacto en los crecimientos de SiO_2 térmico, por lo tanto, los resultados de la simulación se pueden cambiar simplemente modificando los parámetros de la ecuación 3.5 con los valores experimentales.

$$168.78t_w^2 - 9.575t_w + 3.7232 = t \quad (3.9)$$

El inverso del coeficiente del término cuadrático de la Ec. 3.9 representa la constante de crecimiento parabólico ($B = 1/168.78$). La Fig. 3.5 muestra la relación del tiempo de oxidación con el espesor del SiO_2 térmico obtenido a 1100°C utilizando los valores por defecto del simulador, los valores experimentales y la ecuación 3.8. Asimismo, observamos que t_w de los SiO_2 térmicos obtenidos experimentalmente difieren de los resultados de las simulaciones con los parámetros por defecto conforme aumenta su espesor.

Para simular una oxidación húmeda a 1100°C , la constante B se iguala a la ecuación 3.5 cuando $T \geq T_0$, y se busca el valor del parámetro α_H , sin alterar E_H (valor por defecto del modelo en 0.78), como se muestra en la siguiente ecuación .

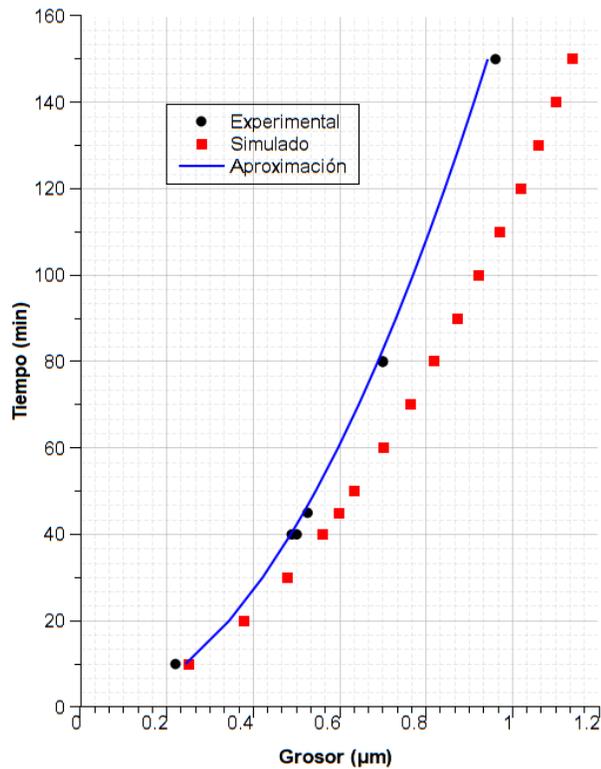


Figura 3.5: Relación de los tiempos de oxidación con los espesores obtenidos de SiO_2 térmico. **Experimental** representa los datos obtenidos dentro del laboratorio de microelectrónica, **Simulado** son los resultados obtenidos con los parámetros por defecto del software Silvaco, y **Aproximación** son los valores obtenidos de la Ec. 3.8 utilizando el parámetro B derivado de la Ec. 3.9.

$$\alpha_H = B \exp\left(\frac{E_H}{k_b T}\right) \quad (3.10)$$

El nuevo valor obtenido de la Ec. 3.10 fue especificado dentro de los modelos de simulación por medio de la instrucción `oxide`, seguido de la instrucción `diffuss` previamente definida. La instrucción utilizada quedó de la siguiente manera:

```
oxide silicon weto2 par.h.0 = 4.32 par.h.e = 0.78 p.break = 950
method viscous/compress
diffus time = 80.00 minutes temp = 1100 weto2 press = 1.01
```

diffus time = 30.00 minutes temp = 1100 f.n2 = 0.002 reflow
 press = 1.01

Los ajustes realizados en la nueva instrucción tienen como finalidad aproximar los resultados experimentales con los simulados. En la Fig. 3.6 se muestran los resultados de la simulación optimizada de la oxidación de las cavidades fabricadas por grabados secos y húmedos. Ambos casos fueron obtenidos con el modelo *compress* y con los mismos parámetros. Podemos observar que los resultados de ambas cavidades tienen dimensiones similares, pero las dimensiones de BBL y las hendiduras de las esquinas inferiores de la cavidad son menores en las cavidades obtenidas por *KOH*. Además, los resultados de la simulación ilustradas en la Fig. 3.6a son similares a los resultados experimentales mostrados en la Fig. 3.4c.

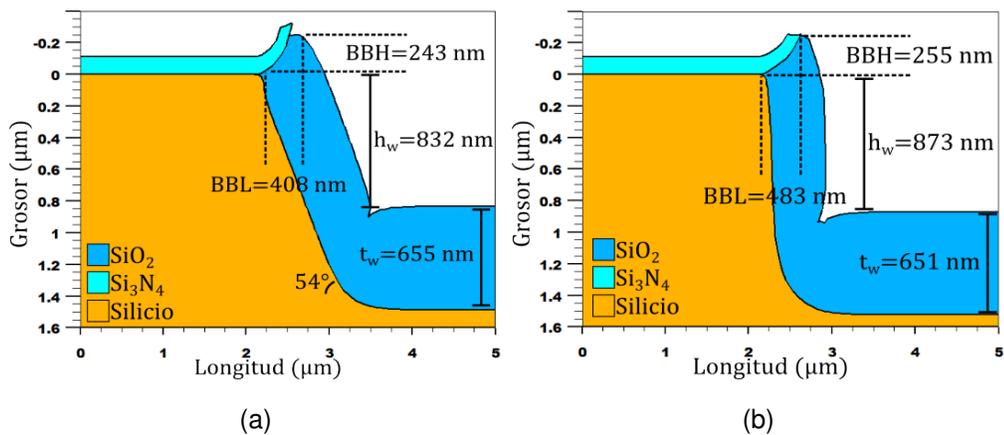


Figura 3.6: Resultados de la simulación optimizada del crecimiento de SiO_2 térmico dentro de una cavidad obtenida por grabados con *KOH* y b) dentro de una cavidad obtenida por grabado seco.

En todos los procesos hasta este punto no hubo diferencias en los resultados de las simulaciones al considerar sustratos tipo N y P. Sin embargo, durante la oxidación térmica, la concentración de impurezas se redistribuye en el SiO_2 (C_{SiO_2}) y en el sustrato (C_{Si}). Como podemos observar en la Fig. 3.7 en un

sustrato tipo N la C_{SiO_2} de fósforo es menor a C_{Si} , mientras que en un sustrato tipo P el boro se incorpora al SiO_2 en crecimiento, de tal manera que $C_{Si} \approx C_{SiO_2}$. A pesar de esto, en las simulaciones la distribución del dopado no impacta en los procesos de fabricación ni planarización del WGBC.

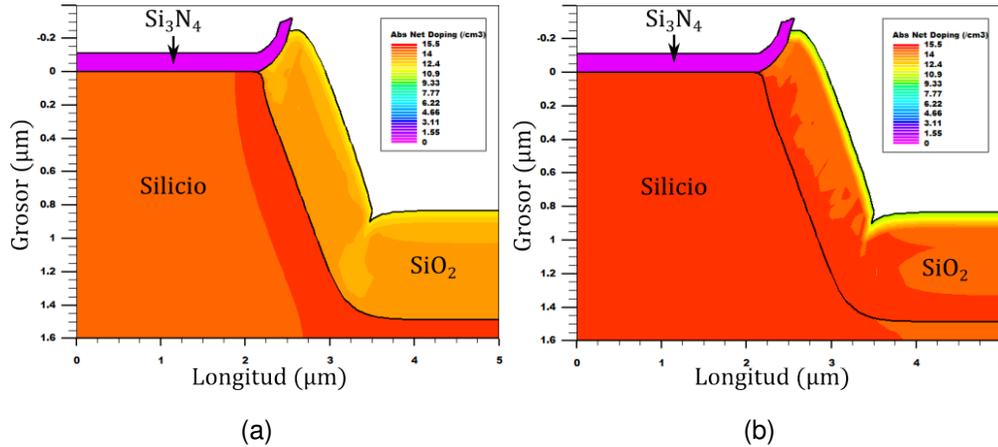


Figura 3.7: Distribución de la concentración de impurezas después de la oxidación húmeda en sustratos a) tipo N y b) tipo P.

3.3.2. Deposito de SiO_2

La simulación del depósito de SiO_2 por APCVD se realizó utilizando la instrucción `rate.deposit`, adaptada con los valores experimentales presentados en las Tablas 2.9 y 2.13, y añadimos la etapa de densificado descrita en la sección 3.3.1. La Fig. 3.8 ilustra los resultados de la simulación de todos los procesos hasta este punto.

```
rate.depo machine = APCVD oxide cvd dep.rate = 50.50 n.m
step.cov = 0.75
deposit machine = APCVD time = 20.00 minutes temperature = 430.00
divisions = 20
diffus time = 30.00 minutes temp = 1100 f.n2 = 0.002 reflow
press = 1.01
```

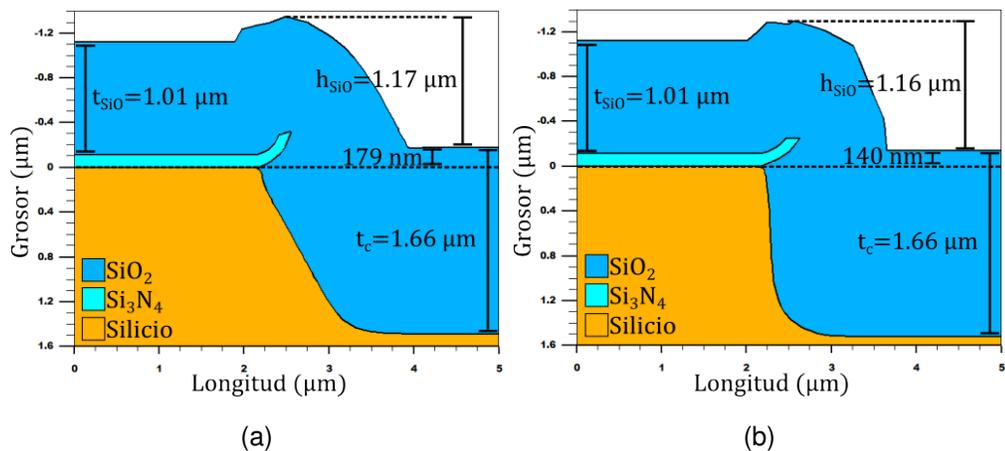


Figura 3.8: Resultados de la simulación del depósito de SiO_2 a) dentro de una cavidad obtenida por grabados con KOH y b) dentro de una cavidad obtenida por grabado seco.

Los resultados derivados de la simulación demuestran un llenado adecuado de la cavidad. Además, en la Fig. 3.8a observamos que hay aproximadamente 180 nm de SiO_2 por encima del nivel de referencia, similar a los valores obtenidos en los experimentos realizados. A diferencia de los resultados experimentales obtenidos del depósito de películas de $3\text{ }\mu\text{m}$ de SiO_2 por APCVD discutidos en la sección 2.4, no observamos señales de grietas superficiales o espacios vacíos dentro de la cavidad, independientemente de los valores de cobertura de escalón y de los espesores de las películas de SiO_2 depositadas en la instrucción `rate.deposit`.

Para evaluar posibles rutas de proceso para el llenado de la cavidad también exploramos el escenario en el que después de la fabricación de la cavidad realizamos primero un depósito de SiO_2 por APCVD seguido de una oxidación térmica. Utilizamos las mismas instrucciones previamente discutidas para esta simulación, cambiando únicamente el orden de las etapas mencionadas. La Fig. 3.9 ilustra los resultados de las simulaciones, donde podemos apreciar que el SiO_2 se depositó adaptando la forma de la cavidad. No obstante, posterior a la oxidación térmica, el llenado de la cavidad no alcanzó el nivel de referencia

ni la profundidad de $1.5 \mu m$, indicando que el crecimiento de SiO_2 térmico es inferior a $700 nm$, lo que afecta significativamente el llenado de la cavidad en el WGBC.

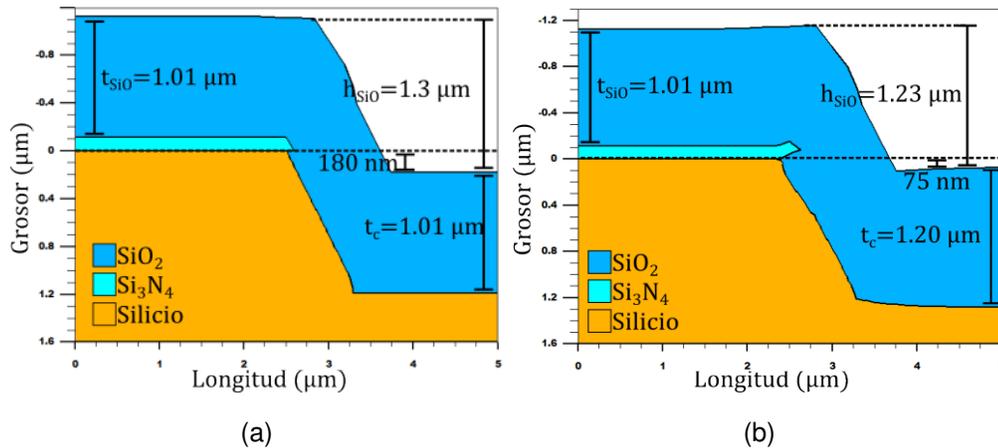


Figura 3.9: Resultados de la simulación de la inversión de las etapas de oxidación húmeda y depósito de SiO_2 a) dentro de una cavidad obtenida por grabados con KOH y b) dentro de una cavidad obtenida por grabado seco.

Los resultados obtenidos en la Fig. 3.9 fueron atribuidos a la velocidades F_1 y F_2 discutidos en la sección 3.3.1 [45]. Como se ilustra en la Fig. 3.10, si hay una capa de óxido considerablemente gruesa entre los agentes oxidantes y el sustrato, F_1 es lenta, al mismo tiempo que la concentración de los agentes oxidantes disminuye ($C_f \ll C_i$), lo que resulta en una menor F_2 , disminuyendo así el crecimiento del SiO_2 térmico hasta detenerse eventualmente [44]. Dado que experimentalmente estamos limitados a depositar $1 \mu m$ de SiO_2 por APCVD, nuestra única opción fue ajustar los tiempos de oxidación en la simulación. Los resultados indicaron que se necesitan aproximadamente tres horas de oxidación para alcanzar el nivel de referencia, obteniendo dimensiones similares a las de la Figura 3.8. Este último escenario no fue explorado dentro del Laboratorio de Microelectrónica debido a los largos tiempos de operación.

Todas las simulaciones realizadas en este trabajo utilizando los parámetros

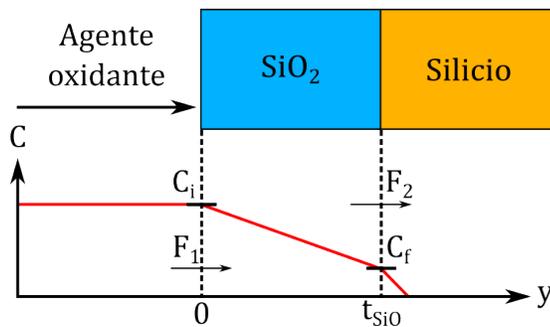


Figura 3.10: Difusión (F_1) y concentración (C) de los agentes oxidantes a través de un SiO_2 con un espesor t_{SiO_2} . Aquí, C_i y C_f representan la concentración inicial y final del agente oxidante, respectivamente, mientras que F_2 denota la velocidad de las reacciones químicas en el sustrato.

proporcionados por la literatura y los modelos por defecto del software proporcionaron un panorama alejado de los resultados experimentales. Sin embargo, al ajustar estos parámetros con las caracterizaciones de los equipos utilizados en el laboratorio para cada etapa reflejaron resultados bastante similares. Los resultados obtenidos por medio de simulaciones y los experimentos son detallados en la Tabla 3.2, donde la ruta de fabricación final y de simulación están representados por los recuadros verdes. El depósito de Si_3N_4 y los grabados de Si_3N_4 y SiO_2 fueron similares a los resultados experimentales. Sin embargo, en los modelos de simulación no fue posible definir la composición química de los gases reactivos ni de los agentes grabantes. Esto impidió la simulación de las características de las películas depositadas y de las razones de grabado de un material con respecto a otro. La selección de los modelos de simulación se sustentó en las etapas que se realizaron experimentalmente en el laboratorio.

Así mismo los resultados del modelo por defecto de la simulación de oxidación difirieron bastante de lo obtenido experimentalmente. Sin embargo, después de ajustar la constante de crecimiento B en los modelos de simulación, apreciamos una buena aproximación. Adicionalmente, observamos que el tipo

Tabla 3.2: Comparativa de los resultados obtenidos en las simulaciones (optimizadas y por defecto) y de manera experimental de las etapas fabricación del WGBC.

Procesos de fabricación		Simulaciones		Resultados experimentales	
Depósito de Si_3N_4	Modelo/Técnica	Elite CVD		LPCVD	
	$t_{Si_3N_4}$	113 nm		113.5 nm	
Grabado de Si_3N_4	Modelo/Técnica	Elite wet	Elite dry	BHF 7:1	MicroRIE
	e_l	98 nm	0 nm	Fallido	-
	Material removido	Si_3N_4	Si_3N_4		113.5 nm
		Silicio	Silicio	92.6 nm	-
Grabado de silicio	Modelo/Técnica	SSuprem dry	Elite dry	KOH 45%	RIE/ICP
	e_l	90 nm	25 nm	89 nm	No aplica
	Material removido	1.19 μm	1.22 μm	1.17 μm	
	Ángulo	56°	90°	55.4°	
Oxidación húmeda	Modelo/Técnica	Compress default	Compress ajustado	Oxidación húmeda	
	t_w	810 nm	655 nm	613 nm	
	t_{wt}	1030 nm	819 nm	745 nm	
	BBH	326 nm	243 nm	138 nm	
	BBL	512 nm	408 nm	391 nm	
	Dopado	Tipo N	$C_{Si} > C_{SiO_2}$		No medido
	Tipo P	$C_{Si} \approx C_{SiO_2}$			
Depósito de SiO_2	Modelo/Técnica	Elite Normal	Elite Inversa	APCVD	
	t_{SiO_2}	1.01 μm	1.01 μm	1004 nm	
	t_{ref}	+179 nm	-180 nm	+117 nm	
	t_c	1.48 μm	1.20 μm	1.49 μm	

de impureza en el sustrato de silicio no influye en los procesos realizados en este trabajo. Finalmente, en estas simulaciones se demostró que la presencia de un SiO_2 grueso durante los procesos de oxidación disminuye el crecimiento del SiO_2 térmico y por ende se requieren mayores tiempos de operación. Por este motivo, el realizar un depósito de SiO_2 después de fabricar la cavidad, dificulta el llenado de esta.

3.4. Proceso de planarización del WGBC

La técnica de planarización líder en la industria microelectrónica es el CMP. Debido a su importancia y amplia aplicación, se han desarrollado numerosos modelos de predicción del MRR alrededor de este proceso. Estos modelos pueden basarse en enfoques analíticos y numéricos sobre la cinética y la

química del proceso, como en los trabajos de Xu Q. et al. [63], o en la adquisición y manejo de datos mediante inteligencia artificial o redes neuronales [64].

El entorno de simulación de Silvaco ofrece un modelo Elite en el módulo Athena para la simulación de los procesos CMP. Este modelo de predicción está basado en modelos numéricos y analíticos. Aunque estos modelos no pueden predecir con precisión el MRR debido a la complejidad del proceso. En este trabajo experimentalmente realizamos un MP y una manera de simularlo es utilizando los modelos de simulación del CMP, proporcionando una visión general sobre los resultados esperados.

En el módulo Athena existen dos modelos de pulido: el modelo `hard` y el modelo `soft`, ambos basados en las referencias [65,66]. Estos modelos pueden ser utilizados de manera independiente o simultánea utilizando las instrucciones `rate.polish` y `polish`. Ambas funcionan de manera similar a las instrucciones `rate.etch` y `etch`, respectivamente [61].

Establecimos la etapa de planarización con el modelo `hard`, debido a su simplicidad. Este modelo simula el desgaste de la topografía basado en la Ec. 3.11, el cual calcula una razón de pulido ($P(x, y)$) en función del factor de patrón (P_f) de la superficie. El factor P_f es obtenido dentro de la simulación dependiendo de la variación topográfica en los ejes x y y , a mayor factor de patrón, menor razón de pulido ($P_f = 1$ corresponde a una superficie plana) [61].

$$P(x, y) = MRR_{max} \cdot (1 - P_f) + MRR_{min} \cdot P_f \quad (3.11)$$

Los parámetros MRR_{max} y MRR_{min} pertenecen al modelo `hard`. Ambos parámetros representan la razón de pulido máxima y mínima del MP. Obtuvimos estos parámetros de manera empírica, considerando una etapa de pulido de SiO_2 con un alto MRR, baja isotropía y alta selectividad respecto al Si_3N_4 . Esto fue modelado con la siguiente instrucción:

```
rate.polish machine = CMP oxide n.m max.hard = 500.00
```

min.hard = 200.00 isotropical = 0.30

polish machine = CMP time = 10.00 minutes

Los resultados de la simulación del MP de la cavidad son ilustrados en la Fig. 3.11, y en ellos observamos un pulido ideal. Por ejemplo, no hubo evidencia desgaste en la película de Si_3N_4 , el pulido de SiO_2 se realizó hasta alcanzar el nivel de referencia sin remover el material dentro de la cavidad, y la superficie resultante no presentó desniveles sobre la cavidad. Además, observamos que el pulido fue realizado completamente en dirección normal a la superficie y por lo tanto, no hay evidencia de un pulido lateral. La ausencia de desniveles en la superficie y la precisión en la remoción del material son indicadores clave de un proceso de planarización exitoso.

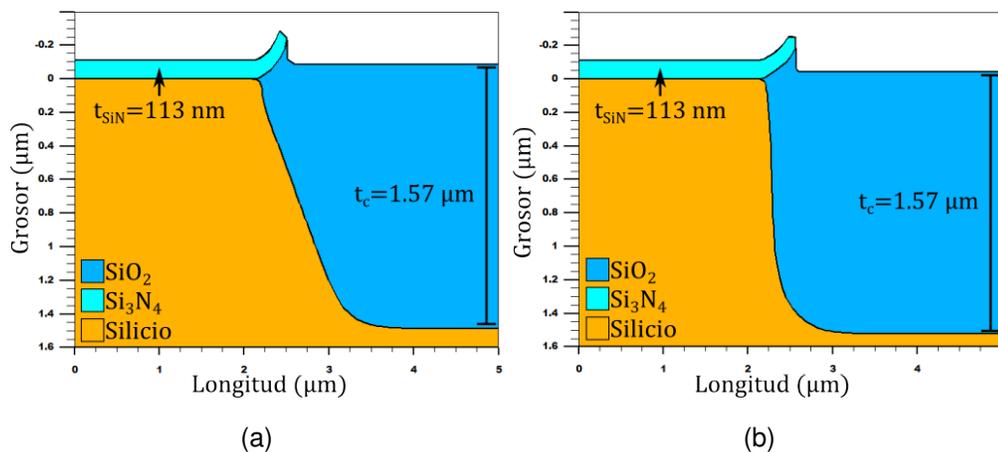


Figura 3.11: Resultados de la simulación de la etapa de planarización con CMP a) dentro de una cavidad obtenida por grabados con KOH y b) dentro de una cavidad obtenida por grabado seco.

A diferencia de la simulación de la fabricación del WGBC, la metodología de planarización usando un MP no pudo replicarse en los modelos de simulación debido a la complejidad del proceso. Sin embargo, tenemos como objetivo replicar los resultados ideales del simulador en un entorno experimental.

3.5. Resumen

En este capítulo se presentan las simulaciones realizadas con el software Silvaco, para modelar los procesos de fabricación del WGBC antes de su implementación física, utilizando parámetros obtenidos de la literatura. Este enfoque permitió prever posibles problemas y mejorar la comprensión de cada etapa del proceso.

Durante la fabricación del WGBC, obtuvimos datos experimentales detallados de cada etapa. El uso de los parámetros experimentales permitió refinar los modelos de simulación, logrando una aproximación más precisa a los resultados obtenidos experimentalmente. Asimismo, nos dejó estudiar nuevas variables, como la isotropía, el grabado lateral, la selectividad, la distribución del dopado, entre otros. Además, obtuvimos los parámetros adecuados para simular el proceso de oxidación húmeda llevado a cabo en el Laboratorio de Microelectrónica, el cual difería de los modelos preestablecidos en el módulo Athena.

Las dimensiones de los resultados de las simulaciones muestran un gran parecido con los resultados experimentales en cada etapa. Una excepción notable es la planarización, cuyos resultados esquematizan un pulido CMP ideal. Este ideal representa la meta de las etapas MP que se abordarán en el capítulo 4. La capacidad de simular con precisión estos procesos es crucial para optimizar la fabricación de guías de onda planas y mejorar la calidad y eficiencia de los dispositivos microelectrónicos producidos.

Capítulo 4

Planarización del WGBC

4.1. Introducción

El avance de los circuitos a niveles VLSI y ULSI ha dado lugar a una mayor densidad de componentes en la superficie y a un aumento en el número de capas de metalización [39, 41, 44]. A medida que se graban patrones sobre estas capas la superficie resultante presenta una serie de desniveles altos y bajos. Esto dificulta las siguientes etapas de fabricación, tales como el depósito de películas delgadas o la transferencia de patrones [67].

Los procesos de planarización descritos en la sección 1.2, tales como el *etchback*, el reflujo de óxidos y el recubrimiento de superficies con SOG son inadecuadas para sistemas de interconexión con más de tres capas de metal y no cumplen con los objetivos de este trabajo. Estos procesos proporcionan solo un grado limitado de suavizado y planarización local, es decir, son efectivos sobre distancias menores a $10 \mu m$ [44], como se ilustra en la Fig. 4.1. En contraste, el CMP puede proporcionar una planarización global (Fig. 4.1d) y ofrecer mejores resultados, pero este proceso requiere el uso de equipos especializados, los cuales no están disponibles en el Laboratorio de Microelectrónica.

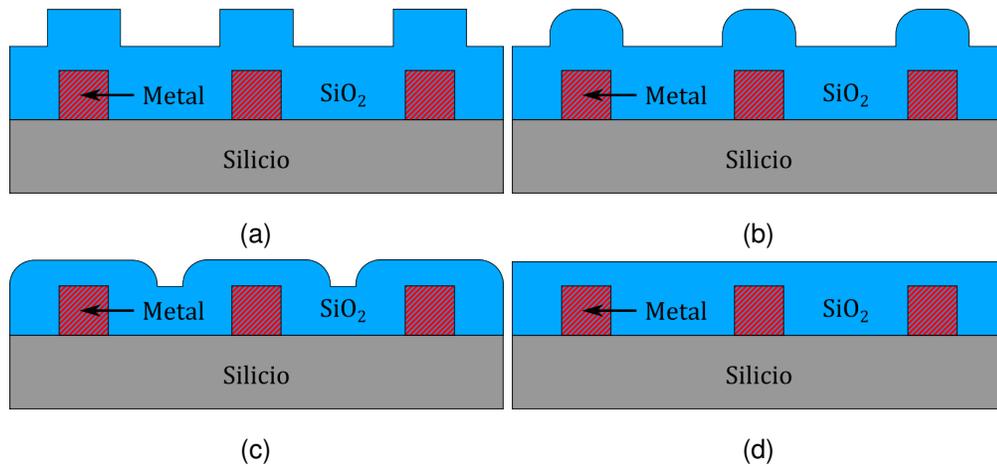


Figura 4.1: Diagrama ideal de los niveles de planaridad sobre estructuras metálicas en un sustrato de silicio. En cada figura se ilustra a) una superficie no planarizada de un depósito conformal de SiO_2 , b) un suavizado de los escalones sobre la película de SiO_2 , c) una planarización local y d) global.

Trabajos previos han propuesto alternativas a los métodos de planarización convencionales, como el nivelado de superficies mediante la combinación de grabados químicos y litografía. Sin embargo, estos procesos resultan en la eliminación no deseada del material como se ilustra en la Fig. 4.2 [53]

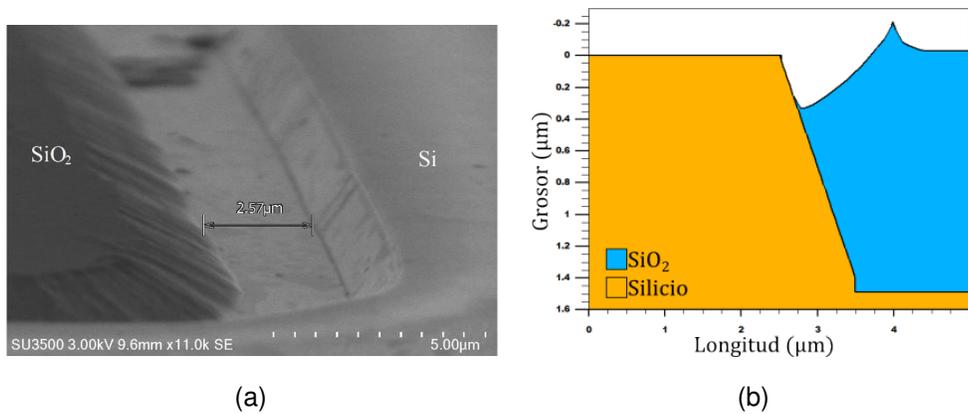


Figura 4.2: a) Resultados experimentales de la Ref. [53]. b) Simulación de las etapas implementadas en la Ref. [53] en la fabricación del WGBC de este trabajo.

4.2. Metodología de planarización del WGBC

El MP es una alternativa atractiva debido a su facilidad de implementación, tiempos de operación más cortos, menores costos y a la ausencia de equipo especializado. El MP es una alternativa viable para la obtención de superficies planarizadas de manera global, aunque los resultados pueden ser menos precisos que los obtenidos con el CMP [41]. En la Fig. 4.3 se representa el proceso de planarización propuesto, donde posterior al llenado del WGBC con SiO_2 , removemos el SiO_2 depositado sobre la película de Si_3N_4 por medio de litografía y un grabado húmedo. Las nuevas estructuras son planarizadas por MP hasta la superficie de la película de Si_3N_4 . Finalmente, la película de Si_3N_4 es removida por medio de grabados húmedos. En las siguientes secciones describiremos las etapas de planarización realizadas en este trabajo.

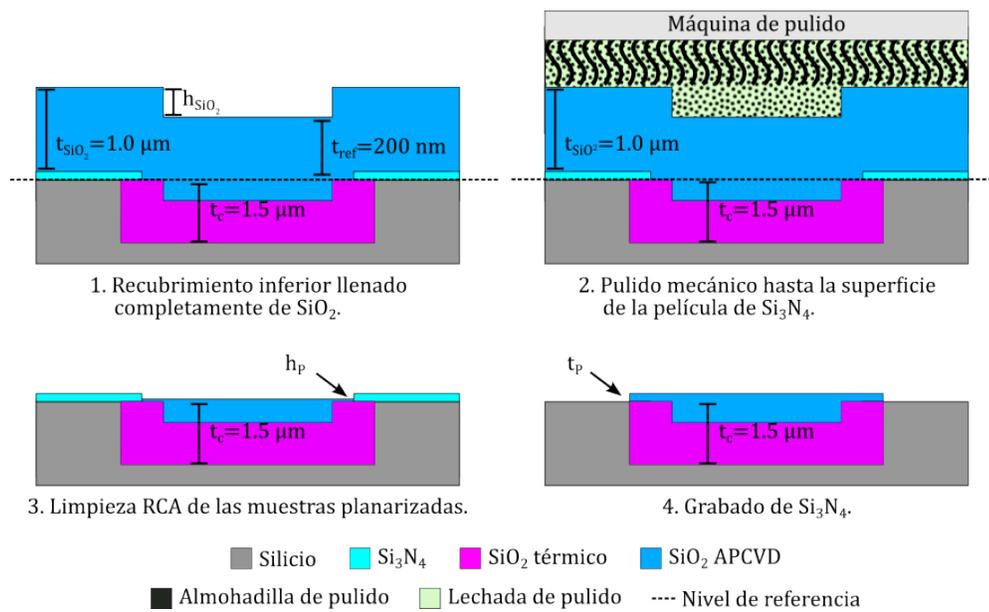


Figura 4.3: Diagrama esquemático del proceso de planarización del WGBC. t y h hacen referencia a los espesores y alturas de la cavidad (C), el SiO_2 por APCVD (SiO_2) y de la planarización (p), respectivamente. t_{ref} representa el espesor del SiO_2 que sobresale por encima del nivel de referencia.

4.3. Pulido mecánico

El MP es un proceso de acabado de superficies que utiliza la acción abrasiva para eliminar material y suavizar los desniveles de una superficie. Estos procesos han sido utilizados durante más de 400 años en la fabricación de elementos ópticos, el CMP es un descendiente de estos procesos tradicionales, por lo que comparten varias similitudes [41, 68].

El MP implica la interacción dinámica de tres elementos principales: una máquina pulidora, una almohadilla de pulido y una lechada de pulido. La superficie del sustrato experimenta un alisado y una planarización a través de la interacción entre la muestra a ser pulida, la almohadilla de pulido y las partículas abrasivas suspendidas en la lechada de pulido. A continuación, describiremos en detalle la caracterización e impacto de estos elementos.

4.3.1. Máquina de pulido

El equipo utilizado para el MP en este estudio es una máquina pulidora comercial de precisión marca Strasbaugh, modelo 6DA-DC, disponible en el Taller de Óptica del INAOE (Fig. 4.4a). Este equipo, aunque diseñado principalmente para el pulido de superficies ópticas, también es adecuado para el pulido de sustratos de silicio. La Fig. 4.4b muestra un diagrama esquemático del proceso de pulido, donde podemos controlar los siguientes parámetros:

- **Control de RPM:** La máquina cuenta con un primer control de RPM para el motor principal (Motor A), el cual hace girar un soporte para el MP, y un segundo control que ajusta la frecuencia de oscilación (Motor B) de la herramienta de pulido.
- **Herramienta de pulido:** Esta herramienta, paralela al soporte, es independiente de la aguja vertical, la cual ejerce presión sobre la superficie del soporte a través de un pistón hidráulico controlado manualmente.

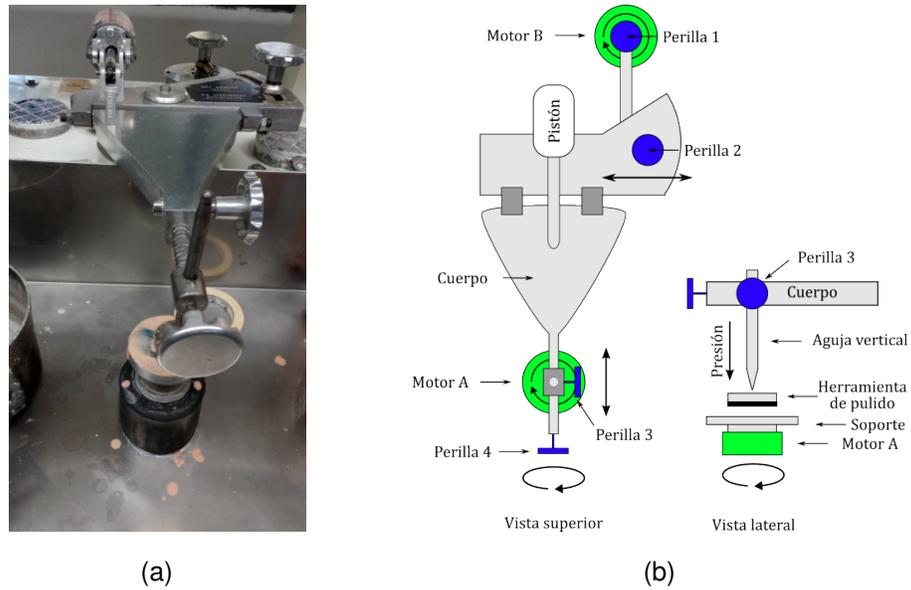


Figura 4.4: a) Máquina pulidora Strasbaugh modelo 6DA-DC del taller de óptica de INAOE. b) Diagrama esquemático de la maquina pulidora utilizada en los MP.

Además, la herramienta de pulido gira libremente mientras se desplaza sobre el soporte.

- **Desplazamiento de la herramienta:** El desplazamiento de oscilación y la posición fuera del centro de la herramienta de pulido se ajustan mediante las perillas 1 y 2, respectivamente. Así mismo, su ubicación sobre el soporte es ajustado con la barra de soporte horizontal (Perilla 3) y la inclinación de la aguja vertical (Perilla 4).
- **Lechada de pulido:** La lechada de pulido se aplica manualmente durante el proceso utilizando una pipeta.

La capacidad de ajustar y controlar diversos parámetros del MP permite adaptarlo a necesidades específicas.

Se destinaron muestras con una película uniforme de Si_3N_4 y SiO_2 para la caracterización del impacto de las variables de la máquina de pulido. Las muestras a pulir pueden ser adheridas al soporte (configuración directa) o a

la herramienta de pulido (configuración inversa), como se ilustra en la Fig. 4.5. Los experimentos se llevaron a cabo utilizando ambas configuraciones. Para ello, utilizamos cera con brea derretida para fijar las muestras a cualquiera de estos elementos. Con la configuración directa obtuvimos superficies convexas (4.5a), al desplazar la herramienta de pulido fuera del centro con un ligero desplazamiento de oscilación; y superficies cóncavas (4.5b), al mantener la herramienta de pulido en el centro y haciendo un desplazamiento de oscilación a lo largo de toda la muestra. Por otra parte, con la configuración inversa obtuvimos superficies planas o conformales como en la Fig. 4.5c, esenciales para las aplicaciones específicas de este trabajo.

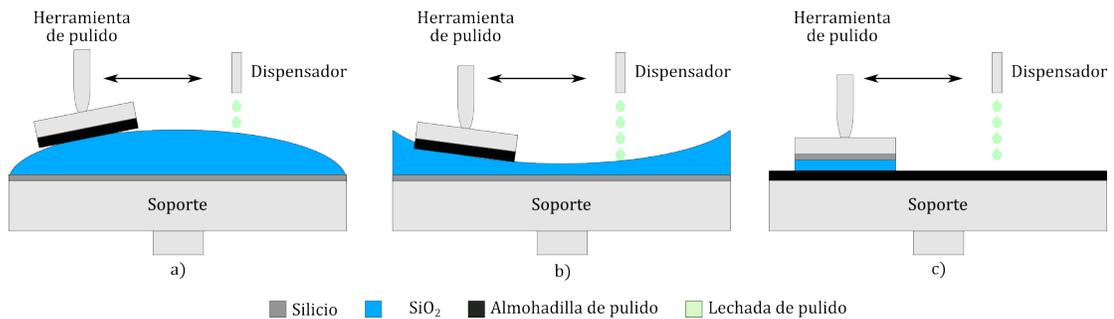


Figura 4.5: Configuraciones utilizadas durante el MP. La configuración directa permite la obtención de superficies a) convexas y b) cóncavas. Por otro lado, c) en la configuración inversa se obtienen superficies planas.

En los experimentos de MP realizados observamos que el MRR de las muestras pulidas puede verse afectada por diversas variables, como el tipo de película a pulir, el tipo de movimiento de pulido, la temperatura, la humedad, etc [44, 69]. Sin embargo, entre estas variables, la máquina de pulido ejerce dos de mayor impacto: la presión ejercida sobre la muestra (P) y la velocidad de rotación relativa de la muestra a pulir con respecto al soporte (V). La razón de pulido puede ser modelado como el cambio de espesor (Δt) de las películas pulidas en función del coeficiente Preston (K_p) y las variables P y V a través de la ecuación de Preston, descrita a continuación [68, 70, 71]:

$$\Delta t = K_p \int_0^{\Delta\tau} P \cdot V dt \quad (4.1)$$

La Ec. 4.1 predice que el desgaste del material será mayor al incrementar P y/o V en un intervalo de tiempo $(0, \Delta\tau)$. Comúnmente se asume que las condiciones ambientales, como la temperatura y la humedad, son constantes, lo que simplifica la ecuación al considerar K_p como una constante. K_p es dependiente de las propiedades y características del material a pulir, la almohadilla de pulido y la lechada de pulido [71]. Este modelo permite predecir el MRR bajo condiciones controladas, pero es crucial ajustar K_p según los materiales específicos y las condiciones de cada experimento para obtener resultados precisos.

Mayores V y P aceleran el MRR del proceso de pulido. Sin embargo, altos valores de presión ($P \geq 30 \text{ psi}$) o velocidad ($V \geq 120 \text{ rpm}$) incrementan el riesgo de generar irregularidades en la superficie de la muestra.

Con base en los resultados experimentales de las primeras pruebas, establecimos un conjunto de condiciones estándar para la máquina de pulido. Seleccionamos la configuración inversa y consideramos las dimensiones del soporte y la herramienta de pulido, representados en la Fig. 4.6. Para un soporte

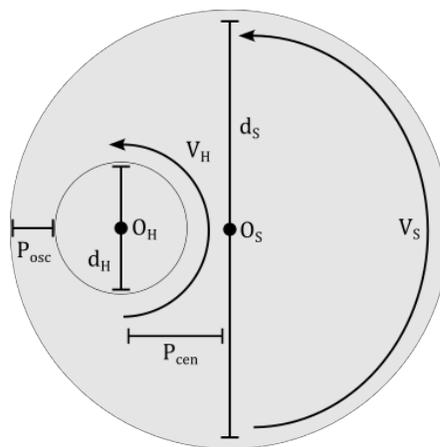


Figura 4.6: Dimensiones estándar del soporte y la herramienta de pulido utilizadas durante el MP.

con diámetro d_S , el diámetro máximo de la herramienta de pulido debe ser 10 % menor a este ($d_H \leq 0.9d_S$). Con el fin de aprovechar toda el área del soporte, la aguja vertical es ubicada en el punto O_H (el centro de la herramienta de pulido) a una distancia P_{cen} del centro del soporte (O_S), donde $P_{cen} = d_S/4$. Así mismo, el desplazamiento de la oscilación (P_{osc}) no debe salir del soporte, ya que la muestra dejaría de estar en contacto con la almohadilla de pulido. Esta distancia es obtenida de la Ec. 4.2.

$$P_{osc} \leq \frac{d_S - 2d_H}{4} \quad (4.2)$$

De igual manera se puede fijar $O_H = O_S$ y ajustar P_{osc} hasta el borde del soporte, pero la almohadilla presenta mayor desgaste en el centro del área. Las dimensiones de ambos elementos dependen del tamaño de la muestra a pulir. Las dimensiones de las muestras utilizadas en el MP fueron cuadros de 2 cm por lado sobre un soporte de 15 cm de diámetro. Es importante que la herramienta de pulido tenga un desplazamiento P_{osc} para fomentar su giro, de tal manera que la velocidad del soporte (V_S) sea similar a la velocidad de la herramienta de pulido (V_H), en caso contrario el pulido no es uniforme y tiene mayores MRR en uno de los lados de la muestra.

Dado que normalmente los procesos CMP ejercen bajas presiones sobre la muestra (entre 0.5 psi y 3.0 psi), los MP realizados en este trabajo fueron implementados en 15 psi, la mínima presión del equipo, la cual corresponde al peso del cuerpo de la máquina pulidora [48, 69, 72]. Los demás parámetros de la máquina de pulido están detallados en la Tabla 4.1. Con estas condiciones el MRR es mayor y pueden ser apreciados visualmente los resultados del pulido en minutos.

4.3.2. Almohadilla de pulido

Las almohadillas de pulido son componentes esenciales en el MP y se fabrican con diversos materiales, como espuma de poliuretano moldeada y

Tabla 4.1: Condiciones para el pulido de SiO_2 por MP

Parámetros	Valores
Configuración	Inversa
Velocidad del soporte	80 rpm
Frecuencia de oscilación	30 rpm
Rotación de la herramienta de pulido	Libre
Presión ejercida sobre la muestra	15 psi
Aplicación de la lechada de pulido	Manual
Posición y desplazamiento de la aguja vertical (Perillas 1 - 4)	Depende de las dimensiones del soporte y la herramienta de pulido
Tiempo de operación	Depende de las características de la almohadilla y la lechada de pulido

cortada, fieltros impregnados de poliuretano u otros materiales con propiedades específicas [39, 44].

Las almohadillas de pulido más duras proporcionan una planarización más global, mientras que las más blandas ofrecen mayor uniformidad en la eliminación de material a lo largo de toda la oblea [47, 73]. Sin embargo, las almohadillas blandas tienden a entrar en contacto tanto con los desniveles altos como con los bajos, lo que puede llevar a un pulido no planar como se ilustra en la Fig. 4.7. Además, las almohadillas de pulido pueden presentar un

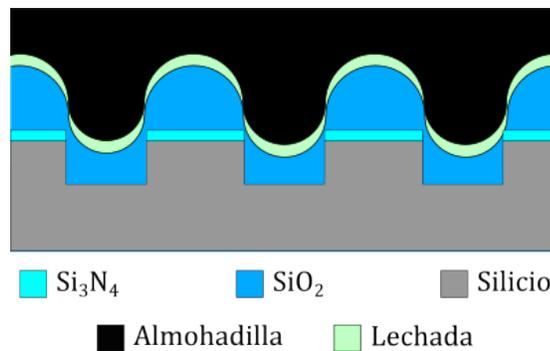


Figura 4.7: Diagrama esquemático del contacto de un sustrato con una superficie irregular y una almohadilla de pulido blanda.

alto grado de porosidad, ranuras concéntricas o perforaciones en su superficie que determinan su capacidad para retener y distribuir la lechada de pulido y

aseguran un contacto uniforme durante el proceso de pulido [39, 44].

En los experimentos realizados la almohadilla de pulido fue adherida al soporte utilizando una configuración inversa. Utilizamos tres tipos de almohadillas de pulido: una almohadilla de poliuretano de alta densidad de grado electrónico (P1), una almohadilla de viscosa-poliéster (P2) y una almohadilla de chapopote-brea (P3). En la Tabla 4.2 se presentan las características detalladas de las almohadillas utilizadas, y en la Fig. 4.8 se ilustra la superficie de cada una de ellas.

Tabla 4.2: Características de las almohadillas de pulido utilizadas durante el MP.

Almohadilla	Superficie	Material	Dureza	Origen
P1L	Lisa	Poliuretano	P1L > P1R	Comercial
P1R	Ranurada			
P2	Perforada	Viscosa-poliéster	P2 > P1	
P3L	Lisa	Chapopote-brea	P3 > P2	Artesanal
P3R	Ranurada			

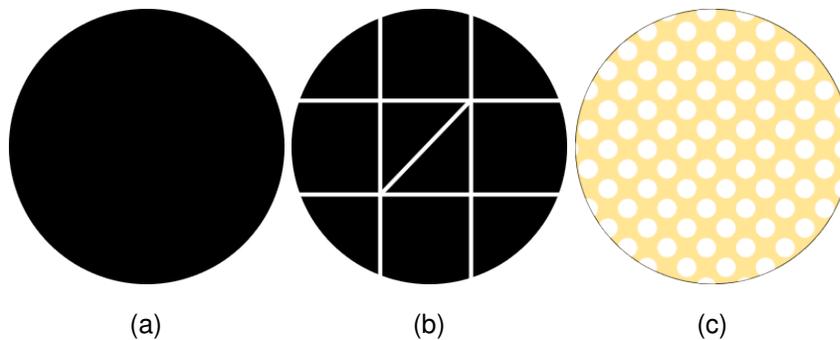


Figura 4.8: Superficies de las almohadillas de pulido utilizadas. Las almohadillas de poliuretano y chapopote-brea tuvieron las superficies a) lisas y b) ranuradas, mientras que la almohadilla de viscosa-poliéster tiene de fabrica la superficie c) perforada.

Durante los MP realizados, encontramos ventajas y limitaciones significativas al usar las almohadillas de pulido presentadas en la Tabla 4.2. La almohadilla P1L proporcionó un pulido uniforme, como se muestra en la Fig. 4.9b, mientras que la almohadilla P1R se deterioró durante el proceso de pulido. Esto ocurrió

porque los bordes de la muestra penetran en los surcos, desprendiendo el poliuretano del soporte. La almohadilla P2 también ofreció un pulido uniforme y un mayor MRR con respecto a P1L (Fig. 4.9c), pero el material de la almohadilla P2 se ablanda y degrada al entrar en contacto con sustancias del grupo hidroxilo ($-OH$). Esto redujo significativamente el MRR limitando su uso con lechadas de pulido compuestas por agua desionizada. Finalmente, la almohadilla P3 no logró un desbaste uniforme en películas de SiO_2 o Si_3N_4 . Adicionalmente, las muestras pulidas presentaron un adelgazamiento excesivo en los bordes de la muestra como se ilustra en la Fig. 4.9d. En los pulidos posteriores solo se utilizaron las almohadillas P1L y P2 para optimizar los resultados.

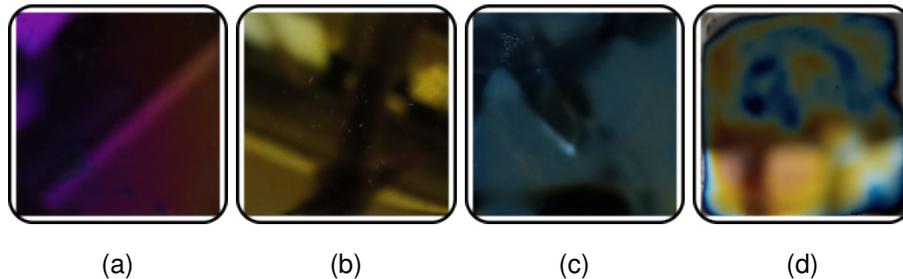


Figura 4.9: Resultados experimentales del MP de una película de Si_3N_4 de 200 nm, utilizando las condiciones estándar durante 5 min, donde a) es una muestra sin pulir, b) fue pulido con la almohadilla P1L, c) con la almohadilla P2 y d) con la almohadilla P3R.

Un aspecto crucial del proceso CMP es el acondicionamiento continuo de la almohadilla de pulido. En este proceso se utilizan herramientas que abren los poros de la almohadilla y forman micro-rayones en su superficie, asegurando su integridad y alargando su vida útil [39, 44]. Sin este acondicionamiento, el MRR disminuye rápidamente, ya que durante el pulido los poros de la almohadilla se cierran, lo que reduce el suministro de lechada a la superficie de la oblea y disminuye la eficacia del pulido. Dado que no disponemos de esta herramienta de acondicionamiento en el MP, la almohadilla de pulido se reemplaza después de pulir cinco muestras, al cambiar la lechada de pulido, o al cambiar el material a pulir (ya sea SiO_2 o Si_3N_4). La elección y el mantenimiento de las almohadillas

de pulido son importantes para optimizar los resultados del MP.

4.3.3. Lechada de pulido

Las lechadas de pulido son suspensiones coloidales, es decir, están compuestas por partículas abrasivas suspendidas (solute) en una solución acuosa (solvente). Estas partículas tienen un tamaño y forma específicos, generalmente entre 10 nm y 300 nm de diámetro, lo que las hace ideales para un desgaste uniforme sin dañar la superficie. Además, las partículas abrasivas deben tener una dureza similar a la del material que se está puliendo [39, 44, 74].

La lechada de pulido debe cumplir con múltiples requisitos para garantizar un proceso eficaz y controlado. En primer lugar, debe ser capaz de lograr un alto MRR, asegurar una uniformidad local en el pulido de la película y ofrecer alta selectividad, sin dañar la superficie circundante ni afectar negativamente a otros materiales presentes [39, 44, 74].

Algunos de los parámetros clave que afectan el MRR incluyen la composición química de la solución, su pH y la concentración de partículas sólidas. Por ejemplo, las lechadas para el pulido de SiO_2 suelen contener partículas de sílice coloidal suspendidas en una solución alcalina ($pH > 7$), como KOH , NH_4OH (hidróxido de amonio), dietanolamina, etc [75]. Este nivel de pH minimiza la aglomeración de las partículas y dispersa eficazmente la lechada de pulido. Por otra parte, algunas lechadas requieren una agitación constante para mantener en suspensión las partículas. En el caso del pulido de metales, las lechadas se diseñan para inducir reacciones de oxidación y reducción química en la película, seguidas por la eliminación mecánica del material [39, 44, 74].

Las partículas más comúnmente utilizadas en el CMP son la sílice (SiO_2) y la alúmina (Al_2O_3), aunque también se ha investigado el desarrollo de lechadas basadas en otros tipos de partículas, como el óxido de zirconio (ZrO_2) y el óxido de cerio (CeO). Especialmente, este último ha ganado relevancia, debido

a su afinidad al SiO_2 [48]. En los experimentos de MP realizados en este trabajo, exploramos tres tipos de partículas abrasivas: ZrO_2 , CeO y Al_2O_3 , en concentraciones que varían del 5 % al 50 %.

Preparamos 10 *ml* de lechada de pulido para el MP al mezclar las partículas abrasivas en agua desionizada y, dado que los pulidos de SiO_2 suelen realizarse con soluciones alcalinas, también sintetizamos lechadas de pulido con un pH mayor. Logramos este incremento de pH al disolver las partículas abrasivas en alcohol isopropílico. Normalmente esto se realiza con la adición de sustancias mordentes (KOH , NH_4OH , etc.) o con peróxido de hidrógeno (H_2O_2) [69, 72, 76]. Así mismo, el uso de aditivos dentro de la lechada de pulido puede aumentar el pH, mejorar el MRR y la selectividad del proceso, debido a que favorecen la ruptura de los enlaces $Si - O - Si$ en el SiO_2 [48]. Sin embargo, para no comprometer la integridad de la máquina de pulido, no utilizamos lechadas de pulido con estas sustancias.

En este trabajo buscamos un mayor MRR para las películas de SiO_2 y un menor MRR para las películas Si_3N_4 , y así evitar un adelgazamiento excesivo de la capa de interrupción. Por lo tanto, la interacción química de las lechadas de pulido con la película de Si_3N_4 adquiere relevancia. Cuando el Si_3N_4 se expone al agua, su superficie se oxida fácilmente a SiO_2 , como muestra la Ec. 4.3 [48].



De manera similar, cuando entra en contacto con el H_2O_2 , al tener la capacidad de aportar oxígeno en las reacciones químicas, incrementa la oxidación del Si_3N_4 . En ambas reacciones el SiO_2 resultante es removido durante el MP, aumentando el MRR del Si_3N_4 . Por otra parte, al reaccionar con un alcohol, como el isopropanol, hemos observado un comportamiento distinto, pero requiere más investigación para determinar sus efectos precisos. La Tabla 4.3 proporciona características detalladas de las lechadas de pulido utilizadas

durante el MP en el Taller de Óptica. Cada una de las lechadas de pulido descritas en la Tabla 4.3, impacta en el MRR de las muestras de SiO_2 y Si_3N_4 , y en las características de la superficie de las películas. A mayores tamaños de partículas abrasivas, incrementa el MRR de ambas películas [72, 77]. Sin embargo, cuanto mayor es la partícula hay una mayor probabilidad de dañar su superficie. La misma situación sucede al incrementar la concentración de estas partículas en la lechada de pulido.

Tabla 4.3: Características de las lechadas de pulido usadas durante el MP.

Lechada de pulido	Soluto	Solvente	pH	Concentración	Tamaño de la partícula (nm)
S1	ZrO_2	Agua desionizada	5-6	0.00%	1400
S2	CeO		8-9		500
S3	Al_2O_3		9-10		50
S4	ZrO_2	Alcohol isopropílico	6-7	10.0%	1400
S5	CeO		8-9		500
S6	Al_2O_3		9-10		50

Las lechadas de pulido con partículas abrasivas disueltas en agua desionizada tienden a condensarse al poco tiempo, requiriendo de agitación contante. Así mismo, estas lechadas de pulido son fácilmente absorbidas por la almohadilla de pulido, permitiendo que la dosis aplicada durante el MP sea menor. Sin embargo, como se ilustra en la Fig. 4.10, cuando se trabajan con altas presiones (15 *psi*) o cuando la almohadilla se satura de esta sustancia, la lechada de pulido tiende a acumularse alrededor de la herramienta de pulido. Esto aumenta la concentración relativa de partículas en los bordes de la muestra y reduce la circulación de la sustancia entre la muestra y la almohadilla, resultando en un pulido no uniforme. Este problema puede mitigarse al utilizar la almohadilla P2.

En contraparte, el uso de alcohol isopropílico como solvente en las lechadas de pulido, aumenta el pH de la solución y disminuye la aglomeración de las

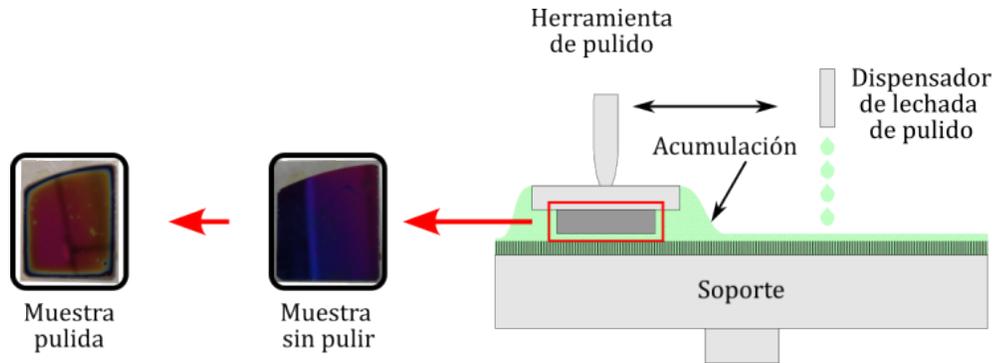


Figura 4.10: Resultados experimentales del MP de una película de Si_3N_4 de 200 nm, utilizando las condiciones estándar y una lechada de pulido a base de agua desionizada.

partículas abrasivas y las dispersa en toda la solución. Hemos observado que su uso aumenta el MRR del SiO_2 y aumenta la selectividad del pulido con respecto al Si_3N_4 . Como podemos observar en la Fig. 4.11, el isopropanol es un disolvente de baja tensión superficial, por lo tanto, las muestras y la almohadilla tienen mayor contacto y aumentan las interacciones físicas entre ellos, logrando pulidos más uniformes en toda la muestra. Sin embargo, al tener una rápida evaporación se requieren mayores dosis de aplicación y suele dejar residuos semi-sólidos sobre la almohadilla.

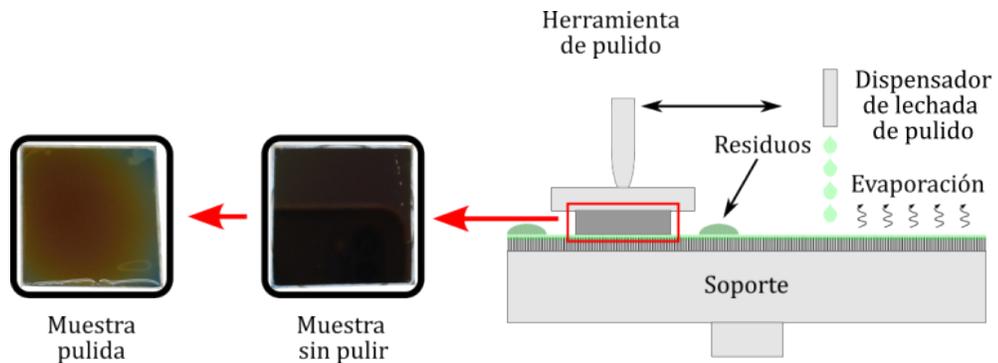


Figura 4.11: Resultados experimentales del MP de una película de Si_3N_4 de 200 nm, utilizando las condiciones estándar y una lechada de pulido a base de isopropanol.

Las lechadas también tienen una vida útil limitada, después de la cual el nivel de aglomeración de partículas se vuelve excesivo. Esta vida útil puede

variar desde un mes (como S1, S2 y S3) a menos de una semana (como S4, S5 y S6). Finalmente, la dosificación precisa de la lechada de pulido es crucial para garantizar la consistencia y repetibilidad del proceso. En cada uno de los experimentos de MP realizados, fueron suministrados 1 ml/min y 2 ml/min de lechada de pulido por pipeta, para aquellas cuyo solvente es agua desionizada e isopropanol, respectivamente.

Los datos obtenidos de la caracterización de cada parámetro del MP permiten optimizar los procesos de planarización del WGBC. Además, establecen los parámetros estándar para la ejecución de la planarización.

4.4. Proceso de planarización del WGBC

Finalmente, después de haber optimizado las condiciones y parámetros propios del MP para películas de SiO_2 y Si_3N_4 nos enfocamos en la planarización de las muestras con las cavidades rellenas previamente fabricadas en el capítulo 2. Los desniveles altos y bajos resultantes de los procesos de llenado de cavidades, son irregularidades alrededor del nivel de referencia, ilustrados en la Fig. 4.12a. Estos desniveles requieren ser planarizados para asegurar una superficie uniforme y lisa que optimice el rendimiento de la guía de onda. En esta sección hablaremos del origen de la metodología de planarización descrita en la Fig. 4.3. Normalmente las etapas de planarización por CMP son realizadas sobre las estructuras ilustradas en la etapa 1 de la Fig. 4.3. Por lo tanto, los primeros experimentos fueron realizados sin la implementación de las etapas 2 y 3.

Como podemos observar en la etapa 4 de la Fig. 4.3 se ilustra como el MP ejerce una fuerza aplicada sobre la muestra, denominada presión local. La presión local se define como la fuerza aplicada sobre un área de contacto. Si la superficie de la muestra fuera plana, la presión aplicada se distribuiría

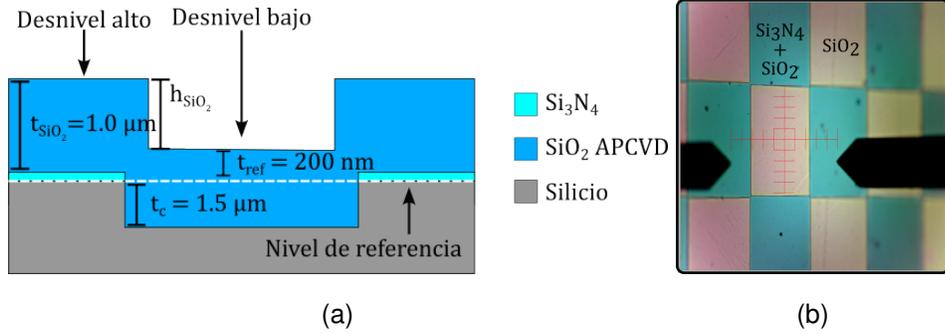


Figura 4.12: a) Diagrama esquemático de los desniveles altos y bajos alrededor de un nivel de referencia. b) Imagen superficial por microscopía de las cavidades rellenas de SiO_2 fabricadas en el capítulo 2.

uniformemente sobre toda el área. Sin embargo, debido de escalones como en la Fig 4.12b, existen áreas de contacto efectivas que representan una parte del área total de la muestra, resultando en una presión local no uniforme. Los desniveles altos son preferencialmente removidos debido a que en esas zonas existe una mayor presión local. Esto incrementa el MRR cuando el MP está en contacto con zonas reducidas. Conforme el MP continúa, la zona de contacto incrementa y disminuye el MRR [41].

Las dimensiones de los desniveles previo al MP fueron representados como la altura de escalón h_{SiO_2} . En la Tabla 4.4 se describe el promedio de las mediciones realizadas por perfilometría en una muestra perteneciente a cada lote. Se espera que con el MP propuesto en este trabajo se logre disminuir el valor de h_{SiO_2} hasta cero conforme el pulido se acerca a la superficie de la película de Si_3N_4 .

Idealmente, el MP pule los desniveles altos, dejando intactos los desniveles bajos. Sin embargo, se ha observado que durante los procesos de pulido la almohadilla y la lechada de pulido también interactúan con todos los desniveles, por lo que se define la eficiencia de planarización PE como [44]:

Tabla 4.4: Datos estadísticos de la altura de escalón h_{SiO_2} posterior al depósito de SiO_2 por APCVD.

Datos	Muestras a planarizar h_{SiO_2} (nm)
Media aritmética	798.28
Desviación estándar	71.53
Mediana	806.65
Mínimo	665.30
Máximo	933.20
Rango	267.90
Características del proceso	
Tiempo de operación (min)	20
Razón de depósito (nm/min)	50.21±3.45

$$PE = \left(1 - \left(\frac{B - b}{A - a} \right) \right) \cdot 100 \% \quad (4.4)$$

En la Ec. 4.4 B y b representan el espesor de los desniveles bajos antes y después del MP, y A y a representan el espesor de los desniveles altos antes y después del MP, respectivamente, como se ilustra en la Fig. 4.13. En la Ec. 4.4 una $PE = 100\%$ indica una planarización global ideal y $PE = 0\%$, es un pulido conformal.

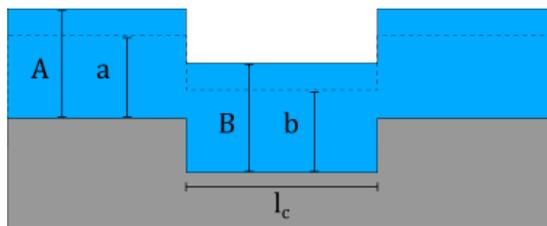


Figura 4.13: Diagrama esquemático del nivel de eficiencia de un proceso de pulido o desbaste.

Las dimensiones ideales de los desniveles en el WGBC mostradas en la Fig. 4.12a sugieren que, para alcanzar el nivel de referencia, es necesario remover por completo los desniveles altos (todo el SiO_2 depositado en la película de

Si_3N_4) y que la remoción de los desniveles bajos no debe exceder los 200 nm. Al aplicar la Ec. 4.4, donde $A - a = 1 \mu m$ y $B - b = 200 nm$, obtenemos una eficiencia del 80 %. Los MP debe tener $PE \geq 80 \%$ para tener un nivel de planaridad adecuado.

A continuación los procesos de MP sobre las muestras fueron realizados con los parámetros estándar de la máquina de pulido descritos en la Tabla 4.1. Exploramos varias combinaciones de suspensiones (detalladas en la Tabla 4.3) y almohadillas (P1L y P2) para eliminar 1 μm de SiO_2 sobre la película de Si_3N_4 . Cada uno de los MP realizados fueron detenidos al entrar en contacto con la capa de interrupción, y una aproximación del MRR para el SiO_2 fue obtenido utilizando la Ec. 4.5, la cual relaciona el tiempo del MP (t) con el espesor de la película de SiO_2 por APCVD (t_{SiO_2}).

$$MRR = \frac{t_{SiO_2}}{t} \quad (4.5)$$

La combinación de las lechadas de pulido y las almohadillas de pulido durante el MP exhibieron diferentes MRR. Como se muestra en la Fig. 4.14, observamos mayores MRR al utilizar la almohadilla P2, debido a su mayor dureza en comparación con la almohadilla P1L. Así mismo, el MRR incrementa al utilizar isopropanol como solvente en las lechadas de pulido S5 y S6 con las partículas de CeO y Al_2O_3 , respectivamente, y resulta en procesos de pulido más uniformes, como se ilustra en la Fig. 4.15. Los MP sobre SiO_2 realizados con la almohadilla de pulido P1L junto con las lechadas de pulido S4 y S5 son las combinaciones con mejores resultados en cuanto al control de MRR y uniformidad del proceso de MP. Adicionalmente comprobamos que las lechadas con partículas de CeO presentan una mayor selectividad con respecto al Si_3N_4 . Estas propiedades han sido previamente reportadas en procesos de planarización del SiO_2 mediante CMP [76, 78].

Como mencionamos previamente en la sección 2.3.1 durante la fabricación del WGBC usamos la película de Si_3N_4 para evitar daños en la superficie del

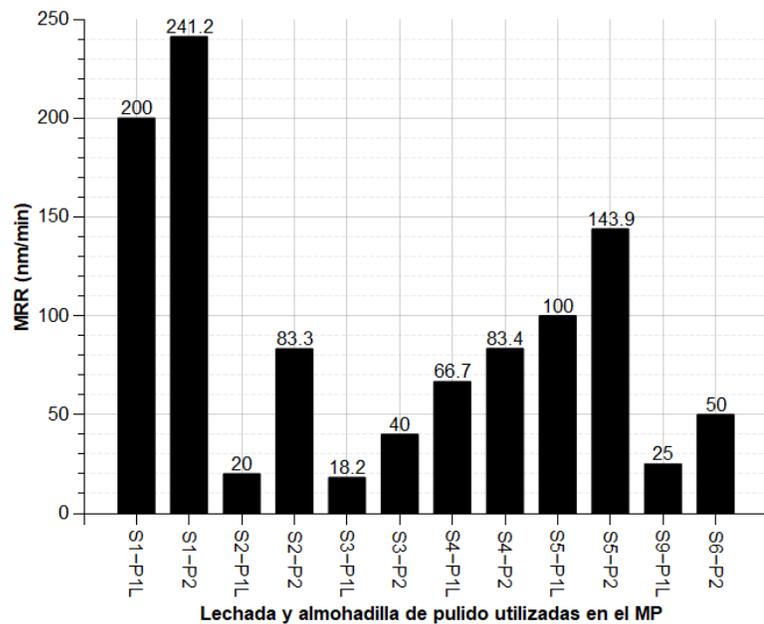


Figura 4.14: MRR del SiO_2 sobre el WGBC con diferentes almohadillas y lechadas de pulido. En las lechadas de pulido se utilizó el 5% de ZrO_2 en S1 y S4; 10% de CeO_2 en S2 y S5; y 25% de Al_2O_3 en S3 y S6.

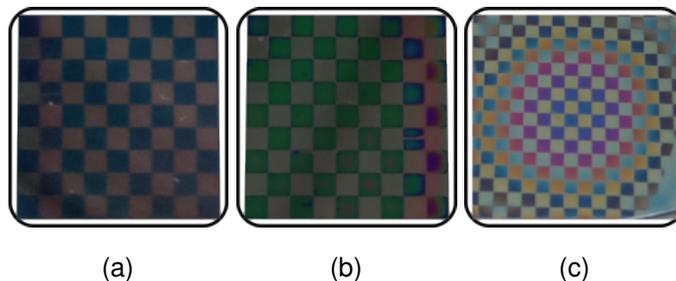


Figura 4.15: Resultados experimentales del MP del WGBC, donde a) es una muestra sin pulir, b) fue pulido con lechadas a base de isopropanol, y c) con lechadas a base de agua desionizada.

sustrato y un pulido excesivo dentro de la cavidad. Idealmente, el proceso de MP debería detenerse una vez que se alcance esta capa protectora con un mínimo desgaste en la película de Si_3N_4 , resultando en una superficie de SiO_2 homogénea y suave, similar a la representada en la Fig. 4.16a. Sin embargo, se ha reportado que en los pulidos realizados sobre estructuras STI

se presenta un efecto conocido como sobrepulido, esquematizado en la Fig. 4.16b [39, 43, 44]. Este efecto consiste en el adelgazamiento de las regiones expuestas que son pulidas (remoción del SiO_2 dentro de la cavidad) y donde participa una capa de interrupción. Las dimensiones de este sobrepulido fueron asociadas a la altura de escalón h_p después del MP. Este efecto puede tener dos causas: la almohadilla de pulido se adapta hasta cierto punto a los desniveles (Fig. 4.7), o el material más blando se pule más rápido que el material duro circundante. [39, 43, 44].

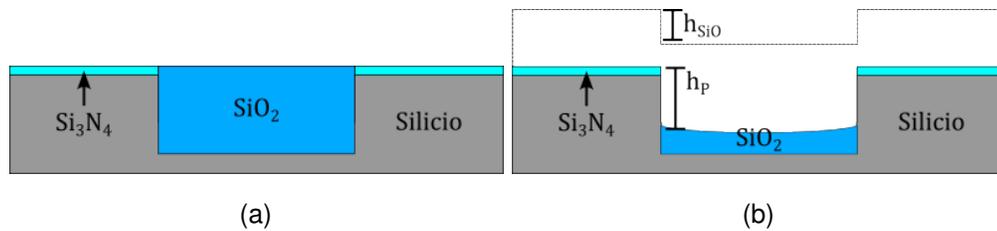


Figura 4.16: Diagrama esquemático de a) una planarización ideal con una capa de interrupción, y b) el efecto del sobrepulido (no a escala).

Como esperábamos, en los experimentos realizados la película de Si_3N_4 exhibió un MRR más bajo que el SiO_2 durante el MP. Esto se debe a la dureza del Si_3N_4 es mayor a la del SiO_2 , siendo de 8.5 y 7.0 en la escala de Mohs, respectivamente. Sin embargo, a pesar de haber empleado varias combinaciones de almohadillas y lechadas de pulido, en la mayoría de las muestras hubo una eliminación uniforme tanto en la superficie de la muestra como dentro de la cavidad. Esto resultó en un pulido conformal ($PE = 0\%$) de la capa de SiO_2 , donde h_p posee dimensiones similares a h_{SiO_2} previo al MP, manteniendo la forma original y las características de las estructuras, mientras que el espesor de la capa de SiO_2 tendió a acercarse a cero ($t_{SiO_2} \rightarrow 0$) como se ilustra en la Fig. 4.17. Por lo tanto, encontramos un sobrepulido en la cavidad, alcanzando la superficie de la película de Si_3N_4 , lo que conduce a la eliminación parcial de SiO_2 dentro del WGBC, o al suavizado de los escalones en la cavidad.

Las mediciones por perfilometría para diferentes muestras pulidas en diferentes condiciones de pulido revelan que h_p oscila entre 600 nm y 900 nm para los sobrepulidos, como se muestra en la Fig. 4.18. Por otro lado, las dimensiones h_p de las estructuras suavizadas oscila entre 300 nm y 500 nm , como se ilustra en la Fig. 4.17b.

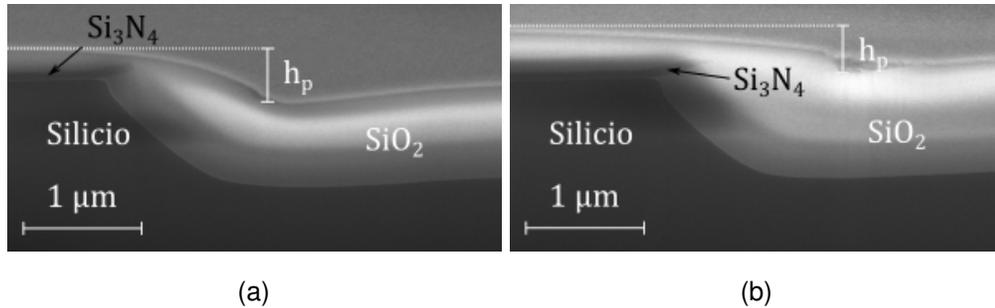


Figura 4.17: Imagen SEM obtenida mediante un corte FIB que muestra los WGBC pulidos por MP, donde a) es un sobrepulido y b) es un suavizado de superficies.

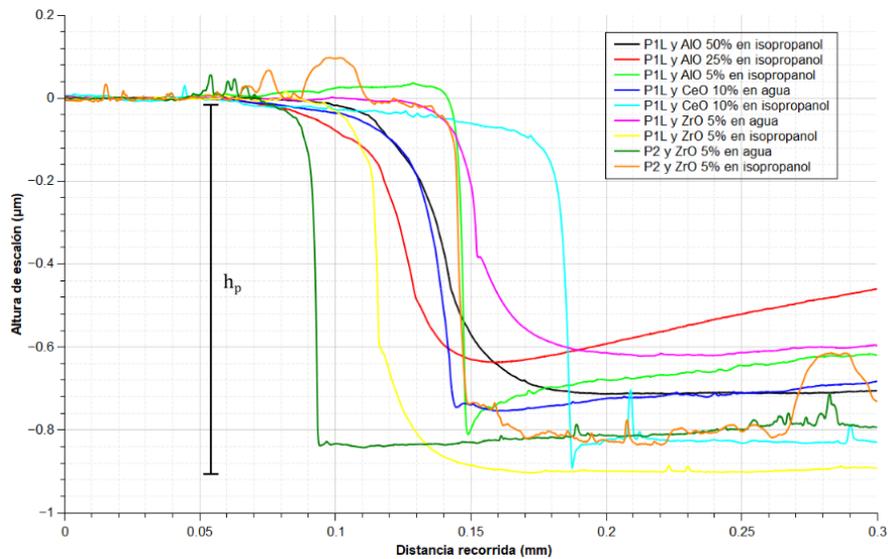


Figura 4.18: Resultados por perfilometría de los MP utilizando la almohadilla P1L y P2 con diferentes lechadas de pulido. Las dimensiones de h_p indican el sobrepulido dentro de la cavidad.

El sobrepulido es resultado de pulir conformalmente la película de SiO_2 sobre la cavidad. Esto implica que el MRR es similar en los desniveles altos como los bajos. Para evitar un pulido conformal y obtener un nivel planarización adecuado, es necesario que el MRR del material sobre la cavidad sea mayor que el MRR del material circundante. Por lo tanto, implementamos las etapas 2 y 3 ilustradas en la metodología de la Fig. 4.3 para optimizar los procesos de planarización.

La etapa 2 consistió en una transferencia de patrones mediante litografía sobre la película de SiO_2 , utilizando la fotoresina positiva ma-P1225 y la mascarilla con un diseño de tablero de ajedrez, previamente utilizada en la sección 2.3.2. La mascarilla fue dispuesta de tal manera que posterior al revelado, las cavidades fueran cubiertas con el material fotoresistivo, como se ilustra en la Fig. 4.19. Posteriormente, la geometría fue definida al remover el SiO_2 expuesto utilizando un grabado húmedo con BHF 7:1.

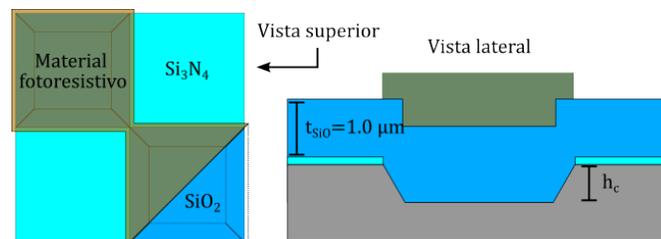


Figura 4.19: Digrma esquemático del enmascaramiento de las cavidades de SiO_2 con un material fotoresistivo.

La razón de grabado del SiO_2 con BHF 7:1 a temperatura ambiente es aproximadamente $200 \text{ nm}/\text{min}$, por lo que el grabado de $1 \mu m$ de SiO_2 se realizó durante 6 min. Así mismo, observamos que durante el grabado húmedo el SiO_2 dentro de algunas cavidades fue removido, de manera similar a la Fig. 4.2b, esto ocurrió debido a la naturaleza isotrópica de los grabados y a las dimensiones de los recuadros del material fotoresistivo sobre la cavidad.

Las estructuras resultantes del grabado húmedo de SiO_2 (ilustradas en la

Fig. 4.3) fueron pulidas utilizando la almohadilla P1L y la lechada de pulido S4, compuesta de partículas de alúmina e isopropanol. Dado que las dimensiones de la película de SiO_2 a remover son menores ($t_{ref} \approx 200 \text{ nm}$), los tiempos de pulido también fueron menores. En la Fig. 4.20 observamos los resultados obtenidos de este experimento, donde obtuvimos un WGBC planarizado. Sin embargo, durante el MP la película de Si_3N_4 fue removida debido a los tiempos de operación utilizados.

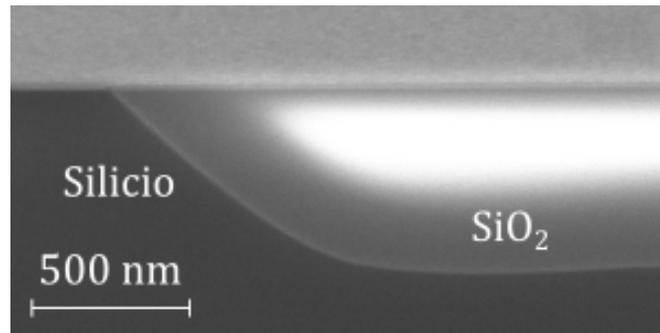


Figura 4.20: Imagen SEM obtenida mediante un corte FIB que muestra una planarización global sobre el WGBC.

4.5. Resumen

Los procesos de planarización permiten el depósito uniforme de películas al eliminar los desniveles sobre una superficie. Las superficies obtenidas de estos procesos pueden ser categorizadas en suavizados, planarizaciones locales y globales. El CMP es el un método de planarización global líder en la industria. Sin embargo, los equipos especializados y altos costos son una limitación para su uso en la mayoría de los laboratorios de microelectrónica.

Los MP emergen como una alternativa más accesible al CMP, aunque los resultados pueden ser menos precisos. En este capítulo se describen las características del equipo y herramientas utilizadas para el MP, junto con el impacto de los elementos que conforman al MP.

Las lechadas y almohadillas de pulido utilizadas en este trabajo presentaron ventajas y limitaciones durante el MP. Sin embargo, los resultados más favorables fueron obtenidos al trabajar con la almohadilla P1L y lechadas compuestas por partículas de CeO , Al_3O_4 e isopropanol. Esta combinación ofreció mejores resultados en cuanto al control del MRR del SiO_2 , uniformidad de pulido y selectividad con respecto al Si_3N_4 .

En los primeros experimentos los desniveles del WGBC fueron removidos utilizando combinaciones de las lechadas y almohadillas de pulido. Sin embargo, encontramos que la eficiencia de estos pulidos fue del 0%, indicando un pulido conformal. La altura h_{SiO_2} no decreció conforme el SiO_2 fue removido, sino que en su lugar se mantuvieron las mismas dimensiones. Aunque la película protectora de Si_3N_4 exhibió menor MRR, posterior al MP hay sobrepulidos dentro de la cavidad y estructuras suavizadas con dimensiones h_p entre 600 nm y 900 nm, y 300 nm y 500 nm, respectivamente, indicando la eliminación parcial del SiO_2 dentro de la cavidad.

Debido a que los MP implementados resultaron en pulidos conformales, fue necesario la implementación de una etapa de fabricación adicional previo al MP. Esta nueva metodología redujo las dimensiones del material a pulir, al mismo tiempo que hubo un MRR menor de la capa de interrupción en comparación con la zona sobre la cavidad. Logramos esto al remover el SiO_2 fuera de la cavidad y exponer la película de Si_3N_4 . El MP sobre estas nuevas estructuras resultó en planarizaciones globales.

Capítulo 5

Conclusiones y trabajo futuro

5.1. Conclusiones

Fabricamos un WGBC enterrado en un sustrato de silicio con el fin de garantizar un confinamiento adecuado de la luz dentro del núcleo de la guía de onda para un sistema Eph. Este enfoque implicó la fabricación de una cavidad en el sustrato, la cual fue posteriormente llenada con SiO_2 . Sin embargo, los procesos de depósito de SiO_2 para el llenado de cavidades introducen desniveles en la superficie del WGBC. Por tanto, es necesario una etapa de planarización posterior al llenado adecuado de la cavidad para lograr el depósito uniforme de un núcleo de Si_3N_4 y reducir las pérdidas dentro de la guía de onda.

En este trabajo fabricamos una cavidad grabando el silicio en las ventanas realizadas en la película de Si_3N_4 . Exploramos los grabados húmedos y secos de Si_3N_4 y silicio, y seleccionamos las mejores opciones para establecerlas en la metodología final. Posteriormente, llenamos las cavidades con SiO_2 por APCVD y observamos que el depósito de películas mayores a $1 \mu m$ en dicho proceso generó grietas superficiales y espacios vacíos dentro de la cavidad. Por lo tanto, propusimos el llenado de cavidades a través de una variación de

las técnicas STI y LOCOS. Este proceso consistió en combinar una oxidación húmeda seguido de un depósito de SiO_2 mediante APCVD, cada uno seguido de una etapa de densificado para mejorar la calidad del SiO_2 . Cada uno de los equipos y procedimientos utilizados en la fabricación del WGBC fueron caracterizados. Finalmente, los resultados experimentales obtenidos muestran que la nueva metodología propuesta permitió un llenado adecuado del WGBC.

Realizamos simulaciones con el software Silvaco, para modelar los procesos de fabricación del WGBC antes de su implementación física, utilizando parámetros obtenidos de la literatura y los valores por defecto del simulador. Al comprobar que los resultados de las simulaciones diferían de los resultados experimentales, ajustamos los modelos con los parámetros experimentales para obtener una mayor coincidencia con los experimentos realizados. Estudiamos variables tales como la isotropía, el grabado lateral, la selectividad, la distribución del dopado en el SiO_2 térmico, entre otros, y optimizamos el modelo de simulación de la oxidación húmeda. Aunque logramos obtener un gran parecido entre los resultados de las simulaciones y los experimentos realizados en la fabricación del WGBC, no pudimos modelar adecuadamente los procesos de planarización del WGBC, debido a la complejidad del proceso.

Implementamos la etapa de planarización por medio de un MP, debido a su sencilla implementación, menores tiempos de operación, menores costos y la ausencia de equipo especializado en comparación con los procesos CMP. Estudiamos el impacto de los elementos del MP, tales como la máquina, la almohadilla y la lechada de pulido, en los procesos de planarización. Caracterizamos estos elementos y observamos sus ventajas y limitaciones durante el MP.

Dependiendo del tipo de lechada, almohadilla y los parámetros de la máquina de pulido utilizados podemos aumentar o disminuir el MRR del Si_3N_4 y el SiO_2 . Especialmente incrementamos el MRR de cualquier material al incrementar la presión sobre la muestra; al aumentar la velocidad del soporte; al

utilizar almohadillas de pulido rígidas como la almohadilla de viscosa-poliéster y chapopote-brea; y al usar lechadas de pulidos con partículas abrasivas más grandes como el ZrO_2 , con una mayor concentración de partículas en la solución (50 %) y al usar isopropanol como solvente en lugar de agua desionizada. Sin embargo, observamos que un aumento en el MRR al cambiar cualquiera de estas condiciones puede comprometer la integridad del equipo de MP y la superficie de las muestras pulidas. Los pulidos realizados con la almohadilla de poliuretano y las lechadas de pulido compuestas de partículas de Al_2O_3 y CeO ambas disueltas en isopropanol ofrecieron mejores resultados en cuanto a uniformidad del pulido y control del MRR.

En las primeras pruebas removimos los desniveles del WGBC utilizando combinaciones de las lechadas y almohadillas de pulido, pero obtuvimos pulidos conformales. Los resultados en la mayoría de las muestras fueron sobrepulidos dentro de la cavidad con dimensiones entre 600 nm y 900 nm y un suavizado de las estructuras sobre la cavidad con dimensiones entre 300 nm y 500 nm , pese a haber depositado una capa de interrupción. Concluimos que la obtención de una superficie globalmente planarizada requiere la implementación de una etapa extra en la fabricación del WGBC.

La nueva metodología que implementamos consistió en remover el SiO_2 depositado sobre la película de Si_3N_4 por medio de litografía y grabados húmedos. Esto redujo las dimensiones del material a pulir y aprovechamos el bajo MRR del material circundante a la cavidad, debido a que la película de Si_3N_4 es más dura que la película de SiO_2 . Sin embargo, debido a las dimensiones de la mascarilla, durante el proceso de grabado de SiO_2 removimos material dentro de uno de los lados de algunas cavidades de las muestras. El MP realizado sobre estas nuevas estructuras resultó en planarizaciones globales en la mayoría de los lados de algunas cavidades de las muestras. Sin embargo, la película de Si_3N_4 fue removida durante el pulido mecánico debido a los tiempos de operación.

En este trabajo, se logró fabricar el WGBC y se desarrolló una secuencia de planarización adecuada para alisar su superficie. La implementación de un WGBC planarizado abre nuevas oportunidades para la fabricación de guías de onda en sistemas Eph monolíticamente integrados para aplicaciones de detección en chip.

5.2. Trabajo futuro

Como trabajo futuro, se planea reducir las dimensiones del pico de pájaro, producto de la oxidación húmeda, agregando una delgada película de SiO_2 entre la película de Si_3N_4 y el sustrato. Además, se puede incrementar el grosor de las películas de Si_3N_4 sobre la película de SiO_2 .

También se fabricarán mascarillas para el grabado de SiO_2 alrededor de la cavidad del WGBC, de tal manera que durante los procesos de grabado no se remueva el SiO_2 dentro de las cavidades.

Es necesario estandarizar los procesos de MP para asegurar una mayor reproducibilidad. Asimismo, es importante caracterizar el MRR del Si_3N_4 y del SiO_2 con diferentes almohadillas y lechadas de pulido de manera fiable, para evitar el pulido excesivo. Se planea estudiar las superficies resultantes de las muestras pulidas y evaluar el nivel de rugosidad de estas superficies. Así como también se abre la oportunidad de estudiar las reacciones químicas llevadas a cabo durante el MP con el uso de diferentes lechadas de pulido, especialmente aquellas que utilizan isopropanol como solvente.

Finalmente, ahora que tenemos la capacidad de fabricar un WGBC planarizado, se pueden fabricar guías de onda completas para un sistema Eph y evaluar el confinamiento y propagación de la luz en estas estructuras. Asimismo, se presenta la oportunidad de fabricar estructuras fotónicas para tales sistemas.

Apéndice A

Proceso de fabricación

A.1. Etapa 1. Fabricación de la cavidad

1. Características del sustrato.

- a) Oblea de silicio tipo N. Resistividad entre $1 \Omega\cdot\text{cm}$ y $5 \Omega\cdot\text{cm}$. Orientación (100).

2. Limpieza de obleas.

a) Limpieza estándar.

- 1) Sumergir durante 20 s en BHF 7:1 (Tabla A.1).
- 2) Enjuagar tres veces en agua desionizada.
- 3) Sumergir durante 10 min en tricloroetileno (TCE) en agitador ultrasónico.
- 4) Enjuagar tres veces en agua desionizada.
- 5) Sumergir durante 10 min en acetona en agitador ultrasónico.
- 6) Enjuagar tres veces en agua desionizada.

b) Limpieza RCA.

- 1) Sumergir durante 17 min en RCA 1 (Tabla A.2) a 80°C .

Tabla A.1: Concentraciones de los agentes reactivos del BHF 7:1.

Sustancia reactiva	Concentración
Ácido fluorhídrico (HF)	12.50%
Fluoruro de amonio (NH_4F)	35.00%
Agua desionizada (H_2O)	52.50%

- 2) Enjuagar tres veces en agua desionizada.
- 3) Sumergir durante 17 min en RCA 2 (Tabla A.2) a 80 °C.
- 4) Enjuagar tres veces en agua desionizada.
- 5) Centrifugar a 1200 RPM durante 5 min.

Tabla A.2: Concentraciones de los agentes reactivos del RCA 1 y RCA 2.

Sustancia reactiva	Concentración	
	RCA 1	RCA 2
Ácido clorhídrico (HCl)	-	10.50%
Hidróxido de amonio (NH_4OH)	11.70%	-
Peróxido de hidrógeno (H_2O_2)	17.70%	15.80%
Agua desionizada (H_2O)	70.60%	73.70%

3. Depósito de Si_3N_4 por LPCVD.

- a) Depósito de una película de Si_3N_4 con 100 nm de espesor a 740 °C (Tabla A.3).

Tabla A.3: Condiciones para el depósito de Si_3N_4 por LPCVD.

Parámetros	Valores	
Gases reactivos	Silano (SiH_4)	Amoníaco (NH_3)
Presiones parciales de los gases reactivos	0.71 Torr	2.50 Torr
Presión de trabajo del equipo	3.10 Torr	
Presión base de la bomba de vacío	30.00 mTorr	
Diales de temperatura	740 °C / (691±1) °C / 745 °C	
Tiempo de operación	19 min	

4. Litografía.

- a) Depósito de una capa de fotoresina positiva ma-P1225.
- b) Centrifugar a 3000 RPM durante 30 s.

- c) Precocer durante 5 min a 95 °C.
- d) Alinear la mascarilla con el sustrato, y exponer a la luz UV (potencia de 15.8 mW/cm^2) durante 22 s.
- e) Revelar los patrones definidos usando el revelador ma-D531/S durante 80 s.
- f) Enjuagar dos veces en agua desionizada.
- g) Secar bajo un flujo laminar.
- h) Postcocer durante 5 min a 85 °C.

5. Grabado seco de Si_3N_4 .

- a) Adelgazamiento del material fotoresistivo mediante MicroRIE (Tabla A.4).

Tabla A.4: Condiciones para el adelgazamiento del material fotoresistivo por MicroRIE.

Parámetros	Valores
Gases reactivos	Oxígeno (O_2)
Presiones parciales de los gases reactivos	150.00 mTorr
Presión de trabajo del equipo	
Presión base de la bomba de vacío	30.00 mTorr
Potencia de trabajo	200.00 W
Tiempo de operación	3 min

- b) Grabado RIE de Si_3N_4 mediante MicroRIE (Tabla A.5).

Tabla A.5: Condiciones para el grabado seco de Si_3N_4 por MicroRIE.

Parámetros	Valores
Gases reactivos	Tetrafluorometano (CF_4)
Presiones parciales de los gases reactivos	200.00 mTorr
Presión de trabajo del equipo	
Presión base de la bomba de vacío	30.00 mTorr
Potencia de trabajo	200.00 W
Tiempo de operación	3 min

6. Remoción del material fotoresistivo.

- a) Sumergir durante 10 min en acetona en agitador ultrasónico.

b) Enjuagar tres veces en agua desionizada.

c) Centrifugar a 1200 RPM durante 5 min.

7. Grabado húmedo de silicio.

a) Sumergir en KOH (Tabla A.6) a 40 °C in baño María durante 22 min.

b) Enjuagar tres veces en agua desionizada.

Tabla A.6: Concentraciones de los agentes reactivos del KOH al 45 %.

Sustancia reactiva	Concentración
Hidróxido de potasio (KOH)	45.00%
Agua desionizada (H_2O)	55.00%

A.2. Etapa 2. Proceso de llenado con SiO_2

1. Limpieza de obleas.

a) Repetir A.1.2.

2. Oxidación húmeda.

a) Crecimiento de 700 nm de SiO_2 térmico a 1100 °C (Tabla A.7).

Tabla A.7: Condiciones para el crecimiento de SiO_2 térmico por oxidación húmeda.

Parámetros	Valores
Gases reactivos	Vapor de agua ($H_2O_{(v)}$)
Presión de trabajo del equipo	Atmosférica
Diales de temperatura	1111°C / (1100±1)°C / 1100°C
Tiempo de operación	80 min

3. Densificado a 1100 °C (Tabla A.8).

4. Limpieza de obleas.

a) Repetir A.1.2.

Tabla A.8: Condiciones para el densificado de las películas de SiO_2 por tratamiento térmico.

Parámetros	Valores
Gases reactivos	Nitrógeno (N_2)
Flujos parciales de los gases reactivos	1.70 sccm
Presión de trabajo del equipo	Atmosférica
Diales de temperatura	1111°C / (1100±1)°C / 1100°C
Tiempo de operación	30 min

5. Depósito de SiO_2 por APCVD.

- a) Depósito de una película de SiO_2 de 1 μm de espesor a 430°C (Tabla A.9).

Tabla A.9: Condiciones para el depósito de SiO_2 por APCVD.

Parámetros	Valores		
Gases reactivos	Silano (SiH_4)	Nitrógeno (N_2)	Oxígeno (O_2)
Flujos parciales de los gases reactivos	5.50 l/min	14.00 l/min	8.20 l/min
Presión de trabajo del equipo	Atmosférica		
Diales de temperatura	430°C		
Tiempo de operación	20 min		

6. Densificado a 1100°C (Tabla A.8).

A.3. Etapa 3. Proceso de planarización

1. Litografía.

- a) Repetir A.1.4.

2. Grabado de SiO_2 .

- a) Sumergir durante 6 min en BHF 7:1 (Tabla A.1).
 b) Enjuagar tres veces en agua desionizada.

3. Remoción del material fotoresistivo.

- a) Sumergir durante 10 min en acetona en agitador ultrasónico.
- b) Enjuagar tres veces en agua desionizada.
- c) Centrifugar a 1200 RPM durante 5 min.

4. Pulido mecánico.

- a) Calentar la herramienta de pulido a 400 W durante 5 min y agregar 1 gr de cera con brea para adherir la oblea.
- b) Colocar la muestra en la herramienta de pulido y dejar enfriar durante 5 min.
- c) Recortar y adherir una almohadilla de pulido de la Tabla A.10 al soporte.

Tabla A.10: Características de las almohadillas de pulido.

Almohadilla	Superficie	Material	Dureza	Origen
P1L	Lisa	Poliuretano	P1L > P1R	Comercial
P1R	Ranurada			
P2	Perforada	Viscosa-poliéster	P2 > P1	
P3L	Lisa	Chapopote-brea	P3 > P2	Artesanal
P3R	Ranurada			

- d) Sintetizar entre 5 ml o 10 ml de una lechada de pulido de la Tabla A.11.

Tabla A.11: Características de las lechadas de pulido.

Lechada de pulido	Soluto	Solvente	pH	Concentración	Tamaño de la partícula (nm)
S1	ZrO ₂	Agua desionizada	5-6	0.00%	1400
S2	CeO		8-9		500
S3	Al ₂ O ₃		9-10		50
S4	ZrO ₂	Alcohol isopropílico	6-7	25.0%	1400
S5	CeO		8-9		500
S6	Al ₂ O ₃		9-10		50

- e) Colocar la herramienta de pulido y el soporte en la máquina de pulido y ajustar las condiciones estándar de púlido durante un tiempo determinado (Tabla A.12).

Tabla A.12: Condiciones para el pulido de SiO_2 por MP.

Parámetros	Valores
Configuración	Inversa
Velocidad del soporte	80 rpm
Frecuencia de oscilación	30 rpm
Rotación de la herramienta de pulido	Libre
Presión ejercida sobre la muestra	15 psi
Aplicación de la lechada de pulido	Manual
Posición y desplazamiento de la aguja vertical (Perillas 1 - 4)	Depende de las dimensiones del soporte y la herramienta de pulido
Tiempo de operación	Depende de las características de la almohadilla y la lechada de pulido

- f) Agregar la lechada de pulido manualmente entre el soporte y la herramienta de pulido con una dosis entre 1 ml/min y 2 ml/min por medio de pipeta.
- g) Enjuagar la herramienta de pulido tres veces en agua.
- h) Calentar la herramienta de pulido a 400 W durante 5 min y extraer la oblea pulida.

5. Limpieza de obleas.

- a) Repetir A.1.2.

Apéndice B

Código de simulación

Código de simulación utilizado en el software Silvaco DeckBuild 5.2.17.R de las etapas de fabricación y planarización del WGBC. En cada una de las secciones del código solo se puede habilitar una opción dentro del software.

```
GO ATHENA
```

```
##### SECCION 0. MALLA #####  
line x loc = 0.00 spac = 0.05  
line x loc = 2.50 spac = 0.05  
line x loc = 5.00 spac = 0.10  
line y loc = 0.00 spac = 0.10  
line y loc = 1.60 spac = 0.05  
##### SECCION 1. SUSTRATO #####  
#OPCION A. TIPO N  
initialize silicon orientation = 100 c.phosphor = 1.0e15  
rot.sub = 0  
#OPCION B. TIPO P  
initialize silicon orientation = 100 c.boro = 2.0e15  
rot.sub = 0
```

```

##### SECCION 2. DEPÓSITO Si3N4 #####
rate.depo machine = LPCVD nitride cvd dep.rate = 5.97 n.m
step.cov = 0.75
deposit machine = LPCVD time = 19.00 minutes temperature = 736.30
divisions = 5
##### SECCION 3. LITOGRAFÍA #####
deposit photoresist thick = 2.50
etch photoresist right pl.x = 2.50
##### SECCION 4. GRABADO SiN #####
#OPCION A. Grabado seco en MicroRIE
rate.etch machine = RIE nitride n.m rie isotropic = 0.80 dir = 1.00
chem = 106.78 div = 0.01
etch machine = RIE time = 3.00 minutes
rate.etch machine = RIE2 silicon n.m rie isotropic = 0.80 dir = 1.00
chem = 44.70 div = 0.01
etch machine = RIE2 time = 1.94 minutes

#OPCION B. Grabado húmedo con BHF 7:1
rate.etch machine = BHF nitride n.m wet.etch isotropic = 5.26
etch machine = BHF time = 22.00 minutes
##### SECCION 5. GRABADO SILICIO #####
#OPCION A. Grabado seco por RIE/ICP
rate.etch machine = ICP silicon n.m rie isotropic = 0.80 dir = 1.00
chem = 107.50 div = 0.01
etch machine = ICP time = 10.40 minutes
#OPCION B. Grabado húmedo con KOH
etch silicon dry thick = 1.10 angle = 54.70 undercut = 0.09
etch photoresist all
##### SECCION 6. OXIDACIÓN HÚMEDA #####

```

```

#OPCION A. Oxidacion con los parametros por defecto del simulador
method compress
diffuse time = 80.00 minutes temp = 1100 weto2 press = 1.01
diffus time = 30.00 minutes temp = 1100 f.n2 = 0.002 reflow
press = 1.01

#OPCION B. Oxidacion con los parametros ajustados
oxide silicon weto2 par.h.0 = 4.32 par.h.e = 0.78 p.break = 950
method compress
diffuse time = 80.00 minutes temp = 1100 weto2 press = 1.01
diffus time = 30.00 minutes temp = 1100 f.n2 = 0.002 reflow
press = 1.01
##### SECCION 7. DEPÓSITO APCVD #####
rate.depo machine = APCVD oxide cvd dep.rate = 50.50 n.m
step.cov = 0.75
deposit machine = APCVD time = 20.00 minutes temperature = 430.00
divisions = 20
diffus time = 30.00 minutes temp = 1100 f.n2 = 0.002 reflow
press = 1.01
##### SECCION 8. CMP #####
rate.polish machine = CMP oxide n.m max.hard = 500.00
min.hard = 200.00 isotropical = 0.30
polish machine = CMP time = 10.00 minutes
structure outfile=Pro8PK_082.str
##### GRÁFICA #####
structure outfile = BottomCladding.str

QUIT

```

Índice de figuras

1.1. Ilustración esquemática de a) un sistema Eph integrado aprovechando un dispositivo LEC como emisor de luz, junto con una guía de onda y un fotodiodo (no a escala). Además, en b) se muestra la metodología de llenado de SiO_2 y c) planarización propuesta para el WGBC.	4
1.2. Diagrama esquemático del proceso de planarización por <i>etchback</i> . a) Depósito de SiO_2 y material de planarización. b) Grabado selectivo del material de planarización.	6
1.3. Diagrama esquemático del proceso de planarización por reflujo de óxidos. a) Depósito de BPSG 1 sobre las estructuras metálicas. b) Recocido y grabado de la película de BPSG 1, seguido de un segundo ciclo de depósito y recocido de BPSG 2.	7
1.4. Diagrama esquemático del proceso de planarización por CMP. a) Acciones químicas y mecánicas entre la oblea y la almohadilla de pulido. b) Planarización global del CMP.	8
1.5. Diagrama de flujo de la secuencia de fabricación y planarización del WGBC.	10

2.1. El diagrama esquemático ilustra la propagación de una onda EM en una guía de onda con características ideales cuando $\theta_i > \theta_c$, y cuando $\theta_i < \theta_c$. En la figura, n_0 y t_0 representan el índice de refracción y espesor del núcleo; mientras que n_1 y t_1 , corresponden al WGUC; y n_2 y t_2 al WGBC.	13
2.2. Sección transversal de las guías de onda a) de tira o rectangular, b) de costilla y c) de canal sobre una plataforma SOI.	15
2.3. Diagrama esquemático (no a escala) de un sistema Eph integrado con el WGBC enterrado.	16
2.4. Diagrama esquemático del proceso de fabricación para el llenado del WGBC con SiO_2 . t y h hacen referencia a los espesores y alturas del Si_3N_4 , la cavidad (C), el SiO_2 térmico (W) y el SiO_2 por APCVD, respectivamente.	18
2.5. Proceso de litografía con la alineadora semi-automática disponible en el laboratorio de microelectrónica y la mascarilla con diseño de tablero de ajedrez.	20
2.6. Diagrama esquemático de los resultados finales del grabado húmedo de Si_3N_4 con BHF 7:1 a 40°C.	21
2.7. Diagrama esquemático de los resultados finales del grabado seco de Si_3N_4 en MicroRIE utilizando CF_4	23
2.8. Razones de grabado de dos soluciones de KOH al 25% y 45% en función de la temperatura de operación [60].	25
2.9. a) Esquema ideal de un grabado anisotrópico con KOH , donde l_c son las dimensiones del largo y ancho de la cavidad. Imagen SEM obtenida mediante un corte FIB que muestra b) un corte transversal de una cavidad en un sustrato de silicio y c) una imagen superficial de las partículas de potasio remanentes sobre la base de la cavidad.	27
2.10. Esquema del depósito de materiales en un sustrato con cavidades.	28

2.11. Imagen SEM obtenida mediante un corte FIB que muestra un corte transversal de dos cavidades obtenidas a) con un grabado con <i>KOH</i> y b) un grabado seco, ambas cubiertas de $3 \mu m$ de <i>SiO₂</i> depositado por APCVD.	29
2.12. Perfilometría de las cavidades antes y después del proceso de oxidación térmica.	32
2.13. a) Diagrama esquemático del pico de pájaro en la técnica LOCOS. b) Imagen SEM obtenida mediante un corte FIB que muestra un corte transversal de una cavidad parcialmente llena de $620 nm$ de <i>SiO₂</i> térmico.	32
2.14. Imagen SEM obtenida mediante un corte FIB que muestra a) un corte transversal de una cavidad completamente llena de <i>SiO₂</i> , y b) una imagen superficial de la superficie de la cavidad. La línea negra punteada señala el nivel de referencia.	34
3.1. Resultados de la simulación del grabado seco de <i>Si₃N₄</i> . Representación de un a) grabado seco ideal y b) un grabado seco ajustado a las condiciones experimentales.	42
3.2. Resultados de la simulación del grabado húmedo de <i>Si₃N₄</i> , donde e_l representa el grabado lateral.	43
3.3. Resultados de la simulación del grabado de silicio, mediante a) un grabado seco y b) un grabado húmedo con <i>KOH</i>	45
3.4. Resultados de la simulación del crecimiento de <i>SiO₂</i> térmico con los valores por defecto del simulador a) dentro de una cavidad obtenida por grabados con <i>KOH</i> y b) por grabado seco. c) La imagen SEM muestra las dimensiones del <i>SiO₂</i> térmico obtenidas experimentalmente en el capítulo 2.	47

3.5. Relación de los tiempos de oxidación con los espesores obtenidos de SiO_2 térmico. Experimental representa los datos obtenidos dentro del laboratorio de microelectrónica, Simulado son los resultados obtenidos con los parámetros por defecto del software Silvaco, y Aproximación son los valores obtenidos de la Ec. 3.8 utilizando el parámetro B derivado de la Ec. 3.9.	51
3.6. Resultados de la simulación optimizada del crecimiento de SiO_2 térmico dentro de una cavidad obtenida por grabados con KOH y b) dentro de una cavidad obtenida por grabado seco.	52
3.7. Distribución de la concentración de impurezas después de la oxidación húmeda en sustratos a) tipo N y b) tipo P.	53
3.8. Resultados de la simulación del depósito de SiO_2 a) dentro de una cavidad obtenida por grabados con KOH y b) dentro de una cavidad obtenida por grabado seco.	54
3.9. Resultados de la simulación de la inversión de las etapas de oxidación húmeda y depósito de SiO_2 a) dentro de una cavidad obtenida por grabados con KOH y b) dentro de una cavidad obtenida por grabado seco.	55
3.10. Difusión (F_1) y concentración (C) de los agentes oxidantes a través de un SiO_2 con un espesor t_{SiO_2} . Aquí, C_i y C_f representan la concentración inicial y final del agente oxidante, respectivamente, mientras que F_2 denota la velocidad de las reacciones químicas en el sustrato.	56
3.11. Resultados de la simulación de la etapa de planarización con CMP a) dentro de una cavidad obtenida por grabados con KOH y b) dentro de una cavidad obtenida por grabado seco.	59

4.1. Diagrama ideal de los niveles de planaridad sobre estructuras metálicas en un sustrato de silicio. En cada figura se ilustra a) una superficie no planarizada de un depósito conformal de SiO_2 , b) un suavizado de los escalones sobre la película de SiO_2 , c) una planarización local y d) global.	62
4.2. a) Resultados experimentales de la Ref. [53]. b) Simulación de las etapas implementadas en la Ref. [53] en la fabricación del WGBC de este trabajo.	62
4.3. Diagrama esquemático del proceso de planarización del WGBC. t y h hacen referencia a los espesores y alturas de la cavidad (C), el SiO_2 por APCVD (SiO_2) y de la planarización (p), respectivamente. t_{ref} representa el espesor del SiO_2 que sobresale por encima del nivel de referencia.	63
4.4. a) Máquina pulidora Strasbaugh modelo 6DA-DC del taller de óptica de INAOE. b) Diagrama esquemático de la maquina pulidora utilizada en los MP.	65
4.5. Configuraciones utilizadas durante el MP. La configuración directa permite la obtención de superficies a) convexas y b) cóncavas. Por otro lado, c) en la configuración inversa se obtienen superficies planas.	66
4.6. Dimensiones estándar del soporte y la herramienta de pulido utilizadas durante el MP.	67
4.7. Diagrama esquemático del contacto de un sustrato con una superficie irregular y una almohadilla de pulido blanda.	69
4.8. Superficies de las almohadillas de pulido utilizadas. Las almohadillas de poliuretano y chapopote-brea tuvieron las superficies a) lisas y b) ranuradas, mientras que la almohadilla de viscosa-poliéster tiene de fabrica la superficie c) perforada. .	70

4.9. Resultados experimentales del MP de una película de Si_3N_4 de 200 nm, utilizando las condiciones estándar durante 5 min, donde a) es una muestra sin pulir, b) fue pulido con la almohadilla P1L, c) con la almohadilla P2 y d) con la almohadilla P3R.	71
4.10. Resultados experimentales del MP de una película de Si_3N_4 de 200 nm, utilizando las condiciones estándar y una lechada de pulido a base de agua desionizada.	75
4.11. Resultados experimentales del MP de una película de Si_3N_4 de 200 nm, utilizando las condiciones estándar y una lechada de pulido a base de isopropanol.	75
4.12.a) Diagrama esquemático de los desniveles altos y bajos alrededor de un nivel de referencia. b) Imagen superficial por microscopía de las cavidades rellenas de SiO_2 fabricadas en el capítulo 2.	77
4.13. Diagrama esquemático del nivel de eficiencia de un proceso de pulido o desbaste.	78
4.14. MRR del SiO_2 sobre el WGBC con diferentes almohadillas y lechadas de pulido. En las lechadas de pulido se utilizó el 5% de ZrO_2 en S1 y S4; 10% de CeO_2 en S2 y S5; y 25% de Al_2O_3 en S3 y S6.	80
4.15. Resultados experimentales del MP del WGBC, donde a) es una muestra sin pulir, b) fue pulido con lechadas a base de isopropanol, y c) con lechadas a base de agua desionizada. . .	80
4.16. Diagrama esquemático de a) una planarización ideal con una capa de interrupción, y b) el efecto del sobrepulido (no a escala). . .	81
4.17. Imagen SEM obtenida mediante un corte FIB que muestra los WGBC pulidos por MP, donde a) es un sobrepulido y b) es un suavizado de superficies.	82

4.18. Resultados por perfilometría de los MP utilizando la almohadilla P1L y P2 con diferentes lechadas de pulido. Las dimensiones de h_p indican el sobrepulido dentro de la cavidad.	82
4.19. Digrama esquemático del enmascaramiento de las cavidades de SiO_2 con un material fotorresistivo.	83
4.20. Imagen SEM obtenida mediante un corte FIB que muestra una planarización global sobre el WGBC.	84

Índice de tablas

2.1. Cuadro comparativo entre los diferentes procesos de fabricación para la obtención de SiO_2 [39,41–44].	17
2.2. Condiciones para el depósito de Si_3N_4 por LPCVD	19
2.3. Datos estadísticos de los depósitos de Si_3N_4 por LPCVD.	20
2.4. Condiciones para el grabado seco de Si_3N_4 por MicroRIE	21
2.5. Datos estadísticos de los grabados de Si_3N_4 por MicroRIE en el lote D.	22
2.6. Condiciones para el grabado seco de Si_3N_4 por RIE/ICP	24
2.7. Datos estadísticos de los grabados secos de silicio por RIE/ICP.	24
2.8. Datos estadísticos de los grabados húmedos de silicio con KOH al 45 % a 40°C.	26
2.9. Condiciones para el depósito de SiO_2 por APCVD.	29
2.10. Condiciones para el crecimiento de SiO_2 térmico por oxidación húmeda.	30
2.11. Condiciones para el densificado de las películas de SiO_2 por tratamiento térmico.	30
2.12. Datos estadísticos de los crecimientos de SiO_2 por oxidación húmeda.	31
2.13. Datos estadísticos de los depósitos de SiO_2 por APCVD.	33
3.1. Constantes de crecimiento lineal y parabólico para la oxidación húmeda del silicio (100) obtenidas en [41,44].	48

3.2. Comparativa de los resultados obtenidos en las simulaciones (optimizadas y por defecto) y de manera experimental de las etapas fabricación del WGBC.	57
4.1. Condiciones para el pulido de SiO_2 por MP	69
4.2. Características de las almohadillas de pulido utilizadas durante el MP.	70
4.3. Características de las lechadas de pulido usadas durante el MP.	74
4.4. Datos estadísticos de la altura de escalón h_{SiO_2} posterior al depósito de SiO_2 por APCVD.	78
A.1. Concentraciones de los agentes reactivos del BHF 7:1.	91
A.2. Concentraciones de los agentes reactivos del RCA 1 y RCA 2.	91
A.3. Condiciones para el depósito de Si_3N_4 por LPCVD.	91
A.4. Condiciones para el adelgazamiento del material fotoresistivo por MicroRIE.	92
A.5. Condiciones para el grabado seco de Si_3N_4 por MicroRIE.	92
A.6. Concentraciones de los agentes reactivos del KOH al 45 %.	93
A.7. Condiciones para el crecimiento de SiO_2 térmico por oxidación húmeda.	93
A.8. Condiciones para el densificado de las películas de SiO_2 por tratamiento térmico.	94
A.9. Condiciones para el depósito de SiO_2 por APCVD.	94
A.10. Características de las almohadillas de pulido.	95
A.11. Características de las lechadas de pulido.	95
A.12. Condiciones para el pulido de SiO_2 por MP.	96

Bibliografía

- [1] J. Alarcón Salazar, *Análisis, diseño, fabricación y caracterización de los elementos básicos para integración de un circuito fotónico totalmente en silicio*. PhD thesis, Instituto Nacional de Astrofísica, Óptica y Electrónica, Santa María Tonanzintla, 4 2017.
- [2] S. Fathpour and B. Jalali, *Silicon photonics for telecommunications and biomedicine*. Boca Raton, FL: CRC Press, 2012.
- [3] R. A. Soref, "Silicon-based optoelectronics," *Proc. IEEE*, vol. 81, pp. 1687–1706, 1993.
- [4] C. Kittel, P. McEuen, and J. W. . Sons, *Introduction to Solid State Physics*. John Wiley & Sons, 2015.
- [5] D. Thomson, A. Zilkie, J. E. Bowers, T. Komljenovic, G. T. Reed, L. Vivien, D. Marris-Morini, E. Cassan, L. Viot, J.-M. Fédéli, J.-M. Hartmann, J. H. Schmid, D.-X. Xu, F. Boeuf, P. O'Brien, G. Z. Mashanovich, and M. Nedeljkovic, "Roadmap on silicon photonics," *Journal of Optics*, vol. 18, p. 73003, 6 2016.
- [6] M. Casalino, G. Coppola, M. Iodice, I. Rendina, and L. Sirleto, "Near-Infrared Sub-Bandgap All-Silicon Photodetectors: State of the Art and Perspectives," *Sensors*, vol. 10, no. 12, pp. 10571–10600, 2010.

- [7] J. E. Bowers, T. Komljenovic, M. Davenport, J. Hulme, A. Y. Liu, C. T. Santis, A. Spott, S. Srinivasan, E. J. Stanton, and C. Zhang, "Recent advances in silicon photonic integrated circuits," in *Next-Generation Optical Communication: Components, Sub-Systems, and Systems V* (G. Li and X. Zhou, eds.), vol. 9774, p. 977402, SPIE, 2016.
- [8] L. Chrostowski and M. Hochberg, *Silicon Photonics Design*. Cambridge University Press, 2015.
- [9] D. J. Lockwood and L. Pavesi, *Silicon Photonics II: Components and Integration*. Topics in Applied Physics, Springer Berlin Heidelberg, 2010.
- [10] L. Pavesi and D. J. Lockwood, *Silicon Photonics III: Systems and Applications*. Topics in Applied Physics, Springer Berlin Heidelberg, 2016.
- [11] J. Juan-Colás, A. Parkin, K. Dunn, M. Scullion, T. Krauss, and S. Johnson, "The electrophotonic silicon biosensor," *Nature Communications*, vol. 7, p. 12769, 6 2016.
- [12] S. Romero-García, F. Merget, F. Zhong, H. Finkelstein, and J. Witzens, "Silicon nitride CMOS-compatible platform for integrated photonics applications at visible wavelengths," *Optics Express*, vol. 21, pp. 14036–14046, 6 2013.
- [13] K. Alexander, J. George, J. Verbist, K. Neyts, B. Kuyken, D. Thourhout, and J. Beeckman, "Nanophotonic Pockels modulators on a silicon nitride platform," *Nature Communications*, vol. 9, 6 2018.
- [14] K. A. Ogudo, D. Schmieder, D. Foty, and L. Snyman, "Optical propagation and refraction in silicon complementary metal-oxide-semiconductor structures at 750 nm: Toward on-chip optical links and microphotonic systems," *Journal of Micro/ Nanolithography, MEMS, and MOEMS*, vol. 12, p. 13015, 6 2013.

- [15] J. M. Ramírez, F. F. Lupi, Y. Berencén, A. Anopchenko, J. P. Colonna, O. Jambois, J. M. Fedeli, L. Pavesi, N. Prtljaga, P. Rivallin, A. Tengattini, D. Navarro-Urrios, and B. Garrido, “Er-doped light emitting slot waveguides monolithically integrated in a silicon photonic chip,” *Nanotechnology*, vol. 24, p. 115202, 2 2013.
- [16] A. A. González Fernández, *Studies and integration of silicon-based light emitting systems*. PhD thesis, Universidad de Barcelona, Barcelona, 8 2014.
- [17] J. Alarcón-Salazar, I. E. Zaldívar-Huerta, and M. Aceves-Mijares, “An optoelectronic circuit with a light source, an optical waveguide and a sensor all on silicon: Results and analysis of a novel system,” *Optics & Laser Technology*, vol. 84, pp. 40–47, 2016.
- [18] L. Zhuang and A. J. Lowery, “Electro-photonics: an emerging field for photonic integrated circuits,” in *Smart Photonic and Optoelectronic Integrated Circuits XX* (S. He and E.-H. Lee, eds.), vol. 10536, p. 1053611, SPIE, 2018.
- [19] A. Gonzalez-Fernandez, W. Hernández-Montero, J. Hernández-Betanzos, C. Domínguez, and M. Aceves-Mijares, “Refractive index sensing using a Si-based light source embedded in a fully integrated monolithic transceiver,” *AIP Advances*, vol. 9, p. 125215, 4 2019.
- [20] A. Gonzalez-Fernandez, J. Juvert, M. Aceves, and C. Domínguez, “Monolithic Integration of a Silicon-Based Photonic Transceiver in a CMOS Process,” *IEEE Photonics Journal*, vol. 8, 4 2016.
- [21] F. Orozco Coy, V. R. Gonzalez-Diaz, M. Aceves-Mijares, A. A. González-Fernández, and A. Díaz-Mendéz, “Verilog-A Modeling of an Electrophotonic

Emitter-Waveguide-Detector (EWD) System Compatible with Standard CMOS Technology,” vol. 22, no. 1, 2024.

- [22] J. Hernández-Betanzos, M. Aceves, and A. Gonzalez-Fernandez, “Understanding the Light Detection in an Integrated Novel Electrophotonic Wavesensor Photodetector,” *Applied Sciences*, vol. 12, p. 1264, 4 2022.
- [23] K. Fu, W. Xu, J. Hu, A. Lopez, and P. W. Bohn, “Microscale and nanoscale electrophotonic diagnostic devices,” *Cold Spring Harbor Perspectives in Medicine*, vol. 9, 5 2019.
- [24] O. Pérez-Díaz, D. Estrada-Wiese, M. Aceves-Mijares, and A. A. González-Fernández, “Functionalization of a Fully Integrated Electrophotonic Silicon Circuit for Biotin Sensing,” *Biosensors*, vol. 13, no. 3, 2023.
- [25] A. Gonzalez-Fernandez, M. Aceves, O. Pérez-Díaz, J. Hernández-Betanzos, and C. Domínguez, “Embedded Silicon Nanoparticles as Enabler of a Novel CMOS-Compatible Fully Integrated Silicon Photonics Platform,” *Crystals*, vol. 11, p. 630, 4 2021.
- [26] L. Canham, “Canham, L. T. Silicon quantum wire array fabrication by electrochemical dissolution of wafers. *Appl. Phys. Lett.* 57, 1046-1048,” *Applied Physics Letters*, vol. 57, pp. 1046 – 1048, 6 1990.
- [27] A. Gonzalez-Fernandez, J. Juvert, M. Aceves, A. Llobera, and C. Domínguez, “Influence by Layer Structure on the Output EL of CMOS Compatible Silicon-Based Light Emitters,” *IEEE Transactions on Electron Devices*, vol. 60, pp. 1971–1974, 4 2013.
- [28] A. A. González-Fernández, J. Juvert, M. Aceves-Mijares, and C. Domínguez, “Luminescence from si-implanted SiO₂-Si₃N₄ Nano Bilayers for electrophotonic integrated Si light sources,” *Sensors (Switzerland)*, vol. 19, 2 2019.

- [29] M. E. Goosen, P. J. Venter, M. du Plessis, I. J. Nell, A. W. Bogalecki, and P. Rademeyer, "High-speed CMOS optical communication using silicon light emitters," in *Optoelectronic Interconnects and Component Integration XI* (A. L. Glebov and R. T. Chen, eds.), vol. 7944, p. 79440X, SPIE, 2011.
- [30] J. M. Ramírez, F. F. Lupi, O. Jambois, Y. Berencén, D. Navarro-Urrios, A. Anopchenko, A. Marconi, N. Prtljaga, A. Tengattini, L. Pavesi, J. P. Colonna, J. M. Fedeli, and B. Garrido, "Erbium emission in MOS light emitting devices: from energy transfer to direct impact excitation," *Nanotechnology*, vol. 23, p. 125203, 3 2012.
- [31] A. Z. Subramanian, P. Neutens, A. Dhakal, R. Jansen, T. Claes, X. Rottenberg, F. Peyskens, S. Selvaraja, P. Helin, B. Du Bois, K. Leyskens, S. Severi, P. Deshpande, R. Baets, and P. Van Dorpe, "Low-Loss Singlemode PECVD Silicon Nitride Photonic Wire Waveguides for 532–900 nm Wavelength Window Fabricated Within a CMOS Pilot Line," *IEEE Photonics Journal*, vol. 5, no. 6, p. 2202809, 2013.
- [32] A. G. Rickman, G. T. Reed, and F. Namavar, "Silicon-on-insulator optical rib waveguide loss and mode characteristics," *Journal of Lightwave Technology*, vol. 12, no. 10, pp. 1771–1776, 1994.
- [33] A. C. Reyes, S. M. El-Ghazaly, S. J. Dorn, M. Dydyk, D. K. Schroder, and H. Patterson, "Coplanar waveguides and microwave inductors on silicon substrates," *IEEE Transactions on Microwave Theory and Techniques*, vol. 43, no. 9, pp. 2016–2022, 1995.
- [34] N. Daldosso, M. Melchiorri, F. Riboli, F. Sbrana, L. Pavesi, G. Pucker, C. Kompocholis, M. Crivellari, P. Bellutti, and A. Lui, "Fabrication and optical characterization of thin two-dimensional Si₃N₄ waveguides," *Materials Science in Semiconductor Processing*, vol. 7, no. 4, pp. 453–458, 2004.

- [35] P. Muñoz, G. Micó, L. A. Bru, D. Pastor, D. Pérez, J. D. Doménech, J. Fernández, R. Baños, B. Gargallo, R. Alemany, A. M. Sánchez, J. M. Cirera, R. Mas, and C. Domínguez, "Silicon Nitride Photonic Integration Platforms for Visible, Near-Infrared and Mid-Infrared Applications," *Sensors*, vol. 17, no. 9, 2017.
- [36] A. Samusenko, G. Pucker, D. Gandolfi, R. Guider, M. Ghulinyan, F. Ficarella, and L. Pavesi, "Integrated silicon photodetector for lab-on-chip sensor platform," *Proceedings of SPIE - The International Society for Optical Engineering*, vol. 9520, p. 95200D, 6 2015.
- [37] M. Aceves-Mijares, E. Gómez-Ramírez, A. Díaz-Méndez, J. M. Rocha, J. P. Chávez, J. Alarcón-Salazar, S. Román-López, C. Domínguez, Merlos, X. Formatjé, and A. Morales-Sánchez, "Conservation of the Optical Properties of SRO after CMOS IC Processing," *Procedia Technology*, vol. 17, pp. 587–594, 2014.
- [38] B. Huang, XuZhang, ZanDong, WeiWang, and H. Chen, "Monolithic integration of light emitting diodes, photodetector and receiver circuit in standard CMOS technology," in *2008 9th International Conference on Solid-State and Integrated-Circuit Technology*, pp. 985–987, 2008.
- [39] P. Van Zant, *Microchip Fabrication: A Practical Guide to Semiconductor Processing, Sixth Edition: A Practical Guide to Semiconductor Processing*. McGraw Hill LLC, 2013.
- [40] H. Yin, L. Men, T. Yang, G. Xu, Q. Xu, C. Zhao, and D. Chen, "CMP-Less Planarization Technology with SOG/LTO Etchback for Low Cost 70nm Gate-Last Process," in *ECS Transactions*, vol. 34, pp. 749–754, 4 2011.
- [41] S. A. Campbell, *Fabrication Engineering at the Micro and Nanoscale*. The Oxford Series in Electrical and Computer Engineering, OUP USA, 2008.

- [42] C. H. Tung, G. T. T. Sheng, and C. Y. Lu, *ULSI Semiconductor Technology Atlas*. Wiley, 2003.
- [43] S. Franssila, *Introduction to Microfabrication*. Wiley, 2010.
- [44] S. Wolf, *Microchip Manufacturing*. Lattice Press, 2003.
- [45] S. Wolf and R. N. Tauber, *Silicon Processing for the VLSI Era: Process technology*. Silicon Processing for the VLSI Era, Lattice Press, 2000.
- [46] S. A. Campbell, *The Science and Engineering of Microelectronic Fabrication*. Oxford series in electrical and computer engineering, Oxford University Press, 2001.
- [47] N. B. Kenchappa, R. Popuri, A. Chockkalingam, P. Jawali, S. Jayanath, D. Redfield, and R. Bajaj, "Soft Chemical Mechanical Polishing Pad for Oxide CMP Applications," *ECS Journal of Solid State Science and Technology*, vol. 10, p. 14008, 1 2021.
- [48] R. Srinivasan, P. V. R. Dandu, and S. V. Babu, "Shallow Trench Isolation Chemical Mechanical Planarization: A Review," *ECS Journal of Solid State Science and Technology*, vol. 4, p. P5029, 7 2015.
- [49] L. Novotny and B. Hecht, *Principles of Nano-Optics*. Principles of Nano-optics, Cambridge University Press, 2012.
- [50] J. Capmany, F. J. Fraile Pelaez, and J. Marti, *Fundamentos de comunicaciones opticas*. Ingenieria 10, Madrid: Sintesis, 2a ed. ed., 2001.
- [51] B. E. A. Saleh and M. C. Teich, *Fundamentals of Photonics*. Wiley Series in Pure and Applied Optics, Wiley, 2019.
- [52] N. Daldosso, M. Melchiorri, F. Riboli, M. Girardini, G. Pucker, M. Crivellari, P. Bellutti, A. Lui, and L. Pavesi, "Comparison among various Si₃N₄

waveguide geometries grown within a CMOS fabrication pilot line,” *Journal of Lightwave Technology*, vol. 22, no. 7, pp. 1734–1740, 2004.

- [53] J. J. Avilés Bravo, *Investigación y desarrollo de procesos tecnológicos para la obtención de emisores de luz y guías de onda para la integración en sistemas electrofotónicos*. PhD thesis, Instituto Nacional de Astrofísica, Óptica y Electrónica, Santa María Tonanzintla, 8 2019.
- [54] S. K. Ghandhi, *VLSI FABRICATION PRINCIPLES: SILICON AND GALLIUM ARSENIDE, 2ND ED.* Wiley India Pvt. Limited, 2008.
- [55] J. Alarcón-Salazar, R. López-Estopier, E. Quiroga-González, A. Morales-Sánchez, J. Pedraza-Chávez, I. Zaldívar-Huerta, and M. Aceves-Mijares, “Silicon-Rich Oxide Obtained by Low-Pressure Chemical Vapor Deposition to Develop Silicon Light Sources,” in *Chemical Vapor Deposition - Recent Advances and Applications in Optical, Solar Cells and Solid State Devices*, InTech, 8 2016.
- [56] J. A. W. and I. Skokie, “User manual. Model L117 type ellipsometer.”
- [57] P. Walker and W. H. Tarn, *CRC Handbook of Metal Etchants*. CRC Press, 1990.
- [58] F. Castillo Hernández, *Caracterización de procesos de grabado seco de materiales para la fabricación de dispositivos CMOS*. PhD thesis, Instituto Nacional de Astrofísica, Óptica y Electrónica, Santa María Tonanzintla, 1 2008.
- [59] Bruker, “User manual. Dektak Stylus Profiler,” 11 2011.
- [60] Brigham Young University, “KOH etching. Etch rates for silicon, silicon nitride, and silicon dioxide in varying concentrations and temperatures of KOH.,” 11 1990.

- [61] Silvaco Inc., "Athena. User's manual," 5 2014.
- [62] R. R. Razouk, L. N. Lie, and B. E. Deal, "Kinetics of High Pressure Oxidation of Silicon in Pyrogenic Steam," *Journal of The Electrochemical Society*, vol. 128, p. 2214, 10 1981.
- [63] Q. Xu, H. Cao, and J. Liu, "A Material Removal Rate Model for Tungsten Chemical Mechanical Planarization," *ECS Journal of Solid State Science and Technology*, vol. 11, p. 114001, 11 2022.
- [64] Y. Wei and D. Wu, "Material removal rate prediction in chemical mechanical planarization with conditional probabilistic autoencoder and stacking ensemble learning," *Journal of Intelligent Manufacturing*, vol. 35, no. 1, pp. 115–127, 2024.
- [65] J. Warnock, "A two-dimensional process model for chemimechanical polish planarization," *Electrochemical Society*, vol. 138, p. 2398, 1991.
- [66] P. A. Burke, "semi-empirical modeling of SiO₂ chemical-mechanical polishing planarization," in *VMIC*, p. 379, 1991.
- [67] P. Zantye, A. Kumar, and A. Sikder, "Chemical Mechanical Planarization for Microelectronics Applications," *Materials Science & Engineering R-reports - MAT SCI ENG R*, vol. 45, 5 2004.
- [68] Y. Moon, "1 - Chemical and physical mechanisms of dielectric chemical mechanical polishing (CMP)," in *Advances in Chemical Mechanical Planarization (CMP) (Second Edition)* (S. Babu, ed.), Woodhead Publishing Series in Electronic and Optical Materials, pp. 3–28, Woodhead Publishing, second edition ed., 2022.
- [69] F. Ilie, I.-L. Minea, C. Constantin Daniel, and A.-F. Hristache, "The Effects of Friction and Temperature in the Chemical–Mechanical Planarization Process," *Materials*, vol. 16, p. 2550, 4 2023.

- [70] R. Izazaga Pérez, *Pulido de superficies ópticas fuera de eje a partir de superficies esféricas*. PhD thesis, Instituto Nacional de Astrofísica, Óptica y Electrónica, Santa María Tonanzintla, Puebla, 1 2015.
- [71] L. C. Álvarez Núñez, *Proceso de desgaste abrasivo en máquinas esmeriladoras-pulidoras convencionales*. PhD thesis, Centro de investigaciones ópticas, Leon, Guanajuato, 8 2008.
- [72] Y. Li, C. Wang, J. Zhou, C. Xu, Y. Cheng, Y. Tian, Z. Cui, H. Li, and Q. Liu, “Role of Slurry Additives on Chemical Mechanical Planarization of Silicon Dioxide Film in Colloidal Silica Based Slurry,” *ECS Journal of Solid State Science and Technology*, vol. 10, p. 123008, 12 2021.
- [73] C. Xu, “Effects of Silicon Front Surface Topography on Silicon Oxide Chemical Mechanical Planarization,” *Electrochemical and Solid-State Letters*, vol. 1, p. 181, 4 1999.
- [74] D. E. Speed, “11 - Environmental aspects of planarization processes,” in *Advances in Chemical Mechanical Planarization (CMP) (Second Edition)* (S. Babu, ed.), Woodhead Publishing Series in Electronic and Optical Materials, pp. 257–320, Woodhead Publishing, second edition ed., 2022.
- [75] L. Zhang, T. Wang, S. Xie, and X. Lu, “The Role of Diethanolamine on Chemical Mechanical Polishing in Alkaline Glycine-Based Slurries for Cobalt Interconnects,” *ECS Journal of Solid State Science and Technology*, vol. 12, p. 44006, 4 2023.
- [76] C. M. Netzband and K. Dunn, “Controlling the Cerium Oxidation State During Silicon Oxide CMP to Improve Material Removal Rate and Roughness,” *ECS Journal of Solid State Science and Technology*, vol. 9, p. 44001, 4 2020.

- [77] J. Zhang, G. Ren, L. Wang, W. Xie, D. Pan, S. Hongjiu, and S. Wang, "Effect of nanosilica abrasive properties on tungsten chemical mechanical planarization," *Journal of Materials Science: Materials in Electronics*, vol. 35, 4 2024.
- [78] L. Cook, "21 - CMP pads and their performance," in *Advances in Chemical Mechanical Planarization (CMP) (Second Edition)* (S. Babu, ed.), Woodhead Publishing Series in Electronic and Optical Materials, pp. 567–590, Woodhead Publishing, second edition ed., 2022.