



**I  
N  
A  
O  
E**

# **Diseño de un amplificador *lock-in* en tecnología CMOS 180nm para la medición de impedancia de un biosensor electroquímico**

por

**Nancy Lisset Domínguez Hernández**

Tesis sometida como requisito parcial  
para obtener el grado de

**MAESTRA EN CIENCIAS EN LA  
ESPECIALIDAD DE ELECTRÓNICA**

en el

**Instituto Nacional de Astrofísica, Óptica y  
Electrónica**

Marzo 2025

Tonanzintla, Puebla

Supervisada por:

**Dra. Maria Teresa Sanz Pascual**

©INAOE 2025

Derechos Reservados

El autor otorga al INAOE el permiso de reproducir y  
distribuir copias de esta tesis en su totalidad o en partes  
mencionando la fuente.





# Resumen

Los biosensores son dispositivos de sensado que permiten la detección de sustancias para diferentes fines; entre ellos, la detección de elementos patógenos en alimentos es una herramienta clave para la prevención de infecciones en los seres humanos.

Varios tipos de biosensores se han desarrollado para este fin, siendo los biosensores de impedancia electroquímica una alternativa para sistemas portables y de bajo costo. Este tipo de biosensores se caracteriza por variar el valor de su impedancia al detectar una sustancia, por lo que para su utilización se requiere realizar mediciones de corriente o voltaje.

Los circuitos de lectura permiten procesar las señales de salida del biosensor, de modo que el cálculo de la impedancia para biosensores electroquímicos se realice de manera sencilla y sin utilizar equipo de laboratorio, el cual suele ser poco accesible.

Un sistema comúnmente utilizado como circuito de lectura para la medición de impedancias es un amplificador sensible a fase o *lock-in*, el cual permite medir señales AC de muy bajo orden de magnitud, aunque éstas se encuentren inmersas en altos niveles de ruido.

En este trabajo se presenta el diseño de un amplificador *lock-in* adecuado como circuito de lectura de un biosensor de impedancia electroquímica fabricado en INAOE para la detección de bacteria *E. coli*. El amplificador fue desarrollado en tecnología CMOS UMC 0.18 $\mu\text{m}$  con un voltaje de alimentación único de 1.8V.

El circuito de lectura demostró cumplir con las especificaciones proporcionadas por el biosensor y realizar la medición de la impedancia con un error máximo de 3.2% en el valor de magnitud y de 1.18° en el ángulo de fase.

# Abstract

Biosensors are sensing devices that allow the detection of substances for different purposes; among them, the detection of pathogens in food is a key tool for the prevention of infections in humans.

Several types of biosensors have been developed for this purpose, being electrochemical impedance biosensors an alternative for portable and low-cost systems. This type of biosensors is characterized by varying the value of its impedance with the detection of a substance, so their use requires current or voltage measurements.

Readout circuits process the output signals of the biosensor, so that the calculation of the impedance for electrochemical biosensors can be done in a simple way and without using laboratory equipment, which is usually inaccessible.

A system commonly used as a readout circuit for impedance measurement is a phase-sensitive or *lock-in* amplifier, which allows the measurement of AC signals of very low order of magnitude, although these are immersed in high noise levels.

This work presents the design of a *lock-in* amplifier suitable as a readout circuit of an electrochemical impedance biosensor manufactured at INAOE for the detection of *E. coli* bacteria. The amplifier was developed in UMC 0.18 $\mu\text{m}$  CMOS technology with a single supply voltage of 1.8V.

*Porque las preguntas que ya tienen respuesta, no nos sirven de nada*

-Yojiro Noda

# Agradecimientos

Primeramente, quisiera agradecer a mi directora de tesis, la Dra. Maria Teresa Sanz Pascual, por la continua paciencia y amabilidad que me brindó, así como por permitirme aprender de ella durante estos años.

Agradezco también a mi mamá y hermana, cuyo apoyo ha sido indispensable para poder concluir ésta y todas las etapas anteriores de mi vida.

Así mismo, quiero agradecer también a Felipe y Flavia por continuar cuidando de mí después de tantos años.

A José, Erika, Rosa y todos los amigos que aún conservo, gracias por seguir a mi lado a pesar de que ya todos tomamos caminos distintos.

A Vicky, Juli y Jorge, por acompañarme y vivir junto conmigo toda esta etapa.



# Índice

<b>1. Introducción</b>	<b>10</b>
1.1. Detección de bacteria <i>E. coli</i>	11
1.1.1. Bacteria <i>E. coli</i> como riesgo para la salud pública	11
1.1.2. Biosensores para la detección de bacteria <i>E. coli</i>	11
1.1.3. Principio de detección y modelado de los IDEs	12
1.1.4. Biosensor fabricado en INAOE	14
1.2. Amplificadores <i>lock-in</i>	15
1.2.1. Señales de referencia	16
1.2.2. Medición de impedancias con un amplificador <i>lock-in</i> de doble fase	19
1.2.3. Antecedentes de amplificadores <i>lock-in</i> integrados	21
1.3. Objetivos de la tesis	22
1.4. Organización de la tesis	23
<b>2. Especificaciones del amplificador <i>lock-in</i></b>	<b>24</b>
2.1. Impedancia equivalente	24
2.2. Análisis del biosensor fabricado	27
2.2.1. Curvas de impedancia y modelado electrónico	27
2.2.2. Sensibilidad y rango de impedancia	30
2.3. Amplificador <i>lock-in</i> de doble fase	32
2.4. Conclusiones	34
<b>3. Bloques del amplificador <i>lock-in</i></b>	<b>35</b>
3.1. Amplificador de transimpedancia pseudodiferencial	35
3.1.1. Amplificador diferencial para <i>gain-boosting</i> (AGB)	41
3.2. Amplificador-multiplicador	43
3.2.1. Transconductor con entrada complementaria	44
3.2.2. Circuito multiplicador	49
3.2.3. Amplificador de transimpedancia	54
3.2.4. Caracterización del amplificador-multiplicador	57
3.3. Conclusiones	59
<b>4. Circuito de lectura de impedancias</b>	<b>60</b>
4.1. LIA de doble fase de bajo consumo	61
4.1.1. Filtro pasa-bajas pasivo	62
4.2. Circuito de lectura: caracterización y funcionamiento	63
4.2.1. Medición de impedancias	65
4.3. Lectura de impedancias	69

4.4. Corrección del error sistemático . . . . .	70
4.5. Comparación de resultados con la literatura . . . . .	72
4.6. Conclusiones . . . . .	72
<b>5. Conclusiones</b>	<b>74</b>
5.1. Trabajo a futuro . . . . .	74

# Capítulo 1

## Introducción

El término “biosensor” se refiere a un dispositivo de sensado que se caracteriza por utilizar un elemento biológico o bioquímico como agente de reconocimiento (bioreceptor) para la detección de una sustancia (analito) [1]. La interacción entre el bioreceptor y el analito (conocida como reconocimiento biológico) produce reacciones biológicas o bioquímicas que son detectadas por un transductor, que convierte el estímulo en una señal que se pueda medir y procesar [2].

Los principales biosensores utilizados son ópticos, mecánicos y electroquímicos, y es en éstos últimos que la lectura se realiza mediante mediciones de corriente o voltaje. Específicamente, en los sensores electroquímicos de impedancia, las reacciones químicas generan cambios precisamente en el valor de la impedancia del biosensor, por lo que su lectura se basa en la relación entre la señal eléctrica de estímulo y la señal medida a la salida. Así, para medir la impedancia de un biosensor se puede aplicar un voltaje o una corriente senoidal de determinada frecuencia y medir la corriente de salida o el voltaje generado entre sus terminales. Si la medición se realiza en un rango de frecuencias, se le denomina Espectroscopía de Impedancia Electroquímica (EIS).

Por lo general, realizar las mediciones de corriente o voltaje necesarias para el cálculo de la impedancia de un biosensor electroquímico requiere de equipo de laboratorio especializado, lo cual resulta poco práctico si se desea integrar el biosensor en un sistema portable o de bajo costo. Por ello, se han desarrollado distintos circuitos de lectura integrados para el procesamiento de la señal de salida del biosensor.

Los biosensores permiten obtener resultados rápidos para la detección de sustancias, además de ser altamente precisos, fáciles de usar y generalmente de bajo costo [3]. Debido a esto, se han utilizado biosensores para múltiples áreas de la ciencia, entre ellas la salud pública, pues la identificación de sustancias patógenas es una herramienta clave para la prevención de infecciones. Así mismo, se requieren de circuitos de lectura que se adecúen a las características y requerimientos de los biosensores para su integración en sistemas de detección portables y de bajo costo.

## 1.1. Detección de bacteria *E. coli*

### 1.1.1. Bacteria *E. coli* como riesgo para la salud pública

La *Escherichia coli* es una enterobacteria que se encuentra clasificada como microorganismo de bioseguridad nivel dos [4], debido a que está asociada con distintas enfermedades humanas de diversa severidad, desde afectaciones al tracto intestinal hasta al tracto urinario, los riñones, la sangre y el sistema nervioso central [5].

Como su clasificación de enterobacteria lo indica, la *E. coli* es una bacteria gram negativa con forma de bacilo, la cual presenta una longitud de 2 a 3  $\mu m$  y un diámetro de 0.7 a 0.9  $\mu m$  [6]. Generalmente, esta bacteria es considerada inofensiva debido a que se encuentra de forma natural en el tracto intestinal de los animales de sangre caliente, incluido el ser humano [7]; sin embargo, algunos serotipos pueden ser patógenos y presentar un riesgo para la salud si se encuentran en concentraciones superiores a determinados niveles, los cuales suelen ser relativamente bajos [8].

Las infecciones por esta bacteria están comúnmente relacionadas con enfermedades del sistema gastrointestinal, principalmente diarreicas. Los principales patotipos diarreicos de *E. coli* se pueden clasificar en seis grupos: *E. coli* enteropatogénica (EPEC), *E. coli* productora de toxinas Shiga (STEC), *E. coli* enteroinvasiva/Shigella (EIEC), *E. coli* enteroagregativa (EAEC), *E. coli* difusamente adherente (DAEC) y *E. coli* enterotoxigénica (ETEC).

Las enfermedades diarreicas son responsables de una gran cantidad de muertes en todo el mundo, siendo los niños menores de 5 años los más afectados [9] y, aunque algunas de las enfermedades diarreicas pueden ser causadas por otros agentes, la *E. coli* patógena es una de las principales causantes. Solamente en México, el Sistema Nacional de Vigilancia Epidemiológica (SINAVE) reportó un acumulado de 2,376,356 casos de enfermedades infecciosas intestinales provocadas, en parte, por *E. coli* en 2023 [10]. Igualmente, según un informe reciente de la GEMS, la *E. coli* enterotoxigénica y la Shigella son parte de los principales agentes causantes de enfermedades diarreicas moderadas en niños de países en vías de desarrollo [11].

Así mismo, el ser humano está especialmente expuesto a distintas cepas de *E. coli*, siendo una de las principales la cepa STEC O157:H7, la cual llega a ser la causa principal de diarrea sanguinolenta y cuya transmisión al ser humano ocurre principalmente por el consumo de alimentos o agua contaminados con estiércol, por la ingesta de productos de carne picada cruda o poco cocida y por el consumo de leche cruda o sin pasteurizar [12]. La ingesta de incluso dosis tan bajas como 10 células patógenas puede generar la transmisión de la bacteria y, por tanto, causar daño a la salud [8].

Además de cuidar la higiene de manos al momento de consumir y preparar alimentos, una de las formas principales de prevención es evitar que desde un inicio la bacteria llegue al comensal, por lo que la detección de *E. coli* en la carne cruda se vuelve un ejercicio de suma importancia.

### 1.1.2. Biosensores para la detección de bacteria *E. coli*

La detección de bacteria *E. coli* puede llevarse a cabo utilizando diferentes métodos. Los más confiables por su alta sensibilidad y precisión suelen ser los métodos microbioló-

gicos convencionales [13], basados en el tratamiento y posterior conteo de las bacterias mediante diversas pruebas bioquímicas; sin embargo, dichos métodos suelen ser considerablemente tardados tanto para la detección como para la identificación de las bacterias [8]. Como alternativa, se crearon nuevos métodos rápidos de detección como son el Enzimoanálisis de Adsorción (ELISA) y el de Reacción en Cadena de la Polimerasa (PCR). Estos métodos, a pesar de ser rápidos, presentan otros inconvenientes como el costo, debido al equipo requerido para su realización, y el tratamiento especializado que se le da a la muestra antes de someterla a la detección.

Con el fin de obtener tanto rapidez como eficacia en el procedimiento, se han desarrollado diferentes tipos de biosensores electroquímicos para la detección de bacteria *E. coli*. Como se mencionó anteriormente, los biosensores requieren de un elemento biológico como agente de reconocimiento (bioreceptor) para poder detectar una sustancia (analito); específicamente para la detección de bacteria *E. coli*, un bioreceptor adecuado suele ser un anticuerpo.

Un biosensor electroquímico de impedancia basa su funcionamiento en que la impedancia del sistema cambie cuando el analito se adhiera al bioreceptor, así estos cambios pueden asociarse con la presencia de elementos pasivos (resistencias, capacitancias o inductancias) y encontrar un circuito electrónico equivalente que permita el estudio del sensor.

Para la detección de agentes biológicos, como es la bacteria *E. coli*, los arreglos más utilizados para la fabricación de biosensores de impedancia son los de electrodos interdigitados (IDEs), de los cuales se hablará a continuación.

### 1.1.3. Principio de detección y modelado de los IDEs

Los electrodos interdigitados son, como su nombre lo indica, un patrón periódico de electrodos paralelos, tal como se muestra en la Figura 1.1, los cuales permiten aumentar la capacitancia asociada a dicho arreglo [14]. Esta característica resulta importante ya que la función de estos electrodos como detectores surge justamente del principio de detección por capacitancia.



Figura 1.1: Ejemplo de electrodos interdigitados [14].

Las dos placas conductoras paralelas, como se muestra en la Figura 1.2(a), están separadas por un material dieléctrico (que puede ser el propio aire entre ellas), de modo que se forma un capacitor. Cuando se aplica una diferencia de voltaje entre las placas, comienza

a acumularse carga en su superficie, por lo que se genera un campo eléctrico. La capacitancia es la capacidad que tienen estas placas de acumular carga y se define mediante la expresión:

$$C = \varepsilon_r \varepsilon_0 \frac{A}{d} \quad (1.1)$$

donde  $\varepsilon_r$  es la permitividad relativa del dieléctrico entre las placas,  $\varepsilon_0$  es la permitividad del vacío,  $A$  el área efectiva de las placas y  $d$  la distancia que las separa.

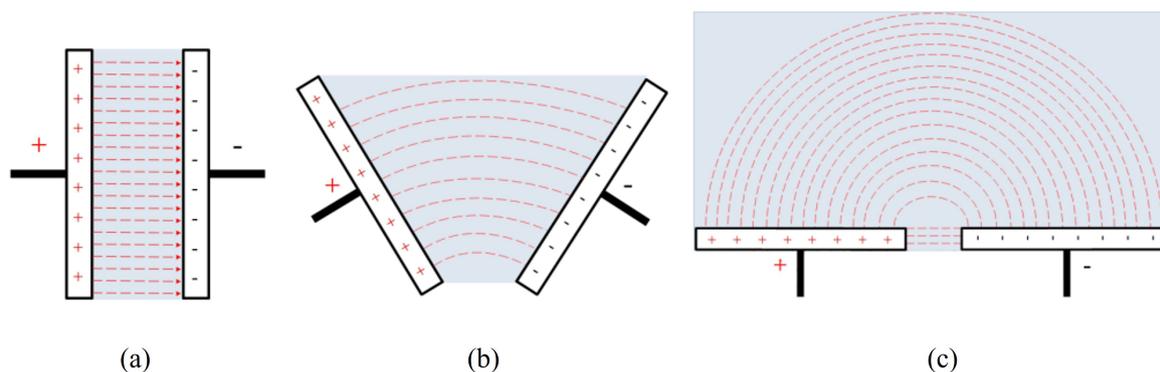


Figura 1.2: Conservación de la topología del capacitor al rotar sus placas para un arreglo IDEs [3].

En las Figuras 1.2(b) y 1.2(c) se muestra qué pasaría al rotar las placas paralelas y colocarlas sobre el mismo plano. A pesar de que de esa forma no son paralelas entre sí, sigue habiendo acumulación de carga en las placas y, por tanto, se genera un campo eléctrico, por lo que sigue siendo una topología consistente con la definición de un capacitor.

Un arreglo de electrodos interdigitados es equivalente a colocar varios capacitores de la forma mostrada en la Figura 1.2(c) conectados entre sí, y la capacitancia total del arreglo está definida por la expresión:

$$C_{IDEs} = \eta \varepsilon \frac{lt}{d} \quad (1.2)$$

donde  $\eta$  es el número de electrodos,  $\varepsilon$  la permitividad de la película sensible del sensor,  $l$  el largo,  $t$  el grosor de los electrodos y  $d$  la separación entre ellos [15][16].

En las ecuaciones (1.1) y (1.2) se muestra que la capacitancia puede verse afectada de varias formas, por ejemplo, por un cambio en el material dieléctrico que se encuentra entre las placas, por lo que se entiende que la colocación de la sustancia a detectar en el arreglo de electrodos interdigitados causará un cambio en la capacitancia del mismo y, por lo tanto, en la impedancia. Este cambio en el valor de la capacitancia se debe a que la bacteria *E. coli* posee sus propias propiedades eléctricas, las cuales se asume que son diferentes al medio en el que se encuentran sumergidos tanto el electrodo como la bacteria misma.

A pesar de que puede modelarse como un capacitor, cuando el transductor se expone a la presencia del analito comienzan a ocurrir diversas reacciones bioquímicas, lo que lo

convierte en una celda electroquímica y da paso a que se utilicen otros elementos pasivos para modelarlo. El comportamiento general de una celda electroquímica se puede modelar mediante una celda de Randles [17], la cual se muestra en la Figura 1.3.

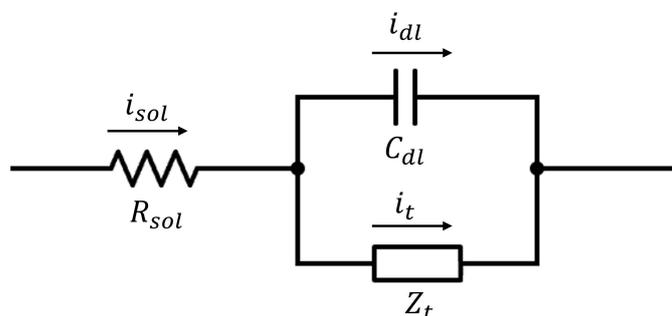


Figura 1.3: Simplificación de la celda de Randles para representar el comportamiento de una celda electroquímica.

$R_{sol}$  representa la resistencia de la solución que debe colocarse en el transductor antes de colocar el analito, por ejemplo, un electrolito. Toda la corriente que pase por el transductor debe pasar por dicha solución, por lo que esta resistencia se coloca en serie con los demás elementos. En cuanto a la capacitancia  $C_{dl}$ , conocida como capacitancia de doble capa, se genera cuando un electrolito entra en contacto con un conductor y los iones del electrolito se organizan en dos capas en la interfaz. Estas capas tienen cargas opuestas entre sí, generando un campo eléctrico y formando así un capacitor cuyo valor indica la capacidad de almacenamiento de carga eléctrica en dicha interfaz [18].

Por otra parte,  $Z_t$  representa dos procesos de transferencia de carga que dependen del tipo de biosensor y, por lo tanto, es equivalente a otros elementos en serie o paralelo.

$C_{dl}$  y  $Z_t$  modelan la generación de corrientes debido a los procesos de carga de la doble capa y de transferencia de carga, respectivamente. La suma total de la corriente que pasa por la solución es la suma de las contribuciones de corriente correspondientes a dichos procesos. Por lo tanto,  $C_{dl}$  y  $Z_t$  están conectados en paralelo en el modelo equivalente.

Como se mencionó anteriormente, la presencia de la bacteria *E. coli* genera un cambio en la capacitancia del transductor; sin embargo, también determina el flujo de corriente en el mismo e influye en el ambiente iónico alrededor de la interfaz electrodo-solución, provocando cambios en la capacitancia de doble capa y en la resistencia de la solución que se pueden asociar a la presencia de bacteria [8][16].

#### 1.1.4. Biosensor fabricado en INAOE

Con el fin de fabricar un biosensor que permita la detección de bacteria *E. coli* de manera rápida y eficaz, dados los sistemas de fabricación con que se cuenta en el laboratorio de microelectrónica y el LIMEMS del INAOE, en el trabajo [3] se propuso el diseño de un biosensor electroquímico basado en carburo de silicio amorfo hidrogenado (a-SiC:H). El biosensor fue fabricado en silicio monocristalino (100) con una película aislante de óxido térmico de 200 nm sobre la cual se depositó una película de carburo de silicio hidrogenado de 440 nm.

El área de sensado del biosensor consiste en un arreglo de 80 electrodos interdigitados de titanio con un largo de  $3120\mu m$  y una separación entre ellos y anchura de  $20\mu m$ , contando así con un área de captura de  $4.96 \times 10^{-6} m^2$ . Esta área de sensado fue biofuncionalizada mediante el uso de hidróxido de potasio (KOH) y (3-Aminopropil)trimetoxisilano (3-APTMS) para la posterior inmovilización de anticuerpos específicos de *E. coli* para su funcionamiento como bioreceptores.

El comportamiento del biosensor fue analizado y modelado a partir de un estudio de Espectroscopía de Impedancia Electroquímica, utilizando para ello un analizador de impedancias *Hioki IM 3570*; sin embargo, el uso de este equipo resulta poco conveniente si se desea utilizar el biosensor para la detección de bacteria *E. coli* de manera regular, por lo que el diseño y fabricación de un sistema portable que permita la medición de la impedancia del biosensor resulta necesario. Para ello se propone utilizar un amplificador *lock-in* (LIA), cuyo principio de funcionamiento se presenta a continuación.

## 1.2. Amplificadores *lock-in*

Los amplificadores *lock-in* (LIA) son instrumentos utilizados para la medición de señales AC de muy bajo orden de magnitud, aún cuando las mismas se encuentren inmersas en altos niveles de ruido. Su funcionamiento se basa en la técnica de detección sensible a fase (PSD), que permite aislar la señal de interés cuando ésta es de una frecuencia específica, de tal modo que se atenúen las señales que se encuentren a una frecuencia diferente [19].

La técnica PSD consiste en la multiplicación de dos señales: la señal de interés y una señal de referencia de la misma frecuencia que la de interés. La señal resultante de esta multiplicación está compuesta por una serie de armónicos y un nivel de DC proporcional a la amplitud de la señal de interés; al pasar la señal resultante por un filtro pasa-bajas con una frecuencia de corte muy baja, se deja pasar a la salida únicamente el nivel de DC, lo que permite recuperar el valor de la señal de interés, eliminando gran parte del ruido existente.

Existen LIAs de una fase y de doble fase [20]. Los primeros utilizan solamente un multiplicador, un filtro pasa-bajas y una señal de referencia de la misma frecuencia que la señal a recuperar, de modo que la salida del filtro sólo brinde información de la magnitud de la señal de interés. El diagrama de bloques de este tipo de amplificador se muestra en la Figura 1.4.

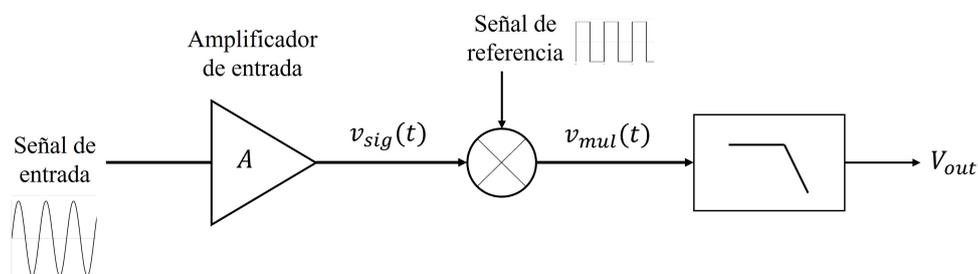


Figura 1.4: Diagrama de bloques del LIA de una sola fase.

Los amplificadores de doble fase, por su parte, multiplican la señal de interés por dos señales de la misma frecuencia, desfasadas entre sí  $90^\circ$ , tal como se muestra en la Figura

1.5. Por este motivo, la técnica requiere dos multiplicadores y dos filtros pasa-bajas. Así mismo, se obtienen dos señales de salida ( $V_x$  y  $V_y$  en la Figura 1.5), las cuales forman un vector que representa a la señal de interés, pues contienen información no sólo de la magnitud, sino también del desfase de dicha señal con respecto a la de referencia, por lo que ambos datos se pueden recuperar, como se mostrará posteriormente.

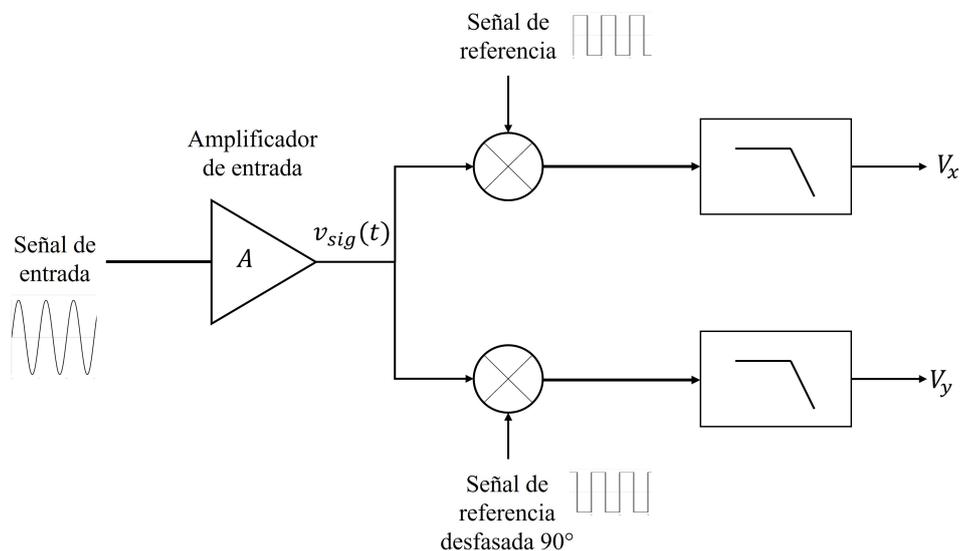


Figura 1.5: Diagrama de bloques del LIA de doble fase.

### 1.2.1. Señales de referencia

La forma de las señales de referencia utilizadas en la técnica PSD afecta la respuesta de los LIAs. Generalmente se utilizan dos tipos de señales: senoidal y cuadrada, y la forma de éstas afecta el factor de proporcionalidad que relaciona el voltaje de salida DC con la amplitud de la señal de interés.

Suponiendo un amplificador de una sola fase como el de la Figura 1.4, si la señal de interés  $v_{sig}(t)$  es senoidal, está dada por:

$$v_{sig}(t) = V_{sig} \sin(\omega t + \theta_{sig}) \quad (1.3)$$

donde  $\omega$  es la frecuencia de la señal y  $\theta_{sig}$  el ángulo de la fase.

Del mismo modo, si la señal de referencia es senoidal, está dada por:

$$v_{ref}(t) = V_{ref} \sin(\omega t + \theta_{ref}) \quad (1.4)$$

donde la frecuencia coincide con la de  $v_{sig}$  y  $\theta_{ref}$  es su ángulo de fase.

La multiplicación de ambas señales da como resultado la señal definida a continuación, donde  $\phi$  representa la diferencia de fases  $\theta_{sig} - \theta_{ref}$ :

$$v_{mul}(t) = \frac{V_{sig} V_{ref}}{2} [-\cos(2\omega t + \phi) + \cos \phi] \quad (1.5)$$

Al pasar la señal  $v_{mul}$  por el filtro pasa-bajas, se obtiene únicamente el componente en DC de la ecuación (1.5), es decir:

$$V_{out} = \frac{V_{sig}V_{ref}}{2} \cos \phi \quad (1.6)$$

Si el desfase entre la señal de interés y la de referencia es igual a cero ( $\phi = \theta_{sig} - \theta_{ref} = 0$ ), entonces el voltaje de salida es directamente proporcional a la amplitud de la señal de interés, como se muestra a continuación:

$$V_{out} = \frac{V_{sig}V_{ref}}{2} \quad (1.7)$$

De modo que la amplitud de la señal de interés puede determinarse mediante la expresión:

$$V_{sig} = \frac{2V_{out}}{V_{ref}} \quad (1.8)$$

Por otro lado, si se considera una señal de referencia cuadrada con amplitud  $V_{ref}$ , ángulo de desfase  $\theta_{ref}$  y frecuencia  $\omega_{ref}$ , su expresión en componentes de Fourier, tomando en cuenta sólo los tres primeros armónicos, es:

$$v_{ref}(t) = \frac{4V_{ref}}{\pi} \left[ \sin(\omega_{ref}t + \theta_{ref}) + \frac{1}{3} \sin(3\omega_{ref}t + 3\theta_{ref}) + \frac{1}{5} \sin(5\omega_{ref}t + 5\theta_{ref}) \right] \quad (1.9)$$

El resultado de su multiplicación con una señal de interés senoidal  $v_{sig}(t)$  de frecuencia  $\omega_{sig}$  corresponde, por lo tanto, a la expresión:

$$v_{mul}(t) = \frac{2V_{sig}V_{ref}}{\pi} \left\{ \begin{aligned} &\cos[(\omega_{sig} - \omega_{ref})t + \theta_{sig} - \theta_{ref}] \\ &- \cos[(\omega_{sig} + \omega_{ref})t + \theta_{sig} + \theta_{ref}] + \frac{1}{3} \cos[(\omega_{sig} - 3\omega_{ref})t + \theta_{sig} - 3\theta_{ref}] \\ &- \frac{1}{3} \cos[(\omega_{sig} + 3\omega_{ref})t + \theta_{sig} + 3\theta_{ref}] + \frac{1}{5} \cos[(\omega_{sig} - 5\omega_{ref})t + \theta_{sig} - 5\theta_{ref}] \\ &- \frac{1}{5} \cos[(\omega_{sig} + 5\omega_{ref})t + \theta_{sig} + 5\theta_{ref}] \end{aligned} \right\} \quad (1.10)$$

Ya que la señal de referencia y la de interés deben tener la misma frecuencia,  $\omega_{sig} = \omega_{ref} = \omega$ , la expresión (1.10) se puede reducir de la forma siguiente:

$$v_{mul}(t) = \frac{2V_{sig}V_{ref}}{\pi} \left[ \cos(\phi) - \cos(2\omega t + \theta_{sig} + \theta_{ref}) \right. \\ \left. + \frac{1}{3} \cos(-2\omega t + \theta_{sig} - 3\theta_{ref}) - \frac{1}{3} \cos(4\omega t + \theta_{sig} + 3\theta_{ref}) \right. \\ \left. + \frac{1}{5} \cos(-4\omega t + \theta_{sig} - 5\theta_{ref}) - \frac{1}{5} \cos(6\omega t + \theta_{sig} + 5\theta_{ref}) \right] \quad (1.11)$$

donde  $\phi = \theta_{sig} - \theta_{ref}$ . Se observa que, al igual que para el caso anterior, la componente en DC sólo depende del desfase entre la señal de interés y la de referencia ( $\phi$ ). Además, el resultado de la multiplicación presenta componentes al doble, cuádruple y sextuple de la frecuencia original de ambas señales.

Después del filtrado, se obtiene la señal resultante:

$$V_{out} = \frac{2V_{sig}V_{ref}}{\pi} \cos \phi \quad (1.12)$$

Y, si se supone  $\phi = 0^\circ$ , se obtiene la expresión:

$$V_{out} = \frac{2V_{sig}V_{ref}}{\pi} \quad (1.13)$$

De modo que la amplitud de la señal de interés se puede calcular de la forma:

$$V_{sig} = \frac{\pi V_{out}}{2V_{ref}} \quad (1.14)$$

Para el caso del amplificador de doble fase de la Figura 1.5, la salida  $V_x$  es igual a la del amplificador de una sola fase, es decir, proporcional al coseno del ángulo de desfase entre la señal de interés y la de referencia. En función de si las señales de referencia son senoidales o cuadradas, el voltaje de salida está dado por las siguientes expresiones:

$$V_{x,sin} = \frac{V_{sig}V_{ref}}{2} \cos \phi \quad (1.15)$$

$$V_{x,sq} = \frac{2V_{sig}V_{ref}}{\pi} \cos \phi \quad (1.16)$$

Por otra parte, ya que la salida  $V_y$  proviene de la multiplicación con la señal de referencia desfasada  $90^\circ$ , las salidas  $V_y$  para señales de referencia senoidales y cuadradas son:

$$V_{y,sin} = \frac{V_{sig}V_{ref}}{2} \sin \phi \quad (1.17)$$

$$V_{y,sq} = \frac{2V_{sig}V_{ref}}{\pi} \sin \phi \quad (1.18)$$

Por lo tanto, la forma de la señal de referencia afecta al resultado de la multiplicación y, del mismo modo, al factor de proporcionalidad entre el voltaje DC de la salida y la amplitud de la señal a recuperar.

En este trabajo se explorará la utilización de una señal de referencia cuadrada, ya que, como se mostrará posteriormente, ayuda a simplificar el diseño del multiplicador.

### 1.2.2. Medición de impedancias con un amplificador *lock-in* de doble fase

Como se muestra en las ecuaciones (1.17) y (1.18), la salida  $V_y$  del amplificador de doble fase depende del seno del ángulo de desfase, mientras que la salida  $V_x$  depende del coseno del mismo; esto causa que, si el desfase entre la señal de interés y la de referencia varía, los voltajes  $V_x$  y  $V_y$  varíen de manera inversa entre sí pero en proporción con la variación de desfase; es decir, si un voltaje de salida aumenta su valor, el otro disminuirá el suyo en la misma proporción, lo cual garantiza que la magnitud del vector que forman ambas señales se mantenga constante, además de que permite obtener información del desfase entre la señal de interés y la de referencia.

Para recuperar la amplitud de la señal de interés, se debe encontrar la magnitud del vector  $V_{out}$  que forman los voltajes de salida  $V_x$  y  $V_y$ :

$$|V_{out}| = \sqrt{V_x^2 + V_y^2} \quad (1.19)$$

Posteriormente, dado que esa magnitud es proporcional a la amplitud de la señal de interés, es posible recuperar el valor de la amplitud mediante la siguiente expresión cuando se utiliza una señal de referencia cuadrada:

$$V_{sig} = \frac{\pi}{2V_{ref}} |V_{out}| \quad (1.20)$$

Por otra parte, el ángulo de desfase entre la señal de interés y la de referencia está dado por:

$$\phi = \tan^{-1} \left( \frac{V_y}{V_x} \right) \quad (1.21)$$

Esta forma de recuperación de la señal hace que los amplificadores *lock-in* sean de mucha utilidad para la medición de las partes real e imaginaria de una impedancia.

En la Figura 1.6 se muestra el diagrama de un amplificador *lock-in* utilizado para la medición del valor de la impedancia  $Z_i$ .

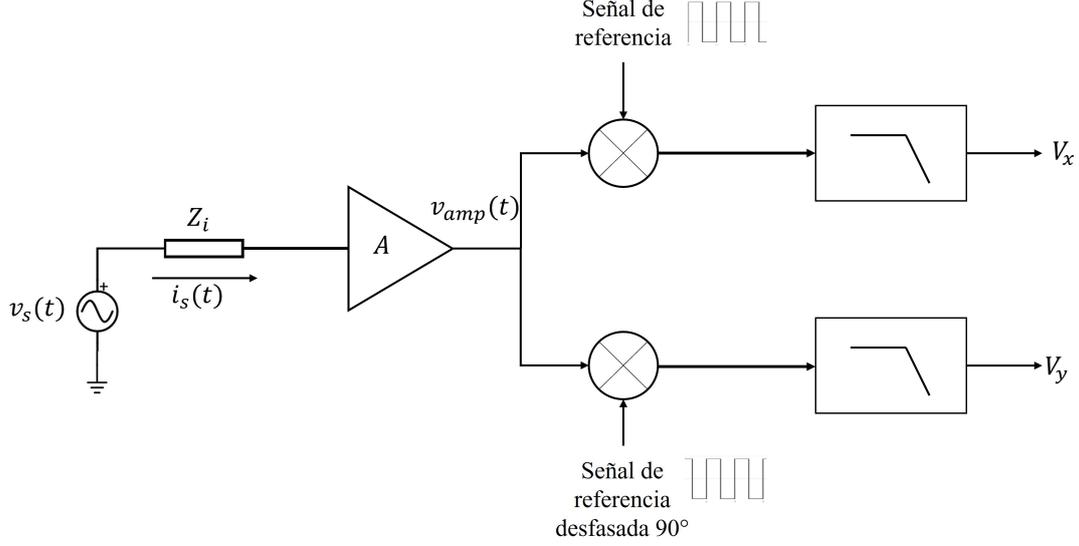


Figura 1.6: Aplicación de un amplificador *lock-in* para la medición de la impedancia  $Z_i$ .

En primer lugar, la señal de excitación  $v_s$  es un voltaje senoidal definido como:

$$v_s(t) = V_s \sin(\omega t + \theta_s) \quad (1.22)$$

Este voltaje se aplica a la impedancia, generando una corriente senoidal  $i_s(t)$  dada por:

$$i_s(t) = \frac{v_s(t)}{Z_i} \quad (1.23)$$

El amplificador de transimpedancia de ganancia  $A$  (ganancia de transimpedancia cuya unidad es el ohm), amplifica la señal y la convierte en un voltaje ( $v_{amp}$ ) dado por la expresión:

$$v_{amp}(t) = A i_s(t) = V_{amp} \sin(\omega t + \theta_{amp}) \quad (1.24)$$

donde  $V_{amp} = AV_s/|Z_i|$ , y  $\theta_{amp}$  es el ángulo de la fase de la señal amplificada, el cual puede diferir del de la señal de excitación debido a la impedancia.

Suponiendo que las señales de referencia son cuadradas, una de ellas en fase y la otra en cuadratura con la señal de excitación  $v_s$ , las salidas  $V_x$  y  $V_y$  están dadas por:

$$V_x = \frac{2V_{amp}V_{ref}}{\pi} \cos \phi \quad (1.25)$$

$$V_y = \frac{2V_{amp}V_{ref}}{\pi} \sin \phi \quad (1.26)$$

donde  $\phi$  es el ángulo de desfase entre  $v_{amp}$  y la señal de referencia, es decir,  $\theta_{amp} - \theta_s$ .

Por lo tanto, aplicando la ecuación (1.20) se obtiene que la amplitud de la señal a la salida del amplificador está dada por:

$$V_{amp} = \frac{AV_s}{|Z_i|} = \frac{\pi\sqrt{V_x^2 + V_y^2}}{2V_{ref}} \quad (1.27)$$

Por lo tanto, es posible determinar la magnitud de la impedancia  $Z_i$  a partir de la siguiente expresión:

$$|Z_i| = \frac{AV_s}{V_{amp}} = AV_s \frac{2V_{ref}}{\pi\sqrt{V_x^2 + V_y^2}} \quad (1.28)$$

Finalmente, la fase de  $Z_i$  se puede determinar a partir del desfase entre  $V_{amp}$  y la señal de referencia:

$$\angle Z_i = \theta_{amp} - \theta_s = \phi = \tan^{-1} \left( \frac{V_y}{V_x} \right) \quad (1.29)$$

### 1.2.3. Antecedentes de amplificadores *lock-in* integrados

Como se mencionó en la Sección 1.1.4, la medición de impedancias y en general los estudios realizados al biosensor fabricado se han realizado solamente utilizando equipo de los laboratorios de INAOE. El uso de equipo de medición especializado limita considerablemente la cantidad de pruebas que se pueden realizar al sensor, así como el tiempo disponible para realizarlas. Igualmente, si se espera que el biosensor pueda ser utilizado para la detección de bacteria *E. coli*, por ejemplo, en alimentos, resulta necesario utilizar un sistema de medición más accesible. Es por eso que la propuesta de este trabajo es el diseño de un amplificador *lock-in* integrado en tecnología CMOS, pues así es posible crear un sistema portable que cumpla con las características de accesibilidad necesarias como bajo costo, bajo consumo de potencia y menor área.

Diferentes tipos de amplificadores *lock-in* se han reportado en la literatura para fines similares a la medición de impedancias, entre ellos se encuentran amplificadores construidos a partir de circuitos integrados prefabricados, como es el caso de [21]. Sin embargo, el uso de bloques prefabricados puede limitar varias de las características del LIA como ganancia y ancho de banda, las cuales son de suma importancia para ciertas aplicaciones como las de un sensor de características determinadas.

Igualmente, se pueden encontrar amplificadores *lock-in* digitales o de bloques mixtos, como el reportado en [22], cuyas ventajas se centran en la flexibilidad y robustez de su diseño, pero que pueden llegar a tener muy alto consumo y una complejidad considerablemente alta para un sistema de bajo costo, además de requerir bloques adicionales como convertidores analógico-digitales en la entrada del sistema, los cuales requieren tener una elevada resolución para lograr un buen desempeño del amplificador. Los bloques analógicos, por su parte, presentan menor complejidad, lo cual permite optimizar características como el área o el consumo a partir del uso de ciertas técnicas de diseño, convirtiéndolos en una de las principales opciones cuando se trata de sistemas portables [23].

En muchos de los trabajos encontrados en la literatura se utiliza como bloque de entrada un amplificador de instrumentación [23]-[26], estos amplificadores presentan un buen rechazo al modo común (CMRR) y a las fuentes de alimentación (PSRR), así como elevada impedancia de entrada, especificaciones requeridas de los LIAs; sin embargo, el uso de estos amplificadores también presenta algunos inconvenientes como la dependencia del *matching* entre resistencias para mantener un alto CMRR o el elevado consumo de potencia debido a la utilización de tres *opamps* [20].

En [27] y [28], en cambio, se utiliza un amplificador de instrumentación en modo corriente como etapa de entrada, lo cual permite integrar de manera sencilla el circuito multiplicador, que realiza la rectificación síncrona de la señal en modo corriente. Esta alternativa ayuda a reducir el consumo de potencia, pues utiliza una menor cantidad de *opamps*.

Aunque en la mayoría de los trabajos la entrada del amplificador *lock-in* es en voltaje, también existen propuestas con entrada en modo corriente. Tal es el caso de la propuesta en [19], que utiliza un amplificador *lock-in* para medir el crecimiento de microorganismos a partir de estudios de Espectroscopía de Impedancia Electroquímica. Dicho trabajo, realizado en tecnología CMOS  $0.18\mu\text{m}$ , reporta un rango de corriente de entrada de  $1\text{pA}$  a  $1\mu\text{A}$  con una THD de  $-72.7\text{dB}$  y consumo total de  $817.56\mu\text{W}$ . Se utiliza una entrada diferencial en corriente proveniente de dos electrodos, uno alimentado con corriente DC y AC, y otro solamente con corriente DC, de modo que la señal a medir es la diferencia entre estas dos corrientes de entrada. Aunque en [19] es posible este tipo de medición, debido a que los electrodos que utilizan son equivalentes a celdas de Randles, el sensor fabricado en INAOE tiene un modelo circuital más complejo y cuenta con un capacitor en serie, por lo que no se puede excitar con corriente DC.

En [29] se propone también un LIA con entrada en corriente. El bloque de entrada es un amplificador de transimpedancia (TIA) pseudo-diferencial basado en una configuración compuerta común básica con *gain-boosting*, con el fin de reducir la impedancia de entrada para tener un buen acoplo en corriente y, por lo tanto, mayor precisión al medir. La modulación de la señal se realiza también en modo corriente, utilizando un espejo de corriente en la rama de entrada. Este trabajo fue realizado en tecnología CMOS  $0.35\mu\text{m}$  y reporta una impedancia de entrada menor a  $100\Omega$  y consumo de  $726\mu\text{W}$  para el LIA en un rango de frecuencias de  $10\text{Hz}$  a  $50\text{MHz}$ .

Presentando igualmente una etapa de inicial de amplificación a partir de un TIA basado en una configuración de compuerta común, en [30] se realiza la conversión a voltaje en la misma rama de entrada del amplificador de transimpedancia mediante un transistor. Este amplificador *lock-in* fue realizado en tecnología CMOS  $0.35\mu\text{m}$  y reporta un rango de entrada de  $500\text{nA}$  a  $3\mu\text{A}$ , así como rango de salida de  $1.2$  a  $2.65\text{V}$  para frecuencias de operación de  $13$  a  $25\text{kHz}$  y con un consumo total de  $12.79\text{mW}$ .

Tomando como referencia las propuestas de LIAs anteriormente descritas, se buscó diseñar un amplificador *lock-in* con entrada en corriente que se acoplara a los requerimientos del biosensor fabricado en INAOE, además de contar con bajo consumo y bajo costo para poder ser integrado en un sistema portable.

### 1.3. Objetivos de la tesis

El objetivo general de la tesis es:

Diseñar un circuito de lectura en tecnología CMOS de  $0.18\mu\text{m}$ , basado en un amplificador *lock-in* de doble fase con entrada en corriente para la medición de impedancias del biosensor electroquímico para detección de bacteria *E. coli* fabricado en INAOE.

Los objetivos particulares se describen a continuación:

- Determinar los requisitos que debe cumplir el circuito de lectura de impedancia, tales como rangos de entrada, ganancia o impedancia de entrada, a partir de los datos del biosensor.
- Realizar el diseño a nivel esquemático de los bloques principales que conforman el amplificador *lock-in* y presentar la caracterización eléctrica de cada uno de ellos a nivel simulación.
- Caracterización del sistema completo y realización de pruebas para medición de impedancias.

## 1.4. Organización de la tesis

A continuación se presenta la organización del trabajo escrito:

En el Capítulo 1 se plantea la importancia de construir un circuito de lectura adecuado para el biosensor fabricado en INAOE para la detección de bacteria *E. coli*, se brinda además una introducción a los amplificadores *lock-in* y se plantean los objetivos de la tesis.

En el Capítulo 2 se establecen los requerimientos del circuito de lectura a partir de un análisis de las características del biosensor.

El Capítulo 3 presenta el proceso de diseño de cada bloque que conforma el amplificador *lock-in*, así como su caracterización eléctrica.

En el Capítulo 4 se brinda una vista completa del sistema diseñado, se muestran los resultados obtenidos para diferentes casos de estudio y se evalúa el desempeño del circuito de lectura, mismo que se compara con otras soluciones presentadas en la literatura.

Finalmente, en el Capítulo 5 se presentan las conclusiones de la tesis y el trabajo futuro.

# Capítulo 2

## Especificaciones del amplificador *lock-in*

Con el fin de determinar las especificaciones que debe cumplir el amplificador *lock-in*, es necesario en primer lugar determinar las características del biosensor, tales como rangos de frecuencia e impedancia.

En este capítulo se describirá el concepto de impedancia eléctrica y la forma de representarla, con el fin de, posteriormente, relacionar el comportamiento del biosensor con un modelo electrónico pasivo. Igualmente, se describirá parte del proceso de caracterización experimental del detector de bacteria *E. coli* fabricado en INAOE, a partir del cual se obtuvieron los rangos de impedancia y frecuencia manejados.

Por último, se describirá el sistema de un amplificador *lock-in* de doble fase con entrada en corriente, así como las especificaciones requeridas en dicho sistema para su funcionamiento como circuito de lectura del biosensor; además, se especificarán los bloques diseñados para este fin.

### 2.1. Impedancia equivalente

La impedancia es un concepto que representa la oposición de un circuito al flujo de corriente eléctrica alterna [31]. Se obtiene mediante la relación entre el voltaje fasorial ( $\mathbf{V}$ ) y la corriente fasorial ( $\mathbf{I}$ ) del circuito, de la forma:

$$Z = \frac{\mathbf{V}}{\mathbf{I}} \quad (2.1)$$

Su unidad es el Ohm ( $\Omega$ ) y se simboliza mediante la letra  $Z$ .

Cabe recordar que un *fasor* es una forma de representación de una señal senoidal. Se trata de números complejos que, basados en la identidad de Euler, permiten expresar las funciones senoidales mediante su magnitud y ángulo de fase. Por ejemplo, un voltaje senoidal de magnitud  $V_m$ , frecuencia  $\omega$  y ángulo de fase  $\theta$  de la forma  $v(t) = V_m \cos(\omega t + \theta)$ , se puede expresar en forma de fasor del mismo modo que se realiza la representación en forma polar de un número complejo mediante su magnitud y fase, como se muestra a continuación:

$$\mathbf{V} = V_m \angle \theta \quad (2.2)$$

Utilizar la representación fasorial de funciones senoidales es una práctica común en la teoría de circuitos, pues permite realizar más fácilmente operaciones entre números complejos, necesarias para los análisis. Así, los voltajes y corrientes senoidales de los circuitos suelen expresarse en forma de los fasores  $\mathbf{V}$  e  $\mathbf{I}$ . Como se mostró en la ecuación (2.1), la relación entre ambos fasores brinda el valor de la impedancia. Sin embargo, ésta no es un fasor, pues no varía sinusoidalmente [31]; la impedancia es una cantidad compleja que puede representarse de manera rectangular de la forma:

$$Z = R + jX \quad (2.3)$$

donde  $R$  es la *resistencia* (parte real) y  $X$  la *reactancia* (parte imaginaria); esta última es dependiente de la frecuencia y puede ser un valor positivo o negativo dependiendo de si la impedancia es *inductiva* o *capacitiva*.

La impedancia puede representarse como un vector en el plano complejo, y en su forma polar se expresa como:

$$Z = |Z| \angle \theta \quad (2.4)$$

donde  $|Z|$  es la magnitud del número complejo y  $\theta$  la fase del mismo, y pueden calcularse mediante las expresiones siguientes:

$$|Z| = \sqrt{R^2 + X^2} \quad (2.5)$$

$$\theta = \tan^{-1} \left( \frac{X}{R} \right) \quad (2.6)$$

La impedancia equivalente de una resistencia  $R$ , un capacitor  $C$  y una inductancia  $L$  está dada por:

$$Z_R = R \quad (2.7)$$

$$Z_C = \frac{1}{j\omega C} \quad (2.8)$$

$$Z_L = j\omega L \quad (2.9)$$

donde  $\omega$  es la frecuencia del flujo de corriente alterna expresada en rad/s.

Considerando, por ejemplo, un circuito compuesto por una resistencia  $R_1$  y un capacitor  $C_2$  en serie, la impedancia total equivalente es:

$$Z_T = Z_{R_1} + Z_{C_2} = R_1 + \frac{1}{j\omega C_2} \quad (2.10)$$

Suponiendo que  $R_1 = 1\text{M}\Omega$  y  $C_2 = 1\text{nF}$ , la magnitud y fase de la impedancia total del circuito con respecto a la frecuencia se muestra en la Figura 2.1. La magnitud de la impedancia disminuye conforme aumenta la frecuencia, debido a que a bajas frecuencias la impedancia del capacitor es varios órdenes de magnitud mayor que la de la resistencia. Conforme aumenta la frecuencia, la impedancia del capacitor disminuye y, a frecuencias lo suficientemente elevadas, el capacitor se comporta como un corto-circuito y la impedancia equivalente es igual al valor de la resistencia. En cuanto a la fase, en un principio se mantiene constante a  $-90^\circ$ , ya que la impedancia del capacitor es la que domina a bajas frecuencias. Conforme aumenta la frecuencia y disminuye la impedancia del capacitor, el ángulo de fase se incrementa hasta mantenerse constante en  $0^\circ$ , indicando que la resistencia es la impedancia dominante para ese rango de frecuencias.

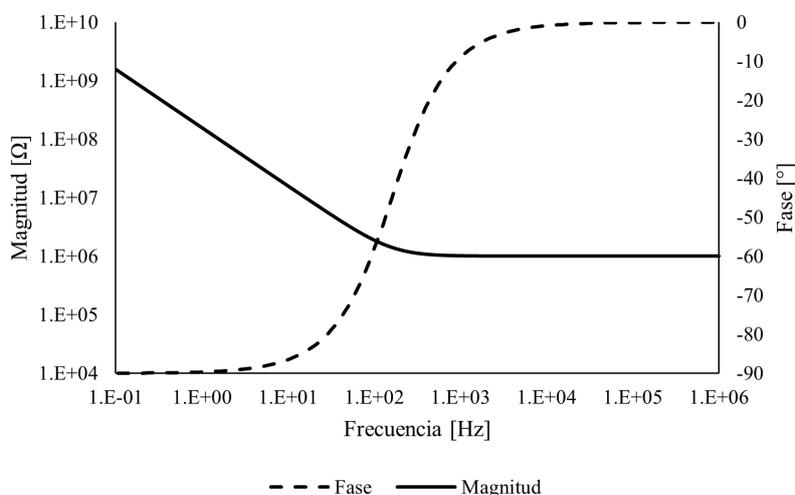


Figura 2.1: Impedancia de un circuito RC en serie en función de la frecuencia.

Por otra parte, si se considera una resistencia  $R_1$  y un capacitor  $C_2$  en paralelo, la impedancia equivalente está dada por:

$$Z_T = \frac{1}{\frac{1}{Z_{R_1}} + \frac{1}{Z_{C_2}}} = \frac{R_1 \frac{1}{j\omega C_2}}{R_1 + \frac{1}{j\omega C_2}} = \frac{R_1}{j\omega C_2 R_1 + 1} \quad (2.11)$$

En la Figura 2.2 se muestra la magnitud y fase de la impedancia equivalente del circuito, considerando  $R_1 = 1\text{M}\Omega$  y  $C_2 = 1\text{nF}$ . A diferencia del caso anterior, en un principio la magnitud de la impedancia es igual al valor de la resistencia, debido a que la impedancia del capacitor es muy grande en bajas frecuencias y se encuentra en paralelo con una impedancia considerablemente menor. Conforme aumenta la frecuencia, la impedancia del capacitor disminuye hasta volverse menor a la de la resistencia, por lo que la impedancia total está determinada únicamente por el capacitor. Del mismo modo, a bajas frecuencias la fase del circuito es aproximadamente cero, ya que la resistencia es la impedancia dominante, mientras que a frecuencias mayores la fase se reduce hasta  $-90^\circ$ , por efecto del capacitor.

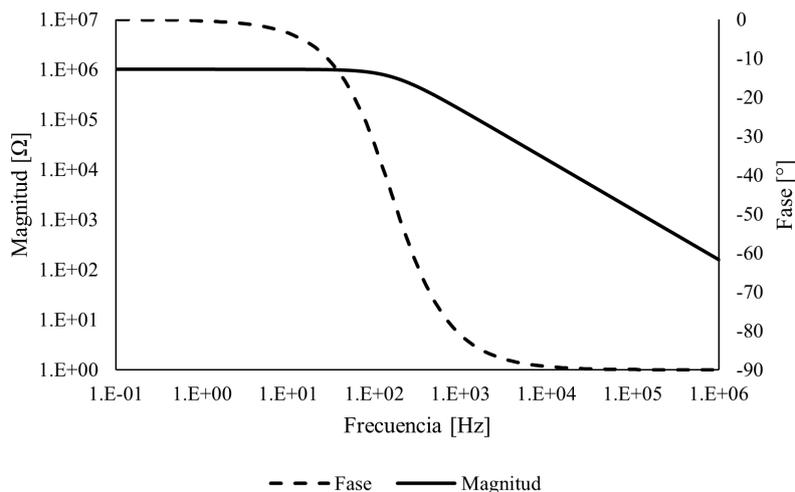


Figura 2.2: Impedancia de un circuito RC en paralelo en función de la frecuencia.

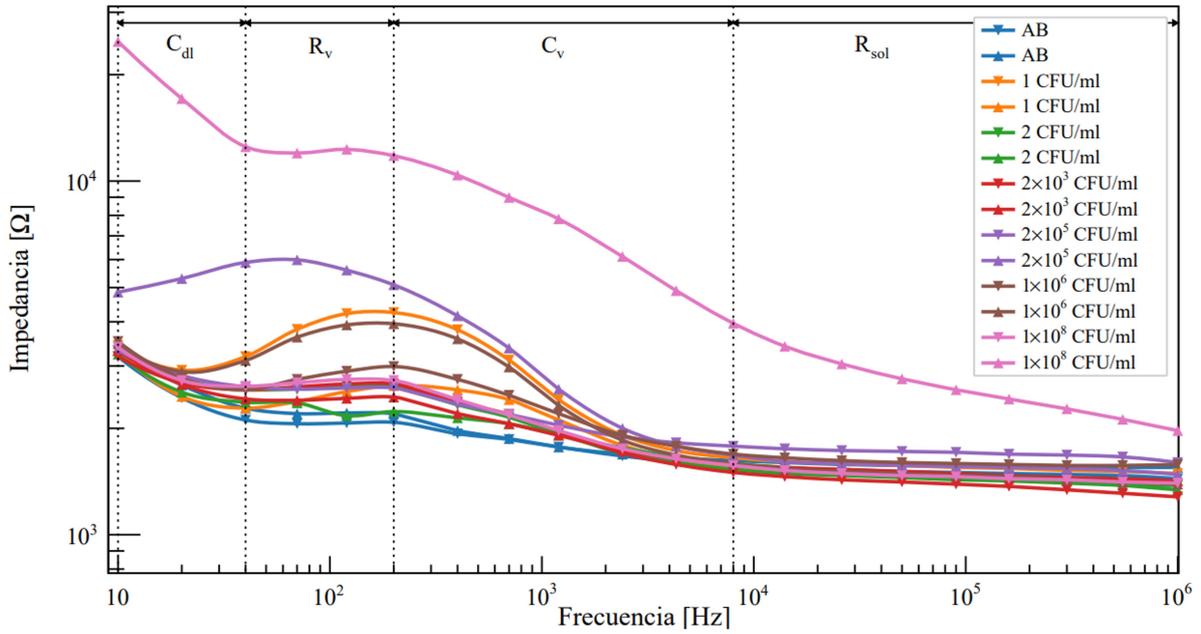
## 2.2. Análisis del biosensor fabricado

En este trabajo se diseñará un circuito de lectura para un sensor de bacteria *E. coli* desarrollado en INAOE. En [3], se reporta la caracterización de la sensibilidad y límites de detección del biosensor, que se realizó mediante estudios de Espectroscopía de Impedancia Electroquímica en un rango de frecuencia de 10Hz a 1MHz con concentraciones de *E. coli* desde 0 CFU/ml (sólo anticuerpos) hasta  $10^8$  CFU/ml en buffer de fosfato salino (PBS). Los resultados de este estudio se muestran a continuación, incluyendo el modelo de circuito electrónico equivalente que representa el comportamiento del biosensor.

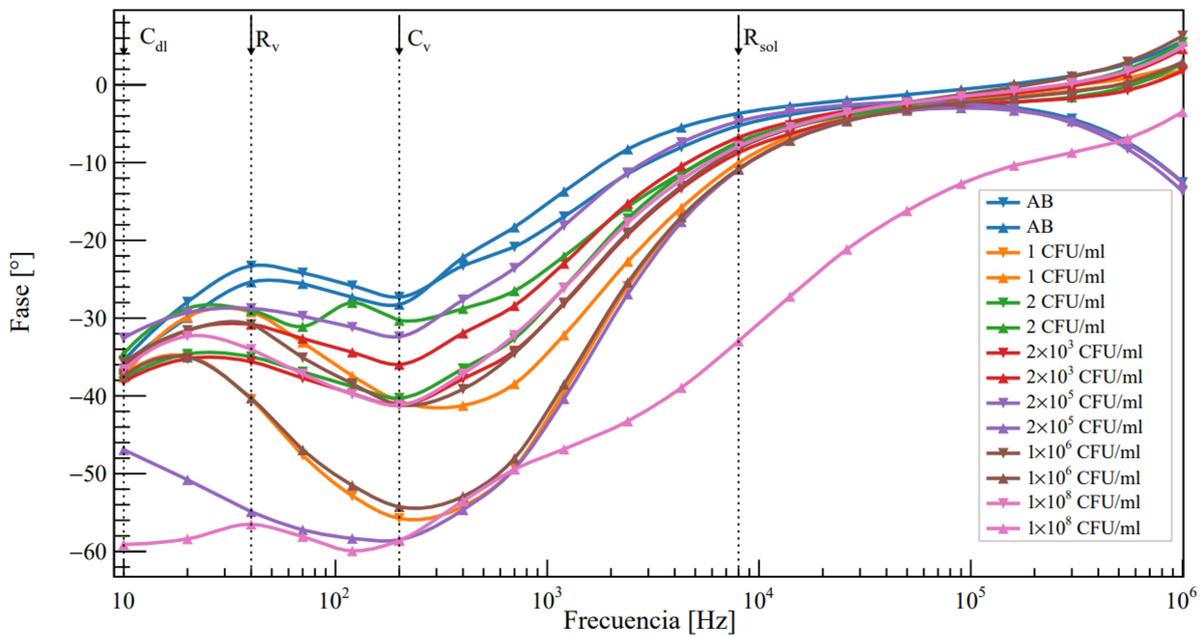
### 2.2.1. Curvas de impedancia y modelado electrónico

En [3] se realizó el estudio del comportamiento del biosensor mediante un analizador de impedancia que consiste en un equipo *Hioki IM 3570 Impedance Analyzer*, el cual se encuentra disponible en las instalaciones de INAOE y puede medir tanto magnitud como fase de impedancia en un rango de frecuencias de 4Hz a 5MHz mediante señales de excitación de voltaje o corriente.

Las mediciones se realizaron induciendo un voltaje AC con amplitud de 5V en un rango de frecuencias de 10Hz a 1MHz [3]. Las gráficas obtenidas se muestran en la Figura 2.3. Las concentraciones de bacteria utilizadas fueron: 0 CFU/ml (representada en las gráficas como AB y que consiste solamente en los anticuerpos), 1 CFU/ml, 2 CFU/ml,  $2 \times 10^3$  CFU/ml,  $2 \times 10^5$  CFU/ml,  $1 \times 10^6$  CFU/ml y  $1 \times 10^8$  CFU/ml. Para cada concentración se utilizaron dos biosensores diferentes con el fin de comprobar la reproducibilidad de los resultados.



(a)



(b)

Figura 2.3: (a) Magnitud y (b) fase de la impedancia resultante de los biosensores para distintas concentraciones en función de la frecuencia [3]. En línea punteada se resaltan varios rangos de frecuencia correlacionados con cada elemento del circuito equivalente propuesto en [3].

Las curvas de impedancia se pueden dividir en cuatro rangos de frecuencia: de 10 Hz a 40 Hz, de 40 Hz a 200 Hz, de 200 Hz a 8 kHz y de 8 kHz a 1 MHz [3]. En el primer rango, la mayoría de las curvas de magnitud presentan una pendiente negativa, es decir, la impedancia disminuye con el aumento de la frecuencia. Por otra parte, la fase es negativa en este rango, con valores que inician desde los  $-32^\circ$  hasta casi los  $-60^\circ$ . Estas

características pueden relacionarse con un elemento capacitivo.

En el segundo rango de frecuencias se observa un cambio en la pendiente de la magnitud de impedancia, que inicialmente es positiva y se reduce, de modo que la magnitud de impedancia se mantiene casi constante; al mismo tiempo, en la curva de fase se observa un incremento en los valores con una tendencia a acercarse a los  $0^\circ$ . Estas características pueden asociarse con un elemento resistivo.

En el tercer rango de frecuencias se observa nuevamente una pendiente negativa de la magnitud de impedancia, así como un decremento de la fase, por lo que se puede asociar a otro elemento capacitivo.

Finalmente, en el cuarto rango de frecuencias se observa que la magnitud de impedancia tiende a permanecer prácticamente constante, mientras que la fase presenta una tendencia a mantenerse cerca de los  $0^\circ$ , por lo que se puede asociar otro elemento resistivo.

Así, a partir del análisis de estas curvas se propuso en [3] el circuito equivalente simplificado que se muestra en la Figura 2.4, donde  $R_{sol}$  representa la resistencia de la solución,  $C_{dl}$  la impedancia de doble capa, y  $R_v$  y  $C_v$  se asocian con los cambios en la impedancia total provocados por la presencia de bacteria *E. coli*. Conforme aumenta la concentración de bacteria, el valor de  $R_v$  aumenta y el de  $C_v$  disminuye; además, cada elemento se vuelve dominante para las curvas de impedancia en determinados rangos de frecuencia, tal como está indicado en la Figura 2.3.

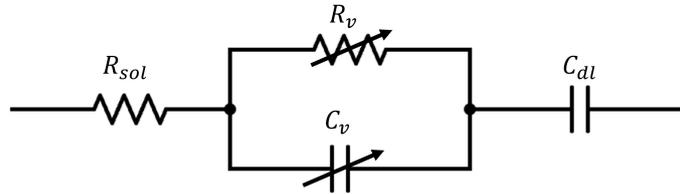


Figura 2.4: Circuito equivalente simplificado del biosensor.

La impedancia equivalente de este modelo está determinada por la expresión:

$$Z_T = Z_{R_v} || Z_{C_v} + Z_{R_{sol}} + Z_{C_{dl}} = \frac{R_v}{j\omega C_v R_v + 1} + R_{sol} + \frac{1}{j\omega C_{dl}} \quad (2.12)$$

La comprobación del modelo electrónico obtenido, así como la aproximación de los valores de cada elemento pasivo que lo compone, se realizó mediante simulaciones. Según el análisis presentado en [3], los valores representativos para los elementos del circuito para el caso sin presencia de bacteria (AB) son  $C_{dl} = 6.24\mu\text{F}$ ,  $R_{sol} = 1.6\text{k}\Omega$ ,  $C_v = 550\text{nF}$  y  $R_v = 650\Omega$ . Mediante un análisis AC, se obtuvieron las curvas mostradas en la Figura 2.5, en las cuales se presentan la magnitud y fase de la impedancia del modelo para dichos valores representativos en función de la frecuencia, obteniendo una gráfica muy parecida a la experimental.

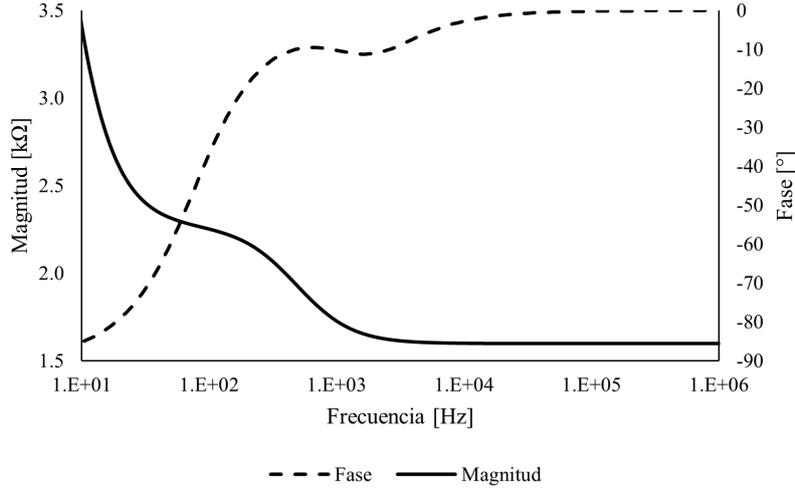


Figura 2.5: Impedancia en función de la frecuencia del modelo circuital del biosensor para valores representativos.

### 2.2.2. Sensibilidad y rango de impedancia

Analizando las curvas de la Figura 2.3, se encontró que en 700Hz se obtenían las mayores diferencias de impedancia entre concentraciones, por lo cual el estudio de sensibilidad y rango de impedancia se realizó para esta frecuencia. En la Figura 2.6 se muestra el valor de magnitud de impedancia obtenido para cada concentración en los dos biosensores utilizados a 700Hz. En dicha gráfica se observa que los valores de impedancia obtenidos en cada biosensor para la misma concentración son diferentes entre sí; al realizar los procedimientos estadísticos necesarios, se concluyó que no existe una tendencia clara para esta diferencia, por lo que no se encontró una sensibilidad específica del biosensor y no se puede asociar un cambio dado en la magnitud de impedancia con una variación determinada de la concentración de bacteria [3]. Sin embargo, sí se encontraron tres valores de impedancia relevantes:

- El valor de impedancia del biosensor para el caso de concentración 0 CFU/ml, es decir, sin presencia de bacteria, es de aproximadamente  $1.87k\Omega \angle -18^\circ$ .
- El menor valor registrado de impedancia con presencia de bacteria es de  $2.06k\Omega \angle -28^\circ$ .
- El mayor valor registrado con presencia de bacteria fue de  $8.99k\Omega \angle -49^\circ$ .

Estos valores proporcionan información relevante acerca del mínimo cambio de impedancia registrado y el máximo valor de impedancia que puede presentar el sensor.

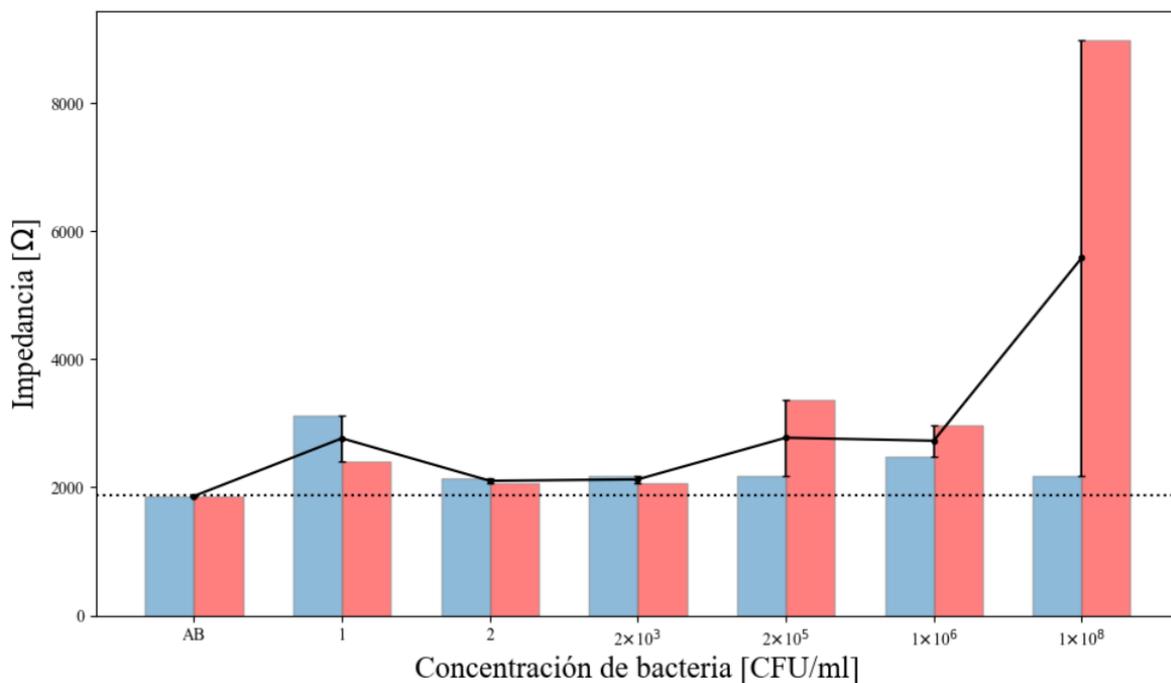


Figura 2.6: Magnitud de la impedancia obtenida a 700Hz para cada concentración. La curva negra representa la tendencia de la impedancia promedio obtenida por concentración, mientras que la línea punteada muestra el mínimo valor de impedancia registrado, el cual corresponde al caso sin presencia de bacteria [3].

A partir de estos datos obtenidos en [3], es posible determinar la amplitud de corriente que circulará por el biosensor en función del voltaje de excitación y de la concentración de bacteria. La Figura 2.7 muestra las curvas de amplitud de corriente para los valores mínimo y máximo de impedancia presentados a 700Hz.

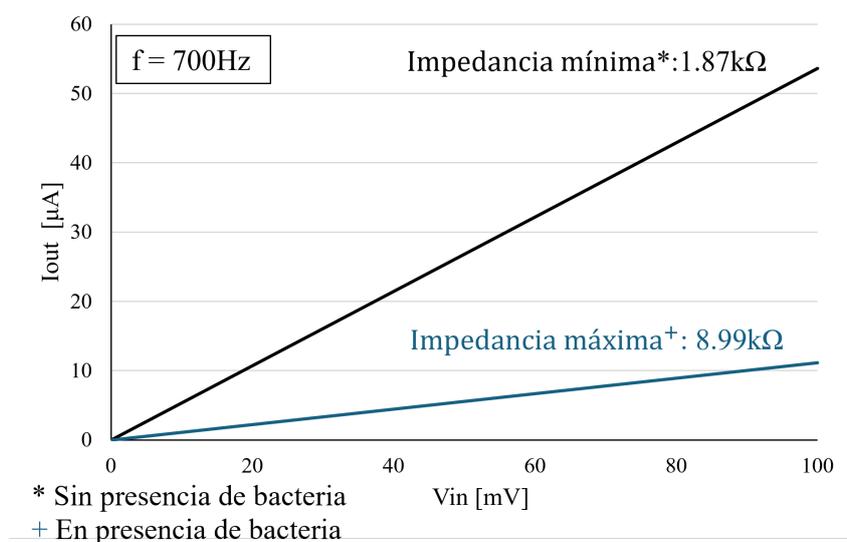


Figura 2.7: Corriente de salida del biosensor en función de la amplitud del voltaje de excitación para la impedancia mínima y máxima a 700Hz.

## 2.3. Amplificador *lock-in* de doble fase

En la Figura 2.8 se muestra el diagrama de bloques de un amplificador *lock-in* de doble fase para la medición de impedancias del biosensor. En esta Tesis se aborda el diseño de los bloques enmarcados en rojo. En particular, el primer bloque es un amplificador de transimpedancia (TIA) pseudodiferencial, el cual, como su nombre indica, convierte la corriente proveniente del biosensor a una señal de voltaje. Esta etapa es la que proporciona la mayor ganancia del sistema, con el fin de reducir el ruido referido a la entrada.

El segundo bloque es un transconductor, el cual convierte nuevamente a corriente el voltaje de salida del TIA para realizar la multiplicación de la señal en modo corriente. Este transconductor, en conjunto con el segundo amplificador de transimpedancia, proporciona también ganancia al sistema mediante la relación entre las resistencias  $R_2$  y  $R_1$ .

El tercer bloque es el circuito *mixer*, que multiplica la señal proveniente del transconductor por las señales de referencia mediante un arreglo de interruptores que conmutan la señal.

Posteriormente se utiliza un segundo amplificador de transimpedancia de salida única y con retroalimentación negativa, que convierte la corriente de salida del *mixer* a voltaje.

Finalmente, los voltajes de salida del TIA2 van a un filtro pasa-bajas para obtener los voltajes de salida  $V_x$  y  $V_y$ . Estos filtros deben tener una frecuencia de corte del orden de 100Hz. El diseño de los LPF a nivel integrado queda fuera del propósito de esta Tesis, por lo que se emplearán filtros pasivos de orden 2 para la simulación del LIA.

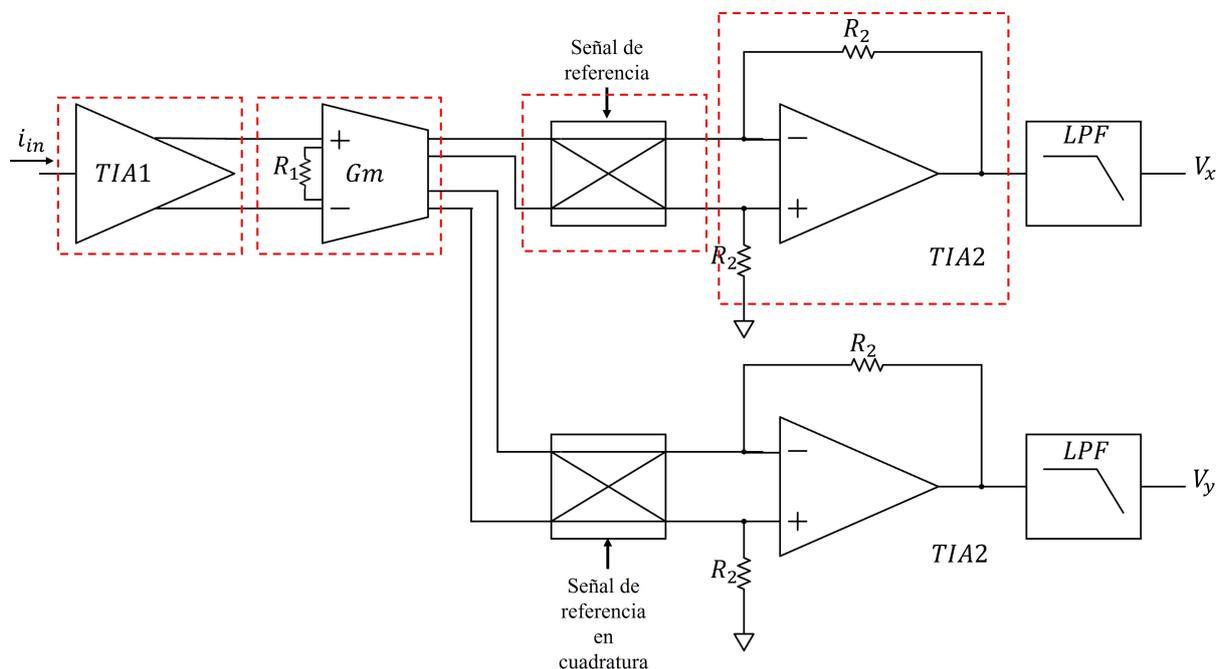


Figura 2.8: Diagrama de bloques de un LIA de doble fase.

Con el fin de medir el rango de impedancias del biosensor fabricado, y de otros biosensores similares, el LIA debe cumplir con ciertas especificaciones que se detallan a continuación:

En primer lugar, un parámetro relevante a considerar es el ancho de banda del sistema. Ya que los estudios realizados al biosensor presentaron resultados satisfactorios para la

frecuencia de 700Hz (en la que hay una mayor diferencia de impedancia entre concentraciones), el circuito de lectura fue diseñado para manejar las características del biosensor a dicha frecuencia, por lo tanto, el ancho de banda necesario es de al menos 7kHz; sin embargo, el biosensor puede trabajar hasta el orden de megahertz, siendo éste también el límite de frecuencia aplicable para que la bacteria *E.coli* mantenga sus propiedades eléctricas. Por ello, esperando que el amplificador *lock-in* pueda utilizarse para distintos rangos de frecuencia (realizando los cambios necesarios en el voltaje de excitación para mantener un rango manejable de corriente de entrada), se propuso un ancho de banda del sistema de al menos 1MHz.

Así mismo, la entrada del LIA debe ser capaz de manejar la corriente de salida del biosensor. Como se mostró en la sección 2.2, el rango en el que varía esta corriente depende directamente del voltaje de excitación aplicado y de la impedancia del biosensor. Tomando como referencia los valores de las mediciones a 700Hz, el biosensor presenta un rango de impedancias entre 1.87k $\Omega$  y 8.99k $\Omega$ , por lo que para mantener la corriente de salida en el orden de decenas de microampers se requiere que el voltaje de excitación no exceda los 100mV. Sin embargo, para reducir el consumo del circuito de lectura es preferible manejar corrientes de entrada lo más bajas posible; además, tomando en cuenta que una de las características principales de los LIAs es medir señales aunque estén inmersas en altos niveles de ruido, es posible reducir la amplitud del voltaje de excitación por debajo de los 100mV con el fin de manejar una menor corriente en el biosensor. Así, se propone que el voltaje de excitación del biosensor sea de 20mV de amplitud, de modo que la amplitud de la corriente de entrada del LIA maneje un rango de entre 2.22 $\mu$ A para el valor más alto de impedancia y 10.71 $\mu$ A para el valor más bajo, siendo éste aproximadamente el rango de corrientes que debe ser capaz de manejar el bloque de entrada.

Otro parámetro a considerar en el primer bloque del sistema es la impedancia de entrada. Ya que se requiere una entrada en corriente, para tener un buen acoplo y una buena precisión se debe tener una baja impedancia de entrada. El valor requerido depende directamente del rango de impedancias que se desea medir. Una forma de escoger dicho valor es centrándonos en el valor mínimo de impedancia que pueda tener el biosensor, siendo para este caso 1.87k $\Omega$ , y proponiendo una impedancia de entrada mucho menor, es decir, inferior a 187 $\Omega$ .

Del mismo modo, otra característica importante a tener en cuenta es el rango de voltaje de salida. Ya que se espera tener corrientes de entrada relativamente bajas, resulta necesario poder aprovechar la mayor parte del rango de voltaje de salida ( $V_{DD} = 1.8V$  para la tecnología CMOS 180nm de UMC) para tener una mayor sensibilidad a los cambios de impedancia del biosensor. Para ello, se requiere que la salida en DC de cada bloque sea de  $V_{DD}/2$ , es decir, 900mV para la tecnología utilizada.

Ya que se requiere de un rango de voltaje de salida elevado, se debe también especificar la linealidad esperada del circuito de lectura. En un amplificador *lock-in*, la salida del sistema depende las frecuencias armónicas que compongan a la señal, por lo que el incremento de la distorsión armónica degrada la precisión del mismo; es por eso que conservar una alta linealidad se vuelve de suma importancia.

Tomando en cuenta los valores de distorsión armónica manejados en sistemas similares ([19], [28], [32]), para obtener una buena precisión en la lectura del valor de impedancia se propone mantener la distorsión armónica total de los amplificadores que componen el

LIA por debajo de -50dB, para una frecuencia de 700Hz y rango de voltaje de salida de hasta  $1.5V_{pp}$ .

Finalmente, ya que la intención es obtener un sistema portable, se requiere del menor consumo de potencia posible.

En resumen, las metas principales a obtener en el diseño del amplificador *lock-in* propuesto son las siguientes:

- Entrada en corriente capaz de manejar un rango de  $2\mu A$  -  $11\mu A$ .
- Distorsión armónica total (THD) por debajo de los -50dB para  $f = 700Hz$  y  $\Delta V_{max} = 1.5V_{pp}$ .
- Impedancia de entrada menor a  $187\Omega$ .
- Voltaje de salida DC igual a  $V_{DD}/2$  (900mV).
- Ancho de banda (BW) mayor o igual a 1MHz.
- Menor consumo de potencia posible.

## 2.4. Conclusiones

En este capítulo se describió parte de la caracterización experimental del detector de bacteria *E. coli*, así como su modelado electrónico. Se detallaron características específicas en el uso del biosensor como frecuencia de trabajo preferente y rango de impedancia manejado a dicha frecuencia, a partir de los cuales se determinó el rango de corriente de salida esperado.

Posteriormente, se describió el sistema de un amplificador *lock-in* de doble fase y se especificaron los bloques diseñados en esta Tesis para la realización del circuito de lectura; finalmente, a partir de la caracterización del biosensor se establecieron las especificaciones requeridas para dichos bloques.

# Capítulo 3

## Bloques del amplificador *lock-in*

En el Capítulo 1 se describió el principio de funcionamiento de un amplificador *lock-in*. Partiendo de las especificaciones planteadas en el capítulo anterior, las cuales se basan en las características del sensor de bacteria *E. coli* fabricado en INAOE, en esta tesis se describirá el proceso de diseño de un amplificador *lock-in* que funcione como circuito de lectura de dicho sensor.

Los bloques diseñados para conformar el amplificador *lock-in* son:

- Amplificador de transimpedancia pseudodiferencial.
- Transconductor con entrada complementaria.
- Circuito multiplicador.
- Amplificador de transimpedancia de salida única.

En este capítulo se detallará el diseño de cada bloque que conforma el amplificador *lock-in*. Se presentarán algunos conceptos básicos que permitan describir el proceso de selección de cada topología, así como las corrientes de polarización, niveles de inversión y regiones de operación necesarias para determinar el dimensionamiento de los transistores utilizados.

Igualmente, se mostrará el resultado de la caracterización eléctrica de los bloques con el fin de verificar que cumplan con las especificaciones requeridas: entrada en corriente de 2 a  $11\mu\text{A}$  de amplitud; THD  $\leq -50\text{dB}$  para  $f = 700\text{Hz}$  y  $\Delta V_{max} = 1.5V_{pp}$ ; impedancia de entrada menor a  $187\Omega$ ; BW  $\geq 1\text{MHz}$  y menor consumo de potencia posible.

Todos los bloques se realizaron en tecnología CMOS UMC de 180nm. En el Apéndice A se muestra la tabla de valores nominales para algunos parámetros relevantes de la tecnología, utilizados durante el diseño de los bloques.

### 3.1. Amplificador de transimpedancia pseudodiferencial

Un amplificador de transimpedancia (TIA) es un circuito que convierte una señal de corriente a voltaje. La relación entre el cambio de voltaje generado a la salida y el cambio de corriente de entrada que lo provocó se conoce como ganancia de transimpedancia, su unidad es el Ohm ( $\Omega$ ) y se define mediante la expresión siguiente [33]:

$$R_T = \frac{\partial V_{out}}{\partial I_{in}} \quad (3.1)$$

Como bloque de entrada del amplificador *lock-in* se diseñó un amplificador de transimpedancia basado en la configuración básica de compuerta común, la cual se muestra en la Figura 3.1. Esta configuración es conocida por ser un *seguidor de corriente*, pues la corriente que ingresa al nodo de baja impedancia (fuente del transistor  $M_2$ ) se refleja directamente en la corriente que pasa por la resistencia  $R_D$ , siendo ésta la encargada de convertirla a una señal de voltaje. Es así que la ganancia de transimpedancia de un TIA basado en esta configuración está determinada en primer orden por la propia resistencia  $R_D$ , como se indica a continuación:

$$R_T = R_D \quad (3.2)$$

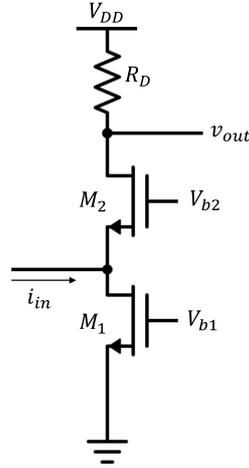


Figura 3.1: Diagrama de un TIA básico a partir de la configuración de compuerta común.

Así mismo, la configuración de compuerta común se caracteriza por tener una baja impedancia de entrada, determinada por la expresión siguiente:

$$Z_{in} = \frac{R_D + r_{o2}}{gm_2 r_{o2} + 1} \quad (3.3)$$

Siendo  $gm_2$  la transconductancia del transistor  $M_2$  y  $r_{o2}$  su resistencia de salida. Si se considera  $gm_2 r_{o2} \gg 1$  y  $r_{o2} \gg R_D$ , la impedancia de entrada puede aproximarse a:

$$Z_{in} \approx \frac{1}{gm_2} \quad (3.4)$$

donde se muestra un valor de impedancia que depende solamente de la transconductancia del transistor  $M_2$ .

La transconductancia de un transistor en inversión fuerte y saturación puede expresarse de la forma:

$$gm = \frac{2I_D}{V_{GS} - V_{th}} \quad (3.5)$$

donde  $I_D$  representa la corriente de polarización del transistor,  $V_{GS}$  el voltaje de compuerta a fuente y  $V_{th}$  el voltaje umbral. La transconductancia del transistor muestra, por lo tanto, una dependencia directa con la corriente de polarización del mismo.

Con el fin de que el circuito consuma la menor potencia posible, se debe limitar la corriente de polarización. Si se utilizara una configuración de compuerta común básica como la de la Figura 3.1, esto implicaría una transconductancia  $gm_2$  relativamente baja y, por lo tanto, que la impedancia de entrada fuera relativamente elevada. Debido a esto, se utilizó la técnica de *gain-boosting* para mantener la impedancia de entrada menor a  $187\Omega$  con un consumo de potencia reducido.

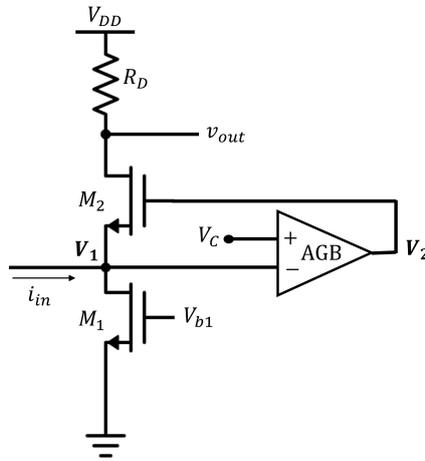


Figura 3.2: Implementación de la técnica *gain-boosting* en un TIA.

Como puede verse en la Figura 3.2, la técnica de *gain-boosting* consiste en incorporar al circuito un amplificador de voltaje con ganancia  $A_d$ , cuya función es incrementar el efecto de la transconductancia del transistor de entrada, en este caso  $M_2$ , reduciendo así el valor de la impedancia de entrada:

$$Z_{in} \approx \frac{1}{gm_2 A_d} \quad (3.6)$$

El amplificador de *gain-boosting* (AGB) también determina el voltaje en DC de la entrada del TIA ( $V_1$  en la Figura 3.2) mediante el voltaje de referencia  $V_C$ , del mismo modo que su voltaje de salida en DC ( $V_2$ ) determina el voltaje de compuerta del transistor  $M_2$ .

A partir de la configuración de compuerta común con *gain-boosting* de la Figura 3.2 se diseñó el bloque de entrada del amplificador *lock-in*, el cual consiste en un amplificador de transimpedancia pseudodiferencial como el que se muestra en la Figura 3.3. La utilización del TIA en modo pseudodiferencial se realizó con el fin de mejorar algunos parámetros relevantes del sistema como el rechazo al modo común y a la fuente de alimentación, así como compensar cualquier *offset* que pudiera haber a la salida del bloque.

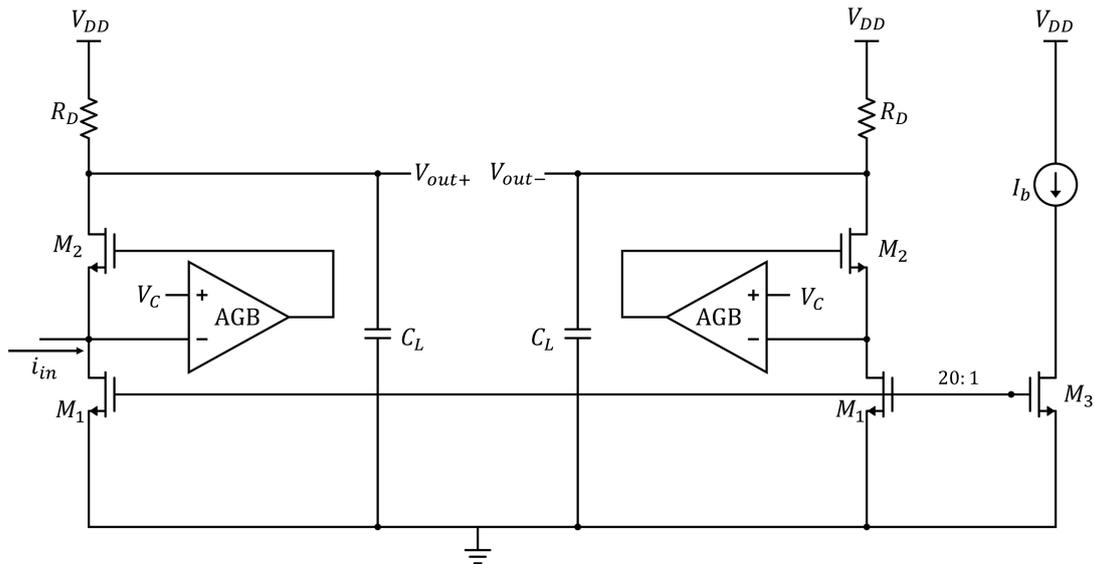


Figura 3.3: Diagrama del TIA pseudodiferencial diseñado.

La Tabla 3.1 muestra las dimensiones de los transistores utilizados en el TIA. Ya que se requiere manejar una corriente de entrada  $I_{in} = 2-11\mu A$ , se estableció una corriente de polarización  $I_b = 1\mu A$ , es decir,  $20\mu A$  para cada rama principal por la relación 1:20 entre los transistores  $M_3$  y  $M_1$ . Los transistores se polarizaron en inversión moderada en saturación. Igualmente, se utilizaron resistencias  $R_D$  de  $45k\Omega$  para poder obtener un voltaje de salida en DC de  $900mV$  para la corriente establecida.

Durante las primeras pruebas del TIA pseudodiferencial se encontró que éste presentaba un ancho de banda en el orden de cientos de megahertz. Aunque en primera instancia esto no afecta el funcionamiento del LIA, el tener un ancho de banda elevado propicia el paso de señales de alta frecuencia indeseables al sistema, mismas que se amplifican y pueden perjudicar la integridad de la señal. Ya que las especificaciones del sistema permiten valores de BW mucho menores, se decidió colocar dos capacitores de carga ( $C_L$ ) al diseño para limitar el ancho de banda, éstos tienen un valor de  $150fF$  y fueron seleccionados con el fin de que el ancho de banda final del bloque no excediera los  $25MHz$ , valor mucho mayor al requerido ( $1MHz$ ), de modo que la capacitancia de entrada del siguiente bloque no redujera el BW final por debajo de  $1MHz$ .

Tabla 3.1: Dimensiones de los transistores para el TIA pseudodiferencial.

Dispositivo	$\frac{W}{L}(\mu m/\mu m)$
$M_1$	13/0.54
$M_2$	13/0.54
$M_3$	0.65/0.54

En la Figura 3.4 se muestra la ganancia de transimpedancia obtenida en función de la frecuencia. Por su parte, en la Figura 3.5 se muestra la magnitud de la impedancia de entrada del bloque.

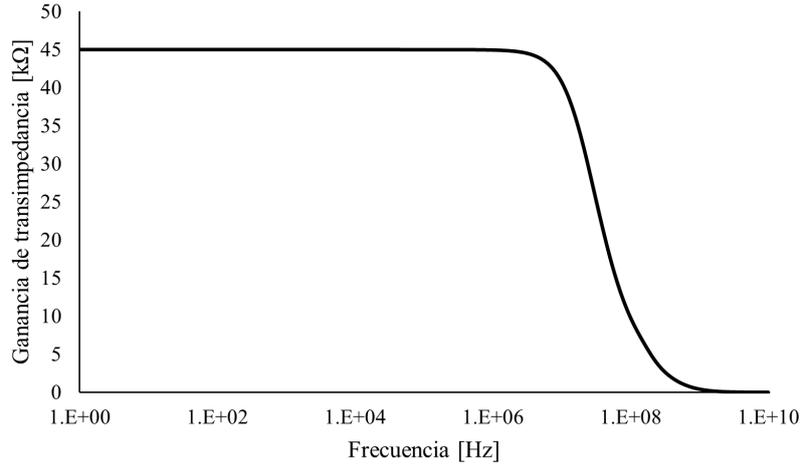


Figura 3.4: Magnitud de la ganancia de transimpedancia ( $R_T$ ) del TIA en función de la frecuencia.

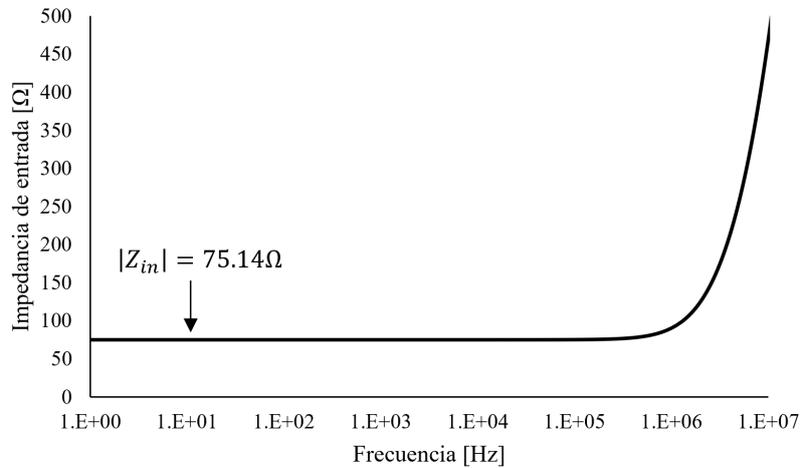


Figura 3.5: Magnitud de la impedancia de entrada ( $|Z_{in}|$ ) del TIA en función de la frecuencia.

Ya que la técnica de *gain-boosting* genera un lazo de retroalimentación en la configuración, se obtuvo la ganancia de lazo del TIA con el fin de medir el margen de fase del mismo y así garantizar su estabilidad. La ganancia de lazo en función de la frecuencia se muestra en la Figura 3.6. El margen de fase es de  $63^\circ$ , por lo que se espera un comportamiento estable en el sistema sin degradación de la respuesta en el tiempo.

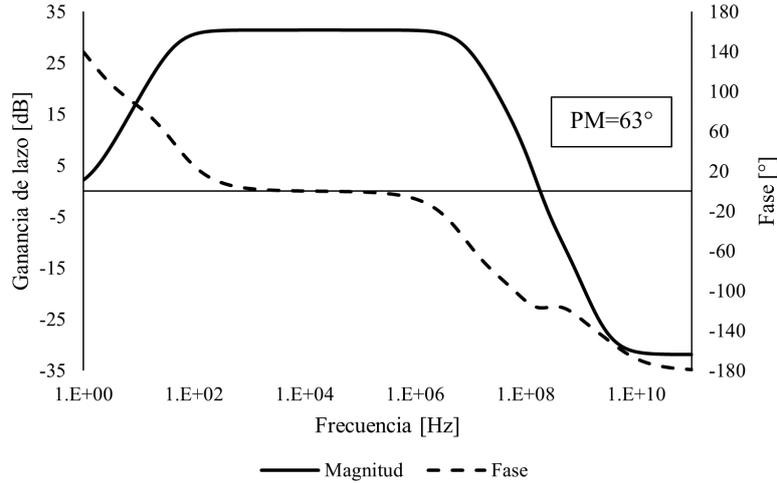


Figura 3.6: Ganancia de lazo del TIA en función de la frecuencia.

Como se mencionó en el capítulo anterior, la distorsión armónica de la señal es un parámetro determinante en el funcionamiento del LIA. En la Figura 3.7 se muestra el voltaje de salida diferencial obtenido para una corriente de entrada senoidal con amplitud de  $11\mu\text{A}$  a 700Hz, que corresponde al valor de corriente máximo que se espera manejar. Bajo estas condiciones, THD=-70.3dB.

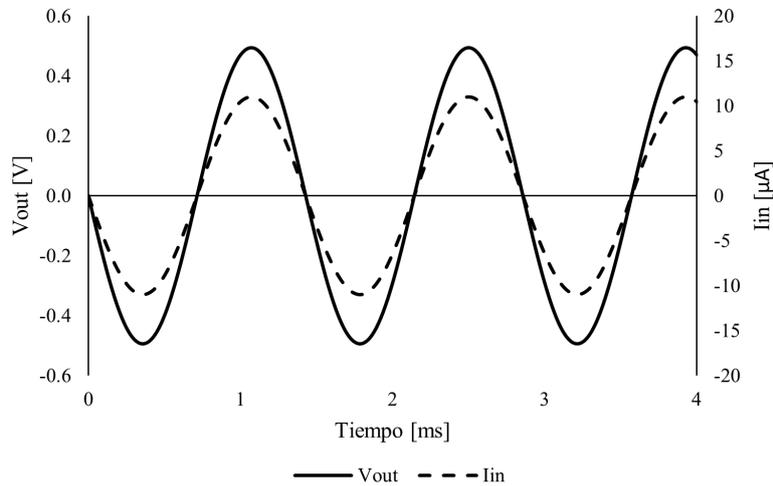


Figura 3.7: Comparación del voltaje de salida del TIA y la corriente de entrada máxima esperada en función del tiempo a 700Hz.

Finalmente, en la Tabla 3.2 se resumen los resultados de la caracterización eléctrica del bloque.

Tabla 3.2: Resultados de la caracterización del TIA pseudodiferencial.

Parámetros	Valor
Ganancia de transimpedancia	44.97k $\Omega$
BW	21.3MHz
$ Z_{in} $	$< 180\Omega @ f < 3.3\text{MHz}$
PM	63°
$V_{out,DC}$	899.3mV
$I_{in,max,p} @ (THD < -50dB, 700Hz)$	12.08 $\mu A_p$
$\Delta V_{out,d,pp} @ (THD < -50dB, 700Hz)$	1.08V $_{pp}$
$THD @ (f = 700Hz, I_{in,p} = 11\mu A_p)$	-70.3dB
SR+ @ $C_L = 150fF$	52.4 V/ $\mu s$
SR- @ $C_L = 150fF$	52.4 V/ $\mu s$
Consumo	97.2 $\mu W$

### 3.1.1. Amplificador diferencial para *gain-boosting* (AGB)

Como se mostró en la Figura 3.2, el amplificador de *gain-boosting* determina dos voltajes de polarización importantes para el TIA: el voltaje en la fuente ( $V_1$ ) y en la compuerta ( $V_2$ ) del seguidor de corriente  $M_2$ . Ya que se trabajó con transistores en inversión moderada y saturación, el rango de voltaje en el que se puede encontrar el valor de  $V_1$  está determinado por dos condiciones:

En primer lugar, para que el transistor  $M_1$  se encuentre en saturación, se debe cumplir:

$$V_1 > V_{GS1} - V_{th_n} \quad (3.7)$$

Para que el transistor  $M_2$  también permanezca en saturación debe cumplirse que  $V_{DS2} = V_{out} - V_1 > V_{GS2} - V_{th_n}$ . Por lo tanto:

$$V_1 < V_{out} - V_{GS2} + V_{th_n} \quad (3.8)$$

El rango de voltaje para  $V_1$  es, entonces:

$$V_{GS1} - V_{th_n} < V_1 < V_{out} - V_{GS2} + V_{th_n} \quad (3.9)$$

Debido a la mayor limitación del valor máximo del voltaje  $V_1$ , se optó por utilizar entrada PMOS para el amplificador de *gain-boosting*, ya que permite establecer un menor voltaje  $V_1$  en DC.

Por otra parte, para mantener  $M_2$  en inversión moderada debe cumplirse  $V_{GS2} > V_{th_n}$ ; por lo que se debe asegurar que:

$$V_2 > V_{th_n} + V_1 \quad (3.10)$$

La topología utilizada para el AGB es un par diferencial con entrada PMOS, como se muestra en la Figura 3.8. Se estableció un nivel de DC en la entrada de 360mV, y se realizó el diseño para un nivel de DC a la salida en el rango de 800 a 900mV. En la Tabla 3.3 se encuentran las dimensiones de los transistores. Se utilizó  $I_b = 1\mu A$ , lo que se traduce en una corriente de polarización de  $6\mu A$  en el transistor  $M_{g0}$ . Los transistores para esta topología se polarizaron en saturación en inversión fuerte ( $M_{g2}$ ) y moderada ( $M_{g0,1}$ ).

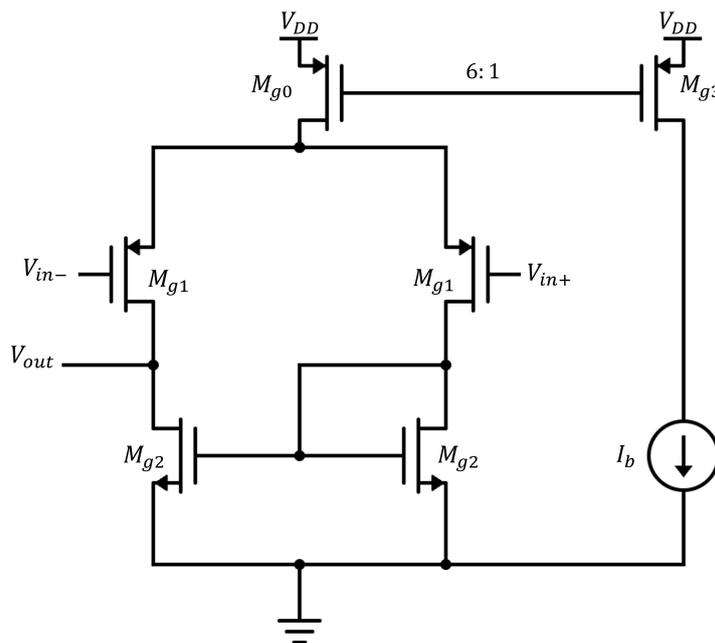


Figura 3.8: Topología utilizada para el amplificador de *gain-boosting*.

Tabla 3.3: Dimensiones de los transistores para el amplificador de *gain-boosting*.

Dispositivo	$\frac{W}{L} (\mu m/\mu m)$
$M_{g0}$	9.8/0.36
$M_{g1}$	4.9/0.36
$M_{g2}$	0.28/2.4
$M_{g3}$	1.64/0.36

La ganancia diferencial y la fase del amplificador en función de la frecuencia se muestran en la Figura 3.9. En la Tabla 3.4 se muestran los resultados de la caracterización eléctrica de este amplificador en lazo abierto.

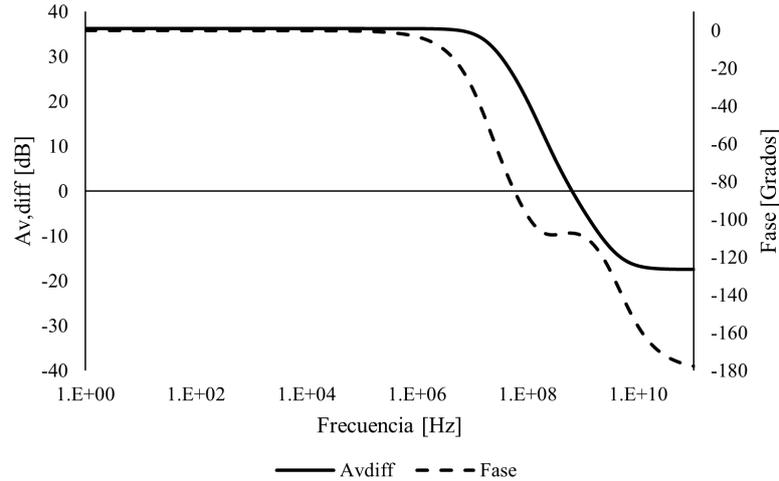


Figura 3.9: Ganancia diferencial y fase del AGB en función de la frecuencia.

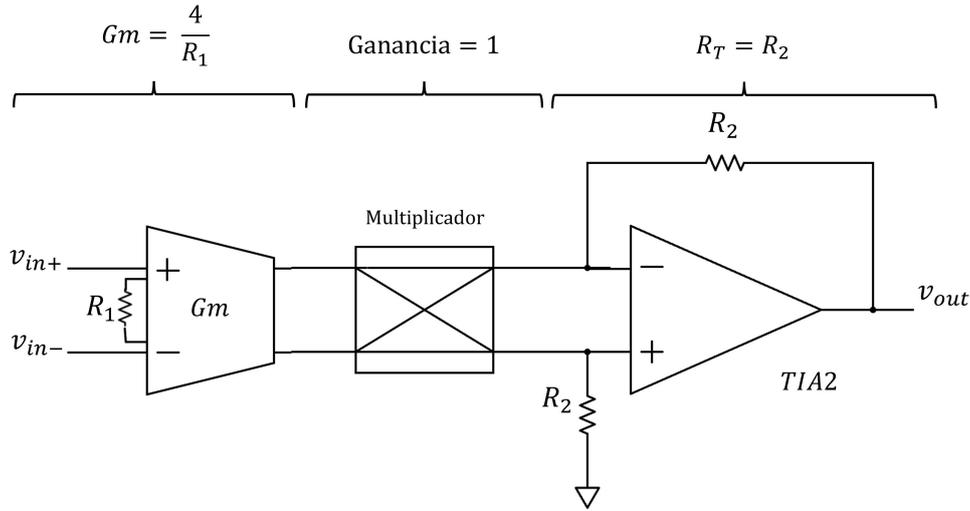
Tabla 3.4: Características del AGB.

Parámetros	Valor
Ganancia diferencial	36.3dB
BW	18.3 MHz
PM	72.83°
$V_{in,DC}$	360mV
$V_{out,DC}$	895mV
CMRR	67.9dB @ $f < 4.5\text{MHz}$
Consumo	12.6 $\mu$ W

## 3.2. Amplificador-multiplicador

El resto de los bloques que componen el LIA se integran en un circuito amplificador-multiplicador, el cual constituye la segunda etapa de amplificación del sistema y se encarga de realizar la detección sensible a fase.

En la Figura 3.10 se muestra el circuito amplificador-multiplicador. Como se puede observar, está compuesto por tres bloques principales: transconductor, circuito multiplicador y amplificador de transimpedancia; cada uno de ellos presenta una aportación de ganancia al sistema, la cual se especifica en la parte superior de la Figura 3.10.



$$\text{Ganancia total del amplificador – multiplicador} = GmR_T = \frac{4R_2}{R_1}$$

Figura 3.10: Bloques que conforman el amplificador-multiplicador.

Ya que se espera que el circuito multiplicador tenga ganancia unitaria, la ganancia del amplificador-multiplicador está, entonces, determinada solamente por la transconductancia  $G_m$  y la ganancia de transimpedancia del TIA2, resultando entonces en:

$$A_v = GmR_T = \frac{4R_2}{R_1} \quad (3.11)$$

Con el fin de poder aprovechar todo el rango de voltaje de salida posible y considerando que la primera etapa de amplificación proporcionada por el primer TIA a la entrada del sistema ya es considerablemente alta, se decidió buscar una ganancia de aproximadamente  $A_v = 1.5V/V = 3.52\text{dB}$  para el amplificador-multiplicador. A continuación se describe el diseño de los bloques que lo componen.

### 3.2.1. Transconductor con entrada complementaria

Un transconductor es un circuito que convierte una señal de voltaje en corriente. La transconductancia está definida por:

$$G_m = \frac{\partial I_{out}}{\partial V_{in}} \quad (3.12)$$

Aunque un par diferencial básico es un transconductor, la relación entre la corriente de salida y el voltaje de entrada sólo es lineal para señales de entrada muy pequeñas. Aplicando degeneración de fuente al par diferencial de entrada, se obtiene la celda básica del transconductor que se muestra en la Figura 3.11, cuya transconductancia está dada por:

$$G_m = \frac{g_m}{1 + g_m R_{deg}} \quad (3.13)$$

donde  $g_m$  representa la transconductancia de los transistores del par de entrada  $M_1$ .

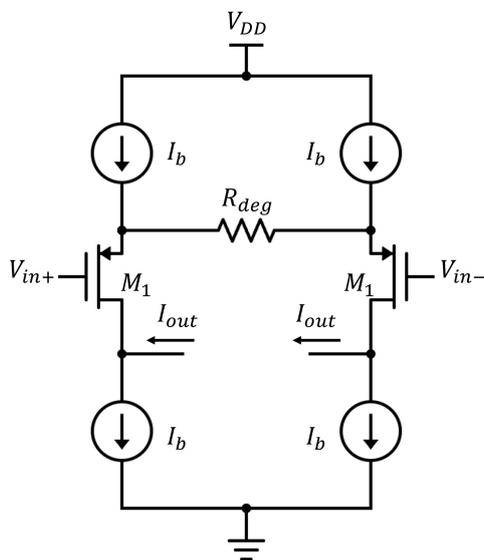


Figura 3.11: Transconductor básico con entrada PMOS y degeneración de fuente.

Si se cumple la condición  $g_m R_{deg} \gg 1$ , la transconductancia del bloque puede aproximarse a:

$$G_m \approx \frac{1}{R_{deg}} \quad (3.14)$$

dependiendo así solamente de la resistencia de degeneración; sin embargo, para que esta condición se cumpla la transconductancia del par diferencial debe ser considerablemente grande, lo cual puede traducirse en un consumo de corriente elevado. Dado que se desea realizar un diseño de bajo consumo de potencia, es preferible aplicar la técnica de *gain-boosting* para aumentar el efecto de la transconductancia del par diferencial de entrada, como se muestra en la Figura 3.12.

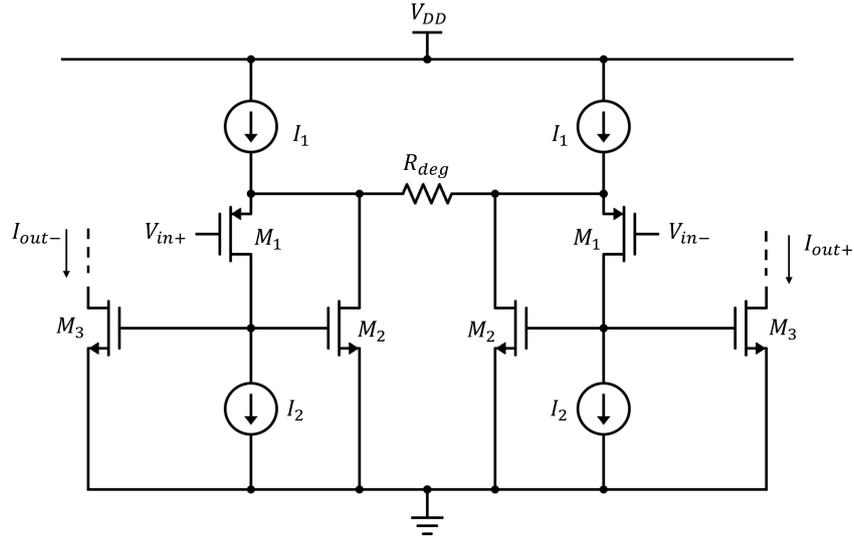


Figura 3.12: Aplicación de la técnica *gain-boosting* en un transconductor básico.

En esta configuración se fuerza una corriente constante  $I_2$  a través de los transistores de entrada  $M_1$ , los cuales actúan como seguidores de fuente, copiando el voltaje de entrada diferencial en las terminales de la resistencia de degeneración, y produciendo así una corriente directamente proporcional al voltaje de entrada. Ya que las corrientes  $I_1$  e  $I_2$  son constantes, los cambios de corriente en  $R_{deg}$  pasan a través de los transistores  $M_2$  y se copian a la salida del bloque a través de los transistores  $M_3$ . Los transistores  $M_2$  crean un lazo de retroalimentación negativa que aumenta el efecto de la transconductancia del par diferencial de entrada. La corriente de salida diferencial,  $I_{out,d} = I_{out+} - I_{out-}$ , puede expresarse como:

$$I_{out,d} = \frac{2V_{in,d}}{R_{deg}} \quad (3.15)$$

donde  $V_{in,d}$  es la entrada de voltaje diferencial  $V_{in,d} = V_{in+} - V_{in-}$ . La transconductancia está, por lo tanto, dada por:

$$G_m = \frac{2}{R_{deg}} \quad (3.16)$$

Como ya se indicó, el amplificador *lock-in* debe manejar corrientes de entrada con amplitudes de 2 a  $11\mu A_p$ , por lo que la salida del TIA presenta amplitudes de 90 a  $500mV_p$ . Así pues, el transconductor debe poder manejar señales de entrada mínima de hasta  $1V_{pp}$ , por lo que se diseñó un transconductor con entrada complementaria. La configuración utilizada se muestra en la Figura 3.13 [34].

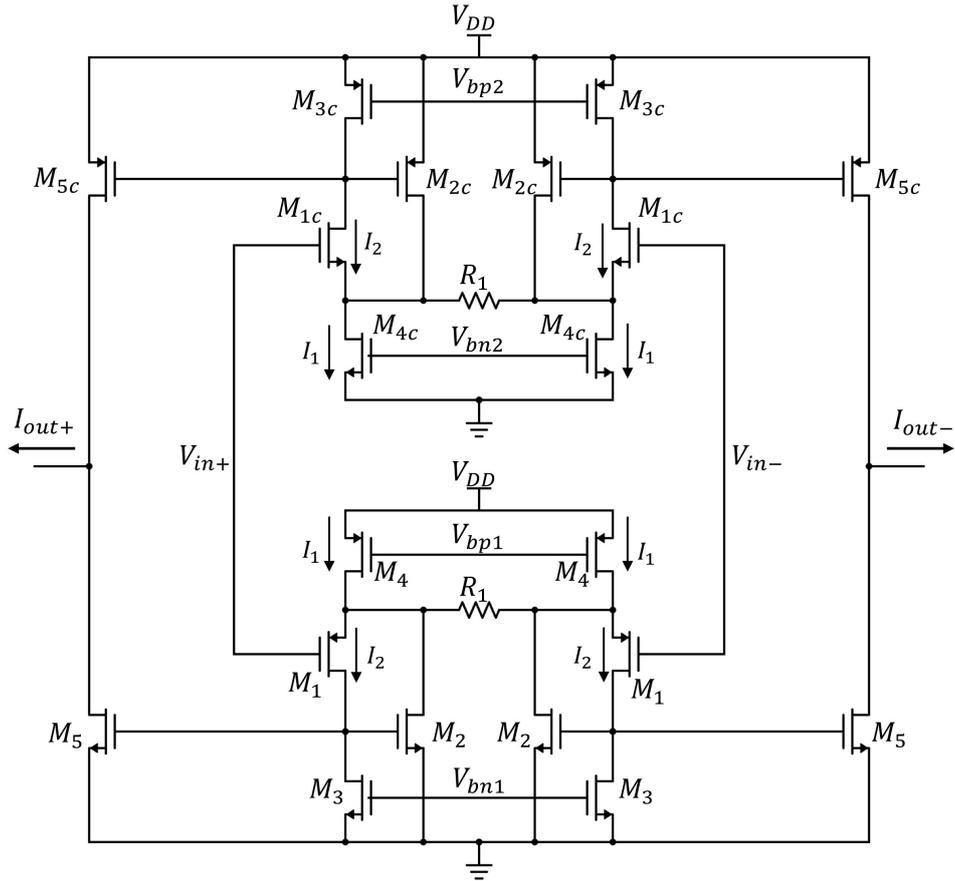


Figura 3.13: Transconductor con entrada complementaria.

El dimensionamiento de los transistores se muestra en la Tabla 3.5.

Tabla 3.5: Dimensiones de los transistores del transconductor.

Dispositivo	$M_1$	$M_2$	$M_3$	$M_4$	$M_5$	$M_{1C}$	$M_{2C}$	$M_{3C}$	$M_{4C}$	$M_{5C}$
W ( $\mu\text{m}$ )	44.8	2.9	40.2	93.4	2.9	10.9	19.0	147.5	26.3	19.0
L ( $\mu\text{m}$ )	0.36	0.36	0.36	0.36	0.36	0.36	0.36	0.36	0.36	0.36

Con el fin de disminuir el ruido referido a la entrada del sistema, se utilizó una resistencia  $R_1$  menor a la resistencia  $R_D$  del TIA de entrada, en concreto  $R_1 = 10\text{k}\Omega$ . Sin embargo, la disminución del valor de  $R_1$  resulta en un incremento de la corriente de polarización, por lo que se requirió establecer  $I_1 = 50\mu\text{A}$  para mantener la distorsión armónica por debajo de  $-50\text{dB}$  en todo el rango de señal. Por otra parte, con el fin de minimizar el consumo de potencia total, se empleó  $I_2 = 0.1\mu\text{A}$ . Se utilizaron transistores polarizados en saturación en inversión débil ( $M_1, M_{1C}, M_3, M_{3C}$ ) y moderada ( $M_2, M_{2C}, M_4, M_{4C}, M_5, M_{5C}$ ).

En primer orden, la transconductancia del bloque está definida por la expresión siguiente:

$$G_m = \frac{4}{R_1} \quad (3.17)$$

Se puede ver que la transconductancia se duplicó en comparación con la mostrada en la expresión 3.16, pues al utilizar dos núcleos transconductores complementarios se maneja el doble de la corriente a la salida.

La gráfica de la Figura 3.14 muestra la transconductancia del bloque en lazo abierto en función de la frecuencia.

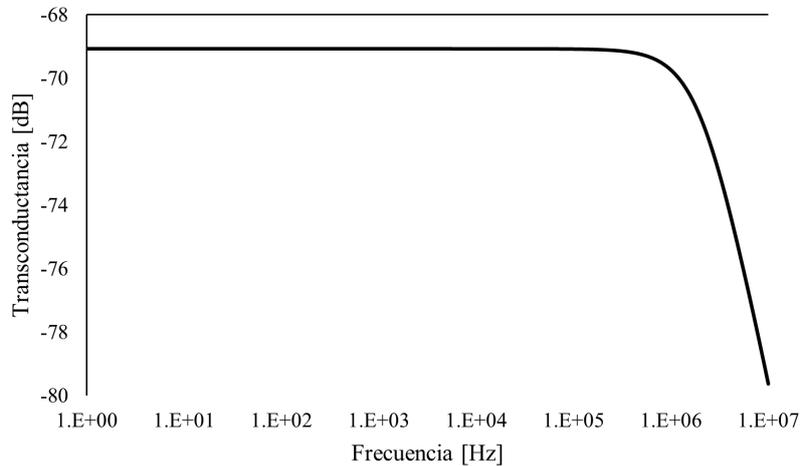


Figura 3.14: Transconductancia del bloque en función de la frecuencia.

En la Figura 3.15 se muestra la corriente diferencial de salida en función del tiempo para un voltaje de entrada diferencial de 500mV de amplitud y 700Hz de frecuencia. Bajo estas condiciones, la señal de corriente de salida presenta una THD de -53.1dB en lazo abierto.

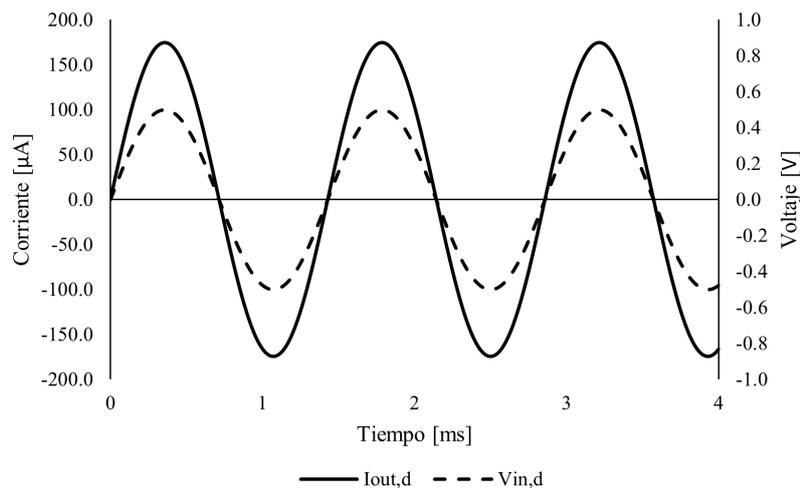


Figura 3.15: Corriente de salida y voltaje de entrada del transconductor en función del tiempo ( $f=700\text{Hz}$ ).

El resumen de las características eléctricas del transconductor se muestra en la Tabla 3.6.

Tabla 3.6: Características del transconductor con entrada complementaria.

Parámetros	Valor
$G_m$	$352\mu S$
BW	2.53 MHz
$Offset$	$2.2\mu A$
$V_{in,d,max,p}@$ (THD <-50dB, 700Hz)	$530mV_p$
$I_{out,d,max,p}@$ (THD <-50dB, 700Hz)	$185\mu A_p$
THD @ ( $f=700Hz$ , $V_{in,d,p}=500mV_p$ )	-53.15dB
Consumo	$540\mu W$

### 3.2.2. Circuito multiplicador

El circuito multiplicador o *mixer* es utilizado en el amplificador *lock-in* para realizar la detección sensible a fase. Como se mencionó en la sección 1.2, esta técnica requiere la multiplicación de la señal de interés por una señal cuadrada de la misma frecuencia, con el fin de obtener una señal cuyo componente en DC sea proporcional a la amplitud de la señal de interés, y eliminar el ruido que se encuentre a diferentes frecuencias.

En la Figura 3.16 se muestra el resultado de multiplicar una señal de interés senoidal con una señal de referencia cuadrada de la misma frecuencia para dos casos distintos: cuando la señal cuadrada está en fase con la señal senoidal y cuando se encuentra en cuadratura con la misma (desfasada  $90^\circ$ ). En el primer caso (Figura 3.16a) se puede observar que el resultado de la multiplicación es la señal senoidal rectificada, debido a que los ciclos tanto positivos como negativos de las señal de interés y de referencia están en fase, por lo que la multiplicación de ambas señales siempre resulta en un valor positivo. Por otra parte, en la Figura 3.16b se muestra el resultado de multiplicar una señal senoidal por una señal cuadrada con su misma frecuencia, pero desfasada  $90^\circ$ . En este caso el valor promedio de la señal obtenida es cero.

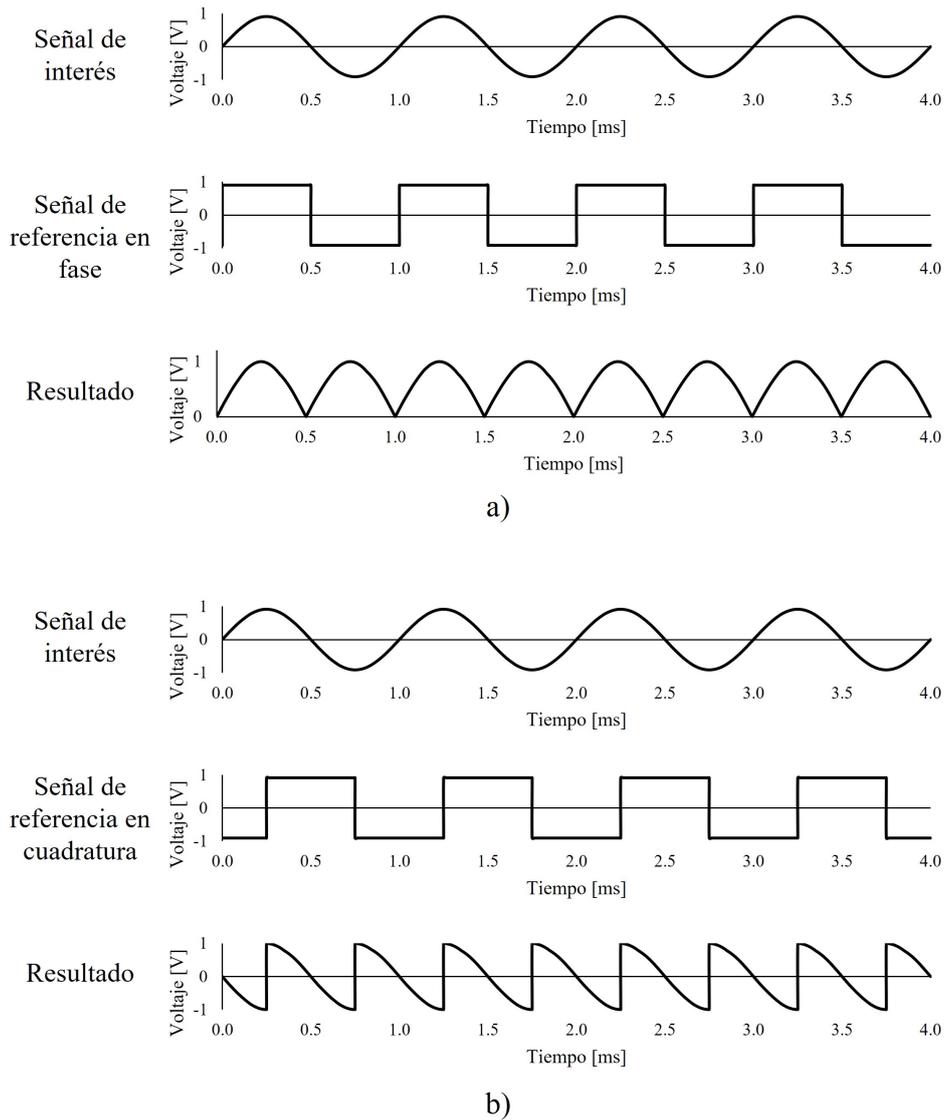


Figura 3.16: Ejemplo de la multiplicación de una señal senoidal y una cuadrada cuando están a) en fase y b) en cuadratura.

La multiplicación se puede realizar a nivel de circuito mediante un arreglo de interruptores. En la Figura 3.17 se muestra el circuito multiplicador utilizado. En este caso se realiza la conmutación de la señal en modo corriente, pues la señal a multiplicar es la salida del transconductor. Además, se requieren dos señales de reloj complementarias,  $A$  y  $\bar{A}$ , que controlen los interruptores que conforman el circuito.

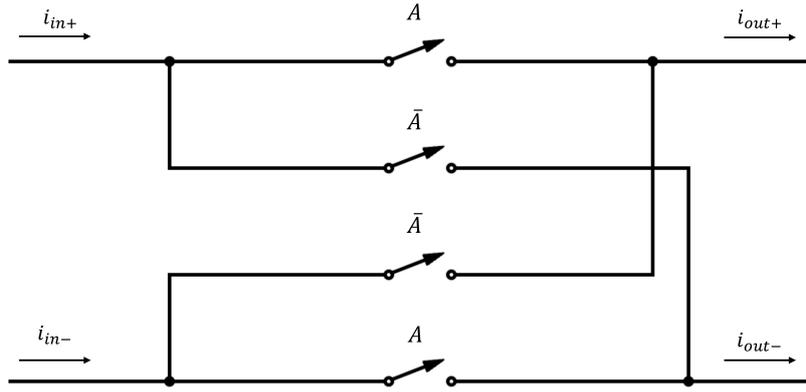


Figura 3.17: Arreglo de interruptores utilizado como multiplicador.

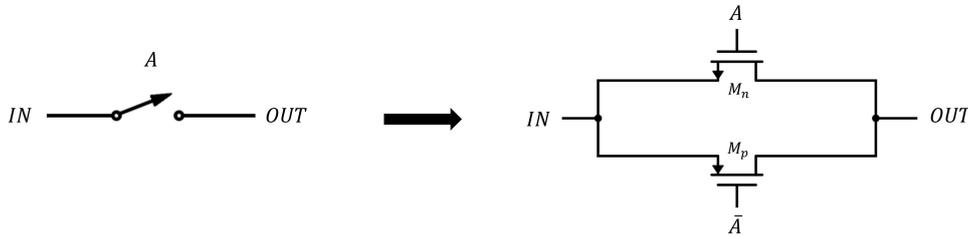


Figura 3.18: Compuerta de transmisión utilizada.

Los interruptores se realizaron mediante compuertas de transmisión (TG) como la mostrada en la Figura 3.18. La resistencia total de esta configuración está determinada por el paralelo de la resistencia de los transistores que la conforman ( $R_{TG} = R_n || R_p$ ), las cuales cambian dependiendo del estado de cada transistor y están determinadas por el inverso de la transconductancia  $g_{ds}$  de los mismos:

$$R_{n,p} = \frac{1}{g_{ds}} = \frac{\partial |V_{DS}|}{\partial I_D} \quad (3.18)$$

Cuando los transistores se encuentran en estado apagado (OFF) la corriente  $I_D$  que pasa a través de ellos es muy pequeña, por lo que la resistencia de apagado es muy grande ( $R_{OFF} \approx \infty$ ). Por otra parte, cuando los transistores están en estado encendido (ON), la resistencia de cada transistor depende de su voltaje compuerta-fuente, el voltaje threshold y sus dimensiones [35]:

$$R_{ON,n} = \frac{1}{(W/L)_n \beta_n (V_{GS} - V_{th_n})} \quad (3.19)$$

$$R_{ON,p} = \frac{1}{(W/L)_p \beta_p (V_{SG} - V_{th_p})} \quad (3.20)$$

teniendo que  $\beta_n = \mu_n C'_{ox}$  y  $\beta_p = \mu_p C'_{ox}$ .

Ya que se espera que el voltaje de salida en DC del transconductor sea el mismo que el voltaje de entrada del segundo amplificador de transimpedancia (900mV), la diferencia de

voltaje entre las terminales de los interruptores debería ser mínima, y ya que las señales de control en las compuertas estarán variando entre 1.8V y 0V, el voltaje  $|V_{GS}|$  de los transistores encendidos será de aproximadamente 900mV.

El multiplicador realiza la conmutación de la señal en modo corriente, por lo que es importante que los interruptores tengan una resistencia de encendido baja. Específicamente, se buscó que los interruptores tuvieran una resistencia de encendido mucho menor al valor tentativo de  $R_2$ , la cual se utiliza en el bloque consecutivo al multiplicador.

Recordando que la ganancia del amplificador-multiplicador, la cual debe aproximarse a 1.5V/V, está determinada por  $A_v = 4R_2/R_1$ , y considerando que  $R_1 = 10k\Omega$ , se espera que  $R_2$  tenga un valor cercano a 4k $\Omega$ . Por lo tanto, se buscó que los interruptores mantuvieran una resistencia  $R_{TG,ON}$  menor a 400 $\Omega$ .

A partir de dichos requerimientos se eligieron las dimensiones de los transistores para las compuertas de transmisión, las cuales se muestran en la Tabla 3.7.

Tabla 3.7: Dimensiones de los transistores para la compuerta de transmisión.

Dispositivo	$\frac{W}{L} (\mu m/\mu m)$
$M_n$	7.2/0.36
$M_p$	36/0.36

Como parte de la caracterización del bloque se obtuvieron las gráficas de las Figuras 3.19 y 3.20, donde se muestra las resistencias de encendido y apagado de los interruptores en función de la frecuencia. Para esta caracterización se mantuvo un voltaje DC de 900mV en las terminales  $IN$  y  $OUT$  de los interruptores. Como resultado se obtuvo una resistencia de encendido  $R_{TG,ON} = 367\Omega$  para frecuencias menores a 1GHz.

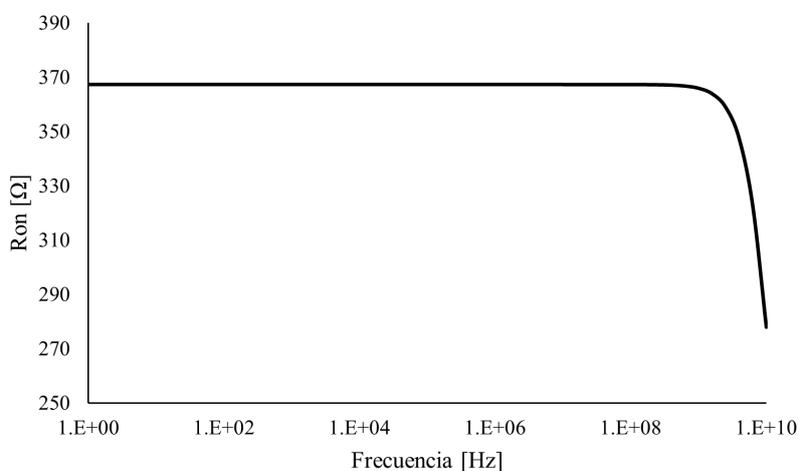


Figura 3.19: Resistencia de encendido de la compuerta de transmisión.

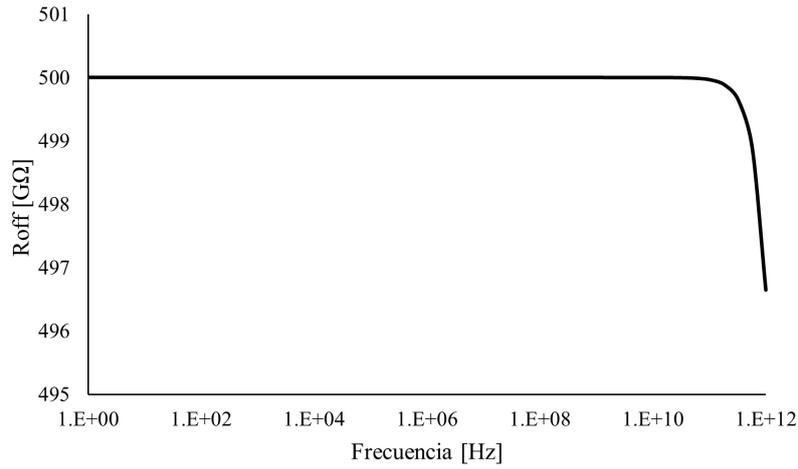


Figura 3.20: Resistencia de apagado de la compuerta de transmisión.

A continuación se muestran los resultados de la simulación del bloque diseñado: en la Figura 3.21 se muestra la señal de corriente de entrada  $i_{in}$  a 700Hz, las señales de reloj complementarias  $A$  y  $\bar{A}$ , a la misma frecuencia de 700Hz y en fase con la señal de entrada, y la corriente de salida del multiplicador, donde se obtiene la señal senoidal rectificada; por otra parte, la Figura 3.22 muestra el resultado cuando la señal de reloj  $A$  está desfasada  $90^\circ$  con respecto a señal de entrada. Ambos resultados coinciden con las formas de onda esperadas teóricamente.

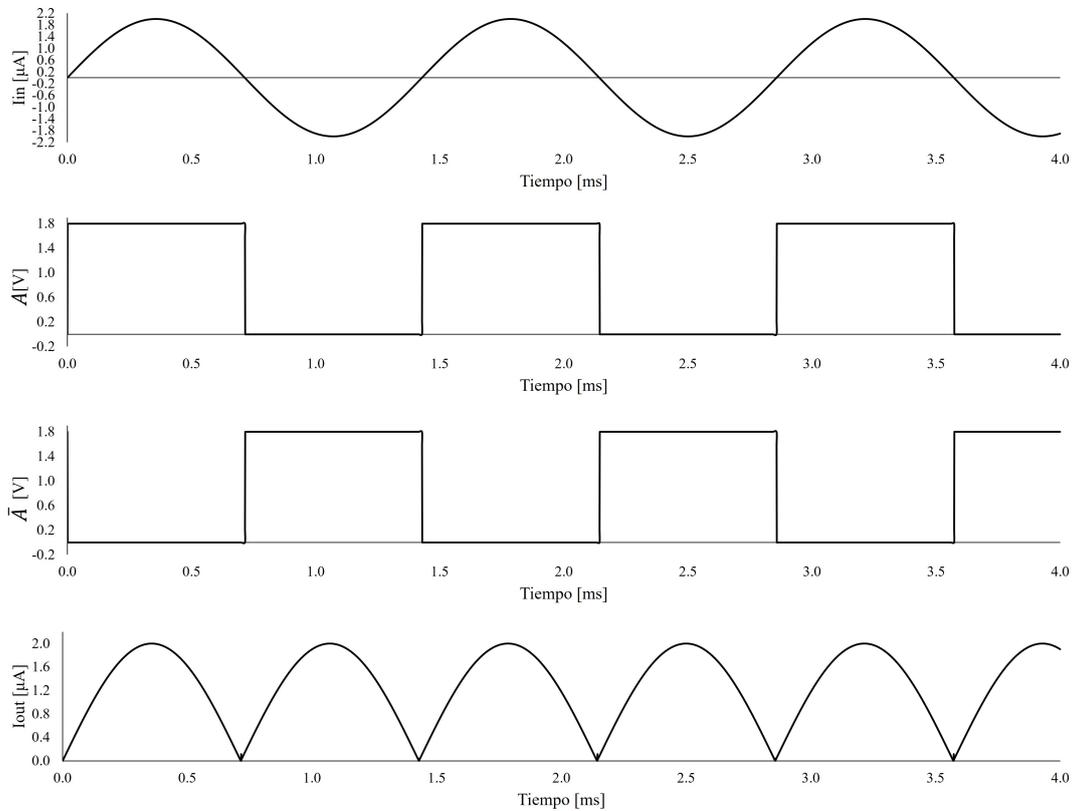


Figura 3.21: Señal de entrada  $I_{in}$ , señales de control  $A$  y  $\bar{A}$ , y salida  $I_{out}$  del multiplicador, con  $I_{in}$  y  $A$  en fase.

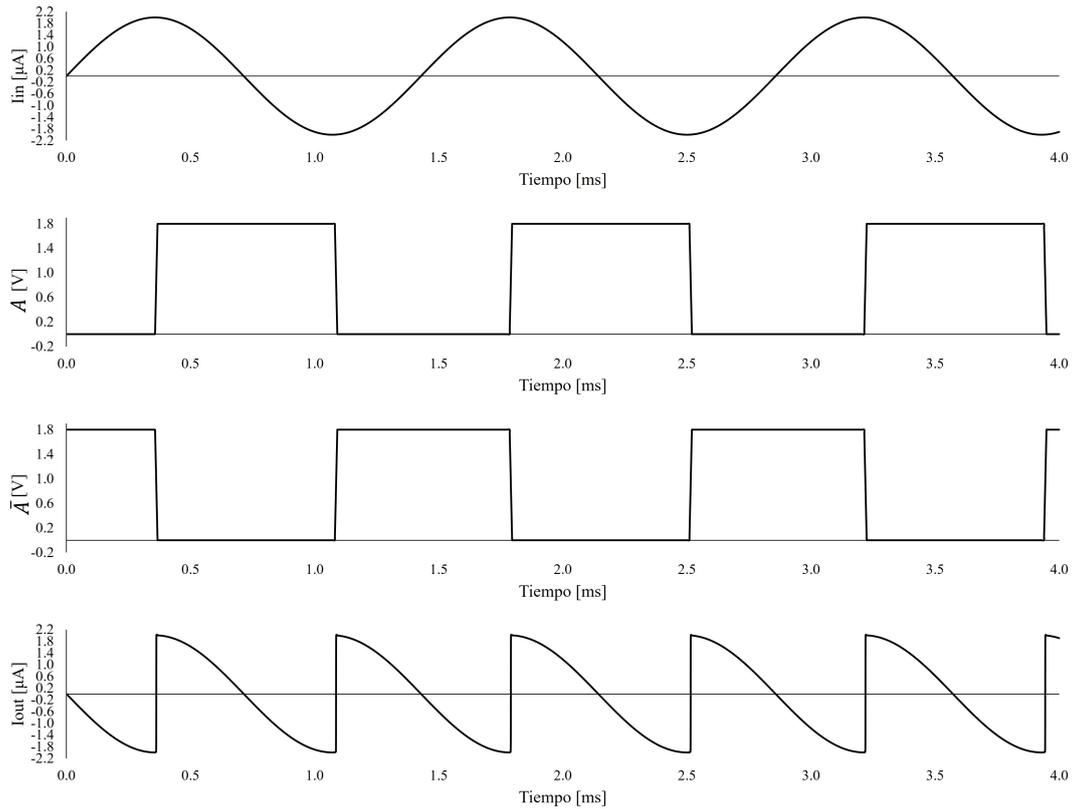


Figura 3.22: Señal de entrada  $I_{in}$ , señales de control  $A$  y  $\bar{A}$ , y salida  $I_{out}$  del multiplicador, con  $I_{in}$  y  $A$  en cuadratura.

### 3.2.3. Amplificador de transimpedancia

El último bloque diseñado para el amplificador *lock-in* es un amplificador de transimpedancia con entrada diferencial y salida única.

En la Figura 3.23 se muestra la configuración utilizada, que consta de un amplificador diferencial de ganancia  $A$  conectado en lazo cerrado con retroalimentación negativa. Si el amplificador diferencial tiene una ganancia lo suficientemente elevada, el voltaje de salida con respecto a la corriente de entrada está determinado aproximadamente por la expresión siguiente:

$$V_{out} \approx R_2(I_{in+} - I_{in-}) \quad (3.21)$$

Por lo que la ganancia de transimpedancia estará determinada por la resistencia  $R_2$ :

$$R_T = R_2 \quad (3.22)$$

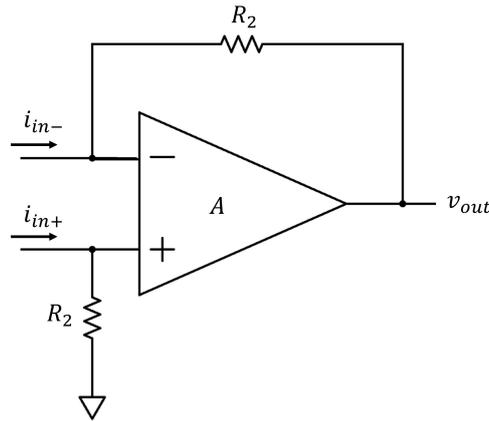


Figura 3.23: Configuración en lazo cerrado de un amplificador diferencial para su función como amplificador de transimpedancia.

Despejando la ecuación para la ganancia del amplificador-multiplicador que se muestra en (3.11) y considerando que  $R_1 = 10\text{k}\Omega$ , se obtiene que para conseguir una ganancia  $A_v = 1.5\text{V/V}$  se necesita  $R_2 = 3.75\text{k}\Omega$ . Sin embargo, debido a efectos de segundo orden, la resistencia final utilizada para obtener dicha ganancia fue de  $4.3\text{k}\Omega$ .

En la Figura 3.24 se muestra la topología utilizada para el amplificador diferencial con salida única. Cuenta con dos etapas de amplificación, además de un capacitor y una resistencia de compensación ( $C_C$  y  $R_C$ ), que permiten mantener un margen de fase adecuado para el uso del amplificador en lazo cerrado. Para una capacitancia de carga esperada de  $C_L = 100\text{fF}$ , se calcularon los valores de  $C_C = 50\text{fF}$  y  $R_C = 450\Omega$  para mantener un margen de fase cercano a  $60^\circ$  en lazo abierto.

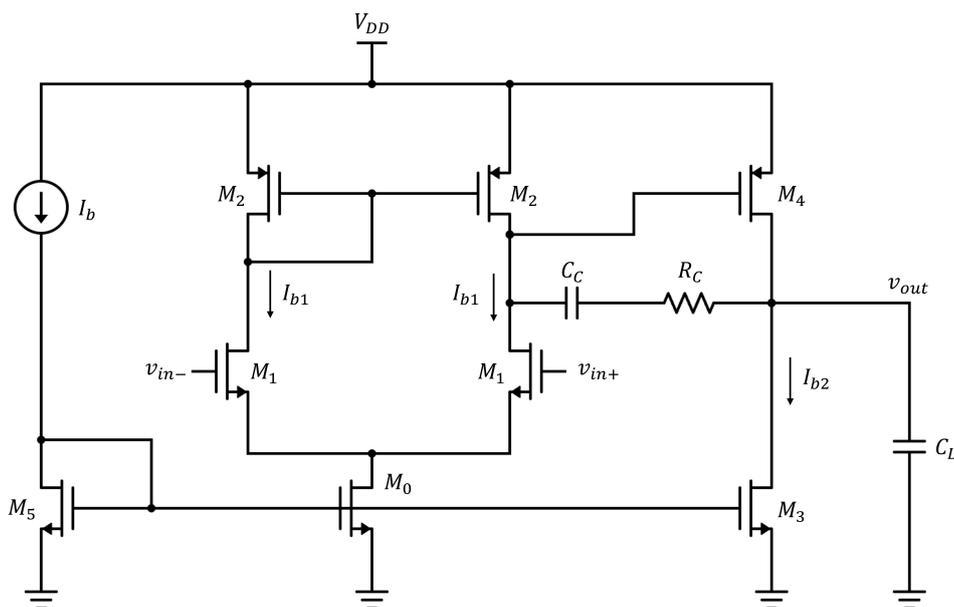


Figura 3.24: Amplificador diferencial de salida única.

Tabla 3.8: Dimensiones de los transistores del amplificador diferencial.

Dispositivo	$M_0$	$M_1$	$M_2$	$M_3$	$M_4$	$M_5$
W ( $\mu m$ )	1.74	0.87	3.48	17.96	78.32	0.58
L ( $\mu m$ )	0.36	0.36	0.36	0.36	0.36	0.36

Las dimensiones de los transistores se muestran en la Tabla 3.8. Se utilizaron transistores polarizados en inversión moderada en saturación.

Ya que el transconductor presenta corriente de salida máxima de  $185\mu A$  de amplitud (ver Tabla 3.6), la rama de salida del TIA debe ser capaz de manejar este rango de corriente. Por lo tanto, se empleó una corriente de polarización  $I_{b2} = 200\mu A$  para la rama de salida, mientras que para las ramas de entrada se utilizó  $I_{b1} = 7.5\mu A$  como corriente de polarización. Se estableció una ganancia de lazo abierto mínima de 60dB. En la Figura 3.25 se muestra la ganancia y fase en lazo abierto del amplificador diferencial diseñado. En la Tabla 3.9 se resumen las características del mismo, tanto en lazo abierto como en lazo cerrado.

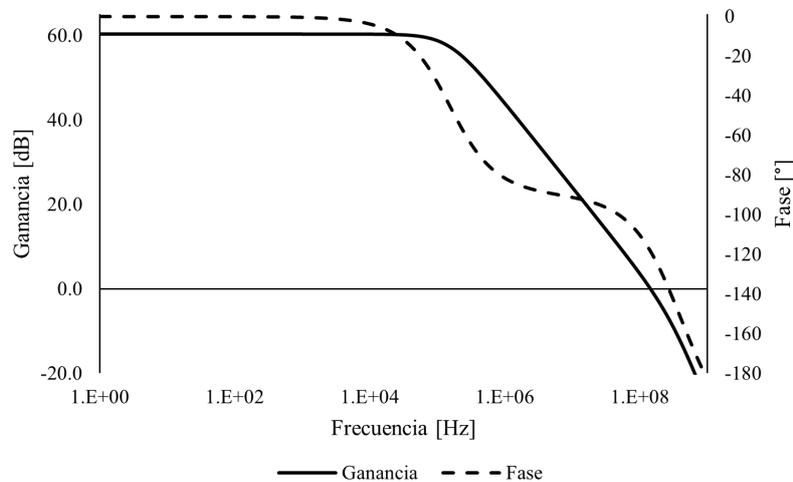


Figura 3.25: Ganancia y fase del amplificador diferencial en lazo abierto.

Tabla 3.9: Resultados de la caracterización del amplificador diferencial.

Parámetros	Valor
Ganancia (LA*)	60.4dB
BW (LA*)	152.6kHz
PM (LA*)	61.62°
$V_{out,DC}$ (LA*)	898.1mV
$I_{in,d,max,p}$ @ (THD <-50dB, 700Hz) (LC*)	190 $\mu$ A <sub>p</sub>
$\Delta V_{out,pp}$ @ (THD <-50dB, 700Hz) (LC*)	1.64V <sub>pp</sub>
THD @ (700Hz, $I_{in,d,p} = 185\mu$ A <sub>p</sub> ) (LC*)	-54.6dB
SR+ @ $C_L = 100$ fF (LC*)	196V/ $\mu$ s
SR- @ $C_L = 100$ fF (LC*)	138V/ $\mu$ s
Consumo	396 $\mu$ W

\*LA: Lazo abierto, LC: Lazo cerrado.

### 3.2.4. Caracterización del amplificador-multiplicador

En esta sección, se caracteriza el amplificador multiplicador, conformado por el transconductor de entrada complementaria, el circuito multiplicador y el TIA de salida única (Figura 3.10). En la Figura 3.26 se muestra su ganancia en función de la frecuencia.

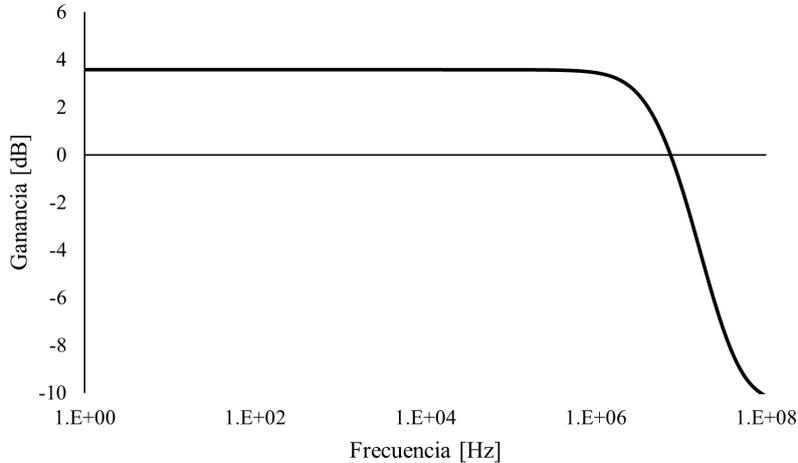


Figura 3.26: Ganancia del amplificador-multiplicador en función de la frecuencia.

La multiplicación de la señal realizada durante la detección sensible a fase agrega componentes frecuenciales armónicos distintos a la frecuencia fundamental, por lo que el análisis de la señal de salida del amplificador-multiplicador no brindaría información relevante sobre la distorsión armónica total de dicho subsistema. Con el fin de poder analizar la THD asociada a este conjunto de bloques, se realizó un análisis transitorio del circuito sin incluir el circuito multiplicador. En la Figura 3.27 se muestra el voltaje de salida obtenido para este fin, en comparación con la señal de voltaje diferencial aplicada a la entrada, la cual tiene una amplitud de 480mV y frecuencia de 700Hz. La THD obtenida mediante este análisis fue de -54.8dB.

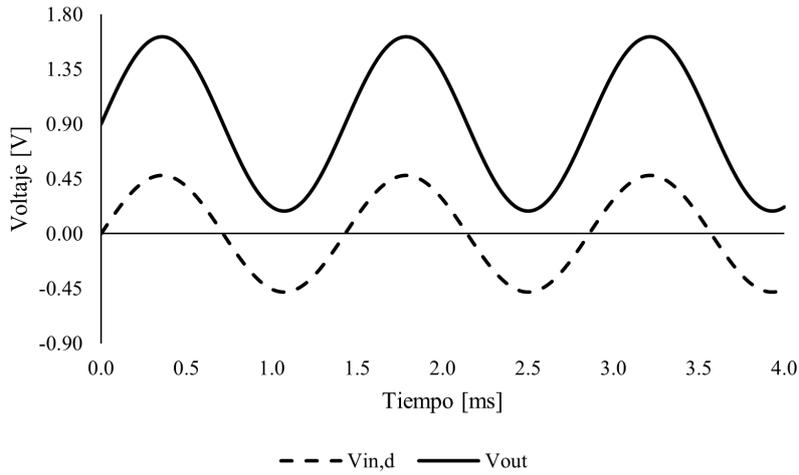


Figura 3.27: Voltaje de entrada diferencial ( $V_{in,d}$ ) y voltaje de salida ( $V_{out}$ ) sin incluir el circuito multiplicador.

En la Figura 3.28 se muestra la señal de salida en función del tiempo para el amplificador-multiplicador completo, aplicando una entrada diferencial de 480mV de amplitud a una frecuencia de 700Hz y considerando una señal de reloj  $A$  de la misma frecuencia y en fase con la señal de entrada. En la Tabla 3.10 se muestran los resultados finales de la caracterización para esta etapa.

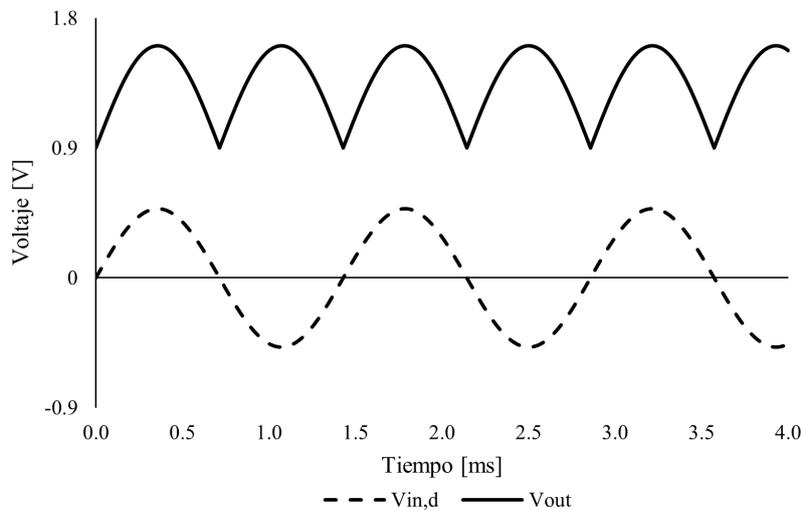


Figura 3.28: Voltaje de entrada diferencial ( $V_{in,d}$ ) y voltaje de salida ( $V_{out}$ ) del amplificador-multiplicador, considerando la señal de control  $A$  en fase.

Tabla 3.10: Resultados de la caracterización del amplificador-multiplicador

Parámetros	Valor
Ganancia	3.58dB
BW	6.5MHz
$V_{out,DC}$	900.04mV
$V_{in,d,max,p}$ @ (THD <-50dB, 700Hz)	490mV <sub>p</sub>
$\Delta V_{out,pp}$ @ (THD <-50dB, 700Hz)	1.47V <sub>pp</sub>
THD @ (700Hz, $V_{in,p}$ =480mV <sub>p</sub> )	-54.8dB
Consumo	936 $\mu$ W
CMRR	67dB @ $f$ <2.15MHz

### 3.3. Conclusiones

En este capítulo se presentó el diseño de los bloques que conforman el amplificador *lock-in*, incluyendo cómo se realizó la selección de las topologías y la caracterización final de cada bloque.

En primer lugar, se abordó el diseño del amplificador de transimpedancia basado en un circuito compuerta común con *gain-boosting*. El circuito se diseñó con una ganancia de transimpedancia de 45k $\Omega$ , ancho de banda mayor a 1MHz y magnitud de impedancia de entrada menor a 180 $\Omega$ . La característica más destacable de este bloque es su baja distorsión armónica, de -70.3dB.

Después, se describió el circuito amplificador-multiplicador, mismo que es usado para realizar la detección sensible a fase y brindar otra etapa de amplificación al sistema. Este circuito se conforma por tres bloques principales: un transconductor con entrada complementaria, el cual está basado en un núcleo transconductor con degeneración de fuente y *gain-boosting*; circuito multiplicador, diseñado para realizar la multiplicación de la señal en modo corriente mediante un arreglo de interruptores, y un amplificador de transimpedancia de salida única implementado a partir de un amplificador diferencial de dos etapas conectado en lazo cerrado con retroalimentación negativa.

El amplificador-multiplicador demostró realizar la detección sensible a fase de manera correcta. Se diseñó con una ganancia de 1.5V/V y la caracterización del circuito muestra un ancho de banda de 6.5MHz, además de otras características destacables como THD de -54.8dB para la frecuencia de 700Hz y excursión de señal de salida de 1.47V<sub>pp</sub>.

# Capítulo 4

## Ciruito de lectura de impedancias

Un amplificador *lock-in* de doble fase puede ser construido mediante los bloques desarrollados en el capítulo anterior. Una posible implementación se muestra en la Figura 4.1, en la cual se deben duplicar las salidas del circuito transconductor para poder multiplicar una de las salidas diferenciales por la señal de referencia en fase, y la otra salida diferencial por la señal de referencia en cuadratura. De esta manera se generan los voltajes de salida  $V_x$  y  $V_y$ , a partir de los cuales es posible determinar el módulo y la fase de la impedancia. Las señales de referencia son señales de reloj  $A$  y  $B$ , ambas de la misma frecuencia que la señal de excitación, donde  $A$  está en fase y  $B$  está desfasada  $90^\circ$  con respecto a dicha señal.

que controlan los interruptores de los circuitos *mixer*, donde  $A$  es un reloj en fase y a la misma frecuencia que la señal que se desea recuperar, y  $B$  es un reloj a la misma frecuencia pero desfasado  $90^\circ$  de dicha señal.

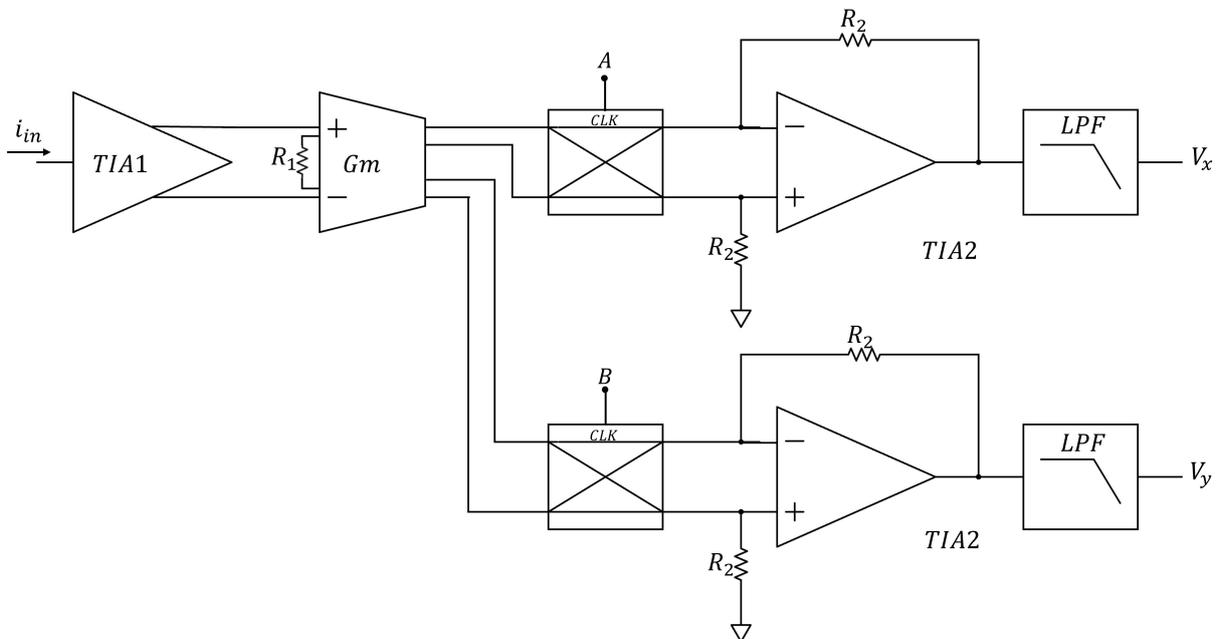


Figura 4.1: Diagrama de bloques de un LIA de doble fase con dos ramas de salida.

La desventaja principal de este LIA es que se requiere duplicar no sólo las salidas del

transconductor, como se muestra en la Figura 4.2, sino el resto de elementos de la detección síncrona, es decir, el multiplicador, el amplificador de transimpedancia y el filtro pasa-bajas de salida. Esta duplicación de componentes se traduce en un incremento considerable del consumo de potencia estática del amplificador *lock-in*.

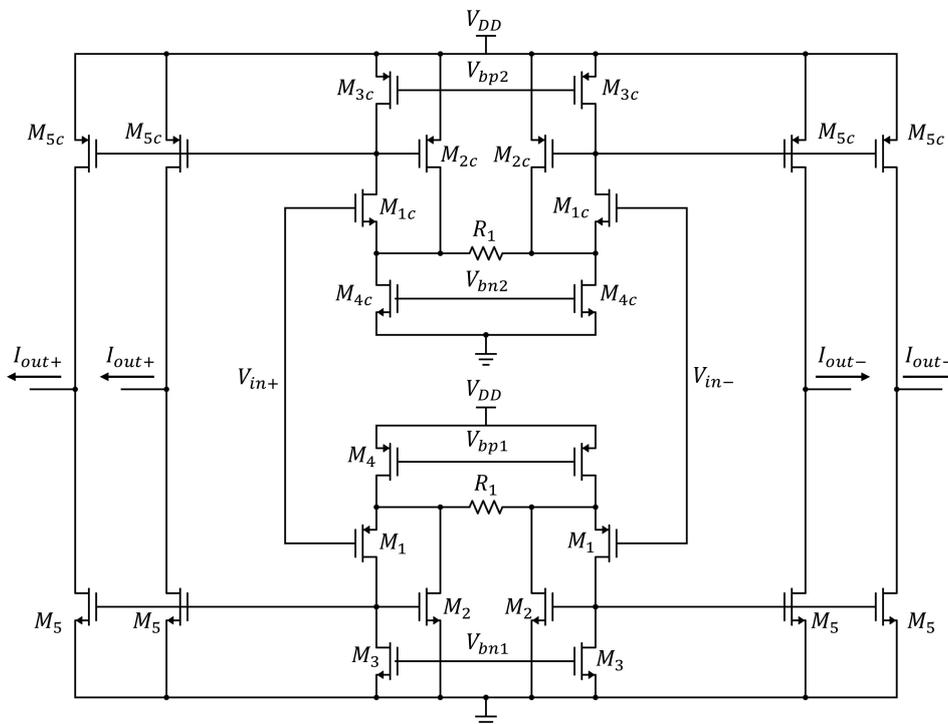


Figura 4.2: Circuito transconductor con cuatro ramas de salida.

Con el fin de reducir el consumo de potencia, en este capítulo se propone utilizar sólo uno de los caminos, reduciendo así el número de componentes, y conmutar la señal de control del multiplicador para generar sucesivamente las dos salidas del LIA de doble fase. A lo largo del capítulo se describirá el principio de funcionamiento del LIA propuesto, y su aplicación como circuito de lectura para el biosensor de bacteria *E. coli* fabricado en INAOE. Así mismo, se describirá el método de medición de impedancias utilizado y los resultados obtenidos a nivel simulación para tres casos de estudio relevantes.

Finalmente, se analizarán los resultados de la medición de impedancias y los errores obtenidos con respecto a los valores esperados, además de que se abordará la posibilidad de realizar un paso previo de calibración que permita aumentar la precisión de las mediciones.

## 4.1. LIA de doble fase de bajo consumo

En la Figura 4.3 se muestra la configuración propuesta. El principio de funcionamiento se basa en la utilización de dos interruptores adicionales, controlados por las señales de reloj complementarias  $C$  y  $\overline{C}$ . Estos interruptores determinan cuál es la señal de reloj que llegará al circuito *mixer* ( $A$  o  $B$ ) y, por lo tanto, por qué señal de referencia se multiplica la corriente de salida del transconductor ( $i_{Gm}$ ) durante cada intervalo de tiempo.

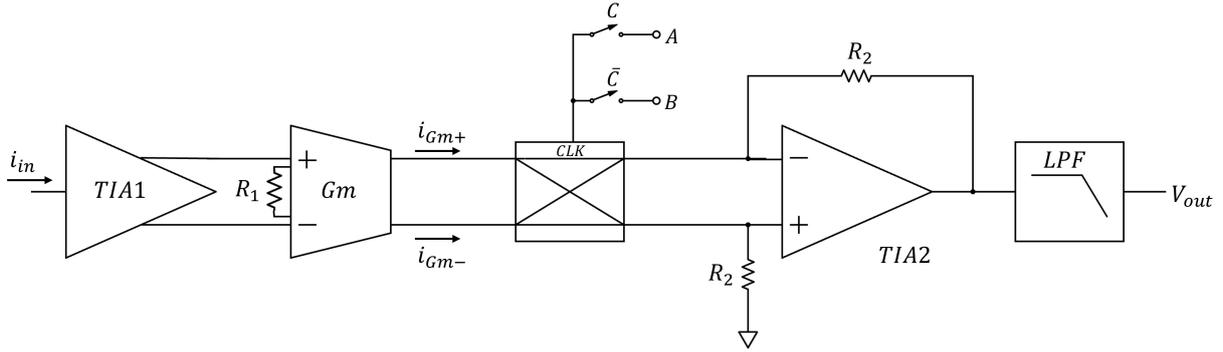


Figura 4.3: LIA de doble fase de bajo consumo.

La respuesta en el tiempo del LIA de bajo consumo difiere de la de los LIAs de doble fase convencionales gracias a la conmutación de la señal de referencia utilizada. Durante la mitad del periodo del reloj  $C$  (suponiendo  $C = H$  y  $\bar{C} = L$ ), la señal de reloj que controla el *mixer* es la señal  $A$ , es decir, la corriente  $i_{Gm}$  se multiplica por la señal de referencia en fase. Del mismo modo, durante el resto del periodo (en el que  $C = L$  y  $\bar{C} = H$ ) el reloj  $B$  está controlando los interruptores del circuito *mixer*, teniendo así que  $i_{Gm}$  se multiplica por la señal de referencia en cuadratura. De esta manera, el voltaje de salida  $V_{out}$  conmuta entre los valores de  $V_x$  y  $V_y$ , y el tiempo en el cual  $V_{out}$  mantiene uno u otro voltaje depende del periodo de la señal de reloj  $C$ . Éste fue determinado tomando en cuenta el tiempo de establecimiento del filtro pasa-bajas utilizado, pues el ancho de pulso seleccionado debe permitir que la señal de salida se estabilice antes de que el reloj  $C$  cambie de nivel lógico y, por lo tanto, se cambie la señal de referencia.

#### 4.1.1. Filtro pasa-bajas pasivo

El diseño del filtro pasa-bajas quedó fuera del propósito de esta tesis; sin embargo, con el fin de verificar el funcionamiento del LIA, se utilizó un filtro pasivo de segundo orden para las simulaciones.

Ya que se propuso trabajar a una frecuencia de 700Hz y, según lo desarrollado en la Sección 1.2.1, se espera que los primeros armónicos indeseados de la señal a filtrar estén a una frecuencia de 1.4kHz, se requiere utilizar un filtro pasa-bajas con frecuencia de corte menor a 140Hz para poder atenuar dichos componentes armónicos.

El filtro pasivo utilizado se muestra en la Figura 4.4. Como ya se mencionó, se empleó un filtro pasa-bajas de segundo orden, en el cual se utilizaron los valores  $R_{LPF} = 65\text{M}\Omega$  y  $C_{LPF} = 25\text{pF}$  con el fin de tener una frecuencia de corte de aproximadamente 100Hz.

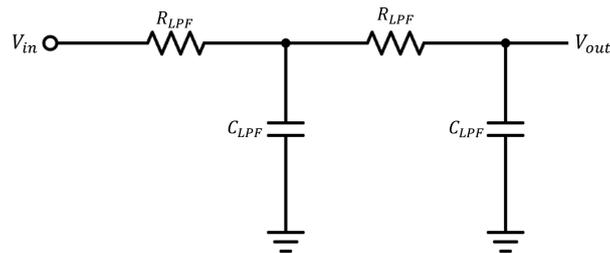


Figura 4.4: Filtro pasa-bajas pasivo utilizado para las simulaciones.

El tiempo de establecimiento de un filtro se define como el tiempo que tarda la salida en alcanzar y mantener su valor final, con un cierto rango de tolerancia, al aplicar un cambio en la entrada en el tiempo  $t = 0s$ . El rango de tolerancia utilizado comúnmente es del 1% de su valor final [36], y el tiempo de establecimiento de un filtro pasa-bajas RC de orden  $n$  está dado por:

$$t_{1\%} = 4.605\sqrt{n}(R_{LPF})(C_{LPF}) \quad (4.1)$$

Por lo tanto, para el filtro de segundo orden con  $R_{LPF} = 65M\Omega$  y  $C_{LPF} = 25pF$ , el tiempo de establecimiento con tolerancia del 1% es de aproximadamente 10ms. A partir de este valor se determinó el periodo adecuado que debe tener el reloj C, el cual se estableció en 200ms, de modo que cada valor de la salida tuviera 100ms (10 veces el tiempo de establecimiento calculado) para establecerse.

## 4.2. Circuito de lectura: caracterización y funcionamiento

En la Figura 4.5 se muestra la configuración del LIA de bajo consumo para lectura de la impedancia de un biosensor, el cual está representado como la impedancia  $Z_i$ , mientras que la fuente  $v_s$  representa el voltaje de excitación aplicado al biosensor y  $V_A$  el voltaje en DC que se debe establecer a la entrada del sistema.

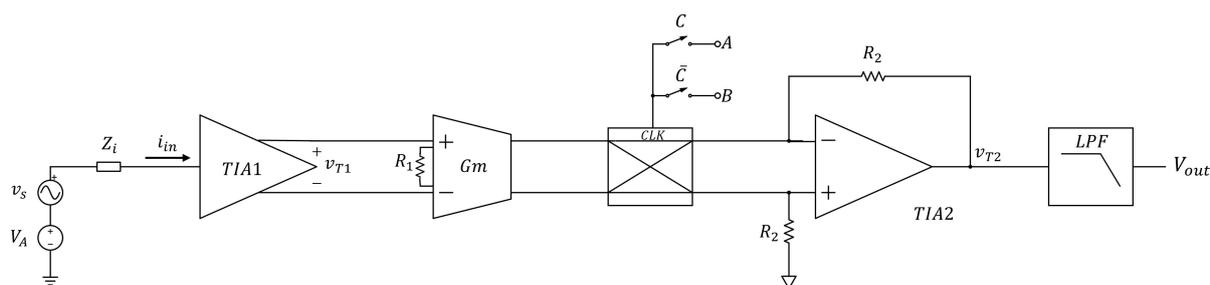


Figura 4.5: LIA de bajo consumo para medición de impedancias.

Como parte de la caracterización del LIA se realizó un análisis transitorio para determinar su ganancia total. La gráfica mostrada en la Figura 4.6 corresponde a la ganancia que hay entre el voltaje  $v_{T2}$  y la corriente de entrada  $i_{in}$  al excluir del sistema el circuito multiplicador para evitar la demodulación de la señal. Se puede observar que la ganancia total obtenida del amplificador *lock-in* es de  $67k\Omega$  ( $96.5dB\Omega$ ) para frecuencias menores a 2.5MHz.

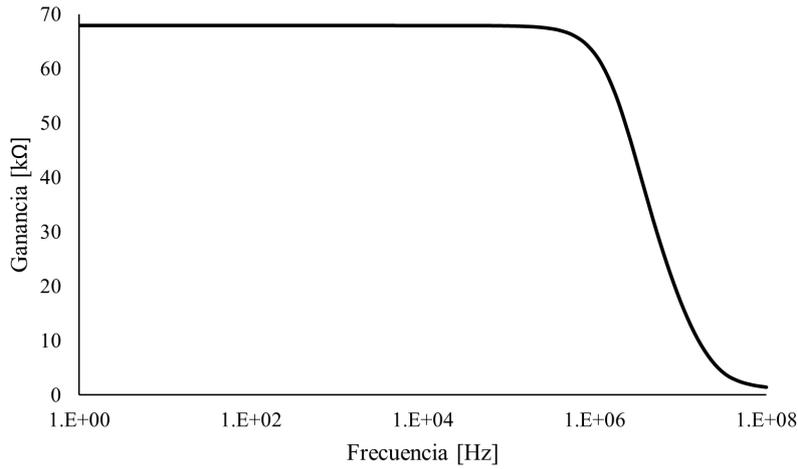


Figura 4.6: Ganancia del LIA en función de la frecuencia.

Por su parte, para comprobar la linealidad y rangos de entrada y salida del circuito de lectura, se realizó un barrido de corriente a la entrada del LIA y se observó el voltaje  $v_{T2}$  obtenido. Para este análisis, nuevamente se excluyó el circuito multiplicador del sistema. El resultado puede verse en la Figura 4.7, donde se muestra un rango de voltaje de salida lineal de 0.1 a 1.6V, lo que limita la corriente de entrada a un rango de  $\pm 12\mu\text{A}$ .

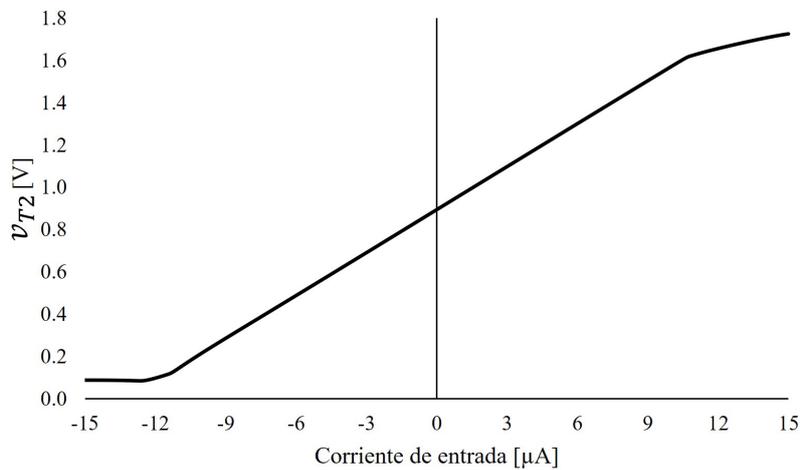


Figura 4.7: Voltaje  $v_{T2}$  obtenido para un barrido de corriente de entrada en DC.

Considerando el sistema completo (incluyendo circuito multiplicador y filtro pasivo) se realizó el análisis de sensibilidad del LIA. En la Figura 4.8 se muestra el voltaje de salida en DC obtenido para diferentes amplitudes de corriente de entrada a 700Hz. Mediante este análisis se calculó una sensibilidad de  $42\text{mV}/\mu\text{A}$ .

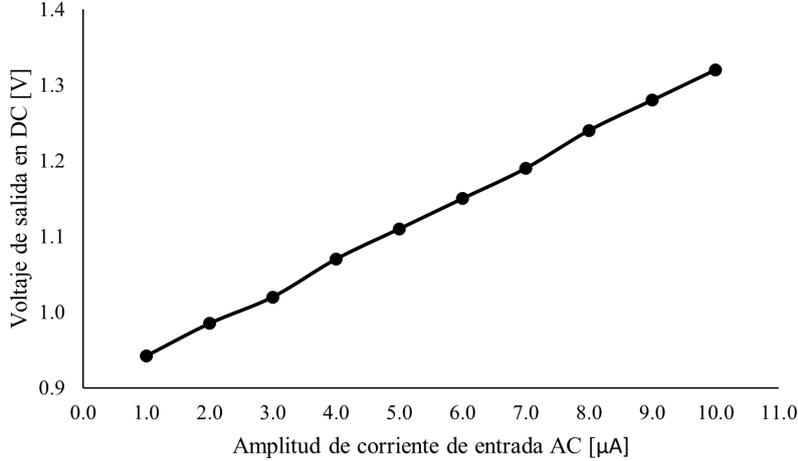


Figura 4.8: Análisis de sensibilidad del LIA.

### 4.2.1. Medición de impedancias

Como se observa en la Figura 4.5, idealmente, la corriente de entrada  $i_{in}$  que va al primer amplificador de transimpedancia está determinada solamente por el voltaje de excitación  $v_s$  y la impedancia  $Z_i$ , es decir:

$$i_{in} = \frac{v_s}{Z_i} \quad (4.2)$$

La corriente  $i_{in}$  se convierte a voltaje gracias al primer amplificador de transimpedancia (TIA1). Ya que la ganancia de este amplificador es de aproximadamente  $45\text{k}\Omega$  (véase Tabla 3.2), el voltaje a la salida del TIA1 está determinado idealmente por:

$$v_{T1} = R_{T1}i_{in} = (45\text{k}\Omega)i_{in} \quad (4.3)$$

A la salida del segundo amplificador de transimpedancia, TIA2, el voltaje  $v_{T2}$  es el resultado de la multiplicación del voltaje  $v_{T1}$  por las señales de referencia en fase y cuadratura, y su conversión a corriente a través de  $R_2$ . Puesto que  $R_2/R_1 \approx 1.5\text{V/V}$ , el voltaje de salida  $v_{T2}$  es el voltaje  $v_{T1}$  amplificado por dicho factor y multiplicado por la señal de referencia correspondiente.

El filtro pasa-bajas utilizado para la simulación es el descrito en la Sección 4.1, es decir, un filtro RC de segundo orden con frecuencia de corte de  $100\text{Hz}$ . Idealmente, la salida del filtro depende únicamente de la componente en DC de la señal  $v_{T2}$ , la cual, recordando el principio de funcionamiento del LIA de bajo consumo, va a cambiar de valor cada  $100\text{ms}$ . Denominando  $V_x$  al valor que toma la salida durante el intervalo de tiempo en que la señal de referencia está en fase con la señal de excitación, y  $V_y$  al valor durante el tiempo en el que se usa la señal de referencia en cuadratura, los dos posibles valores de la salida del filtro están dados teóricamente por:

$$V_x = \frac{2A_v}{\pi} V_{T1} \cos \phi \quad (4.4)$$

$$V_y = \frac{2A_v}{\pi} V_{T1} \sin \phi \quad (4.5)$$

donde  $A_v$  es la ganancia de voltaje que hay entre  $v_{T2}$  y  $v_{T1}$  (1.5V/V),  $V_{T1}$  es la amplitud de la señal de voltaje que proviene del TIA1 y  $\phi$  es el desfase que hay entre el voltaje de excitación  $v_s$  y la corriente de entrada  $i_{in}$ , mismo que corresponde al ángulo de fase de la impedancia  $Z_i$ .

Sin embargo, la salida  $V_{out}$  presenta un nivel de DC de 900mV, por lo que los dos valores posibles de la salida del LIA están realmente determinados por:

$$V_{out1} = V_{out,DC} + V_x = 900\text{mV} + \frac{2A_v}{\pi} V_{T1} \cos \phi \quad (4.6)$$

$$V_{out2} = V_{out,DC} + V_y = 900\text{mV} + \frac{2A_v}{\pi} V_{T1} \sin \phi \quad (4.7)$$

A partir de las ecuaciones planteadas, el proceso de medición de impedancias se realiza de la siguiente manera:

En primer lugar, a partir de los valores obtenidos a la salida del LIA ( $V_{out1}$  y  $V_{out2}$ ) y despejando las ecuaciones (4.6) y (4.7), se obtienen los voltajes  $V_x$  y  $V_y$ .

Para determinar el valor de la amplitud del voltaje  $v_{T1}$  se debe obtener primero la magnitud del vector  $\vec{V}_r$  que forman los componentes  $V_x$  y  $V_y$ ; dicha magnitud se calcula de la forma:

$$|\vec{V}_r| = \sqrt{V_x^2 + V_y^2} = \frac{2A_v V_{T1}}{\pi} \quad (4.8)$$

Así, ya que se están utilizando señales de referencias cuadradas, la relación entre la amplitud de la señal  $v_{T1}$  y la magnitud del vector  $\vec{V}_r$  está dada por:

$$\begin{aligned} V_{T1} &= \frac{|\vec{V}_r| \pi}{2A_v} \\ &= \frac{\pi}{2A_v} \sqrt{V_x^2 + V_y^2} \end{aligned} \quad (4.9)$$

Utilizando las ecuaciones (4.2) y (4.3), se obtiene que la amplitud  $V_{T1}$  también está determinada por  $V_{T1} = R_{T1} V_s / |Z_i|$ , logrando así relacionar la magnitud de la impedancia a medir con la ecuación (4.9) de la forma:

$$|Z_i| = \frac{R_{T1} V_s}{V_{T1}} = R_{T1} V_s \frac{2A_v}{\pi \sqrt{V_x^2 + V_y^2}} \quad (4.10)$$

Por su parte, para obtener el ángulo de fase de la impedancia  $Z_i$  se debe calcular el ángulo del vector resultante  $\vec{V}_r$ , esto se realiza a partir de sus componentes  $V_x$  y  $V_y$  mediante la ecuación:

$$\phi = \tan^{-1} \left( \frac{V_y}{V_x} \right) \quad (4.11)$$

Con el fin de ejemplificar el proceso de medición de la impedancia  $Z_i$  a partir de los valores de voltaje obtenidos en  $V_{out}$ , se muestra una simulación del funcionamiento del sistema con los bloques diseñados. Para esto, se utilizó una impedancia  $Z_i$  de valor conocido, a la cual se aplicó un voltaje de excitación senoidal  $v_s$  con amplitud de 20mV y frecuencia de 700Hz, sobre un nivel de DC  $V_A = 360$ mV requerido en la entrada del TIA1, como se mencionó en la Sección 3.1.

La impedancia  $Z_i$  corresponde al modelo de biosensor descrito en la Sección 2.2.1, el cual se muestra nuevamente, por conveniencia, en la Figura 4.9. Para este caso se utilizaron los valores  $R_{sol} = 1.6$ k $\Omega$ ,  $C_{dl} = 6.24$  $\mu$ F,  $R_v = 10$ k $\Omega$  y  $C_v = 100$ nF, obteniendo que para una frecuencia de 700Hz el valor de la impedancia es  $Z_i = 3.03$ k $\Omega \angle -46.42^\circ$ . Este valor se encuentra en el rango de magnitud de impedancia que puede presentar el biosensor para dicha frecuencia.

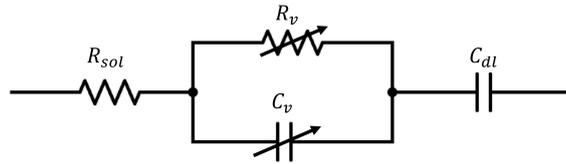


Figura 4.9: Modelo electrónico del biosensor fabricado.

Como parte de los resultados obtenidos, en la Figura 4.10 se muestra la corriente  $i_{in}$  junto con el voltaje de excitación  $v_s$  aplicado, donde se observa el desfase entre ambas señales debido a que la impedancia  $Z_i$  presenta un ángulo de fase distinto de  $0^\circ$ .

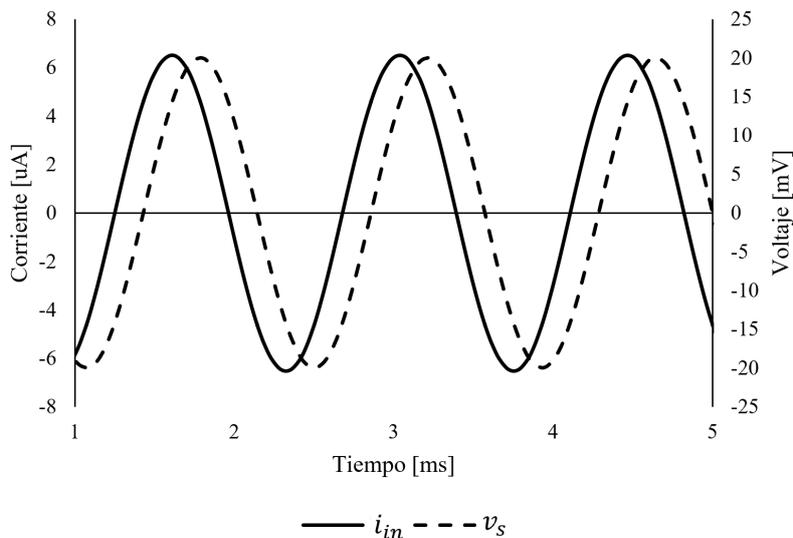


Figura 4.10: Comparación entre la corriente de entrada  $i_{in}$  y el voltaje de excitación  $v_s$  aplicado en función del tiempo.

Como ya se indicó, la señal de referencia conmuta cada cierto tiempo (100ms para este caso), por lo que la forma de onda del voltaje  $v_{T2}$  lo hace de igual manera. En la Figura 4.11 se muestra el cambio en la forma de onda de la señal  $v_{T2}$  que se obtiene al presentarse una transición de  $H$  a  $L$  en la señal de reloj. En un principio, cuando se tiene  $C = H$ , la señal  $v_{T1}$  se está multiplicando por la señal de referencia en fase con  $v_s$ , mientras que al tener  $C = L$  la señal  $v_{T1}$  se multiplica por la señal de referencia desfasada  $90^\circ$ .

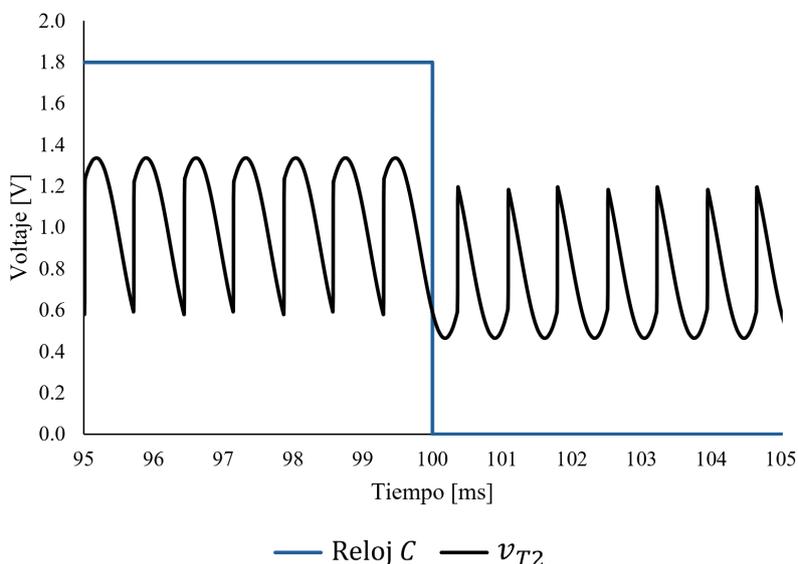


Figura 4.11: Cambio en la forma de onda de  $v_{T2}$  debido al cambio de nivel lógico del reloj  $C$ .

En la Figura 4.12 se muestra el voltaje de salida obtenido en la simulación para los primeros 200ms. Se puede observar que cada 100ms el voltaje de salida cambia y cómo éste se mantiene sobre un nivel de DC de 900mV.

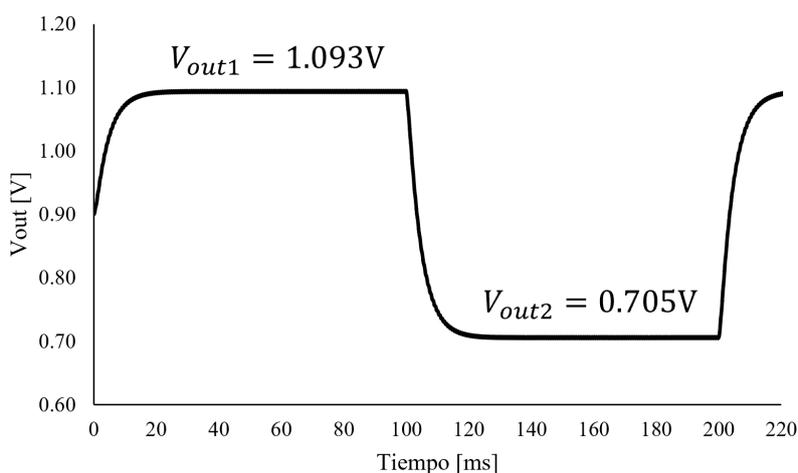


Figura 4.12: Salida  $V_{out}$  en función del tiempo obtenida a partir de la simulación.

Para este caso se obtuvieron  $V_{out1} = 1.093V$  y  $V_{out2} = 0.705V$ , teniendo entonces que  $V_x = 193mV$  y  $V_y = -195mV$ .

Utilizando las ecuaciones (4.10) y (4.11), y considerando que  $R_{T1} = 45\text{k}\Omega$ ,  $V_s = 20\text{mV}$  y  $A_v = 1.5\text{V/V}$ , se calculó una impedancia final de  $Z_i = 3.13\text{k}\Omega \angle -45.29^\circ$ .

Recordando que el valor esperado de la impedancia es de  $3.03\text{k}\Omega \angle -46.42^\circ$  para 700Hz, se logró medir el valor de la impedancia con un error relativo del 3.2% en el valor de la magnitud y un error absoluto de  $1.13^\circ$  en el ángulo de fase.

### 4.3. Lectura de impedancias

Siguiendo la metodología ya descrita para la medición de impedancias, se puso a prueba el circuito de lectura diseñado para algunos casos de estudio. En particular, como se mostró en la Sección 2.2.2, hay tres valores relevantes de impedancia que el biosensor puede presentar: impedancia del biosensor sin concentración de bacteria *E. coli*, y valores máximo y mínimo de impedancia del biosensor en presencia de bacteria.

Con el fin de simular el comportamiento del sensor para estos tres casos, se propusieron tres conjuntos de valores distintos para los componentes del modelo de biosensor de la Figura 4.9, los cuales se presentan en la Tabla 4.1 junto con el valor final de impedancia a una frecuencia de 700Hz. Los valores de los componentes  $R_{sol}$  y  $C_{dl}$  representan la resistencia de la solución utilizada en el biosensor y la impedancia de doble capa presentada en el mismo, por lo que sus valores se mantuvieron fijos en  $R_{sol} = 1.6\text{k}\Omega$  y  $C_{dl} = 6.24\mu\text{F}$ . Los componentes  $R_v$  y  $C_v$ , en cambio, dependen de la concentración de bacteria *E. coli*, por lo que son diferentes para cada caso de estudio.

Tabla 4.1: Valores considerados de los componentes pasivos del modelo de biosensor.

Caso de estudio	$R_v$ (k $\Omega$ )	$C_v$ (nF)	$ Z $ @ 700Hz (k $\Omega$ )	$\theta$ @ 700Hz ( $^\circ$ )
1. Ausencia de bacteria ( $Z_{min}$ )	1.93	377.15	1.87	-18.3
2. $2 \times 10^3$ CFU/ml	4.38	228.86	2.06	-28.4
3. $1 \times 10^8$ CFU/ml ( $Z_{max}$ )	15.11	24.05	8.99	-49.4

Al igual que en el ejemplo de la Sección 4.2.1, se aplicó un voltaje de excitación senoidal de 20mV de amplitud y frecuencia de 700Hz. Además, el nivel de DC en la entrada se estableció en 360mV, como se indicó en la Sección 3.1.

En la Figura 4.13 se muestra el voltaje de salida obtenido en función del tiempo para cada caso.

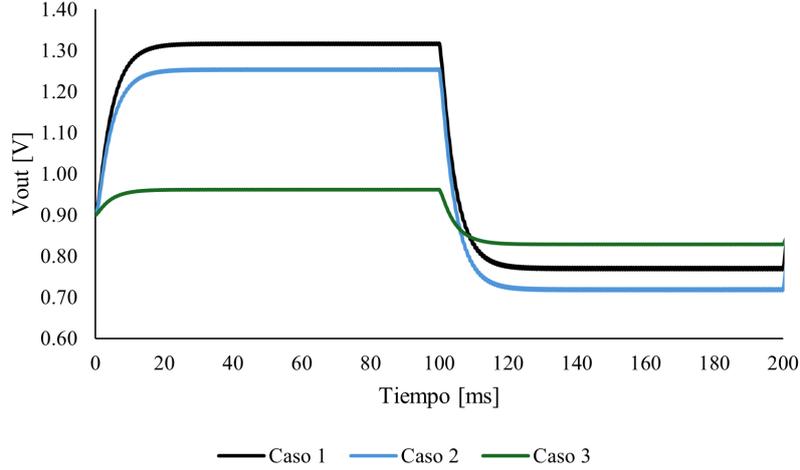


Figura 4.13: Salida  $V_{out}$  en función del tiempo obtenida para cada caso de estudio.

En la Tabla 4.2 se resumen los resultados de las simulaciones. Se presentan los valores teóricos de la magnitud ( $|Z_{teor}|$ ) y fase ( $\theta_{teor}$ ) de la impedancia, así como los valores medidos ( $|Z_{med}|$  y  $\theta_{med}$ ) a partir de los voltajes que se muestran en la Figura 4.13. Igualmente, se presenta el error absoluto y el error relativo en la medición de la magnitud, y el error absoluto en grados del ángulo de fase.

Tabla 4.2: Impedancia obtenida para cada caso de estudio y comparación con los valores de impedancia esperados.

Caso	$ Z_{teor} (\text{k}\Omega)$	$ Z_{med} (\text{k}\Omega)$	$\varepsilon_{ Z }(\Omega)$	$\varepsilon_{r_{ Z }}(\%)$	$\theta_{teor}(\circ)$	$\theta_{med}(\circ)$	$\varepsilon_{\theta}(\circ)$
1	1.87	1.97	101.9	5.4	-18.3	-17.3	0.99
2	2.06	2.16	101.5	4.9	-28.4	-26.9	1.46
3	8.99	9.12	125.6	1.4	-49.4	-48.8	0.56

## 4.4. Corrección del error sistemático

Analizando los resultados obtenidos en la Tabla 4.2, se observa que la magnitud de la impedancia recuperada está siempre por encima de la magnitud esperada. Debido a esto, se propuso considerar la existencia de un error sistemático en el amplificador.

El error sistemático puede tener varias fuentes de origen: en primer lugar, el método de medición de impedancias requiere conocer los valores de ganancia de cada etapa de amplificación, los cuales difieren de su valor teórico y, por lo tanto, hacen que la señal de voltaje de salida tenga un valor diferente al esperado; otro efecto relevante es que el amplificador de transimpedancia que se utiliza como bloque de entrada no tiene una impedancia de entrada igual a cero, por lo que la señal de corriente de entrada es distinta de su valor teórico.

En la Tabla 4.3 se muestran los valores esperados de  $V_x$  y  $V_y$  para los tres casos de estudio analizados, mismos que se comparan con los valores obtenidos de la simulación. Se puede ver que los voltajes de salida obtenidos siempre están por debajo de su valor ideal; sin embargo, el error absoluto de cada voltaje no es un valor constante, sino que incrementa

con la magnitud del voltaje esperado. Este resultado indica que el error existente es proporcional a las amplitudes de voltaje manejadas, por lo que puede existir un coeficiente de corrección que permita obtener valores más cercanos a los ideales y, por lo tanto, reducir el error en las mediciones de impedancia.

Tabla 4.3: Comparación entre los voltajes obtenidos y los esperados teóricamente.

Caso	$ V_{x,teor} $ (mV)	$ V_{y,teor} $ (mV)	$ V_{x,med} $ (mV)	$ V_{y,med} $ (mV)	$\varepsilon_{Vx}$ (mV)	$\varepsilon_{Vy}$ (mV)	$\varepsilon_{rVx}$ (%)	$\varepsilon_{rVy}$ (%)
1	436	144	410	130	26	14	5.96	10.77
2	367	198	350	180	17	18	4.63	10.00
3	62	72	60	70	2	2	3.44	3.57

Observando la Tabla 4.3, se puede ver que el porcentaje de error relativo de ambos voltajes para los casos de estudio 1 y 2 no son consistentes entre sí, esto puede deberse a que dichos casos corresponden a los valores más bajos de impedancia, en los cuales se manejan las señales de mayor amplitud, por lo que otros efectos como la degradación de la linealidad pueden afectar sus resultados. Sin embargo, para el caso de estudio 3, en el que se manejan amplitudes de señal mucho menores, ambos voltajes tienen errores relativos consistentes, cercanos al 3.5%. Tomando este valor como punto de partida, una forma de disminuir el error en la medición de impedancias es multiplicar los voltajes  $V_x$  y  $V_y$  obtenidos por un coeficiente de corrección de 1.035, aumentando su valor en un 3.5%.

En la Tabla 4.4 se muestran los resultados de las impedancias calculadas para cada caso aplicando el coeficiente de corrección. Se puede ver que, en comparación con los resultados mostrados anteriormente en la Tabla 4.2, el error relativo máximo de la magnitud de impedancia pasó del 5.4% al 3.2%, mientras que el error absoluto máximo en el ángulo de fase pasó de  $1.46^\circ$  a  $1.18^\circ$ .

Tabla 4.4: Impedancia obtenida para cada caso de estudio aplicando el coeficiente de corrección.

Caso	$ Z_{teor} $ (k $\Omega$ )	$ Z_{med} $ (k $\Omega$ )	$\varepsilon_{ Z }$ ( $\Omega$ )	$\varepsilon_{r Z }$ (%)	$\theta_{teor}$ ( $^\circ$ )	$\theta_{med}$ ( $^\circ$ )	$\varepsilon_\theta$ ( $^\circ$ )
1	1.87	1.93	61	3.2	-18.3	-17.6	0.71
2	2.06	2.11	50	2.4	-28.4	-27.2	1.18
3	8.99	9.01	17	0.2	-49.4	-49.4	0.00

Aunque la aplicación del coeficiente de corrección proporcionaría una mejora considerable en la precisión del sistema, el cálculo del mismo resulta más complicado a nivel experimental. Una posible forma de realizarlo es considerando un paso previo de calibración, en el cual el sensor sea sustituido por valores de impedancia conocidos que rondan los 8-9k $\Omega$  (para manejar señales de baja amplitud) y así poder comparar los voltajes de salida obtenidos con los valores esperados, de modo que a partir de su porcentaje de error relativo se pueda estimar un coeficiente de corrección asociado al amplificador. Sin embargo, el desarrollo del paso de calibración queda fuera del propósito de esta Tesis.

## 4.5. Comparación de resultados con la literatura

En la Tabla 4.5 se resumen las características del LIA diseñado y se comparan con las de otros circuitos de lectura y amplificadores *lock-in* encontrados en la literatura.

Tabla 4.5: Características del LIA y comparación

Referencia	[19] <sup>s</sup>	[32] <sup>s</sup>	[28] <sup>e</sup>	[30] <sup>e</sup>	Este trabajo <sup>s</sup>
Año	2022	2020	2019	2010	2025
Implementación	0.18 $\mu\text{m}$	0.18 $\mu\text{m}$	0.18 $\mu\text{m}$	0.35 $\mu\text{m}$	0.18 $\mu\text{m}$
Alimentación	1.8V	1.8V	1.8V	3.3V	1.8V
Frec. operación	1,2,4,10 kHz	1kHz	1kHz	13-25 kHz	700Hz
Ancho de banda	-	-	125kHz	-	2.5MHz
Ganancia	54.8dB $\Omega$	40dB $\Omega$	25-42 dB	-	96.5dB $\Omega$
Rango de entrada	1pA-1 $\mu\text{A}$	0.001-1nA	4.5-17mV	0.5-3 $\mu\text{A}$	0.45-12 $\mu\text{A}$
Rango de salida	-	-	-	1.2-2.65V	0.1-1.6V
THD	-	-	-54.6dB@ (0.3V <sub>pp</sub> , 1kHz)	-	-50.6dB@ (1.5V <sub>pp</sub> , 700Hz)
Sensibilidad	240mV/nA <sup>e</sup>	100mV/nA	16.3V/ $\Omega$ 37kV/F	34mV/ $\mu\text{W}$	42mV/ $\mu\text{A}$
Error cálculo fase	-	-	<1.5°	-	<1.18°
Error cálculo módulo	-	-	-	-	<3.2%
Consumo	817.56 $\mu\text{W}$	345 $\mu\text{W}$	834 $\mu\text{W}$	12.79mW	1.03mW

<sup>e</sup>Resultado experimental. <sup>s</sup>Resultado de simulación.

## 4.6. Conclusiones

En este capítulo se presentó el circuito de lectura construido a partir de los bloques diseñados; para esto, se propuso una nueva configuración de LIA de bajo consumo mediante la adición de dos interruptores adicionales que conmutan la señal de control del multiplicador.

A partir de la configuración propuesta, se describió el proceso de medición de impedancias y cómo se realiza la recuperación de los valores de magnitud y fase de la misma a partir del voltaje de salida obtenido.

Se evaluaron también tres casos de estudio para valores de impedancia relevantes que puede presentar el biosensor. Para estos tres casos de estudio, se lograron recuperar los valores de impedancia con un error relativo porcentual máximo de 5.4% en el valor de magnitud y un error absoluto máximo de 1.46° en el ángulo de fase.

Analizando los resultados, se identificó un posible error sistemático en el proceso de recuperación de los valores de impedancia, por lo que se contempló la posibilidad de aplicar un coeficiente de corrección para los voltajes de salida que permitiera obtener mediciones más precisas. Utilizando un coeficiente de corrección estimado a partir de los errores relativos de los voltajes de salida, se lograron medir los valores de impedancia con un error relativo porcentual máximo de 3.2% en la magnitud y un error absoluto máximo de 1.18° en el ángulo de fase.

Finalmente, se presentó la caracterización final del LIA propuesto y se comparó con otras soluciones encontradas en la literatura. En esta comparación se puede observar un desempeño destacable de este trabajo en parámetros como amplitud de corriente manejada a la entrada, excursión de la señal de salida y ganancia del sistema.

# Capítulo 5

## Conclusiones

En esta tesis se presentó el diseño a nivel esquemático de un amplificador *lock-in* realizado como propuesta de circuito de lectura para el biosensor de impedancia electroquímica fabricado en INAOE. Este amplificador se realizó en tecnología CMOS UMC  $0.18\mu\text{m}$  y utilizó un voltaje de alimentación de 1.8V.

Se exploró una nueva configuración para implementar LIAs de doble fase con una sola rama de salida, demostrando ser una alternativa funcional que ayudó a disminuir el consumo de potencia en comparación con la implementación tradicional.

El LIA diseñado demostró poder medir la magnitud y fase de la impedancia del modelo electrónico del biosensor, presentando un error máximo del 3.2% en el valor de magnitud y de  $1.18^\circ$  en el ángulo de fase, considerando la corrección del error sistemático.

Igualmente, se logró cumplir con las especificaciones requeridas para el circuito de lectura, manteniendo una entrada en corriente capaz de manejar hasta  $12\mu\text{A}$  de amplitud con una distorsión armónica total de -50.6dB a 700Hz y rango de voltaje de salida de 0.1 a 1.6V.

El circuito de lectura cuenta con una impedancia de entrada menor a  $180\Omega$  para todo su ancho de banda, el cual es de 2.5MHz, y presenta una ganancia total de 96.5dB $\Omega$ .

En comparación con otras soluciones para sistemas similares encontradas en la literatura, el LIA diseñado muestra tener un mayor rango de voltaje de salida y corriente de entrada en su frecuencia de operación, además de presentar mayores valores de ganancia y ancho de banda. Del mismo modo, el LIA presenta un consumo de potencia total de 1.03mW.

### 5.1. Trabajo a futuro

El trabajo a futuro que se considera para este proyecto es el siguiente:

- Explorar distintas topologías para el circuito transconductor que permitan manejar rangos de voltaje de entrada elevados utilizando menores corrientes de polarización.
- Evaluar la degradación en el desempeño del LIA al utilizar un amplificador de transimpedancia no diferencial como bloque de entrada.
- Buscar alternativas para integrar un filtro pasa-bajas adecuado al sistema.

- Explorar distintas opciones para convertir al LIA en un circuito de lectura generalizado que pueda utilizarse para sensores de diferentes características.
- Evaluar distintas alternativas para desarrollar un paso previo de calibración que permita corregir el error sistemático del amplificador.

# Apéndice A

## Valores nominales de la tecnología CMOS UMC de 180nm

Tabla 5.1: Valores nominales de algunos parámetros relevantes de la tecnología CMOS UMC 180nm.

Parámetro	Valor nominal	Unidades
$L_{min}$	180	nm
$W_{min}$	240	nm
$C'_{ox}$	0.00864	F/m <sup>2</sup>
$\varepsilon_{ox}$	36.29	F/m
$t_{ox}$	4.2	nm
$\mu_n$	314.1	$\mu\text{A}/\text{V}^2$
$\mu_p$	114.5	$\mu\text{A}/\text{V}^2$
$V_{thn}$	307	mV
$V_{thp}$	-455	mV
$\phi_t$	26	mV
n	1.4	-
$I_{0n}$	0.64	$\mu\text{A}$
$I_{0p}$	0.135	$\mu\text{A}$

# Índice de figuras

1.1.	Ejemplo de electrodos interdigitados [14]. . . . .	12
1.2.	Conservación de la topología del capacitor al rotar sus placas para un arreglo IDEs [3]. . . . .	13
1.3.	Simplificación de la celda de Randles para representar el comportamiento de una celda electroquímica. . . . .	14
1.4.	Diagrama de bloques del LIA de una sola fase. . . . .	15
1.5.	Diagrama de bloques del LIA de doble fase. . . . .	16
1.6.	Aplicación de un amplificador <i>lock-in</i> para la medición de la impedancia $Z_i$ . . . . .	20
2.1.	Impedancia de un circuito RC en serie en función de la frecuencia. . . . .	26
2.2.	Impedancia de un circuito RC en paralelo en función de la frecuencia. . . . .	27
2.3.	(a)Magnitud y (b)fase de la impedancia resultante de los biosensores para distintas concentraciones en función de la frecuencia [3]. En línea punteada se resaltan varios rangos de frecuencia correlacionados con cada elemento del circuito equivalente propuesto en [3]. . . . .	28
2.4.	Circuito equivalente simplificado del biosensor. . . . .	29
2.5.	Impedancia en función de la frecuencia del modelo circuital del biosensor para valores representativos. . . . .	30
2.6.	Magnitud de la impedancia obtenida a 700Hz para cada concentración. La curva negra representa la tendencia de la impedancia promedio obtenida por concentración, mientras que la línea punteada muestra el mínimo valor de impedancia registrado, el cual corresponde al caso sin presencia de bacteria [3]. . . . .	31
2.7.	Corriente de salida del biosensor en función de la amplitud del voltaje de excitación para la impedancia mínima y máxima a 700Hz. . . . .	31
2.8.	Diagrama de bloques de un LIA de doble fase. . . . .	32
3.1.	Diagrama de un TIA básico a partir de la configuración de compuerta común. . . . .	36
3.2.	Implementación de la técnica <i>gain-boosting</i> en un TIA. . . . .	37
3.3.	Diagrama del TIA pseudodiferencial diseñado. . . . .	38
3.4.	Magnitud de la ganancia de transimpedancia ( $R_T$ ) del TIA en función de la frecuencia. . . . .	39
3.5.	Magnitud de la impedancia de entrada ( $ Z_{in} $ ) del TIA en función de la frecuencia. . . . .	39
3.6.	Ganancia de lazo del TIA en función de la frecuencia. . . . .	40
3.7.	Comparación del voltaje de salida del TIA y la corriente de entrada máxima esperada en función del tiempo a 700Hz. . . . .	40
3.8.	Topología utilizada para el amplificador de <i>gain-boosting</i> . . . . .	42

3.9.	Ganancia diferencial y fase del AGB en función de la frecuencia. . . . .	43
3.10.	Bloques que conforman el amplificador-multiplicador. . . . .	44
3.11.	Transconductor básico con entrada PMOS y degeneración de fuente. . . . .	45
3.12.	Aplicación de la técnica <i>gain-boosting</i> en un transconductor básico. . . . .	46
3.13.	Transconductor con entrada complementaria. . . . .	47
3.14.	Transconductancia del bloque en función de la frecuencia. . . . .	48
3.15.	Corriente de salida y voltaje de entrada del transconductor en función del tiempo ( $f=700\text{Hz}$ ). . . . .	48
3.16.	Ejemplo de la multiplicación de una señal senoidal y una cuadrada cuando están a) en fase y b) en cuadratura. . . . .	50
3.17.	Arreglo de interruptores utilizado como multiplicador. . . . .	51
3.18.	Compuerta de transmisión utilizada. . . . .	51
3.19.	Resistencia de encendido de la compuerta de transmisión. . . . .	52
3.20.	Resistencia de apagado de la compuerta de transmisión. . . . .	53
3.21.	Señal de entrada $I_{in}$ , señales de control $A$ y $\bar{A}$ , y salida $I_{out}$ del multiplicador, con $I_{in}$ y $A$ en fase. . . . .	53
3.22.	Señal de entrada $I_{in}$ , señales de control $A$ y $\bar{A}$ , y salida $I_{out}$ del multiplicador, con $I_{in}$ y $A$ en cuadratura. . . . .	54
3.23.	Configuración en lazo cerrado de un amplificador diferencial para su función como amplificador de transimpedancia. . . . .	55
3.24.	Amplificador diferencial de salida única. . . . .	55
3.25.	Ganancia y fase del amplificador diferencial en lazo abierto. . . . .	56
3.26.	Ganancia del amplificador-multiplicador en función de la frecuencia. . . . .	57
3.27.	Voltaje de entrada diferencial ( $V_{in,d}$ ) y voltaje de salida ( $V_{out}$ ) sin incluir el circuito multiplicador. . . . .	58
3.28.	Voltaje de entrada diferencial ( $V_{in,d}$ ) y voltaje de salida ( $V_{out}$ ) del amplificador-multiplicador, considerando la señal de control $A$ en fase. . . . .	58
4.1.	Diagrama de bloques de un LIA de doble fase con dos ramas de salida. . . . .	60
4.2.	Circuito transconductor con cuatro ramas de salida. . . . .	61
4.3.	LIA de doble fase de bajo consumo. . . . .	62
4.4.	Filtro pasa-bajas pasivo utilizado para las simulaciones. . . . .	62
4.5.	LIA de bajo consumo para medición de impedancias. . . . .	63
4.6.	Ganancia del LIA en función de la frecuencia. . . . .	64
4.7.	Voltaje $v_{T2}$ obtenido para un barrido de corriente de entrada en DC. . . . .	64
4.8.	Análisis de sensibilidad del LIA. . . . .	65
4.9.	Modelo electrónico del biosensor fabricado. . . . .	67
4.10.	Comparación entre la corriente de entrada $i_{in}$ y el voltaje de excitación $v_s$ aplicado en función del tiempo. . . . .	67
4.11.	Cambio en la forma de onda de $v_{T2}$ debido al cambio de nivel lógico del reloj $C$ . . . . .	68
4.12.	Salida $V_{out}$ en función del tiempo obtenida a partir de la simulación. . . . .	68
4.13.	Salida $V_{out}$ en función del tiempo obtenida para cada caso de estudio. . . . .	70

# Índice de tablas

3.1.	Dimensiones de los transistores para el TIA pseudodiferencial. . . . .	38
3.2.	Resultados de la caracterización del TIA pseudodiferencial. . . . .	41
3.3.	Dimensiones de los transistores para el amplificador de <i>gain-boosting</i> . . .	42
3.4.	Características del AGB. . . . .	43
3.5.	Dimensiones de los transistores del transconductor. . . . .	47
3.6.	Características del transconductor con entrada complementaria. . . . .	49
3.7.	Dimensiones de los transistores para la compuerta de transmisión. . . . .	52
3.8.	Dimensiones de los transistores del amplificador diferencial. . . . .	56
3.9.	Resultados de la caracterización del amplificador diferencial. . . . .	57
3.10.	Resultados de la caracterización del amplificador-multiplicador . . . . .	59
4.1.	Valores considerados de los componentes pasivos del modelo de biosensor.	69
4.2.	Impedancia obtenida para cada caso de estudio y comparación con los valores de impedancia esperados. . . . .	70
4.3.	Comparación entre los voltajes obtenidos y los esperados teóricamente. .	71
4.4.	Impedancia obtenida para cada caso de estudio aplicando el coeficiente de corrección. . . . .	71
4.5.	Características del LIA y comparación . . . . .	72
5.1.	Valores nominales de algunos parámetros relevantes de la tecnología CMOS UMC 180nm. . . . .	76

# Referencias

- [1] Alejandro Baeza. Sensores y Biosensores Electroquímicos. Technical report, Universidad Nacional Autónoma de México, Facultad de Química, 2023.
- [2] José Manuel Pingarrón Carrazón and Angel Julio Reviejo García. Biosensores electroquímicos. Una herramienta útil para el análisis medioambiental, alimentario y clínico. *Anales de Química de la RSEQ*, 2:5–15, 2000.
- [3] Ricardo Alan Retana González. Caracterización del límite de detección de bacteria *E. coli* en un biosensor de impedancia electroquímica. Tesis de maestría, Instituto Nacional de Astrofísica, Óptica y Electrónica, Agosto 2023.
- [4] Amie R. Tuttle, Nicholas D. Trahan, and Mike S. Son. Growth and maintenance of *Escherichia coli* laboratory strains. *Current Protocols*, 1(1):e20, 2021.
- [5] Rosandra Mazzali de Ilja. Nivel 2 de Bioseguridad: Biosecurity Level-2. *Revista de la Sociedad Venezolana de Microbiología*, 23(2):197 – 199, Julio 2003.
- [6] O Pierucci. Dimensions of *Escherichia coli* at various growth rates: model for envelope growth. *Journal of Bacteriology*, 135(2):559–574, 1978.
- [7] J. Jang, H.-G. Hur, M.J. Sadowsky, M.N. Byappanahalli, T. Yan, and S. Ishii. Environmental *Escherichia coli*: ecology and public health implications—a review. *Journal of Applied Microbiology*, 123(3):570–581, Septiembre 2017.
- [8] Liju Yang and Rashid Bashir. Electrical/electrochemical impedance for rapid detection of foodborne pathogenic bacteria. *Biotechnology Advances*, 26(2):135–150, 2008.
- [9] Matthew A. Croxen, Robyn J. Law, Roland Scholz, Kristie M. Keeney, Marta Wlodarska, and B. Brett Finlay. Recent advances in understanding enteric pathogenic *Escherichia coli*. *Clinical Microbiology Reviews*, 26(4):822–880, 2013.
- [10] Dirección General de Epidemiología. Boletín epidemiológico, Sistema Nacional de Vigilancia Epidemiológica. Número 29. Volumen 41. Semana 29. Accedido en 01-08-2024 a <https://www.gob.mx/cms/uploads/attachment/file/933500/sem29.pdf>, Julio 2024.
- [11] Myron M. Levine, Karen L. Kotloff, James P. Nataro, and Khitam Muhsen. The Global Enteric Multicenter Study (GEMS): Impetus, Rationale, and Genesis. *Clinical Infectious Diseases*, 55(4):S215–S224, Diciembre 2012.
- [12] Larry M. Bush and Maria T. Vazquez-Pertejo. Infección por *Escherichia coli* O157:H7 y otras *E. coli* enterohemorrágicas (EHEC). Accedi-

do en 01-08-2024 a <https://www.msmanuals.com/es-mx/professional/enfermedades-infecciosas/bacilos-gramnegativos/infecci%C3%B3n-por-escherichia-coli-o157-h7-y-otras-e-coli-enterohemorr%C3%A1gicas-ehec>, Abril 2022.

- [13] M. R. Nurliyana, M.Z. Sahdan, K.M. Wibowo, A. Muslihati, H. Saim, S.A. Ahmad, Y. Sari, and Z. Mansor. The detection method of escherichia coli in water resources: A review. *Journal of Physics: Conference Series*, 995(1):012065, Abril 2018.
- [14] María Alejandra Morales Robalino and Jheramy Joel Villamar Ordóñez. Diseño y simulación electrostática de electrodos interdigitales para determinación de capacidad usando varios dieléctricos. Tesis de licenciatura, Universidad Politécnica Salesiana, 2022.
- [15] V. Tsouti, C. Boutopoulos, I. Zergioti, and S. Chatzandroulis. Capacitive microsystems for biological sensing. *Biosensors and Bioelectronics*, 27(1):1–11, 2011.
- [16] N. S. Mazlan, M. M. Ramli, M. M. A. B. Abdullah, D. S. C. Halin, S. S. M. Isa, L. F. A. Talip, N. S. Danial, and S. A. Z. Murad. Interdigitated electrodes as impedance and capacitance biosensors: A review. *AIP Conference Proceedings*, 1885(1):020276, Septiembre 2017.
- [17] Jonathan S. Daniels and Nader Pourmand. Label-Free Impedance Biosensors: Opportunities and Challenges. *Electroanalysis*, 19(12):1239–1257, 2007.
- [18] Allen J. Bard, Larry R. Faulkner, and Henry S. White. *Electrochemical Methods: Fundamentals and Applications*. John Wiley & Sons, Hoboken, NJ, 2022.
- [19] S. Nazila Hosseini, V. K. Lazarjan, M. Makhdoumi Akram, and Benoit Gosselin. CMOS Multi-Frequency Lock-in Sensor for Impedance Spectroscopy in Microbiology Applications. In *2022 20th IEEE Interregional NEWCAS Conference (NEWCAS)*, pages 129–133, Junio 2022.
- [20] Paulina Mariana Maya-Hernández. Diseño de Amplificador Lock-In (Amplificador Sensible a Fase). Tesis de maestría, Instituto Nacional de Astrofísica, Óptica y Electrónica, Febrero 2012.
- [21] A.E. Moe, S.R. Marx, I. Bhinderwala, and D.M. Wilson. A miniaturized lock-in amplifier design suitable for impedance measurements in cells [biological cells]. In *SENSORS, 2004 IEEE*, volume 1, pages 215–218, 2004.
- [22] Daniele Allegri, Achille Donida, Piero Malcovati, and Diego Barrettino. CMOS-Based Multifrequency Impedance Analyzer for Biomedical Applications. *IEEE Transactions on Biomedical Circuits and Systems*, 12(6):1301–1312, 2018.
- [23] Paulina Mariana Maya-Hernández, María Teresa Sanz-Pascual, and Belén Calvo. CMOS Low-Power Lock-In Amplifiers With Signal Rectification in Current Domain. *IEEE Transactions on Instrumentation and Measurement*, 64(7):1858–1867, 2015.
- [24] Cristiano Azzolini, Alessandro Magnanini, Matteo Tonelli, Giovanni Chiorboli, and Carlo Morandi. Integrated lock-in amplifier for contactless interface to magnetically stimulated mechanical resonators. In *2008 3rd International Conference on Design and Technology of Integrated Systems in Nanoscale Era*, pages 1–6, Marzo 2008.

- [25] A. D'Amico, A. De Marcellis, C. Di Carlo, C. Di Natale, G. Ferri, E. Martinelli, R. Paolesse, and V. Stornelli. Low-voltage low-power integrated analog lock-in amplifier for gas sensor applications. *Sensors and Actuators B: Chemical*, 144(2):400–406, 2010. 22nd International Conference on Eurosensors.
- [26] A. De Marcellis, G. Ferri, M. Patrizi, V. Stornelli, A. D'Amico, C. Di Natale, E. Martinelli, A. Alimelli, and R. Paolesse. An Integrated Analog Lock-In Amplifier for Low-Voltage Low-Frequency Sensor Interface. In *2007 2nd International Workshop on Advances in Sensors and Interface*, pages 1–5, Junio 2007.
- [27] P. Maya, M.T. Sanz, Belén Calvo, and Diego Antolín-Cañada. A CMOS low-power lock-in amplifier. In *Conference Record - IEEE Instrumentation and Measurement Technology Conference*, Mayo 2012.
- [28] Paulina Maya, Belén Calvo, María Teresa Sanz-Pascual, and Javier Osorio. Low Cost Autonomous Lock-In Amplifier for Resistance/Capacitance Sensor Measurements. *Electronics*, 8(12), 2019.
- [29] Arun Manickam, Aaron Chevalier, Mark McDermott, Andrew D. Ellington, and Arjang Hassibi. A CMOS Electrochemical Impedance Spectroscopy (EIS) Biosensor Array. *IEEE Transactions on Biomedical Circuits and Systems*, 4(6):379–390, Diciembre 2010.
- [30] An Hu and Vamsy P. Chodavarapu. CMOS Optoelectronic Lock-In Amplifier With Integrated Phototransistor Array. *IEEE Transactions on Biomedical Circuits and Systems*, 4(5):274–280, Octubre 2010.
- [31] Charles K. Alexander and Matthew N. O. Sadiku. *Fundamentos de circuitos eléctricos*. McGraw-Hill, Inc., 3rd edition, 2006.
- [32] Vahid Khojasteh Lazarjan, Seyedeh Nazila Hosseini, Mehdi Noormohammadi Khiaarak, and Benoit Gosselin. Cmos optoelectronic sensor with ping-pong auto-zeroed transimpedance amplifier. In *2020 IEEE 63rd International Midwest Symposium on Circuits and Systems (MWSCAS)*, pages 17–20, 2020.
- [33] Behzad Razavi. *Design of Integrated Circuits for Optical Communications*. Mc Graw Hill, 2003.
- [34] Juan David Salazar Cardona. Diseño de Amplificadores de Instrumentación CMOS en Modo Corriente. Tesis de maestría, Instituto Nacional de Astrofísica, Óptica y Electrónica, Noviembre 2023.
- [35] Marcel J.M. Pelgrom. *Analog to Digital Conversion*. Springer, 2022.
- [36] Edward Voigtman and James D. Winefordner. Low-pass filters for signal averaging. *Review of Scientific Instruments*, 57(5):957–966, 05 1986.