



INAOE

Diseño de una Referencia de Voltaje Bandgap en Tecnología CMOS

Por

Javier Alejandro Martínez Nieto

Presentado como requisito parcial para la obtención del grado de:

MAESTRO EN CIENCIAS CON ESPECIALIDAD EN ELECTRÓNICA

en el

Instituto Nacional de Astrofísica Óptica y Electrónica

Enero 2013

Tonantzintla, Puebla

Supervisada por:

Dra. María Teresa Sanz Pascual

Investigador titular

Departamento de Electrónica INAOE

Dr. Pedro Rosales Quintero

Investigador titular

Departamento de Electrónica INAOE

©INAOE 2013

El autor otorga al INAOE el permiso de reproducir copias totales o parciales de esta tesis.



Agradecimientos

Primero quisiera agradecer a mi familia, en especial a mis padres, que siempre han estado para mí, me han brindado su ayuda en diversas formas y me han apoyado en cada una de las decisiones que he tomado en la vida. De igual forma a mi hermana, persona a quien admiro y un ejemplo a seguir en muchos aspectos.

Un agradecimiento especial a mis asesores: *Dra. María Teresa Sanz Pascual* y *Dr. Pedro Rosales Quintero*, por la oportunidad de trabajar con ustedes y por toda su paciencia y el tiempo brindado durante la realización de la tesis. Gracias por sus consejos, el apoyo y la motivación que me ofrecieron constantemente.

También quisiera agradecer a mis amigos y compañeros de maestría: *Andrés, Mauro, Omar, Pacho* y todos aquellos que me brindaron su amistad en estos dos años y con los que compartí grandes momentos, ya sea de estudio o diversión. Gracias por los aportes y comentarios que me compartieron para la elaboración y mejora de este trabajo.

Al Instituto Nacional de Astrofísica Óptica y Electrónica (INAOE) por la oportunidad, los servicios y las facilidades que me ofrecieron para realizar estos estudios. Igualmente a la Universidad de Zaragoza por todas las facilidades brindadas durante la estancia de investigación.

Finalmente, extendiendo mi agradecimiento al Consejo Nacional de Ciencia y Tecnología (CONACyT), por la beca de maestría asignada con número de registro 362674, y por el apoyo del proyecto de investigación CONACYT CB-SEP-2008-01-99901.

Resumen

Las referencias de voltaje son una parte esencial de la mayoría de los sistemas electrónicos, ya que fijan un punto de operación estable utilizado por otros subcircuitos para generar resultados predecibles y repetibles. Una referencia de voltaje tiene múltiples aplicaciones en circuitos analógicos y de señal mixta tales como reguladores de voltaje, sistemas de adquisición de datos, memorias, convertidores DA o AD, amplificadores operacionales o equipamiento de medición; y éstos a su vez son componentes indispensables dentro de dispositivos electrónicos que se usan comúnmente (laptops, teléfonos celulares, etc). Entre sus principales características, es que exhiben muy poca dependencia con el voltaje de alimentación y con los parámetros del proceso, y una dependencia bien definida con la temperatura.

Las referencias de voltaje *bandgap* hacen uso de las características de los transistores bipolares, ya que éstas han sido ampliamente estudiadas y caracterizadas, presentando un comportamiento bien definido y predecible con la temperatura. A partir del voltaje Base-Emisor, V_{BE} , es posible obtener otros 2 voltajes que tienen el rol de referencias físicas intrínsecas: el voltaje térmico kT/q y el voltaje *bandgap* del silicio V_{g0} . El primero puede ser utilizado para generar un voltaje proporcional a la temperatura absoluta (PTAT), mientras que el voltaje bandgap es usado para generar un voltaje de referencia independiente de ésta. Para su implementación en tecnología CMOS, los transistores bipolares utilizados son normalmente transistores PNP de substrato, los cuales son dispositivos verticales formados por una difusión tipo P, pozo tipo N y substrato P. El hecho de que la tecnologías CMOS permita incluir transistores bipolares bajo el mismo proceso de fabricación, hace posible integrar este tipo de referencias en un mismo chip.

En este trabajo se presenta el diseño de una referencia de voltaje *bandgap* utilizando tecnología CMOS de $0.18\mu\text{m}$. La implementación cuenta con dos voltajes de referencia

de 1.228V y 1.225V, con coeficientes térmicos de 6ppm/°C y 0.8ppm/°C respectivamente. La diferencia entre ellos radica en la manera en que son generados, empleando o no la técnica de reducción de curvatura estudiada a lo largo del trabajo. El voltaje de referencia con menor coeficiente de temperatura cuenta con un sistema de ajuste de 4 bits cuyo funcionamiento se basa en el control e inyección de corriente, permitiendo recuperar la variación del voltaje de salida, en caso de que éste se modifique por variaciones del proceso de fabricación. De esta forma se consigue una reducción en el TC de 15.4ppm/°C a 1.6ppm/°C. El diseño del prototipo integrado utiliza un voltaje de alimentación de 1.8V, cuenta con una área de 0.0318mm² y un consumo de potencia de 620μW.

Índice general

Agradecimientos	III
Resumen	V
Índice de Figuras	XIII
Índice de Tablas	XIV
Lista de Acrónimos	XV
1. Referencias de Voltaje	1
1.1. Introducción	1
1.2. Principio básico de funcionamiento	2
1.3. Transistores bipolares en tecnología CMOS	4
1.3.1. Transistor bipolar lateral	4
1.3.2. Transistor vertical o de substrato	5
1.4. Operación detallada de una referencia <i>bandgap</i>	6
1.4.1. Dependencia con la temperatura de V_{BE}	6
1.4.2. Voltaje con TC positivo (ΔV_{BE})	10
1.4.3. Generación del voltaje bandgap	11
1.4.3.1. Implementación de un circuito básico	13
1.4.3.2. Consideraciones a tomar en cuenta para el diseño	15
1.5. Características de una referencia <i>bandgap</i>	16
1.6. Estado del arte	17
1.7. Motivación y Objetivos	21
1.8. Organización de la tesis	22
2. Comportamiento del Transistor Bipolar con la Temperatura	23
2.1. Transistores bipolares disponibles en la tecnología UMC $0.18\mu\text{m}$	23
2.1.1. Corriente de saturación I_S	25

2.1.2.	Extracción de V_{g0} y η	26
2.1.3.	Verificación del modelo analítico	27
2.2.	Resistencias de la tecnología	29
2.3.	Estudio de topologías básicas	31
2.3.1.	Efecto de la ganancia del amplificador	31
2.3.1.1.	Referencia de <i>bandgap</i> con resistencias y opamp (BGR-1) .	32
2.3.1.2.	Referencia de <i>bandgap</i> con espejo de corriente (BGR-2) . .	33
2.3.1.3.	Referencia de <i>bandgap</i> con rama adicional de salida (BGR-3)	35
2.3.2.	Efecto de la resistencia de salida	37
2.3.3.	Conclusiones	38
3.	Corrección de Curvatura	41
3.1.	Dependencia cuadrática con la temperatura	41
3.2.	Generación de corrientes con cierta dependencia con la temperatura	43
3.2.1.	Corriente PTAT	43
3.2.2.	Corriente PTAT ²	44
3.3.	Implementación de la técnica	45
3.4.	Circuitos cuadráticos	47
3.4.1.	Implementación de las celdas cuadráticas	48
3.4.1.1.	Celda cuadrática 1	48
3.4.1.2.	Celda cuadrática 2	51
3.4.2.	Limitantes en la operación de los circuitos cuadráticos	53
3.4.3.	Comportamiento con respecto a la temperatura	54
3.4.3.1.	Celda cuadrática 1	55
3.4.3.2.	Celda cuadrática 2	60
3.4.3.3.	Conclusiones	61
3.5.	Resumen	62
4.	Implementación de la Referencia de Voltaje <i>Bandgap</i>	65
4.1.	Referencia de <i>bandgap</i> propuesta	65
4.2.	Amplificador operacional	67
4.3.	Núcleo de <i>bandgap</i>	69
4.4.	Generación de la corriente I_{PTAT^2}	70
4.4.1.	Generación de la corriente de polarización de la celda cuadrática . .	71

4.5. Circuito de encendido	74
4.6. Caracterización post-layout de la referencia	76
4.7. Circuito de ajuste	79
4.8. Comparación de resultados	84
5. Conclusiones y Trabajo Futuro	87
5.1. Conclusiones	87
5.2. Trabajo futuro	89
A. Consideraciones de layout	91
Bibliografía	93

Índice de Figuras

1.1. Principio de operación para generar el voltaje de referencia.	3
1.2. Sección transversal de un BJT lateral PNP en un proceso CMOS de pozo N [1].	4
1.3. Sección transversal de un BJT vertical PNP en un proceso CMOS de pozo N [1].	5
1.4. Dependencia del voltaje base-emisor con la temperatura.	9
1.5. No-linealidad para varios valores de $(\eta - x)$ con $T_r = 25^\circ C$	10
1.6. Generación del voltaje PTAT.	11
1.7. Esquema para ejemplificar la generación del voltaje de referencia.	12
1.8. Combinación lineal del voltaje V_{BE} y la diferencia de voltajes ΔV_{BE}	13
1.9. Ejemplo de una topología básica de 1er orden.	14
2.1. V_{BE} en función de I_C y de la temperatura.	24
2.2. Comportamiento exponencial de I_S con la temperatura.	25
2.3. Parámetros η y V_{g0} extraídos a partir del método analítico.	26
2.4. ΔV_{BE} medido para distintas corrientes de emisor con $r = 9$	28
2.5. Variación de $V_{BE}(T)$. Comparación entre las respuestas obtenidas por si- mulación y analíticamente.	28
2.6. Variación con la temperatura de las resistencias propias de la tecnología. Resultados obtenidos por simulación.	30
2.7. Configuración implementada para modelar el amplificador operacional.	31
2.8. Referencia de voltaje <i>bandgap</i> de primer orden. BGR-1.	32
2.9. Variación del voltaje de referencia de BGR-1 para ganancias de 60dB y 40dB.	33
2.10. Referencia de voltaje <i>bandgap</i> de primer orden. BGR-2.	34
2.11. Variación del voltaje de referencia de BGR-2 para ganancias de 60dB y 40dB.	34

2.12. Referencia de voltaje <i>bandgap</i> de primer orden. BGR-3.	35
2.13. Variación del voltaje de referencia de BGR-3 para ganancias de 60dB y 40dB.	36
2.14. Variación del voltaje de referencia de BGR-1 con diferentes valores de la resistencia de salida en el amplificador.	37
3.1. Término no-lineal $c(T)$ para distintos valores de x	42
3.2. Dependencia de la corriente con la temperatura para distintos valores $I_{dc} =$ $I(T = 27^{\circ}C)$	45
3.3. Generación del voltaje de referencia.	46
3.4. Respuesta de una referencia <i>bandgap</i> con fuentes de corriente ideales. . . .	47
3.5. Celda cuadrática 1.	49
3.6. Respuesta al aplicar una corriente de entrada que varía linealmente en el tiempo entre $-20\mu A$ y $+20\mu A$	51
3.7. Celda cuadrática 2.	52
3.8. Corriente de salida para una corriente de entrada que varía linealmente entre $-20\mu A$ y $+20\mu A$	53
3.9. Comparación entre la respuesta obtenida por simulación y la calculada. . .	55
3.10. Respuesta de la celda cuadrática 1 para distintos valores de longitud de canal (L).	56
3.11. Extrapolación de la respuesta de la celda cuadrática 1 en un rango mayor de temperatura.	56
3.12. Respuesta de la celda cuadrática 1 a distintas temperaturas. ($L=2\mu m$). . .	57
3.13. Celda cuadrática 1 con transistores PMOS.	58
3.14. Respuesta de la celda cuadrática 1 versión PMOS para distintos valores en la longitud de canal (L).	58
3.15. Extrapolación de la respuesta de la celda cuadrática 1 versión PMOS en un rango mayor de temperatura.	59
3.16. Respuesta de la celda cuadrática 1 versión PMOS a distintas temperaturas. ($L=2\mu m$).	59
3.17. Respuesta de la celda cuadrática 2 para distintos valores de longitud de canal (L).	60
3.18. Respuesta de la celda cuadrática 2 versión PMOS para distintos valores de longitud de canal (L).	61
4.1. Referencia de voltaje <i>bandgap</i> propuesta.	66

4.2. Amplificador operacional de 2 etapas.	68
4.3. Layout del amplificador operacional.	69
4.4. Corriente PTAT generada en el núcleo <i>bandgap</i>	70
4.5. Circuito que genera la corriente PTAT ²	71
4.6. Generación de una corriente independiente de la temperatura.	72
4.7. Respuesta normalizada de las corrientes I_{cte} e I_b	73
4.8. Corriente PTAT ² generada, comparada con una corriente PTAT ² ideal de 10 μ A a temperatura ambiente.	74
4.9. Respuesta en el tiempo de V_{REF} al aplicar una rampa de encendido en V_{DD}	75
4.10. Núcleo de <i>bandgap</i> con circuito de encendido.	75
4.11. Análisis transitorio para verificar el funcionamiento del circuito de encendido.	76
4.12. Voltaje de referencia <i>a)</i> de primer orden y <i>b)</i> con corrección de curvatura.	77
4.13. Respuesta del circuito para diferentes valores de voltaje en V_{DD}	78
4.14. PSRR simulado en ambas salidas del circuito.	78
4.15. Variación del voltaje de referencia en 8 esquinas de proceso.	80
4.16. Operación conceptual de la técnica de ajuste.	81
4.17. Implementación del circuito de ajuste para el voltaje de referencia V_{REF}	82
4.18. Layout del circuito de ajuste.	82
4.19. Ajuste del voltaje de referencia al simular en la esquina de proceso NMOS/PMOS= ss , Resistencia= res_{max} (peor caso).	83
4.20. Variación de V_{REF} en 8 esquinas de proceso después de aplicar el ajuste.	84
A.1. Layout de la referencia de voltaje <i>bandgap</i> implementada.	91

Índice de Tablas

1.1. Caracterización básica de algunos trabajos implementados.	21
2.1. Corriente de saturación I_S extraída para diferentes temperaturas.	25
2.2. Resistores disponibles en el kit de diseño de la tecnología utilizada.	29
2.3. Variación del voltaje de referencia para distintas ganancias en el amplificador.	37
2.4. Variación en el voltaje de salida de BGR-1 para distintos valores en la resistencia de salida (R_{out}) del amplificador.	38
3.1. Parámetros utilizados para la generación de corrientes PTAT y PTAT ² ideales.	45
4.1. Características del amplificador operacional.	69
4.2. Resumen de los parámetros eléctricos de la referencia de <i>bandgap</i>	79
4.3. Posibles combinaciones en la palabra de control para el ajuste de la resis- tencia R_3	83
4.4. Comparación de los parámetros obtenidos con los reportados en otros tra- bajos.	85

Lista de Acrónimos

BGR Referencia de voltaje bandgap.

BJT Transistor de unión bipolar.

CMOS Metal, óxido, semiconductor complementario.

CMRR Razón de rechazo al modo común.

CTAT Complementario a la temperatura absoluta.

GBW Producto ganancia-ancho de banda.

ICMR Rango de entrada en modo común.

LDR Regulación de la carga.

LNR Regulación de la línea.

MOS Metal, óxido, semiconductor.

PSRR Razón de rechazo a la fuente de alimentación.

PTAT Proporcional a la temperatura absoluta.

PTAT² Proporcional a la temperatura al cuadrado.

SR Slew Rate.

TC Coeficiente de temperatura.

Referencias de Voltaje

En la primera parte de este capítulo se presenta una breve introducción de las referencias de voltaje, y se revisan sus principales características, haciendo énfasis en la propiedad más significativa que tiene una referencia *bandgap* (BGR): su escasa dependencia con la temperatura. A continuación, se describe de forma general el principio básico de funcionamiento de una referencia de voltaje *bandgap* para generar un voltaje constante, y se presentan los transistores bipolares disponibles en tecnología CMOS, ya que la dependencia de éstos con la temperatura es el núcleo de la mayoría de los diseños. También, se hace una revisión de distintos trabajos que se han realizado, con el fin de obtener las especificaciones eléctricas, los problemas y los retos asociados al diseño de este tipo de circuitos. Por último, se presentarán los objetivos del trabajo y la metodología a seguir.

1.1. Introducción

La mayoría de los sistemas electrónicos utilizan referencias de corriente o de voltaje para establecer un punto de operación de los subcircuitos y así, generar resultados repetibles, predecibles y confiables. En el caso particular de las referencias de voltaje *bandgap* se tienen múltiples aplicaciones tanto en circuitos analógicos y digitales como de señal mixta: equipos de medición, reguladores de voltaje, sistemas de adquisición de datos, memorias, convertidores AD o DA, entre otras [2]. Cualquiera que sea el caso, la precisión de la referencia impacta directamente en el rendimiento general del sistema.

Las características deseables para este tipo de circuitos son:

- Compatibilidad con la tecnología utilizada en el sistema electrónico completo.
- Poca dependencia con la fuente de alimentación.

- Poca dependencia con variaciones de proceso.
- Dependencia bien definida con la temperatura.

En el caso concreto de las referencias de *bandgap*, uno de los principales objetivos es que la variación del voltaje de salida, dentro de un rango de temperatura previamente establecido, sea nula o muy pequeña. De esta forma, uno de los parámetros más importantes es el coeficiente de temperatura, *Coeficiente de temperatura (TC)*, normalmente expresado en partes-por-millón por grado Celsius (ppm/°C).

Las referencias de voltaje *bandgap* (BGR) son los circuitos de referencia más populares, debido a su precisión, a los bajos TC's que se pueden alcanzar y a su implementación relativamente sencilla como circuito integrado. Por definición, el valor del voltaje de salida generado es igual o muy próximo al *voltaje bandgap* del semiconductor que se está utilizando (Silicio en este trabajo).

1.2. Principio básico de funcionamiento

El principio de funcionamiento de una referencia de voltaje independiente de la temperatura consiste en sumar un voltaje o corriente que aumenta con la temperatura ($TC > 0$) con otro que tiene un comportamiento opuesto ($TC < 0$); de tal forma que el voltaje de referencia no varíe la temperatura ($TC \approx 0$). El voltaje con TC negativo es conocido como voltaje CTAT (*Complementario a la temperatura absoluta*), ya que disminuye conforme la temperatura aumenta; mientras que su contraparte es llamado PTAT (*Proporcional a la temperatura absoluta*), por ser proporcional a ésta. En la figura 1.1 se muestra el principio de operación de una referencia de voltaje independiente de la temperatura.

Los métodos más utilizados para generar un voltaje CTAT son:

- Utilizar el voltaje base-emisor (V_{BE}) de un transistor bipolar.
- Utilizar el voltaje compuerta-fuente (V_{GS}) de un transistor MOS en inversión débil.
- Utilizar el voltaje de umbral de un transistor MOS.

Por su parte, el voltaje PTAT puede ser generado:

- A partir de la diferencia entre dos voltajes V_{BE} de transistores bipolares: a) polarizados con diferentes corrientes, b) con la misma corriente de polarización y diferentes áreas de emisor.
- A partir de la diferencia entre dos voltajes V_{GS} de transistores MOS polarizados en inversión débil.

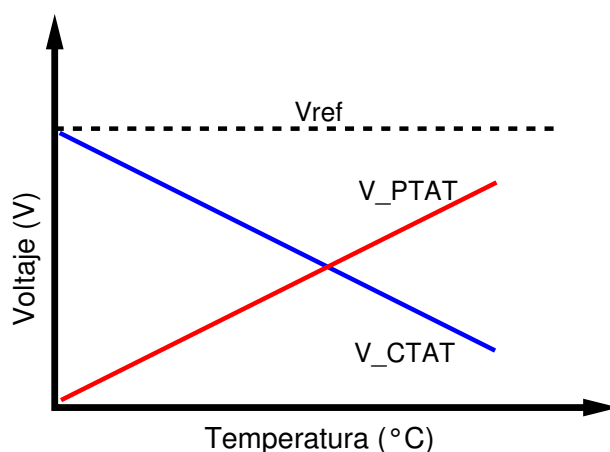


Figura 1.1: Principio de operación para generar el voltaje de referencia.

De acuerdo a lo anterior, es posible observar que existen dos tendencias para generar una referencia de voltaje. Por un lado se tiene el enfoque que hace uso de las características del transistor bipolar (BJT); y por otro, aquel que se basa exclusivamente en la operación de transistores MOS. Para este último caso, los circuitos implementados son conocidos simplemente como referencias de voltaje CMOS, dejando el término de *bandgap* sólo para aquellos diseños realizados en base al primer enfoque.

A pesar de que se han implementado circuitos que generan voltajes de referencia utilizando los parámetros del transistor MOS antes descritos, las características eléctricas del transistor bipolar son mejores para generar las cantidades dependientes de la temperatura, ya que éstas son reproducibles y están muy bien definidas [3]. En cambio, para los transistores MOS, su dependencia con la temperatura no está del todo caracterizada debido a que el valor del voltaje de umbral (V_{th}) es fuertemente dependiente de las variaciones inherentes al proceso de fabricación. Por este motivo, la operación del transistor bipolar aún sigue siendo el núcleo para este tipo de circuitos.

1.3. Transistores bipolares en tecnología CMOS

En los últimos años, la tecnología CMOS se ha convertido en la tecnología dominante en el mercado de los circuitos integrados porque, comparada con la bipolar, es más barata debido a su alto grado de integración, ofrece una mayor flexibilidad a la hora de hacer el diseño de los circuitos, y además, permite integrar en un solo chip circuitos integrados en modo mixto. Dado que la tecnología CMOS permite la inclusión de dispositivos bipolares, que se forman en el mismo proceso de fabricación, es posible integrar referencias de *bandgap* sin necesidad de recurrir a componentes externos. Concretamente, se encuentran disponibles dos tipos de transistores bipolares en tecnologías CMOS, dependiendo de la orientación y la forma en que se generan: laterales y verticales, estos últimos también conocidos como transistores de sustrato [1]. Es importante mencionar que estos dispositivos están presentes en cualquiera de los 2 procesos CMOS convencionales (pozo-N y pozo-P). Para un proceso pozo-N, que es el que se ocupará en este trabajo, los BJT's con los que se cuenta son tipo PNP debido a que el pozo N es usado como la base.

1.3.1. Transistor bipolar lateral

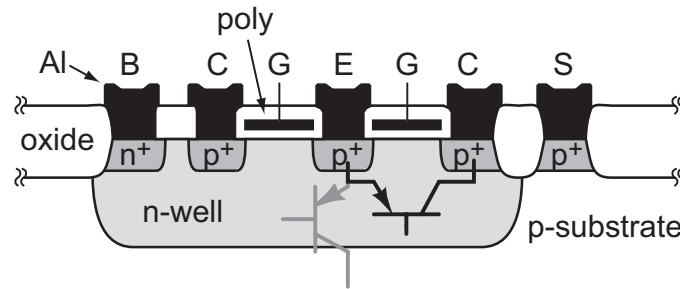


Figura 1.2: Sección transversal de un BJT lateral PNP en un proceso CMOS de pozo N [1].

Este dispositivo es un transistor PMOS operado como transistor bipolar. Las regiones de colector y de emisor están formadas por las implantaciones P^+ , que normalmente se utilizan para las terminales de drenaje y fuente, mientras que el pozo N hace el papel de la región de base, tal como se aprecia en la figura 1.2. La terminal de compuerta es utilizada para mejorar el rendimiento del dispositivo, ya que al ser polarizada adecuadamente se logra la conducción de la corriente de emisor por debajo de la superficie [4].

Algunas características de este tipo de transistores son:

- Tienen un transistor bipolar vertical asociado (en la figura 1.2 se muestra en color gris). Este transistor conduce una parte considerable de la corriente de emisor hacia el sustrato, en lugar de que toda fluya lateralmente hacia el colector.
- Al no tener el flujo de corriente en una sola dimensión, la característica I_C-V_{BE} del transistor se desvía del comportamiento exponencial ideal.
- Producto de la adecuada polarización de la compuerta, el ruido relacionado con los efectos de la superficie disminuye.
- Como el flujo de corriente es por debajo de la superficie, ocasiona que la ganancia en corriente aumente, considerando que en este tipo de dispositivos ésta es muy pequeña comparada con las ganancias que se tienen en tecnologías totalmente bipolares.

1.3.2. Transistor vertical o de sustrato

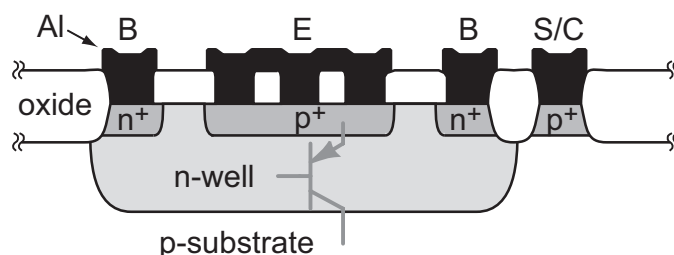


Figura 1.3: Sección transversal de un BJT vertical PNP en un proceso CMOS de pozo N [1].

En la figura 1.3 se muestra la sección transversal de un BJT vertical. En este dispositivo, una implantación P^+ es utilizada como terminal de emisor, el área de colector está definida por el sustrato. Entre las propiedades que lo distinguen se encuentran:

- La terminal de colector está asociada al sustrato, que normalmente va conectado a tierra. Por tanto, sólo permite hacer conexiones en configuración de colector-común, siendo su principal limitación.
- El ancho de la base en este tipo de transistores es relativamente grande, y está determinado, principalmente, por la profundidad del pozo N. Debido a esto, se tiene una ganancia en corriente muy pequeña en comparación con la de un BJT lateral.

- El flujo de corriente es en una sola dimensión, a diferencia de la que presenta el BJT lateral, lo que resulta en una característica I_C - V_{BE} muy cercana al comportamiento exponencial ideal.
- El fabricante suele tener monitorizado y caracterizado este dispositivo (a diferencia del transistor lateral), así que normalmente se puede encontrar información del modelo en la documentación de la tecnología utilizada.
- Una desventaja en este tipo de circuitos es que, debido a que el substrato está ligeramente dopado, la resistencia en serie de colector es relativamente grande, por lo que debe tenerse en cuenta la caída de voltaje asociada.

Así los transistores de substrato son los preferidos para la implementación de referencias de voltaje debido a las consideraciones señaladas y a que la dependencia con la temperatura del voltaje base-emisor está bien definida y caracterizada, además, el hecho de que el colector esté conectado a tierra no es una limitante, ya que existen diferentes técnicas de diseño para resolver esta situación [2,3].

1.4. Operación detallada de una referencia *bandgap*

Ya que un voltaje de referencia se obtiene a partir de 2 voltajes con coeficientes de temperatura opuestos; en esta sección se describe de forma detallada cómo se generan estas dos cantidades haciendo uso del voltaje base-emisor presente en el transistor bipolar.

1.4.1. Dependencia con la temperatura de V_{BE}

Considerando un transistor bipolar operando en modo activo, es decir, la unión base-emisor polarizada en directa y la unión base-colector polarizada en inversa, es posible encontrar que la corriente de colector depende exponencialmente del voltaje base-emisor [4]:

$$I_C = I_S \left[\exp \left(\frac{qV_{BE}}{kT} \right) - 1 \right] \quad (1.1)$$

De la ecuación anterior I_C e I_S son las corrientes de colector y saturación respectivamente del transistor bipolar, k es la constante de Boltzman, q la carga del electrón y

T la temperatura absoluta. También se sabe que el término -1 puede ser despreciado si $V_{BE} \gg 3kT/q$ [4] y así:

$$I_C = I_S \exp\left(\frac{qV_{BE}}{kT}\right) \quad (1.2)$$

A partir de esta última ecuación, despejando V_{BE} , es posible encontrar su dependencia con la temperatura. Ésta depende en gran medida de la dependencia que tiene la corriente de saturación y para determinar el comportamiento con la temperatura de I_S , es necesario considerar cada uno de los términos de la expresión que define dicha corriente [1]:

$$I_S(T) = \frac{qn_i^2(T)A_E D_B(T)}{G_B(T)} \quad (1.3)$$

- donde
- n_i = Concentración intrínseca de portadores en la base.
 - A_E = Área de unión del emisor.
 - D_B = Constante de difusión de portadores minoritarios en la base.
 - G_B = Cantidad de impurezas por unidad de área en la base.

Para n_i , la dependencia con la temperatura es [1]:

$$n_i^2(T) \propto T^3 \exp\left[\frac{qV_g(T)}{kT}\right] \quad (1.4)$$

donde V_g es el voltaje bandgap del silicio que se supone es una función lineal de la temperatura [4]:

$$V_g(T) = V_{g0} - \alpha T \quad (1.5)$$

En la ecuación (1.5), el término V_{g0} hace referencia al voltaje bandgap extrapolado a 0 K, mientras que α es una constante. V_{g0} es un parámetro que, en muchas ocasiones, se puede encontrar en el modelo del transistor bipolar presente en la tecnología que se usa utilizando y, también, es posible extraerlo experimentalmente; es importante mencionar que su valor varía para diferentes materiales semiconductores y diferentes concentraciones de impurezas [5, 6].

La otra cantidad que tiene una variación importante con la temperatura es la constante de difusión D_B [1]:

$$D_B(T) = \frac{kT}{q} \bar{\mu}_B(T) \quad (1.6)$$

En esta última ecuación $\bar{\mu}_B$ es el valor efectivo de la movilidad de portadores mino-

ritarios en la base y es proporcional a T^{-n} , donde n es una constante que depende del perfil de dopado en la base, siendo una constante dependiente de proceso.

Finalmente, el denominador de la expresión (1.3) también conocido como *número de Gummel* (G_B), es una cantidad que tiene una ligera dependencia con la temperatura, y para un rango de temperatura entre -50 y 150 °C, es posible despreciar dicha dependencia [4] y suponerlo como una cantidad independiente de ésta. Así, tomando en cuenta cada una de las dependencias antes descritas, la corriente de saturación se puede expresar por [4]:

$$I_S(T) = CT^\eta \exp\left(-\frac{qV_{g0}}{kT}\right) \quad (1.7)$$

donde C es una constante y $\eta = 4-n$. Siendo esta última una constante independiente de la temperatura pero dependiente del proceso de fabricación propio de la tecnología. Entonces si se sustituye esta expresión en la ecuación (1.2) es posible encontrar la dependencia de la corriente de colector con la temperatura [4]:

$$I_C(T) = CT^\eta \exp\left[\frac{q(V_{BE}(T) - V_{g0})}{kT}\right] \quad (1.8)$$

A continuación, para encontrar la ecuación que exhibe la dependencia de V_{BE} con la temperatura, es necesario considerar 2 temperaturas: una temperatura arbitraria T y una temperatura de referencia T_r y aplicando la ecuación (1.8) se puede encontrar $V_{BE}(T)$ a partir de la razón $I_C(T)/I_C(T_r)$ [1]:

$$V_{BE}(T) = V_{g0} \left[1 - \frac{T}{T_r}\right] + \frac{T}{T_r} V_{BE}(T_r) - \eta \frac{kT}{q} \ln\left(\frac{T}{T_r}\right) + \frac{kT}{q} \ln\left(\frac{I_C(T)}{I_C(T_r)}\right) \quad (1.9)$$

donde $V_{BE}(T_r)$ es el voltaje base-emisor a la temperatura de referencia especificada T_r . También en esta última expresión se aprecia una dependencia con la temperatura de la corriente de colector y, por razones prácticas, ésta se hace proporcional a una potencia de T [4]:

$$I_C(T) = I_C(T_r) \left(\frac{T}{T_r}\right)^x \quad (1.10)$$

donde x es un número arbitrario definido por la dependencia con la temperatura de la corriente que circula a través del transistor bipolar, siendo $x = 0$ para una corriente independiente, $x = 1$ para una corriente proporcional a la temperatura (PTAT), $x = 2$

si tiene una dependencia cuadrática (PTAT²), etc. Utilizando las 2 ecuaciones anteriores, se puede expresar la dependencia de V_{BE} como [4]:

$$V_{BE}(T) = V_{g0} \left(1 - \frac{T}{T_r}\right) + \frac{T}{T_r} V_{BE}(T_r) - (\eta - x) \frac{kT}{q} \ln \left(\frac{T}{T_r}\right) \quad (1.11)$$

Como se ha mencionado antes, el voltaje base-emisor es considerado una cantidad CTAT. Esto se puede observar de una mejor forma si se expresa la ecuación (1.11) como la suma de un término constante, un término proporcional a la temperatura y un término de orden superior (no lineal) [4]:

$$V_{BE}(T) = \left[V_{g0} + (\eta - x) \frac{kT_r}{q} \right] - \lambda T + (\eta - x) \frac{k}{q} \left(T - T_r - T \ln \frac{T}{T_r} \right) \quad (1.12)$$

donde

$$\lambda = \frac{\left[V_{g0} + (\eta - x) \frac{kT_r}{q} \right] - V_{BE}(T_r)}{T_r} \quad (1.13)$$

Aún es más claro si la ecuación anterior es vista como la suma de una recta tangente de la curva $V_{BE}(T)$ a una temperatura de referencia T_r , y un término no-lineal $c(T)$ [7], tal como está expresado en la ecuación (1.14) y representado en la figura 1.4.

$$V_{BE}(T) = \underbrace{V_{BE0} - \lambda T}_{\text{Tangente en } T=T_r} + c(T) \quad (1.14)$$

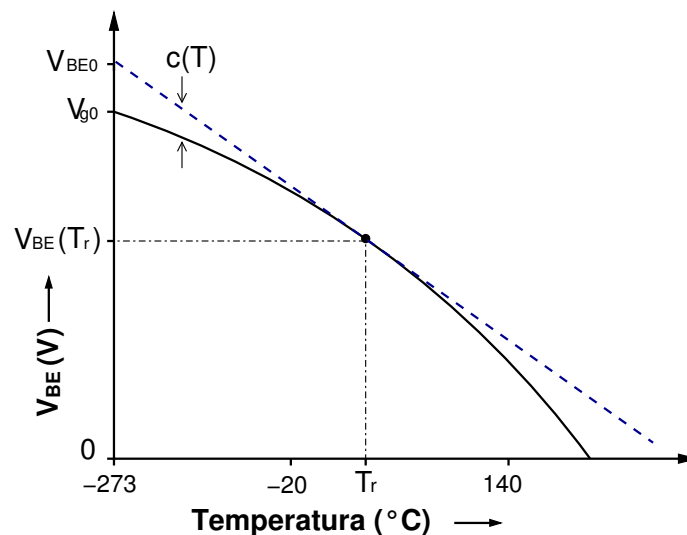


Figura 1.4: Dependencia del voltaje base-emisor con la temperatura.

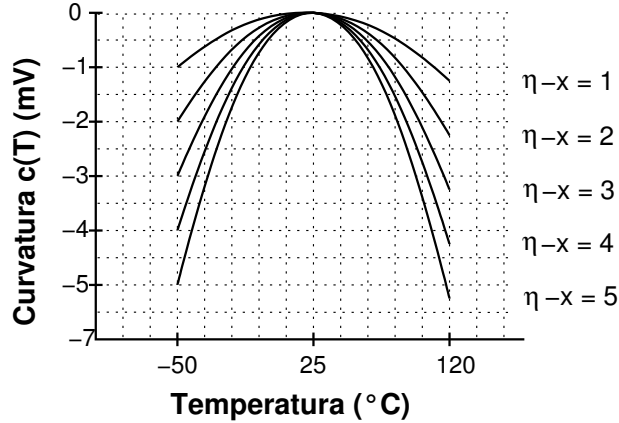


Figura 1.5: No-linealidad para varios valores de $(\eta - x)$ con $T_r = 25^\circ\text{C}$.

Los 2 primeros términos de la expresión anterior representan la ecuación de una recta (línea punteada en la figura 1.4), donde V_{BE0} es la extrapolación de la tangente en $T = 0\text{K}$ (-273°C), mientras que λ es la pendiente de dicha tangente; y ésta, al ser negativa, le da la característica CTAT al voltaje base-emisor. El tercer término presente, $c(T)$, al ser no-lineal, proporciona cierto grado de curvatura, tal como se aprecia en la misma figura; esta curvatura ha sido exagerada para representar de mejor manera cada uno de estos términos. Por otro lado, en la figura 1.5 se representa $c(T)$ para distintos valores de $(\eta - x)$, se observa que la curvatura es aproximadamente parabólica y disminuye conforme el valor de x es más cercano al valor del parámetro η .

1.4.2. Voltaje con TC positivo (ΔV_{BE})

La diferencia entre dos voltajes base-emisor ΔV_{BE} de transistores bipolares operando a distintas densidades de corriente es utilizada para generar el voltaje proporcional a la temperatura (PTAT), que sumado con cierto factor de proporcionalidad al V_{BE} de otro transistor proporciona el voltaje de referencia bandgap.

La figura 1.6 ilustra el principio para generar el voltaje PTAT; en 1.6(a) se tienen 2 transistores PNP idénticos conectados como diodo, con la misma corriente de saturación ($I_{S1} = I_{S2}$), polarizados a través de su terminal de emisor mediante corrientes I_o y mI_o , produciendo que la diferencia de los voltajes sea proporcional a la temperatura:

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = \frac{kT}{q} \ln \left(\frac{mI_o}{I_{S1}} \right) - \frac{kT}{q} \ln \left(\frac{I_o}{I_{S2}} \right) \quad (1.15)$$

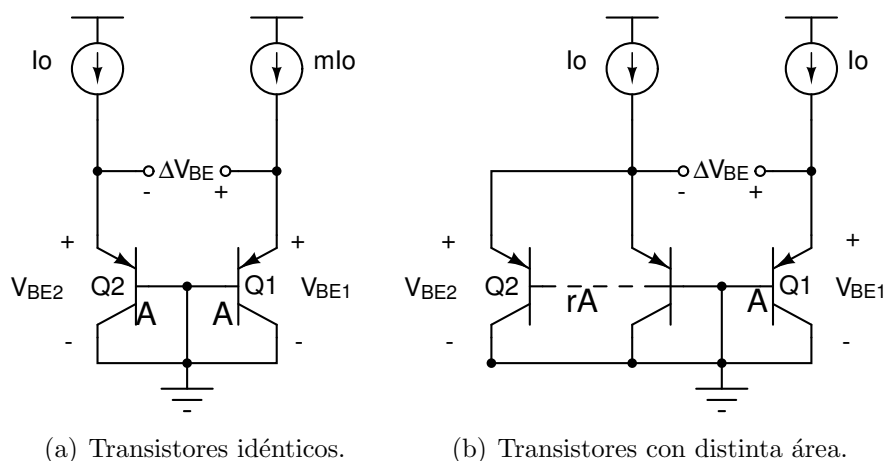


Figura 1.6: Generación del voltaje PTAT.

Aplicando las propiedades del logaritmo natural se llega a:

$$\Delta V_{BE} = \frac{kT}{q} \ln(m) = V_T \ln(m) \quad (1.16)$$

donde el término V_T es llamado voltaje térmico. Otra forma de generar el voltaje PTAT es a partir de la configuración mostrada en la figura 1.6(b); en ésta se tienen corrientes de polarización idénticas (I_o para ambos transistores), pero el transistor Q2 está formado por r transistores iguales conectados en paralelo, lo que se puede interpretar como la razón entre las áreas de emisor de los transistores. Si se procede de la misma forma que en la expresión (1.15) se obtiene una ecuación similar:

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = \frac{kT}{q} \ln\left(\frac{I_o}{I_{S1}}\right) - \frac{kT}{q} \ln\left(\frac{I_o}{rI_{S2}}\right) = \frac{kT}{q} \ln(r) \quad (1.17)$$

De (1.16) y (1.17) se observa que ΔV_{BE} tiene un coeficiente de temperatura positivo, sin embargo, éste es muy pequeño ($\approx 0.09mV/^\circ C$) en comparación con el TC del voltaje base-emisor ($\approx 2mV/^\circ C$), por lo que es necesario amplificarlo para obtener un voltaje PTAT útil para cancelar los TC's.

1.4.3. Generación del voltaje bandgap

Los voltajes necesarios en el principio de operación bandgap son el voltaje base-emisor V_{BE} , cuyo coeficiente de temperatura es negativo, y la diferencia de voltajes base-emisor

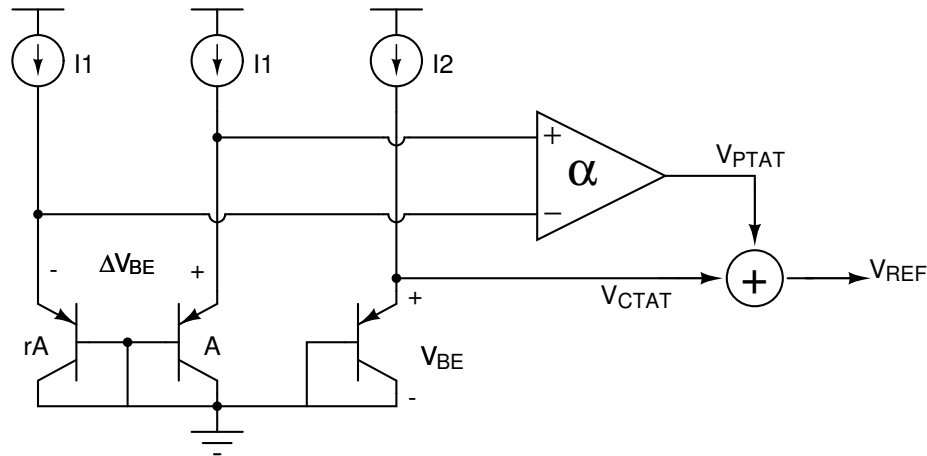


Figura 1.7: Esquema para ejemplificar la generación del voltaje de referencia.

ΔV_{BE} , que tiene dependencia positiva. En principio, estos dos voltajes pueden ser generados utilizando solamente dos transistores. Sin embargo, en la figura 1.7 se ilustra el esquema más utilizado para generarlos y, posteriormente, combinarlos para obtener un voltaje de salida independiente de la temperatura.

El esquema cuenta con tres transistores bipolares; dos de ellos tienen una razón de densidad de corriente ($1 : r$), dada por la diferencia entre sus áreas de emisor. La diferencia entre sus voltajes ΔV_{BE} sigue la relación mostrada en la ecuación (1.17). Este voltaje PTAT sólo depende de la razón r y es independiente de la corriente de polarización utilizada (I_1), así como de la corriente de saturación. El tercer transistor es utilizado para generar el V_{BE} , el cual depende fuertemente de la corriente de saturación y también de la corriente de polarización I_2 . Su valor extrapolado a 0K es alrededor de 1.2V (energía bandgap del silicio) y a partir de este valor decrece aproximadamente de forma lineal a una razón de $-2mV/^\circ C$ (figura 1.8).

Entonces, de acuerdo al esquema mostrado, el voltaje de referencia independiente de la temperatura (V_{REF}) puede ser generado compensando el comportamiento del voltaje base-emisor con la diferencia de voltajes (ΔV_{BE}) amplificada en un factor α :

$$V_{REF} = V_{BE} + \alpha \cdot \Delta V_{BE} \quad (1.18)$$

El factor de ganancia α debe ser seleccionado de tal forma que los coeficientes de

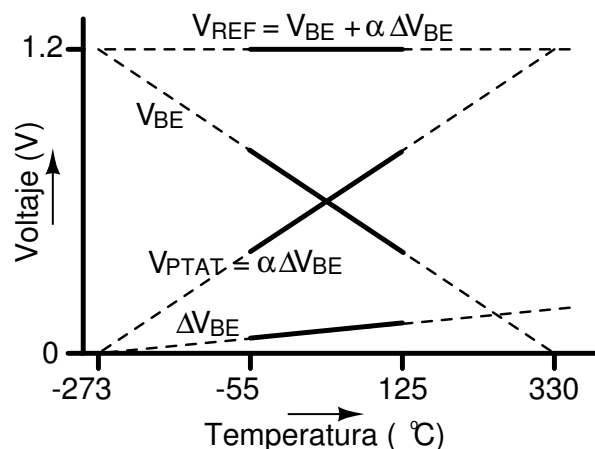


Figura 1.8: Combinación lineal del voltaje V_{BE} y la diferencia de voltajes ΔV_{BE} .

temperatura de V_{BE} y $\alpha \Delta V_{BE}$ tengan la misma magnitud pero con signos opuestos:

$$\frac{\partial V_{REF}}{\partial T} = 0 \quad \rightarrow \quad -\frac{\partial V_{BE}}{\partial T} = \alpha \frac{\partial(\Delta V_{BE})}{\partial T} \quad (1.19)$$

entonces:

$$\alpha = -\frac{\partial V_{BE}}{\partial T} \frac{q}{k \ln(r)} \quad (1.20)$$

Luego, si se conoce la variación del voltaje base-emisor, es posible encontrar el valor de α necesario, ajustando la razón de densidad de corriente r (caso particular en este esquema) utilizando la ecuación (1.20).

1.4.3.1. Implementación de un circuito básico

El principio de operación antes descrito es un esquema muy general de cómo se generaría un voltaje de referencia independiente de la temperatura. Sin embargo, como se comentó en un principio, el voltaje resultante es constante en primer orden debido a que aún no se está considerando el término no-lineal presente en la dependencia del V_{BE} . Otro aspecto importante a considerar es el mecanismo empleado para tener la misma corriente circulando por ambos transistores bipolares, además del método para implementar la suma de los voltajes.

Tomando en cuenta la relación mostrada en (1.18), y suponiendo que a temperatura ambiente la variación del voltaje base-emisor es $\partial V_{BE}/\partial T \approx -1.5mV/K$ mientras que $\partial V_T/\partial T \approx +0.087mV/K$, se tendría que seleccionar el término $(\alpha \ln r)$ de tal forma que

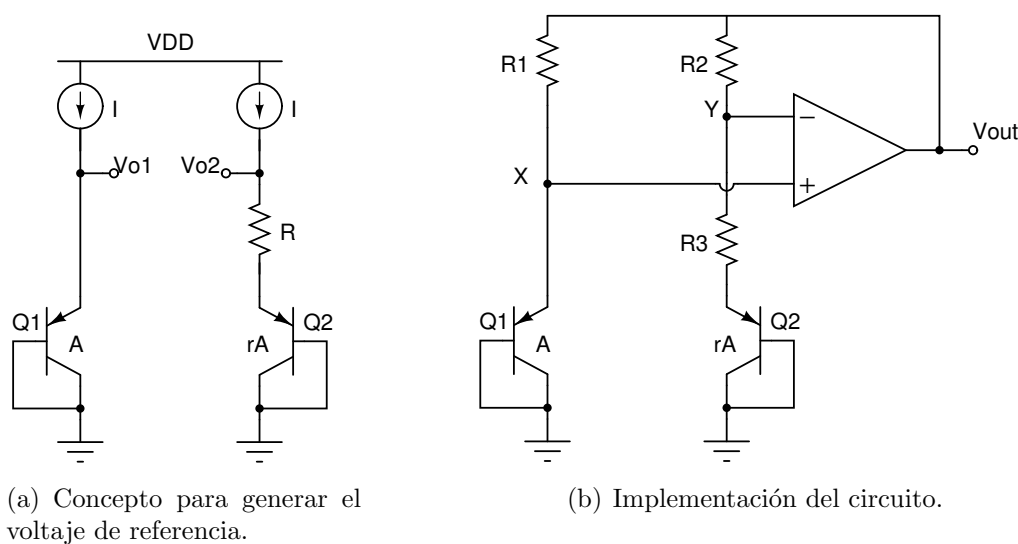


Figura 1.9: Ejemplo de una topología básica de 1er orden.

se cumpla la siguiente relación: $(\alpha \ln r)(0.087mV/K) = 1.5mV/K$. Para que esto sea posible entonces $(\alpha \ln r) \approx 17.2$, y para que el voltaje de referencia exhiba un TC igual a cero se tiene:

$$V_{REF} \approx V_{BE} + 17.2 \frac{kT}{q} \approx 1.25V \quad (1.21)$$

Ahora es necesario implementar un circuito que realice la suma anterior. Para esto, primero hay que considerar el circuito ilustrado en la figura 1.9(a) y suponer que los voltajes V_{o1} y V_{o2} son iguales. De este modo es posible llegar a que $V_{BE1} = RI + V_{BE2}$ y $RI = V_{BE1} - V_{BE2} = V_T \ln r$. Posteriormente, a partir de estas 2 ecuaciones se tiene que $V_{o2} = V_{BE2} + V_T \ln r$, lo que significa que este voltaje es la referencia independiente de la temperatura siempre y cuando $\ln r \approx 17.2$.

El circuito mostrado en el inciso (a) de la figura 1.9 requiere dos modificaciones para que sea práctico. Primero, es necesario un mecanismo para garantizar que ambos voltajes sean iguales ($V_{o1} = V_{o2}$); y segundo, debido a que $\ln(r) = 17.2$, el valor de r necesario es una cantidad enorme e imposible de implementar, entonces el término $RI = V_T \ln(r)$ debe ser escalado por un factor razonable. En la figura 1.9(b) se muestra una implementación que cubre estas 2 características. Ésta cuenta con un amplificador operacional que sensa los voltajes V_x y V_y , además de manejar las terminales superiores de $R1$ y $R2$ (estas 2 resistencias deben ser iguales) de tal forma que los nodos X y Y se fijen al mismo voltaje.

El voltaje de referencia se obtiene a la salida del amplificador en lugar del nodo Y . Si se analiza el circuito de igual forma que el del inciso (a), se tiene que $V_{BE1} - V_{BE2} = V_T \ln(r)$, y se puede identificar una corriente de valor $(V_T \ln r)/R_3$ circulando a través de la rama derecha del circuito. Luego el voltaje de salida está dado como:

$$V_{out} = V_{BE2} + \frac{V_T \ln(r)}{R_3} (R_3 + R_2) \quad (1.22)$$

$$V_{out} = V_{BE2} + (V_T \ln r) \left(1 + \frac{R_2}{R_3} \right) \quad (1.23)$$

Para tener un coeficiente de temperatura igual a cero es necesario satisfacer la relación $(1 + R_2/R_3) \ln r \approx 17.2$. Para lograr esta condición existen muchas alternativas, por ejemplo, se puede escoger $r = 10$ y la razón $R_2/R_3 = 6.5$, o bien cualquier otra que se piense conveniente para el diseño, ya que entre más transistores bipolares en paralelo se utilicen, se traduce en un incremento considerable del área total del circuito, o tal vez se puede presentar el caso en donde la diferencia entre el valor de las resistencias sea muy grande.

1.4.3.2. Consideraciones a tomar en cuenta para el diseño

El ejemplo anterior es una de las topologías más básicas y sencillas que se pueden encontrar, sin embargo, en éste y en otros circuitos existen algunas consideraciones que se deben tener en cuenta para el diseño final, entre ellas:

- El papel que juega el amplificador en el diseño; ya que es el bloque utilizado para mantener los voltajes en los nodos X y Y a un mismo valor, es necesario conocer de qué forma influye la ganancia de éste, así como su resistencia de salida. En el siguiente capítulo se estudiarán estas limitaciones del amplificador con 2 topologías básicas de primer orden.
- Es conveniente saber qué dependencia con la temperatura tienen las resistencias de la tecnología a usar, de tal forma que sea posible seleccionar aquellas que cumplan con el comportamiento adecuado al diseño. No obstante, siempre se tiene el compromiso entre el valor del resistor requerido y el área que éste puede ocupar o el TC que posee.
- En la gran mayoría, sino es que en todos los circuitos, es necesario un mecanismo de

encendido que asegure que en el instante en que se aplica el voltaje de alimentación, el circuito se polarice adecuadamente y no caiga en el estado donde no hay corriente fluyendo por el núcleo bandgap y todo esté apagado. Por lo tanto, es importante conocer las condiciones en las que se presenta este estado indeseado, para saber qué técnica o circuito se debe implementar para evitarlo.

- El voltaje de referencia exhibe una curvatura finita y no es totalmente constante en el rango completo de temperatura, y esta curvatura resulta básicamente de la variación no-lineal que tiene el voltaje base-emisor, además de otros aspectos como la dependencia con la temperatura de la corriente de colector o la dependencia que tienen los demás elementos presentes en el circuito. Es, por tanto, necesario emplear algunas técnicas de corrección de curvatura para disminuir la variación que presenta el voltaje de referencia con la temperatura.

1.5. Características de una referencia *bandgap*

Una vez que se ha descrito el principio de operación de una referencia de voltaje *bandgap*, es conveniente conocer sus principales especificaciones, ya que a partir de éstas es posible cuantificar la desviación del voltaje de salida bajo condiciones externas variables. A continuación se describen algunas de las características más relevantes.

- **Precisión inicial:** Es el error en el valor de la referencia sin considerar factores como variaciones de la alimentación o de la temperatura. Cuantifica el efecto de variaciones aleatorias de proceso, mismatch y del empaquetado en la precisión del voltaje de salida.
- **Coefficiente de Temperatura:** Es la variación en el voltaje de referencia debida a cambios de la temperatura. Como se comentó antes, normalmente se expresa en partes por millón y está definido por la siguiente relación:

$$TC = \frac{V_{out_MAX} - V_{out_MIN}}{V_{out} \times (T_{MAX} - T_{MIN})} \times 10^6 \quad [ppm/^{\circ}C] \quad (1.24)$$

donde V_{out} es el valor promedio del voltaje de salida: $V_{out} = (V_{out_MAX} + V_{out_MIN})/2$.

- **Histéresis térmica:** Se refiere al cambio en el voltaje de salida con un ciclo en la variación de la temperatura. Cuando la referencia se ve sometida a cambios bruscos

de temperatura y después regresa a la temperatura inicial, en ocasiones hay una diferencia en el voltaje de salida medido inicialmente.

- **Regulación de línea (LNR):** Es una medida del cambio en el voltaje de referencia debido a un cambio en el voltaje de alimentación. Las unidades más utilizadas son ppm/V , $\%/V$ o mV/V :

$$LNR = \frac{\Delta V_{REF}}{\Delta V_{DD}} \quad [mV/V] \quad (1.25)$$

- **Regulación de carga (LDR):** Es una medida de la capacidad del circuito para mantener el voltaje de salida aunque cambie la corriente consumida por la carga (I_L) y una forma de calcularla es:

$$LDR = 100 \cdot \frac{\Delta V_{REF}/V_{REF}}{\Delta I_L} \quad [%/A] \quad (1.26)$$

- **Estabilidad a largo plazo:** Medida de la variación del voltaje de referencia con respecto a un largo periodo de tiempo bajo una condición de operación específica. Se expresa normalmente en $ppm/1000 \text{ horas}$.
- **PSR (Power Supply Rejection):** Es una medida que especifica qué tanto de la señal en AC (ruido) que se filtra en el voltaje de alimentación, es rechazada a la salida del circuito. Está expresada en dB y es una cantidad negativa.
- **Respuesta transitoria:** Se refiere a la respuesta que presenta el voltaje de referencia al realizar un transitorio en el voltaje de alimentación. Es importante observar el tiempo que tarda la referencia en alcanzar el $\pm 1\%$ de su valor final (tiempo de asentamiento).
- **Consumo de Potencia:** Es la potencia total disipada por la referencia de voltaje.

1.6. Estado del arte

La complejidad de las referencias de voltaje está determinada por la calidad o precisión requerida en los sistemas que utilizan dicho voltaje de referencia. De acuerdo a la posibilidad de reducir la dependencia con la temperatura del voltaje de salida, se pueden identificar 3 tipos de circuitos. En primer lugar se tienen las *referencias de orden-cero*;

estos circuitos son los más simples, ya que de hecho no son circuitos compensados con la temperatura. Las referencias de voltaje PTAT y CTAT entran en esta clasificación.

Los dos tipos de circuitos restantes buscan eliminar o minimizar la dependencia de la referencia de voltaje con la temperatura, lo cual se realiza por medio de implementación de circuitos y técnicas de diseño para corregir la curvatura introducida por el término no-lineal. Así, el segundo tipo de circuitos son las *referencias de voltaje bandgap de primer orden*, llamadas así porque solamente cancelan el término lineal del voltaje V_{BE} , de tal forma que el voltaje de salida se obtiene a partir de generar un voltaje PTAT y sumarlo al voltaje base-emisor de un transistor bipolar. Este tipo de circuitos tienen mejor desempeño, ya que sí son compensados en temperatura, además tienen una mediana complejidad en cuanto a su implementación; sin embargo, para aplicaciones de alta precisión, su desempeño sigue siendo pobre.

Por último, se encuentran las *referencias bandgap de orden superior*. Éstas, además de cancelar el término lineal, buscan reducir el término no-lineal en el voltaje de salida. La complejidad de estos circuitos es mucho mayor, pero al minimizar la dependencia del circuito con la temperatura, se obtienen TC's muy pequeños.

La primera referencia de voltaje implementada en los tiempos modernos fue el *diodo Zener*; en donde al hacer circular una corriente a través del cátodo del diodo, éste entra en la región inversa, y en este modo de operación, cambios significativos en la corriente de carga producen fluctuaciones casi despreciables en el voltaje del diodo. Los diodos Zener cuentan con voltajes de ruptura entre 5.5 y 8.5V, además sus TC's son positivos y presentan variaciones entre 1.5 y 5mV/°C [8]. Posteriormente, se implementaron circuitos que intentaban cancelar el TC positivo de este dispositivo, de tal forma que utilizaban uno o más diodos rectificadores conectados en serie (ya que cuentan con voltajes con TC's negativos), dando lugar a las llamadas *referencias Zener compensadas en temperatura*. Las principales desventajas que presentan estas referencias es que siguen siendo sensibles a la temperatura y el voltaje de operación requerido es muy elevado, lo que las hace inapropiadas para aplicaciones de bajo voltaje [9].

En los años 70's Widlar introdujo la primer referencia de voltaje integrada basada en el *principio de bandgap*, como parte del diseño de un regulador de alto desempeño.

Él fue el pionero de este tipo de circuitos (utilizando tecnología bipolar) ya que se dedicó a estudiar la manera de mejorar la precisión mediante la compensación del voltaje V_{BE} , además de estudiar cómo es que los cambios de temperatura afectaban el desempeño del circuito [10, 11]. A partir de las aportaciones de Widlar, el desarrollo se centró en la creación de referencias de voltaje monolíticas y hoy en día continúa. Entre los trabajos posteriores a Widlar, uno de los más sobresalientes fue el trabajo de Paul Brokaw, quien creó la primer referencia bandgap de precisión, basada en la que hoy es conocida como *celda Brokaw* [12], y que es parte del bloque principal en muchas de las topologías actuales.

Posteriormente, con la aparición de la tecnología CMOS, comenzaron a aparecer referencias de voltaje haciendo uso de transistores MOS operando en subumbral y explotando la dependencia que tiene la movilidad y el voltaje de umbral con la temperatura. También se empezó a investigar la posibilidad de utilizar los transistores bipolares asociados a esta tecnología (BJT's laterales o de substrato), y que es la que ha predominado hasta hoy.

Actualmente, numerosos circuitos se han propuesto para mejorar el desempeño de la referencia. Estos diseños se han enfocado en disminuir la variación térmica de voltaje de salida, de tal forma que las técnicas de compensación empleadas son de orden mayor buscando coeficientes de temperatura cercanos a cero. Igualmente, debido a la disminución del voltaje de alimentación en las nuevas tecnologías, se busca que el circuito sea capaz de operar a bajo voltaje; así, una tendencia es la generación de voltajes de referencia por debajo del voltaje de bandgap del semiconductor usado (*referencia sub-bandgap*). Otros aspectos a considerar son el área del circuito y el consumo total de potencia que conllevan a los compromisos de diseño, ya que si se busca generar un voltaje con un TC muy bajo, normalmente el circuito resultante es complejo, lo que trae como consecuencia una mayor área, y en ocasiones una mayor cantidad de corriente que se traduce en mayor consumo de potencia.

A continuación se describen algunas de las técnicas de compensación más utilizadas en recientes trabajos, a fin de obtener algunos valores generados en cuanto al voltaje de referencia y al coeficiente de temperatura. En [13], Leung propone una referencia de voltaje bandgap utilizando 2 tipos de resistores propios de la tecnología con coeficientes de temperatura opuestos, de tal forma que genera una razón de resistores dependiente de la temperatura y otra razón independiente; el voltaje de salida está dado por la suma del

V_{BE} y dos voltajes generados a partir de estas razones. De igual forma, Huang en [14] genera el voltaje de salida utilizando resistencias fabricadas con diferentes materiales.

Otra técnica ampliamente utilizada es la corrección de curvatura mediante *compensación piecewise linear* [15, 16]. Rincón Mora describe en su trabajo el principio de funcionamiento de esta técnica [15]. Básicamente divide el rango completo de temperatura en 2 partes, en la primera mitad genera una corriente que es cero, mientras que para la segunda mitad del rango, esa corriente tiene un comportamiento que aumenta de forma no-lineal con la temperatura. La dependencia de esta última es diseñada para disminuir los efectos no-lineales del V_{BE} . En [17] proponen la misma técnica, pero con algunas modificaciones: para la primera mitad del rango realizan una compensación exponencial de la curvatura, mientras que para temperaturas elevadas generan un término logarítmico de compensación proporcional a $V_T \ln T$.

En [18], Koudounas hace uso de 2 amplificadores y genera una corriente CTAT que, junto con la corriente PTAT disponible en el núcleo de la referencia bandgap, circula a través de distintos resistores conectados de tal forma que se cancelan términos no-lineales de orden superior.

Como se comentó antes, también es posible generar referencias de voltaje usando la dependencia de los transistores MOS con la temperatura. En [19] se presenta un método de corrección de curvatura basado en corrientes generadas a partir de un transistor NMOS operando en subumbral; sin embargo, el método propuesto sigue haciendo uso del núcleo bandgap (con transistores bipolares). En [20] se propone una topología completamente CMOS con transistores también operando en la región de subumbral.

Las técnicas antes descritas son algunas de los tantos métodos de compensación que se han implementado buscando siempre mejorar el desempeño de la referencia. En la tabla 1.1 se muestran los valores de los voltajes generados y de los coeficientes térmicos reportados en los trabajos antes descritos.

De esta tabla se puede observar que la tendencia es que los coeficientes de temperatura tengan un valor por debajo de 10ppm/°C, lo cual se puede interpretar como una variación máxima aproximada de 4mV en un rango de temperatura de 160°C con un voltaje de

Referencia	Tecnología	V_{REF} (V)	V_{DD} (V)	TC(ppm/ °C)	LNR
Mora'98 [15]	$2\mu m$	0.595	1.2	6.5 @(-15 a 90°C)	1.8mV/V
Leung'04 [13]	$0.6\mu m$	1.2525	1.5	14.36 @(0 a 100°C)	5.5mV/V
Zhang'12 [17]	$0.5\mu m$	1.285	3.6	5 @(-40 a 110°C)	0.35mV/V
Li'11 [16]	$0.5\mu m$	0.487	1.2	8.9 @(-40 a 110°C)	2.4mV/V
Koudounas'12 [18]	$0.35\mu m$	0.617	2.5	3.9 @(-15 a 150°C)	0.57mV/V
Huang'06 [14]	$0.35\mu m$	1.112	1.5	10 @(25 a 100°C)	—
* Colombo'12 [19]	$0.18\mu m$	1.159	2.5	5.9 @(-40 a 125°C)	—
* Yue'10 [20]	$0.18\mu m$	0.9	1.8	16.33 @(-40 a 125°C)	—

* Resultados obtenidos por simulación de esquemático.

Tabla 1.1: Caracterización básica de algunos trabajos implementados.

salida igual a 1.2V. También se aprecia que algunos de los voltajes generados son menores al voltaje bandgap del silicio, muchos de los cuales se obtienen a partir del voltaje bandgap empleando divisores de voltaje.

1.7. Motivación y Objetivos

En los apartados anteriores se ha expuesto la importancia que tienen las referencias de voltaje para fijar un punto de operación estable, predecible y repetible, que es utilizado por los subcircuitos de un sistema electrónico completo. Los circuitos comúnmente utilizados son las referencias de voltaje *bandgap*, debido a su alta precisión, fácil implementación y su escasa dependencia con la temperatura. Debido a la alta demanda en el desempeño de la mayoría de los sistemas actuales, el esfuerzo en cuanto a su diseño se ha enfocado en encontrar voltajes de referencia con bajos TC's (menores a 10ppm/°C) y que sean viables de implementar con voltajes de alimentación entre 1V y 3.6V

De esta forma surge el motivo de este trabajo, en el cual, se propone el diseño de una referencia *bandgap* utilizando tecnología CMOS estándar de $0.18\mu m$. Los objetivos específicos de la tesis son los que se muestran a continuación:

- Aprovechar la dependencia con la temperatura que tienen los transistores bipolares de substrato disponibles en esta tecnología para diseñar una referencia de voltaje *bandgap*.
- Proponer una técnica de corrección de curvatura para generar un bajo coeficiente

térmico a lo largo de un rango determinado de temperatura.

- Realizar el proceso completo de diseño de la propuesta del circuito: diseño a nivel de esquemático, layout y caracterización post-layout, para una futura integración en silicio.
- Evaluar los resultados obtenidos y compararlos con los publicados en implementaciones previas.

1.8. Organización de la tesis

En el presente capítulo se brindó una introducción general de las referencias de voltaje y se explicó de forma detallada el funcionamiento de una referencia de voltaje *bandgap*. De igual forma, se presentó el estado del arte de este tipo de circuitos.

En el capítulo 2 se hace una revisión de algunos de los parámetros más importantes del transistor bipolar de la tecnología UMC0.18, y que tienen una fuerte influencia en la dependencia con la temperatura del voltaje base-emisor. También se presentan 3 referencias de voltaje básicas de primer orden a fin de comparar su funcionamiento y estudiar el efecto que tienen las características del amplificador operacional en el voltaje de salida generado.

En el capítulo 3 se presenta la técnica de corrección de curvatura que se utilizará para reducir la variación del voltaje de referencia. Primero se verifica su efectividad con elementos ideales y posteriormente se estudian 2 circuitos capaces de implementarla, haciendo una comparación entre ellos.

En el capítulo 4 se presenta la implementación del circuito completo, describiendo por separado cada uno de los bloques analógicos que lo conforman. Igualmente se presenta el layout del circuito y se muestran resultados a partir de la caracterización post-layout. En la parte final se realiza un comparativo del diseño desarrollado, con otras implementaciones encontradas en la literatura.

Finalmente, en el capítulo 5 se dan a conocer las conclusiones de la tesis, así como el trabajo a futuro.

Comportamiento del Transistor Bipolar con la Temperatura

Como se mencionó en el capítulo anterior, los transistores bipolares son los dispositivos más utilizados en el diseño de referencias de voltaje bandgap debido a que la dependencia con la temperatura del voltaje base-emisor ha sido ampliamente caracterizada y modelada. También se habló sobre los transistores bipolares disponibles en tecnología CMOS, siendo los BJT's de substrato los más usados en el núcleo de estos circuitos. A lo largo de este capítulo se describirán algunas de las características más importantes de los transistores bipolares disponibles en la tecnología UMC 0.18 μm MM/RF CMOS. De igual forma se hará una caracterización de los resistores presentes, ya que es necesario conocer su comportamiento en función de la temperatura, porque éste depende del material con que son fabricados. Finalmente, se presentarán 3 topologías básicas de primer orden con el fin de estudiar las características eléctricas que debe poseer el amplificador utilizado en el núcleo *bandgap*.

2.1. Transistores bipolares disponibles en la tecnología UMC 0.18 μm

En tecnologías CMOS es posible tener transistores bipolares verticales y laterales, siendo los transistores verticales o de substrato los únicos disponibles en esta tecnología:

- Transistor Bipolar *PNP_V50X50_MM*, cuya área de emisor es $A_E = 25\mu\text{m}^2$ y su área de base $A_B = 16.2 \times 16.2\mu\text{m}^2$.

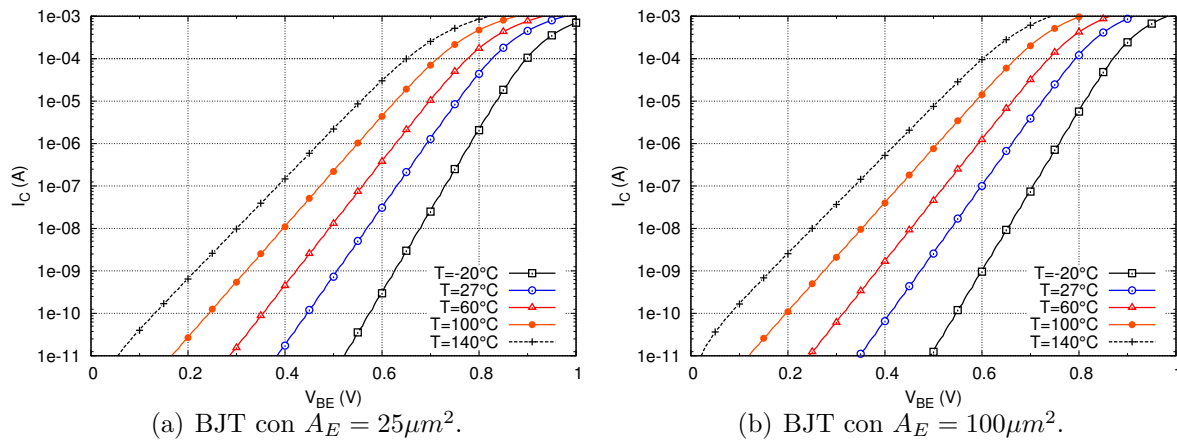


Figura 2.1: V_{BE} en función de I_C y de la temperatura.

- Transistor Bipolar *PNP_V100X100_MM*, cuya área de emisor es $A_E = 100\mu\text{m}^2$ y su área de base $A_B = 21.2 \times 21.2\mu\text{m}^2$.

Como punto de partida se decidió usar CADENCE para obtener el comportamiento eléctrico de los transistores bipolares en un rango de -20 a 140 °C. Para realizar las simulaciones se polarizó con una corriente de emisor I_E de 10nA a $100\mu\text{A}$, y así obtener el valor de I_C y V_{BE} [4] [5]. En las gráficas de la figura 2.1 se presenta el comportamiento V_{BE} - I_C de los BJT's para -20 , 27 , 60 , 100 y 140 °C. Como se observa, las curvas características siguen aproximadamente el modelo ideal entre 0.1nA y $10\mu\text{A}$, mientras que a corrientes mayores de $10\mu\text{A}$ su comportamiento se desvía de dicho modelo, producto de los efectos de alta inyección y de la alta resistencia en serie inherente a los bajos valores en los dopados de las regiones de base y colector.

Entre los parámetros más importantes de los BJT's que caracterizan la dependencia del voltaje base emisor con la temperatura, se encuentran η (parámetro dependiente de la tecnología y proceso) y V_{g0} (voltaje bandgap extrapolado a 0K). Cantidades que deben ser calculadas para optimizar el diseño de las referencias de *bandgap* y de los transductores de temperatura [21]. A partir de las curvas de la figura 2.1 es posible extraer estos parámetros; para ello se decidió utilizar el método propuesto por G. Meijer y K. Virgerling, ya que es el más usado en la literatura especializada por su simplicidad y alto grado de exactitud.

2.1.1. Corriente de saturación I_S

Para utilizar el método propuesto por Meijer [5] es necesario calcular el valor de la corriente de saturación I_S , que puede ser extraída a partir de las curvas I_C vs V_{BE} (antes de que se produzcan los efectos de alta inyección); utilizando la ecuación (2.1) para valores de I_C entre 0.1nA y $100\mu\text{A}$ obtenemos los valores de I_S en función de la temperatura, los cuales se muestran la tabla 2.1.

$$I_C = I_S \left[\exp\left(\frac{qV_{BE}}{kT}\right) - 1 \right] \quad (2.1)$$

	BJT($A_E = 25\mu\text{m}^2$)	BJT($A_E = 100\mu\text{m}^2$)
	$I_S(\text{A})$	$I_S(\text{A})$
T=-20°C	2.6847×10^{-22}	1.0186×10^{-21}
T=27°C	2.8504×10^{-18}	1.0908×10^{-17}
T=60°C	3.1851×10^{-16}	1.3976×10^{-15}
T=100°C	3.8522×10^{-14}	1.4202×10^{-13}
T=140°C	1.8884×10^{-12}	7.1819×10^{-12}

Tabla 2.1: Corriente de saturación I_S extraída para diferentes temperaturas.

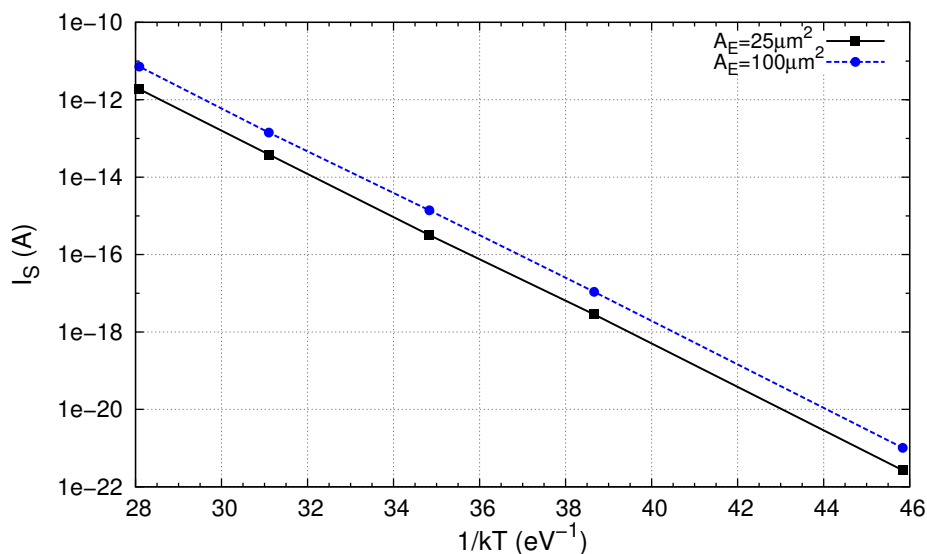


Figura 2.2: Comportamiento exponencial de I_S con la temperatura.

De acuerdo a los valores observados en la tabla 2.1, la corriente de saturación en el transistor con menor área es aproximadamente un orden de magnitud menor que la del transistor con mayor área a cualquier temperatura. Además, conforme la temperatura

aumenta, I_S también aumenta de manera exponencial, tal como lo predice la ecuación (2.2) y es verificado en la figura 2.2.

$$I_S(T) = CT^\eta \exp\left(-\frac{qV_{g0}}{kT}\right) \quad (2.2)$$

2.1.2. Extracción de V_{g0} y η

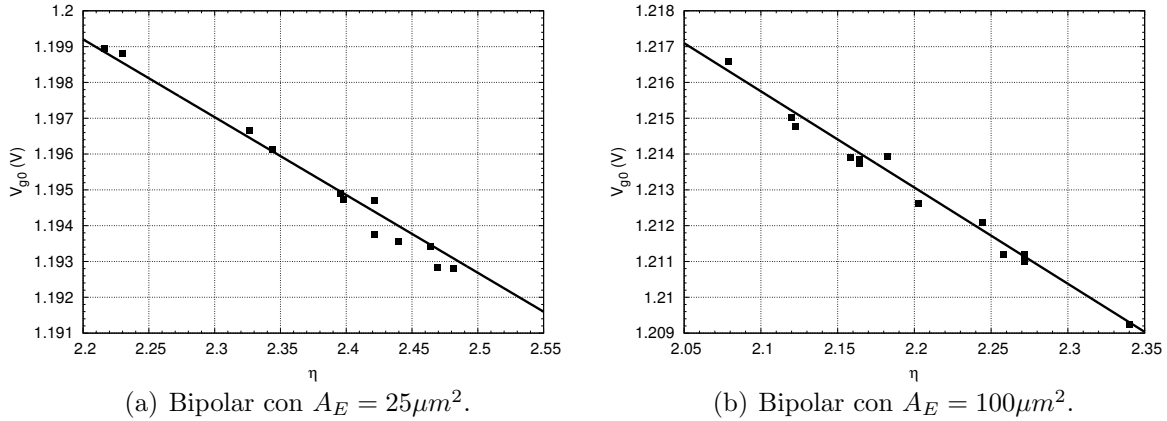


Figura 2.3: Parámetros η y V_{g0} extraídos a partir del método analítico.

Para extraer V_{g0} y η se aplica un método analítico que requiere resolver un conjunto de ecuaciones obtenidas a partir de la ecuación (1.11), la cual define $V_{BE}(T)$ [5]. Para realizar esto, es necesario evaluar el voltaje base-emisor para tres temperaturas distintas T_1 , T_2 y T_3 . Conociendo estas cantidades, se sustituyen y se resuelvan las siguientes igualdades:

$$T_2 V_{BE}(T_1) - T_1 V_{BE}(T_2) = (T_2 - T_1) V_{g0} + \eta \frac{kT_1 T_2}{q} \ln \frac{T_2}{T_1} \quad (2.3)$$

$$T_3 V_{BE}(T_2) - T_2 V_{BE}(T_3) = (T_3 - T_2) V_{g0} + \eta \frac{kT_2 T_3}{q} \ln \frac{T_3}{T_2} \quad (2.4)$$

Al resolver el sistema de ecuaciones anterior se encuentra el valor para cada uno de los parámetros en cuestión; sin embargo, es posible encontrar una infinidad de soluciones de V_{g0} y η debido a todos los valores de $I_C(T)$ y $V_{BE}(T)$ que se tienen. En la figura 2.3 se muestran los valores de V_{g0} y η para $T_1 = -20^\circ\text{C}$, $T_2 = 60^\circ\text{C}$ y $T_3 = 140^\circ\text{C}$ y se observa una correlación negativa entre ambos parámetros. Promediando los valores obtenidos, se encuentra que $V_{g0} = 1.19550\text{V}$ y $\eta = 2.39$ para el BJT con área de emisor $A_E = 25\mu\text{m}^2$ y

$V_{g0} = 1.2137V$ y $\eta = 2.21$ para el bipolar con área $A_E = 100\mu\text{m}^2$. Estos valores son muy cercanos a los proporcionados por el fabricante, y la diferencia entre ellos puede deberse al rango de temperaturas utilizado para su cálculo (dato no proporcionado), o bien, al error inherente del método empleado en la extracción.

2.1.3. Verificación del modelo analítico

Con el fin de verificar en qué medida los voltajes V_{BE} y ΔV_{BE} de los transistores presentes en la tecnología UMC0.18 μm siguen el comportamiento descrito por las ecuaciones (1.12) y (1.17), se realizaron simulaciones en CADENCE para 5 valores distintos en la corriente de emisor (10nA, 100nA, 1 μA , 10 μA y 100 μA) en un rango de temperatura de -20°C a 140°C.

Para realizar la simulaciones de ΔV_{BE} se decidió utilizar una razón entre las áreas de emisor $r = 9$, porque aunque no existe una regla o condición específica que determine el número de BJT's a utilizar, se busca que el conjunto de todos ellos forme una distribución rectangular para mejorar el *matching* dentro del layout. Por esta razón, y al hecho de que se utilizarán 3 bipolares más en el diseño final de la referencia, es posible generar esta estructura rectangular (3x4). Además, considerando el tamaño de estos dispositivos, se buscó que el consumo de área no sea excesivo, debido al compromiso que existe entre el valor de r y el valor de las resistencias necesarias para generar la corriente PTAT.

En la figura 2.4 se observa que ambos transistores presentan una característica PTAT y para corrientes de emisor menores a 100 μA , las curvas obtenidas por simulación coinciden con la curva predicha por la ecuación $\Delta V_{BE} = (kT/q) \ln r$. Para corrientes mayores, al presentarse los efectos de alta inyección, el comportamiento de ΔV_{BE} se aleja del esperado.

Para el caso del voltaje base-emisor, en la figura 2.5 se representa la respuesta simulada para cada valor de corriente en línea continua, mientras que la línea punteada hace referencia a la obtenida de forma analítica. La diferencia entre los valores calculados y la respuesta obtenida a partir de simulación no es considerable, pues para el BJT con menor área de emisor y una corriente de emisor igual a 10 μA , esta diferencia es de aproximadamente 5mV, mientras que para las corrientes de 100nA y 1 μA es de 2.6mV. De manera

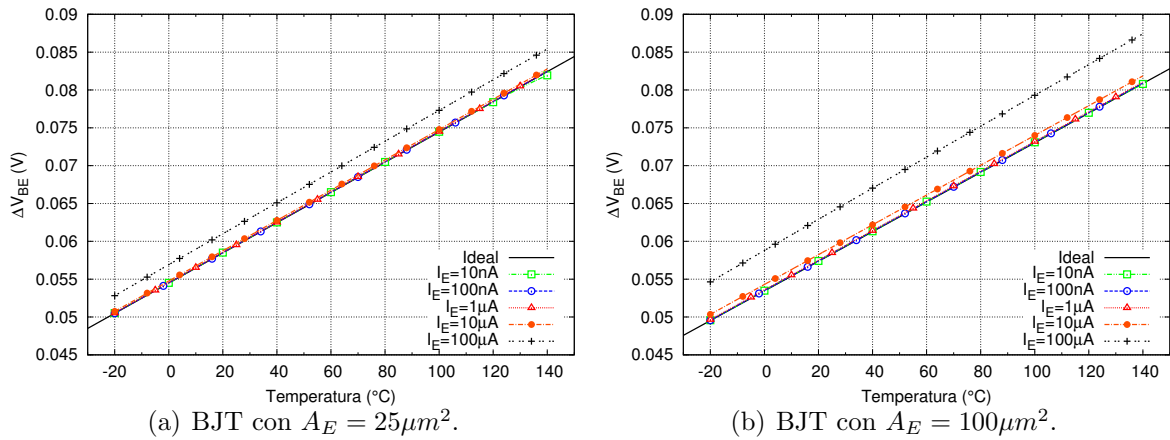


Figura 2.4: ΔV_{BE} medido para distintas corrientes de emisor con $r = 9$.

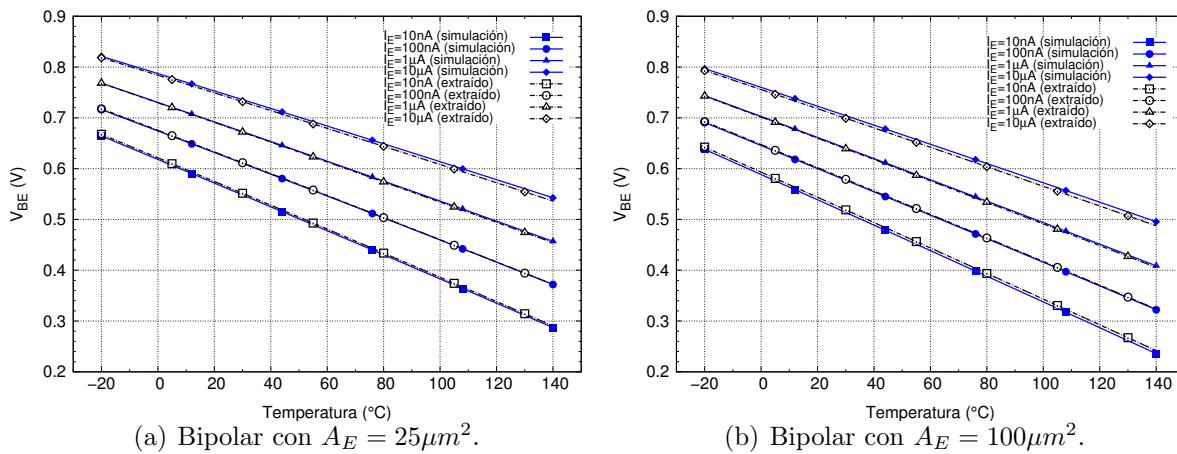


Figura 2.5: Variación de $V_{BE}(T)$. Comparación entre las respuestas obtenidas por simulación y analíticamente.

similar, para el transistor con área de emisor igual a $100\mu m^2$, la mayor variación entre los valores calculados y los encontrados a partir de simulación es de aproximadamente $7mV$ (con la corriente de $10\mu A$); mientras que en el rango de corrientes intermedias ($100nA$ y $1\mu A$), la variación es apenas de $3mV$. Estas diferencias no afectan significativamente el valor de las pendientes de las rectas, cantidades de suma importancia ya que se interpretan como los coeficientes térmicos del voltaje base-emisor medido.

2.2. Resistencias de la tecnología

Los resistores son ampliamente utilizados en un gran número de diseños, ya que son empleados como elementos auxiliares para generar voltajes o corrientes utilizados para reducir la curvatura que presenta el voltaje de referencia a lo largo del rango de temperatura, o bien, para implementar divisores de voltaje y, de esta forma, generar referencias por debajo del voltaje *bandgap*.

Dependiendo del material con el que se implementa el resistor, su comportamiento y dependencia con la temperatura varía significativamente. Las tecnologías CMOS normalmente cuentan con resistores con TC's negativos y positivos; sin embargo, el kit de diseño utilizado en este trabajo sólo tiene disponibles resistores con coeficientes de temperatura negativos implementados con polisilicio y su comportamiento en función de la temperatura está modelado por:

$$R(T) = R_n[1 + TC1(T - T_n) + TC2(T - T_n)^2] \quad (2.5)$$

donde R_n es el valor de la resistencia a la temperatura ambiente T_n .

Resistor	Resistencia laminar (Ω/\square)	TC1 ($^{\circ}C^{-1}$)	TC2 ($^{\circ}C^{-1}$)
Polisilicio de alta resistividad (<i>RNHR1000</i>)	1053.5	-9.337e-4	1.929e-6
Polisilicio con dopado tipo N+ (<i>RNNPO_MM</i>)	131.8	-4.567e-5	3.743e-7
Polisilicio con dopado tipo P+ (<i>RNPPO_MM</i>)	377.8	-1.874e-4	6.611e-7

Tabla 2.2: Resistores disponibles en el kit de diseño de la tecnología utilizada.

En la tabla 2.2 se describen los 3 tipos de resistores disponibles, especificando su resistencia laminar y el valor de sus coeficientes de temperatura. En la figura 2.6 se muestra el comportamiento para cada uno de los resistores mencionados. Se hizo la simulación para dos valores de resistencia, $10k\Omega$ y $50k\Omega$ (valores que posteriormente se utilizarán en el diseño de la referencia), variando la temperatura en el mismo rango utilizado en simulaciones anteriores. Se observa que el resistor de mayor resistencia laminar presenta

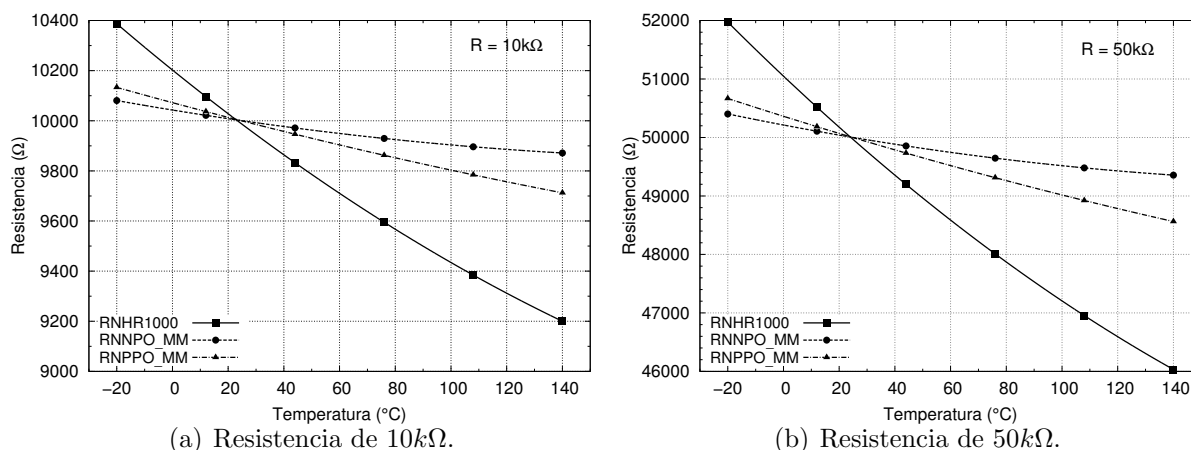


Figura 2.6: Variación con la temperatura de las resistencias propias de la tecnología. Resultados obtenidos por simulación.

mayor variación con la temperatura para los dos casos. Para los otros 2 tipos de resistores, la variación es mucho menor, siendo el resistor con dopado N^+ el que presenta la diferencia más pequeña, alrededor del 2% del valor de la resistencia en todo el rango. En el caso del resistor con dopado tipo P^+ se aprecia una variación mayor si se compara con el anterior. Sin embargo, otro parámetro igual de importante que el TC de los resistores, es el área del resistor en el diseño final. Para esta consideración se debe tener en cuenta la resistencia laminar (*sheet resistance*) de cada material; para el caso del resistor formado a base de polisilicio con alta resistividad, se tiene la resistencia laminar más elevada, de tal forma que se pueden generar valores de resistencia grandes que ocupen muy poca área. Por otro lado, las resistencias implementadas en polisilicio con dopado N^+ son las que poseen la menor resistencia laminar, y si se quisiera generar el mismo valor de resistencia que en el caso anterior, el área de ésta sería 10 veces mayor aproximadamente. Por ejemplo, si se requiere una resistencia de 50kΩ, utilizando un ancho de $1\mu m$, el largo del resistor generado sería de $46\mu m$ para el polisilicio de alta resistividad, $135\mu m$ si se utiliza el que tiene dopado P^+ , y $400\mu m$ para el caso del resistor con dopado tipo N^+ .

A partir de las consideraciones anteriores, es claro que existe un compromiso entre la variación del valor de la resistencia, debido a la temperatura, y el área consumida. De acuerdo a esto se decidió utilizar la resistencia implementada a base de polisilicio con dopado tipo P^+ .

2.3. Estudio de topologías básicas

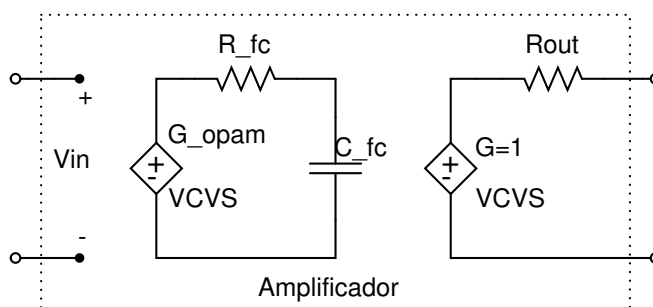


Figura 2.7: Configuración implementada para modelar el amplificador operacional.

Un gran número de diseños de referencias de voltaje *bandgap* tienen en su núcleo un amplificador operacional. Éste necesita ser diseñado de acuerdo a la topología que se va a implementar para generar el voltaje de salida, y dependiendo de esto, debe tener ciertas características. En esta sección se estudian 3 diseños básicos de primer orden, a fin de observar el efecto de la ganancia y la resistencia de salida del amplificador en el voltaje de referencia generado. Para ello, se utilizó el modelo de un amplificador operacional mostrado en la figura 2.7, el cual está implementado a partir de dos fuentes de voltaje dependientes de voltaje, en donde la ganancia de una de ellas (G_{opam}) fija el valor de la ganancia total del amplificador, y un arreglo RC para simular un polo dominante establece la frecuencia de corte (f_c). El voltaje de control de la primera fuente se determina por los nodos de entrada del amplificador, mientras que la segunda fuente de voltaje con ganancia unitaria depende del voltaje entre los nodos del capacitor. La resistencia R_{out} hace referencia a la impedancia de salida del amplificador.

2.3.1. Efecto de la ganancia del amplificador

Se realizaron los diseños de las 3 referencias *bandgap* utilizando el modelo del amplificador con una resistencia de salida de 1Ω y modificando el valor de la ganancia. Se consideró como un caso prácticamente ideal aquel en que la ganancia del amplificador es de 80dB. Para cada simulación se midieron los valores máximo y mínimo que tomaba el voltaje de salida y se calculó la diferencia (ΔV_{REF}). Es conveniente mencionar que las resistencias utilizadas en el diseño eran elementos ideales por el momento y no tenían dependencia alguna con la temperatura.

2.3.1.1. Referencia de *bandgap* con resistencias y opamp (BGR-1)

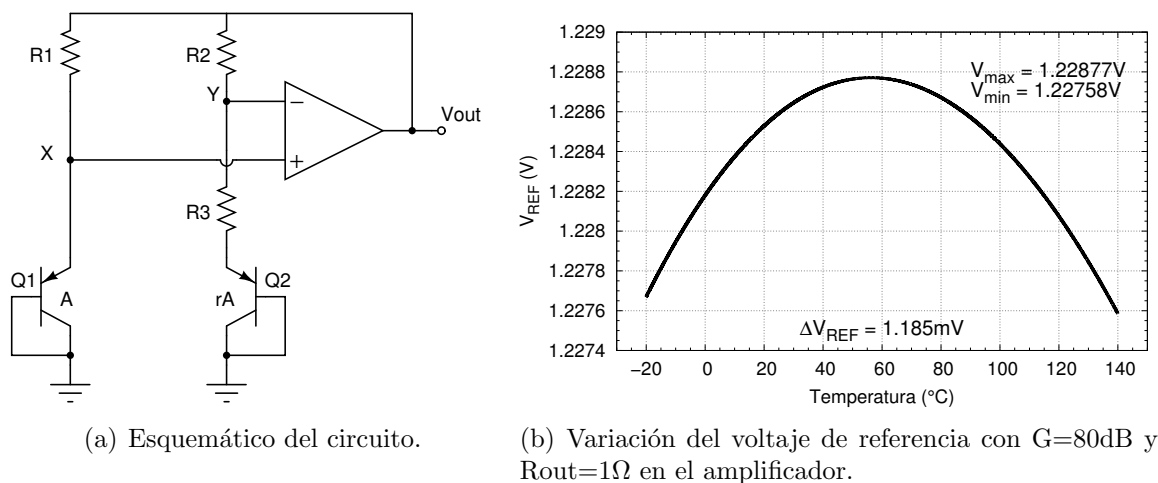


Figura 2.8: Referencia de voltaje *bandgap* de primer orden. BGR-1.

La primera topología implementada es la referencia de *bandgap* clásica ilustrada en la figura 2.8(a). En ésta, la salida del amplificador operacional está conectada a las terminales de R_1 y R_2 , y en este mismo nodo se obtiene el voltaje de referencia. Este voltaje puede ser calculado a partir de la expresión (2.6).

$$V_{REF} = V_{BE2} + (V_T \ln r) \left(1 + \frac{R_2}{R_3} \right) \quad (2.6)$$

Con $r = 9$ y para una corriente de $10\mu\text{A}$, los valores de $R_1 = R_2 = 48.8\text{k}\Omega$ y $R_3 = 5.9\text{k}\Omega$. Cabe mencionar que para los dos diseños restantes, se utilizará la misma razón de áreas, de tal forma que el diseño se realice bajo las mismas condiciones.

En la figura 2.8(b) se representa la respuesta del circuito usando un amplificador con una ganancia de 80dB. Se observa que el punto de inflexión está aproximadamente a la mitad del rango de temperatura y que $\Delta V_{REF} = 1.185\text{mV}$. Para calcular el coeficiente de temperatura se utiliza la ecuación (1.24) y se obtiene $TC = 6\text{ppm}/^\circ\text{C}$.

Con el fin de estudiar el efecto de la ganancia del amplificador sobre el voltaje de salida de la referencia de primer orden, se redujo la ganancia de 80dB a 60dB y 40dB. En el caso cuando $G=60\text{dB}$ se obtiene una respuesta casi idéntica a la obtenida con $G=80\text{dB}$.

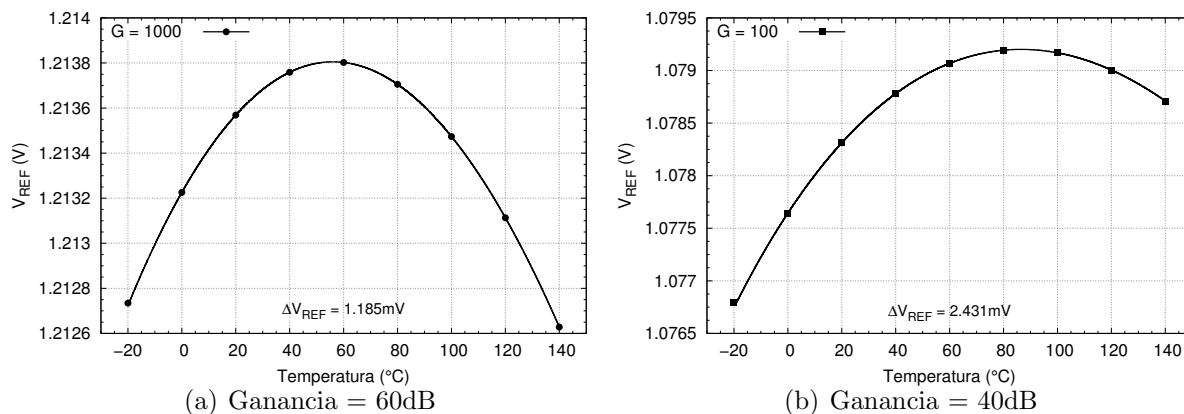


Figura 2.9: Variación del voltaje de referencia de BGR-1 para ganancias de 60dB y 40dB.

Por otro lado, cuando la ganancia es 40dB se observa que la diferencia entre el valor máximo y mínimo es $2.431mV$ ($TC = 14.1ppm/^\circ C$), como se observa en la figura 2.9. Otro punto importante es que el voltaje de referencia disminuye de 1.228V ($G=80dB$) a 1.078V, debido a que a esta ganancia, el amplificador deja de comportarse de manera ideal, por lo tanto, $V_X \neq V_Y$. Esta primera topología es una de las implementaciones más sencillas y, de acuerdo a lo expuesto, sólo se requiere un amplificador con una ganancia de 60dB para que la respuesta del circuito sea adecuada.

2.3.1.2. Referencia de *bandgap* con espejo de corriente (BGR-2)

Otro circuito sencillo de implementar es el mostrado en la figura 2.10(a). Es una modificación del diseño anterior, con la diferencia de que ahora el amplificador operacional se encarga de fijar el voltaje en las terminales de compuerta de los transistores PMOS, y además, el voltaje de referencia es tomado en la rama izquierda del núcleo bandgap. Los transistores PMOS M1 y M2 forman un espejo de corriente, de tal forma que la corriente PTAT generada es la misma en ambas ramas. En esta topología, como las compuertas de los transistores están conectadas a la salida del amplificador, éste no experimenta ninguna carga resistiva porque la resistencia que se tiene allí es infinita. Los transistores bipolares Q1 y Q2 están polarizados con diferente densidad de corriente y a partir del lazo que forman junto con la resistencia R1 se puede encontrar la corriente PTAT presente en esa rama, y cuyo valor es $I_{R_1} = V_T \ln(r)/R_1$. Esta misma corriente fluye por R3, generando el voltaje de referencia dado por:

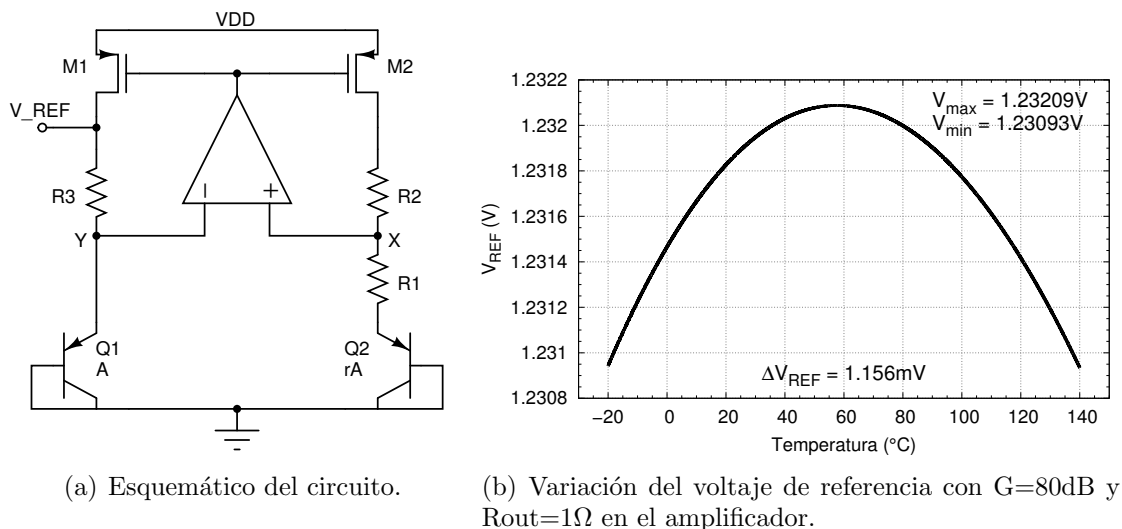


Figura 2.10: Referencia de voltaje *bandgap* de primer orden. BGR-2.

$$V_{REF} = V_{BE1} + I_{R1} R_2 = V_{BE1} + \frac{R_2}{R_1} V_T \ln r \quad (2.7)$$

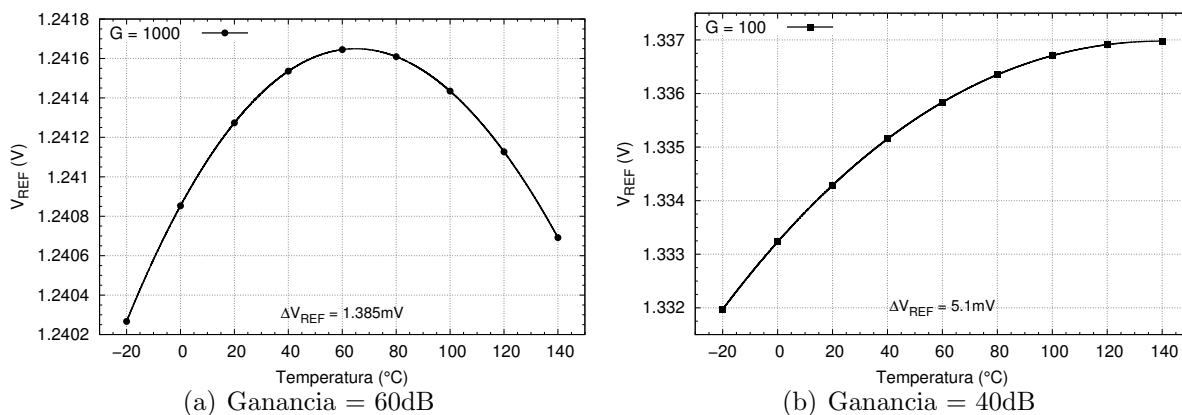


Figura 2.11: Variación del voltaje de referencia de BGR-2 para ganancias de 60dB y 40dB.

Para hacer este diseño se decidió utilizar, una vez más, $r = 9$, y como la corriente que circula en el núcleo *bandgap* es aproximadamente $10\mu A$, los valores de las resistencias son: $R_1 = 5.9k\Omega$ y $R_2 = R_3 = 48.8k\Omega$. En la figura 2.10(b) se presenta la respuesta del circuito, el voltaje de referencia muestra una diferencia $\Delta V_{REF} = 1.156\text{mV}$ a lo largo del rango completo de temperatura y un coeficiente de temperatura $TC = 5.9\text{ppm}/^\circ\text{C}$. Este último es muy similar al encontrado en la primera topología.

De igual forma que el caso anterior, se estudió el efecto de la reducción de la ganancia del amplificador, y los resultados obtenidos se presentan en la figura 2.11. Se observa que para una ganancia de 60dB, el coeficiente de temperatura aumenta a $TC = 7ppm/^\circ C$, y para una ganancia de 40dB la curva muestra una variación de $\Delta V_{REF} = 5.1mV$ ($TC = 23.9ppm/^\circ C$). A partir de estas simulaciones se concluye que la ganancia mínima para un buen desempeño de BGR-2 es de 70dB.

2.3.1.3. Referencia de *bandgap* con rama adicional de salida (BGR-3)

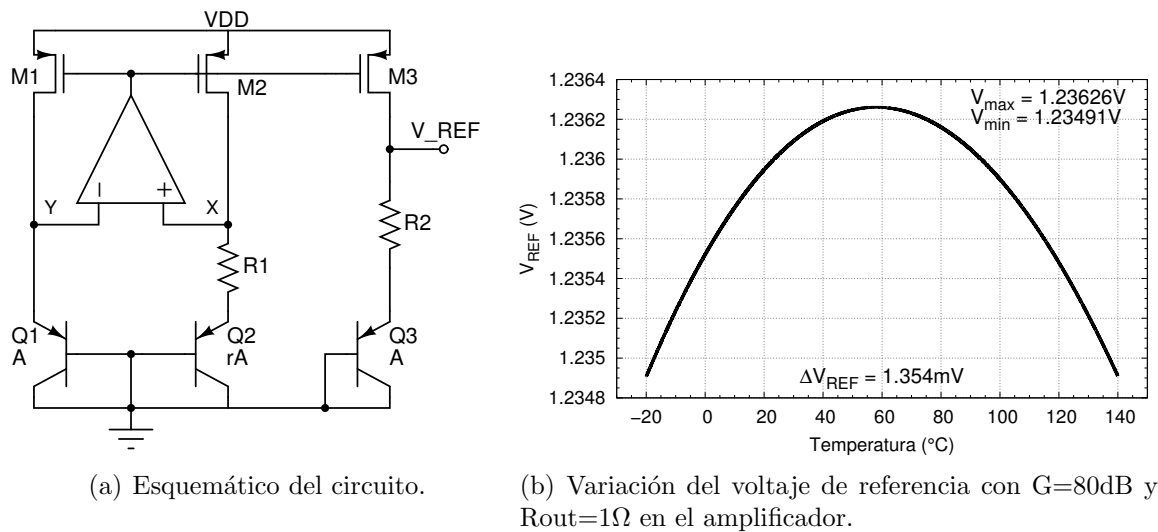


Figura 2.12: Referencia de voltaje *bandgap* de primer orden. BGR-3.

La última topología implementada se ilustra en la figura 2.12(a). Se trata de un circuito utilizado como núcleo *bandgap* en otras implementaciones de mayor complejidad. La corriente PTAT se genera en la resistencia R_1 como en las dos implementaciones anteriores. Esta corriente, de valor $I = V_T \ln(r)/R_1$, se copia a la rama adicional mediante el transistor M3 y circula a través de la resistencia R_2 y el transistor bipolar Q_3 ; el voltaje de salida está dado por la suma del voltaje base-emisor de Q_3 y la caída de voltaje en R_2 , como se describe en la siguiente expresión:

$$V_{REF} = V_{BE3} + \frac{R_2}{R_1} V_T \ln r \quad (2.8)$$

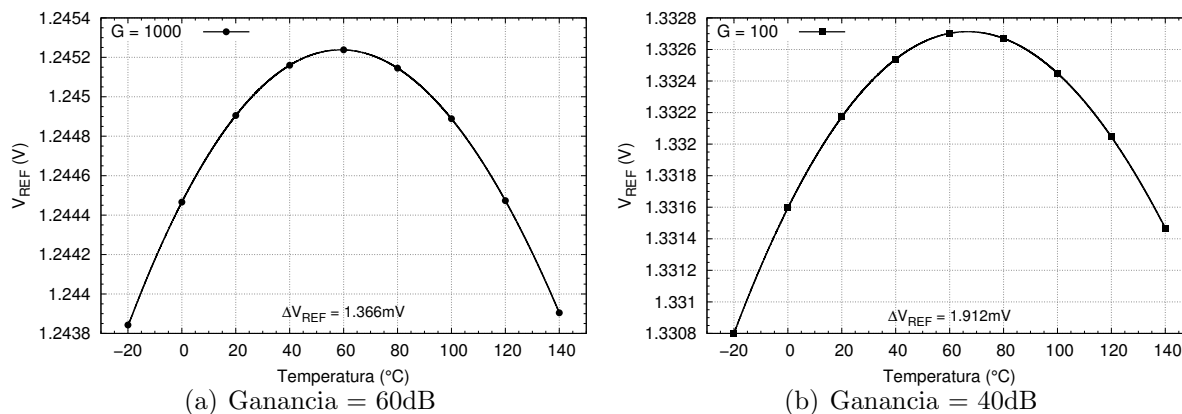


Figura 2.13: Variación del voltaje de referencia de BGR-3 para ganancias de 60dB y 40dB.

Una ventaja con respecto a los diseños anteriores es que no se requiere un buen *matching* entre resistencias para conseguir un balance en la corriente que circula por Q_1 y Q_2 . El inconveniente es la necesidad de la rama adicional, que se traduce en un incremento del área y consumo. Para el diseño de este circuito se utilizó la misma razón de áreas de emisor empleada en los dos diseños anteriores ($r = 9$); la corriente PTAT generada es $10\mu\text{A}$ y los valores de resistencias utilizados son $R_1 = 5.9\text{k}\Omega$ y $R_2 = 49.8\text{k}\Omega$. La respuesta obtenida al hacer el barrido en temperatura se muestra en la figura 2.12(b), y donde se observa una variación máxima del voltaje de referencia $\Delta V_{REF} = 1.354\text{mV}$, equivalente a un coeficiente de temperatura $TC = 6.8\text{ppm}/^\circ\text{C}$.

Para estudiar el efecto de la ganancia del amplificador, en las gráficas de la figura 2.13 se presenta la respuesta obtenida para una ganancia de 60dB y 40dB; se aprecia que la variación del voltaje de referencia se mantiene constante incluso para una ganancia de 60dB. Para la ganancia de 40dB, el coeficiente de temperatura aumenta a $TC = 8.8\text{ppm}/^\circ\text{C}$. Por lo tanto, frente a las implementaciones anteriores, este diseño es menos sensible a la ganancia del amplificador.

En la tabla 2.3 se resumen los resultados obtenidos para cada una de las referencias de primer orden presentadas. En los 3 diseños se obtiene un coeficiente de temperatura inferior a $10\text{ppm}/^\circ\text{C}$, valor pequeño considerando que los circuitos sólo cancelan el término lineal de $V_{BE}(T)$. Esto se debe al valor del parámetro η de la tecnología utilizada. En los 3 casos se observa cómo conforme la ganancia disminuye, el coeficiente de temperatura aumenta debido a que el lazo de retroalimentación es menos efectivo. Este efecto es más

crítico en BGR-2.

Ganancia	TC ($ppm/^{\circ}C$)		
	BGR-1	BGR-2	BGR-3
80dB	6.0	5.9	6.8
73.9dB	6.0	6.0	6.8
69.5dB	6.0	6.2	6.8
60dB	6.2	7.0	6.8
53.9dB	6.7	8.9	7.2
49.5dB	9.5	10.5	7.6
40dB	14.1	23.9	8.8

Tabla 2.3: Variación del voltaje de referencia para distintas ganancias en el amplificador.

2.3.2. Efecto de la resistencia de salida

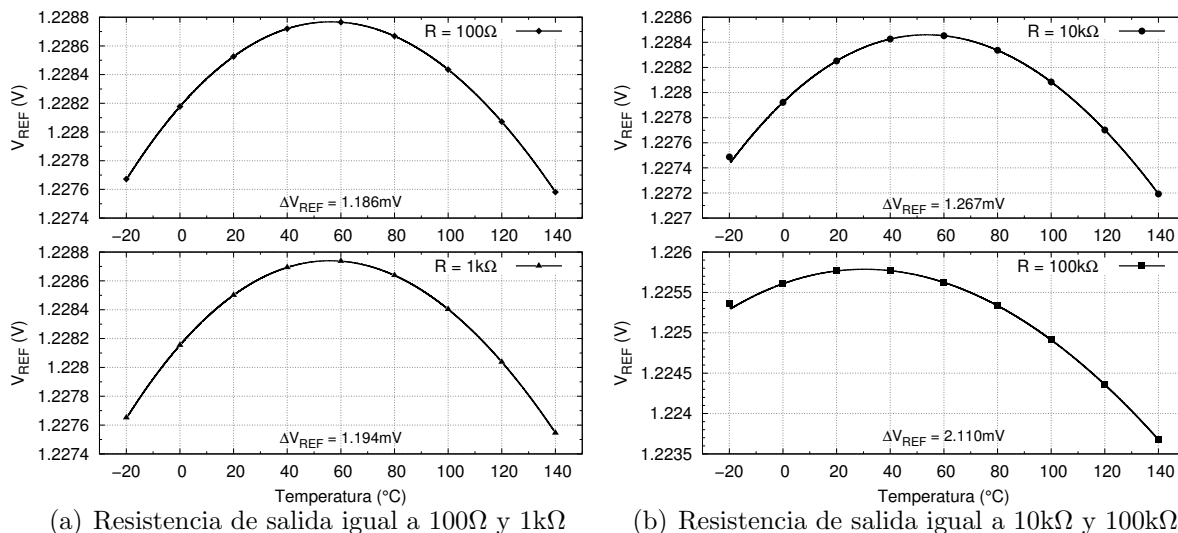


Figura 2.14: Variación del voltaje de referencia de BGR-1 con diferentes valores de la resistencia de salida en el amplificador.

A continuación se estudia el efecto del valor de la resistencia de salida del amplificador en el voltaje de referencia generado. En el caso de la topología BGR-2 y BGR-3, la resistencia de salida no afecta al voltaje de referencia debido a que la salida del amplificador está conectada a la terminal de compuerta de los transistores PMOS, es decir, la

carga es puramente capacitiva. En cambio, en el circuito BGR-1 la salida del amplificador sí soporta una carga resistiva, por lo que se espera una degradación del desempeño del circuito conforme aumenta la resistencia de salida.

Resistencia	ΔV_{REF} (mV)	TC ($ppm/^{\circ}C$)
1 Ω	1.185	6.0
100 Ω	1.186	6.0
1k Ω	1.194	6.1
10k Ω	1.267	6.5
100k Ω	2.110	10.8
1M Ω	14.823	76.9

Tabla 2.4: Variación en el voltaje de salida de BGR-1 para distintos valores en la resistencia de salida (R_{out}) del amplificador.

En la figura 2.14 se representa la respuesta de la referencia BGR-1 para diferentes valores de resistencia de salida del amplificador. Conforme ésta aumenta, la variación del voltaje de referencia con la temperatura aumenta. Para resistencias menores 10k Ω el TC permanece por debajo de 6.5 $ppm/^{\circ}C$. Para valores mayores de resistencia, el comportamiento de la referencia se degrada. En el caso de una resistencia de salida de 100k Ω , la variación del voltaje de referencia alcanza un valor $\Delta V_{REF} = 2.1mV$, equivalente a un coeficiente de temperatura de 10.8 $ppm/^{\circ}C$. En la tabla 2.4 se resumen los resultados obtenidos con diferentes valores de resistencia.

2.3.3. Conclusiones

En este capítulo se realizó la caracterización eléctrica en función de la temperatura de los transistores bipolares disponibles en la tecnología CMOS UMC0.18 μm (PNP V50X50_MM y PNP V100X100_MM). Se observó que ambos transistores tienen un comportamiento casi idéntico por lo que, con el fin de reducir el consumo de área, se decidió utilizar al transistor bipolar PNP V50X50_MM para el diseño de la referencia de voltaje bandgap propuesta en esta tesis.

Se presentaron además 3 referencias de *bandgap* de primer orden y se estudió el efecto de la ganancia y resistencia de salida del amplificador operacional en el desempeño de

cada una. En los 3 casos se observó una degradación del coeficiente de temperatura al ir reduciéndose el valor de la ganancia del amplificador, debido a la pérdida de efectividad del lazo de retroalimentación. En los circuitos BGR-1 y BGR-3 se establece una ganancia mínima de 50dB para conseguir coeficientes de temperatura inferiores a $8ppm/^{\circ}C$. La referencia BGR-2, más sensible al valor de la ganancia, requiere un amplificador operacional con ganancia superior a 60dB para conseguir coeficientes de temperatura inferiores a $8ppm/^{\circ}C$.

En cuanto a la resistencia de salida del amplificador, en los casos en que éste polariza las compuertas de transistores MOS, como en BGR-2 y BGR-3, no existen restricciones debido a que la carga no es resistiva. En cambio, en la referencia BGR-1 puede ser necesario un amplificador con *buffer*, ya que la resistencia de salida sí puede degradar el coeficiente de temperatura.

Por último, cabe mencionar que en la referencia BGR-3 el balance entre las corrientes que pasan por los bipolares del núcleo bandgap, donde se genera la corriente PTAT, no depende del matching entre dos resistencias, como es el caso para BGR-1 y BGR-2. Además, la topología hace uso de tan sólo 2 resistencias, pero requiere una rama adicional, con el consiguiente aumento del consumo de potencia.

Corrección de Curvatura

En este capítulo se presentará la técnica de corrección de curvatura seleccionada para reducir la variación del voltaje de referencia con la temperatura. Primero se hará un análisis de la metodología a seguir y se verificará su efectividad a partir de simulación con elementos ideales. Posteriormente, se analizarán algunos circuitos capaces de implementar la técnica y se verificará la viabilidad de la propuesta.

3.1. Dependencia cuadrática con la temperatura

En la expresión general que modela la dependencia con la temperatura del voltaje base-emisor de un transistor bipolar, definida en el primer capítulo y que se repite en la ecuación (3.1) por conveniencia, se distinguen 3 partes: un término constante, uno proporcional a la temperatura y uno que tiene una dependencia no-lineal con ésta.

$$V_{BE}(T) = \left[V_{g0} + (\eta - x) \frac{kT_r}{q} \right] - \lambda T + (\eta - x) \frac{k}{q} \left(T - T_r - T \ln \frac{T}{T_r} \right) \quad (3.1)$$

Los circuitos mostrados en el capítulo 2 son de primer orden porque sólo cancelan el término lineal con la temperatura. La aportación de la parte no-lineal, en cambio, queda intacta, proporcionando cierta curvatura a la respuesta del voltaje de referencia frente a cambios de temperatura. Existen numerosas técnicas de diseño para reducir gran parte de esta curvatura. En el estado del arte, presentado en el capítulo 1, se mostraron sólo algunas de ellas y, dependiendo del grado de cancelación requerido, el circuito puede llegar a ser sumamente complejo. En este trabajo se plantea el diseño de un circuito que disminuya la variación total del voltaje de referencia en el rango de temperatura utilizado (160°C), y cuya implementación sea sencilla. Para esto, es conveniente analizar primero solamente el término no-lineal de la ecuación (3.1), que se reescribe en la expresión (3.2). Se aprecia

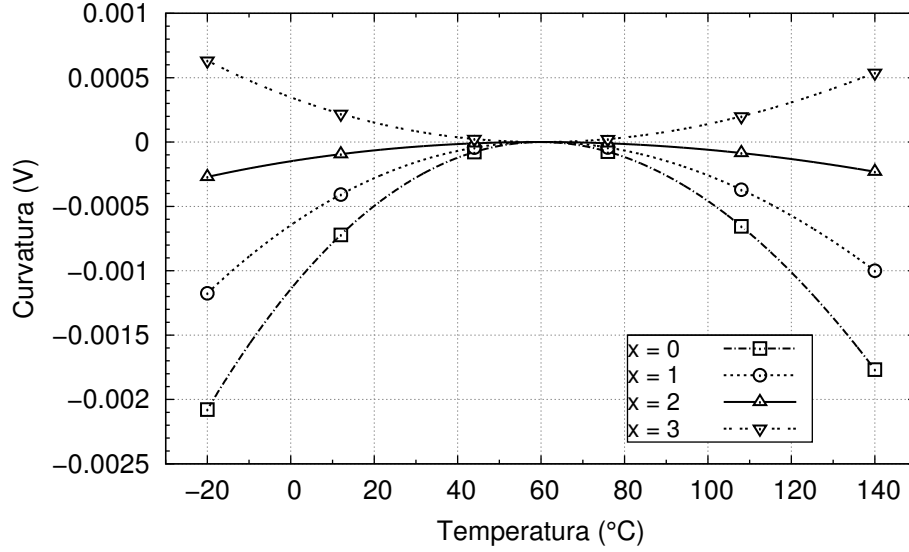


Figura 3.1: Término no-lineal $c(T)$ para distintos valores de x .

que la variación en la curvatura es proporcional al factor $(\eta - x)$, donde x está definido por la dependencia con la temperatura de la corriente circulando a través del BJT.

$$c(T) = (\eta - x) \frac{k}{q} \left(T - T_r - T \ln \frac{T}{T_r} \right) \quad (3.2)$$

Si se toma en cuenta el valor del parámetro η encontrado mediante la caracterización, $\eta \approx 2.3$, y se evalúa la ecuación (3.2) para distintos valores de x , se obtienen las respuestas mostradas en la figura 3.1. Estas curvas son particulares para cada tecnología y están determinadas por el valor del parámetro η y la temperatura seleccionada como referencia, en este caso $T_r = 60^\circ\text{C}$. La respuesta que presenta mayor curvatura corresponde a un valor de $x = 0$, que representa una corriente que no tiene dependencia alguna con la temperatura circulando por el transistor bipolar. La variación máxima de la respuesta en este caso, en el rango de temperatura considerado, es de 2mV aproximadamente. Cuando x toma el valor de 1, es decir, para una corriente proporcional a la temperatura, la variación se reduce a 1.2mV . Si la corriente tiene una característica cuadrática con la temperatura, es decir, $x = 2$, la variación total que presenta la curva disminuye a $200\mu\text{V}$ aproximadamente. Obsérvese que este es el mejor caso, dado que $(\eta - x) \approx 0.3$ y el término no lineal $c(T)$ prácticamente se cancela. Por último, se evaluó la ecuación para un valor de $x = 3$, que supondría generar una corriente con una dependencia cúbica con la temperatura y hacerla pasar a través del transistor bipolar; para este caso, la respuesta obtenida es una curva invertida con el mismo punto de inflexión en 60°C y una curvatura

algo mayor que para $x = 2$, con una variación total de $700\mu V$.

3.2. Generación de corrientes con cierta dependencia con la temperatura

Una vez que se ha mostrado que haciendo circular una corriente con dependencia cuadrática con la temperatura ($PTAT^2$) a través del transistor bipolar se reduce la curvatura aportada por el término no-lineal, se procede a buscar una forma de generar esta corriente. Inicialmente se realizarán pruebas con una fuente de corriente ideal para verificar el efecto en la variación del voltaje de salida de la referencia bandgap. La dependencia con la temperatura de esta fuente ideal (implementada en CADENCE) se establece a partir de la siguiente ecuación:

$$I(T) = I_{DC}[TC2(T - T_n)^2 + TC1(T - T_n) + 1] \quad (3.3)$$

Esta ecuación modela el comportamiento de la corriente para distintas temperaturas. Estableciendo de forma adecuada el valor de todos los parámetros presentes en la expresión es posible generar una corriente proporcional a la temperatura al cuadrado ($PTAT^2$), o bien, una corriente $PTAT$. $TC1$ y $TC2$ son el coeficiente de temperatura lineal y de segundo orden, respectivamente, y T_n es una temperatura de referencia para la cual el valor de corriente es I_{DC} .

3.2.1. Corriente $PTAT$

Para implementar una corriente proporcional a la temperatura es necesario que la expresión de la corriente tenga la forma $I_{PTAT}(T) = TC1 \cdot I_{DC} \cdot T$. Se utiliza por lo tanto una fuente de corriente con $TC2 = 0$; además, dado que la temperatura debe manejarse en grados *Kelvin*, T_n se fijó a un valor de $-273^\circ C$, de modo que el término $(T - T_n)$, al variar la temperatura T en grados *Celsius*, hace la conversión de las unidades. Si el coeficiente de temperatura de primer orden toma el valor de $TC1 = 1/300K$, entonces la dependencia de la fuente de corriente con la temperatura está dada por:

$$I_1(T) = I_{DC} \left[\frac{1}{(300K)} \cdot (T + 273^\circ C) + 1 \right] \quad (3.4)$$

Esta corriente tiene una respuesta PTAT superpuesta a un nivel de continua de valor I_{DC} . Por ello, se restó este valor utilizando otra fuente de corriente constante $I_2 = I_{DC}$. De este modo la corriente generada viene dada por la expresión:

$$I_{PTAT}(T) = I_1(T) - I_2 = I_{DC} \left[\frac{(T + 273^\circ\text{C})}{(300\text{K})} \right] \quad (3.5)$$

3.2.2. Corriente PTAT²

Para implementar la característica cuadrática se requiere que la corriente tenga la forma $I_{PTAT^2}(T) = TC2 \cdot I_{DC} \cdot T^2$, por lo que se utilizó una fuente de corriente con coeficiente de temperatura de primer orden igual a cero ($TC1 = 0$). El valor de T_n , al igual que el caso anterior, se fijó a un valor de -273°C para realizar la conversión de $^\circ\text{C}$ a K, y el coeficiente de segundo orden tomó el valor de $TC2 = 1/(300\text{K})^2$. Establecidos estos valores, la expresión resultante tiene la forma:

$$I_1(T) = I_{DC} \left[\frac{1}{(300\text{K})^2} \cdot (T + 273^\circ\text{C})^2 + 1 \right] \quad (3.6)$$

De nuevo, es necesario restar el valor de corriente I_{DC} para eliminar el nivel de continua sobre el que se superpone la respuesta de salida, por lo que se utilizó otra fuente de corriente constante, I_2 , de ese valor. De esta forma, la corriente generada se va a expresar como:

$$I_{PTAT^2}(T) = I_1(T) - I_2 = I_{DC} \left[\frac{(T + 273^\circ\text{C})^2}{(300\text{K})^2} \right] \quad (3.7)$$

De acuerdo a las expresiones (3.5) y (3.7), se tiene que a temperatura ambiente (27°C), tanto la corriente PTAT como la PTAT² vienen dadas por I_{DC} . En la tabla 3.1 se muestra el valor de cada uno de los parámetros utilizados para generar cada una de las corrientes, y en la figura 3.2 se presenta la respuesta obtenida por simulación en CADENCE de ambas fuentes de corriente para varios valores de corriente I_{DC} . En la figura 3.2(b) se aprecia una ligera curvatura en las respuestas obtenidas, que corresponde a la característica cuadrática con la temperatura.

Dependencia con la Temperatura	$TC1$	$TC2$	T_n
PTAT	$\frac{1}{300K}$	0	$-273^\circ C$
PTAT ²	0	$\frac{1}{(300K)^2}$	$-273^\circ C$

Tabla 3.1: Parámetros utilizados para la generación de corrientes PTAT y PTAT² ideales.

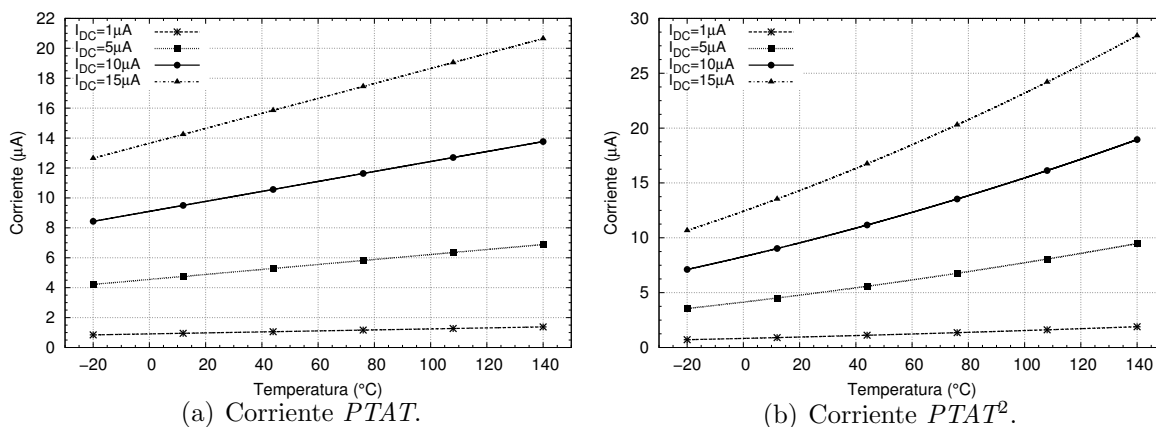
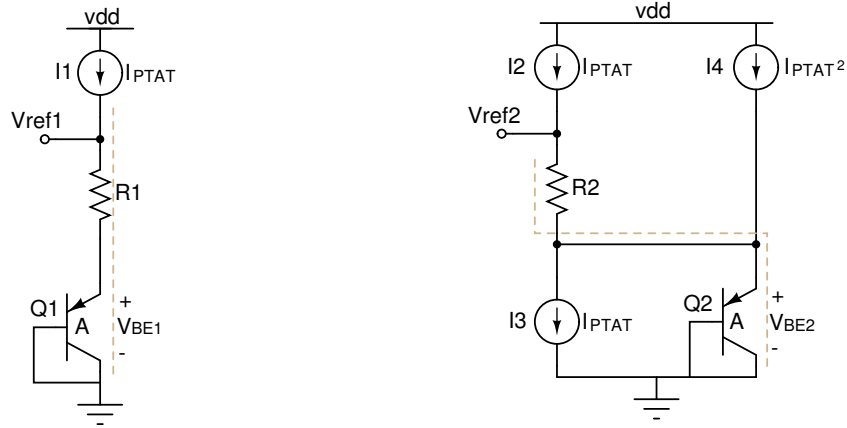


Figura 3.2: Dependencia de la corriente con la temperatura para distintos valores $I_{dc} = I(T = 27^\circ C)$.

3.3. Implementación de la técnica

Una vez generada la corriente con dependencia cuadrática con la temperatura, se procedió a verificar que, al hacerla circular a través del transistor bipolar, se reduce la curvatura presente en $V_{BE}(T)$. Las dos configuraciones presentadas en la figura 3.3 son circuitos sencillos que llevan a cabo la función de una referencia de voltaje *bandgap*: sumar un voltaje PTAT a un voltaje base-emisor (V_{BE}). Ambas se implementaron a base de fuentes de corriente ideales con la dependencia con la temperatura necesaria, resistencias también ideales (independientes de la temperatura), y los transistores bipolares propios de la tecnología.

En la figura 3.3(a) se representa una referencia *bandgap* de primer orden con el fin de comparar los resultados con y sin corrección de curvatura. En este caso circula una corriente I_1 de tipo PTAT por el transistor bipolar, generada como se indicó en el apartado



(a) A partir de una corriente $PTAT$ (Referencia de primer orden).

(b) A partir de una corriente $PTAT^2$ (Referencia con técnica de corrección).

Figura 3.3: Generación del voltaje de referencia.

anterior. El voltaje de salida V_{REF1} viene dado por lo tanto por:

$$V_{REF1} = I_{PTAT}R_1 + V_{BE1} \quad (3.8)$$

donde $I_{PTAT}R_1$ es un voltaje proporcional a la temperatura y V_{BE1} tiene una dependencia con la temperatura definida a partir de la expresión (3.1). El valor de la corriente PTAT a temperatura ambiente fue $I_{PTAT} = 10\mu A$ y $R_1 = 49.2k\Omega$.

En la figura 3.3(b) se muestra la implementación del segundo voltaje de referencia con corrección de curvatura. Las fuentes de corriente I_2 e I_3 son del mismo valor y tienen dependencia PTAT de modo que, al circular por la resistencia R_2 , se genera una caída de voltaje también PTAT. A través del BJT circula la corriente I_4 , que tiene una dependencia cuadrática con la temperatura. El voltaje de salida V_{REF2} está dado por la suma del voltaje PTAT en la resistencia, más el voltaje base-emisor V_{BE2} :

$$V_{REF2} = I_{PTAT}R_2 + V_{BE2} \quad (3.9)$$

En este caso, el factor $(\eta - x)$ es aproximadamente 0.3, pues $x = 2$, a diferencia del primer voltaje implementado, donde la diferencia $(\eta - x) \approx 1.3$ debido a la dependencia de la corriente PTAT ($x = 1$). El valor de la corriente PTAT² a temperatura ambiente es $I_4 = 10\mu A$ y $R_2 = 46.1k\Omega$.

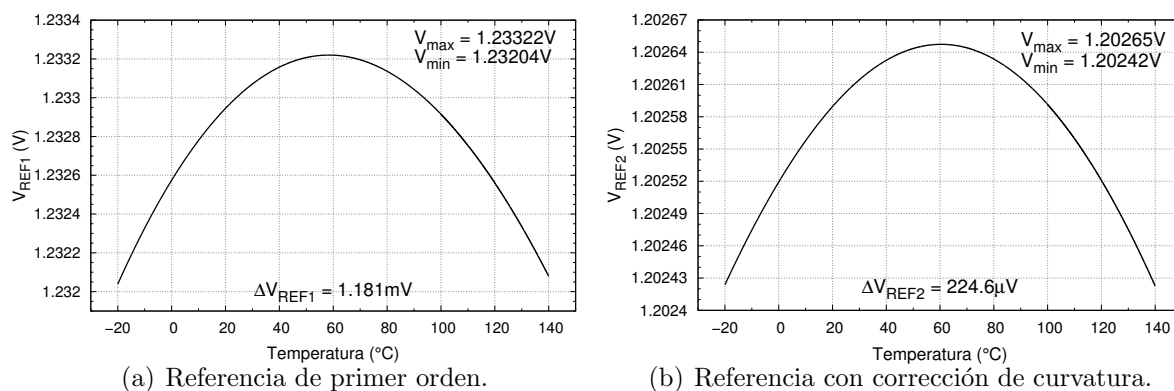


Figura 3.4: Respuesta de una referencia *bandgap* con fuentes de corriente ideales.

Las 2 salidas del circuito, V_{REF1} y V_{REF2} , se representan en la figura 3.4. En el rango de temperatura considerado, la referencia V_{REF1} presenta una variación $\Delta V_{REF1} = 1.18mV$, que corresponde a un coeficiente térmico igual a $6ppm/^{\circ}C$. Además, el voltaje de salida a temperatura ambiente es $V_{REF1} = 1.233V$. La referencia V_{REF2} , en cambio, sufre una variación $\Delta V_{REF2} = 225\mu V$, que corresponde a un coeficiente de temperatura de $TC_2 = 1.2ppm/^{\circ}C$, 5 veces inferior al anterior. El voltaje de salida a temperatura ambiente es ligeramente menor, $V_{REF2} = 1.202V$, debido a que el factor $(\eta - x)$ influye también en los términos constante y lineal de la expresión (3.1). Se verifica así que utilizar una corriente con dependencia $PTAT^2$ circulando por el transistor bipolar en una configuración de referencia *bandgap* simple mejora la respuesta de salida.

3.4. Cicuitos cuadráticos

En esta sección se estudiarán algunos circuitos utilizados en la literatura para generar el cuadrado de una corriente de entrada. Se trata de circuitos translineales, conocidos como celdas cuadráticas de corriente (*current squarer cell*), y son ampliamente utilizados en el diseño de circuitos multiplicadores en modo corriente [22–24]. En la literatura se propone el uso de estos circuitos para generar corrientes $PTAT^2$ a partir de una corriente $PTAT$ [2, 9]. Sin embargo, es necesario comprobar que la característica cuadrática se conserva cuando la corriente de entrada varía debido a variaciones de la temperatura, puesto que, como se verá a continuación, estas variaciones pueden también afectar el

funcionamiento del circuito.

3.4.1. Implementación de las celdas cuadráticas

El funcionamiento de estas celdas se basa en el modelo cuadrático (simple) del transistor MOS operando en la región de saturación, y a partir de éste se pueden establecer las siguientes relaciones, que se utilizarán en todos los circuitos presentados:

$$I_d = k(V_{gs} - V_t)^2 \quad (3.10)$$

donde:

$$k = \frac{1}{2}\mu C_{ox} \frac{W}{L} \quad (3.11)$$

Y de manera equivalente:

$$V_{gs} = V_t + \sqrt{\frac{I_d}{k}} \quad (3.12)$$

3.4.1.1. Celda cuadrática 1

El primer diseño implementado se representa en la figura 3.5 [22]. Si todos los transistores del lazo translineal formado por los transistores M1-M4 son iguales y operan en la región de saturación, se puede decir que el voltaje umbral de M1 (V_{t1}) va a ser igual al voltaje umbral de M4 (V_{t4}), y de igual forma con los voltajes de M2 y M3. Aplicando la ley de mallas de Kirchhoff se tiene la igualdad:

$$V_{gs1} + V_{gs2} = V_{gs3} + V_{gs4} \quad (3.13)$$

Si se sustituye la expresión (3.12) en cada uno de los términos anteriores se obtiene:

$$V_{t1} + \sqrt{\frac{I_1}{k_1}} + V_{t2} + \sqrt{\frac{I_2}{k_2}} = V_{t3} + \sqrt{\frac{I_3}{k_3}} + V_{t4} + \sqrt{\frac{I_4}{k_4}} \quad (3.14)$$

A partir de la configuración del circuito, el efecto de cuerpo que presentan los transistores M1 y M4, así como los transistores M2 y M3, idealmente es el mismo; además, suponiendo transistores iguales y despreciando la ligera influencia que tiene el efecto de cuerpo en k_1 , k_2 , k_3 y k_4 , estos últimos así como los voltajes de umbral pueden ser can-

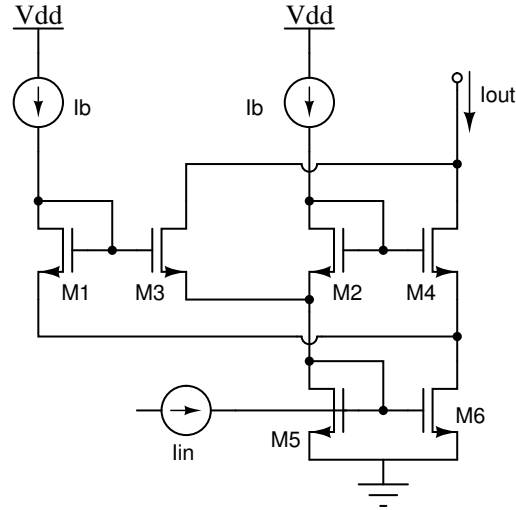


Figura 3.5: Celda cuadrática 1.

celados de la expresión (3.14) [22], simplificándose a:

$$\sqrt{I_1} + \sqrt{I_2} = \sqrt{I_3} + \sqrt{I_4} \quad (3.15)$$

Del circuito se observa además que la corriente de polarización I_b está circulando por los transistores M1 y M2, por lo que la suma $\sqrt{I_1} + \sqrt{I_2}$ se puede sustituir por $\sqrt{4I_b}$, quedando la relación:

$$\sqrt{I_3} + \sqrt{I_4} = \sqrt{4I_b} \quad (3.16)$$

Elevando al cuadrado esta ecuación, se encuentra que:

$$I_3 + I_4 + 2\sqrt{I_3 I_4} = 4I_b \quad (3.17)$$

Si nuevamente se eleva al cuadrado la igualdad, se obtiene una primera expresión para la corriente de salida I_{out} :

$$I_3 + I_4 = 2I_b + \frac{(I_3 - I_4)^2}{8I_b} = I_{out} \quad (3.18)$$

Por otro lado, si se observa el espejo de corriente formado por los transistores M5 y M6, es posible llegar a la igualdad:

$$I_{in} + I_2 + I_3 = I_1 + I_4 \quad (3.19)$$

y como I_b circula a través de M1 y M2, esta expresión se puede simplificar en:

$$I_{in} = I_4 - I_3 \quad (3.20)$$

Sustituyendo en la ecuación (3.18), se obtiene una relación para la corriente de salida en función del cuadrado de la corriente de entrada y de la corriente de polarización:

$$I_{out} = 2I_b + \frac{I_{in}^2}{8I_b} \quad (3.21)$$

Como se observa, el circuito genera una corriente proporcional al cuadrado de la corriente de entrada con un nivel de offset dado por el doble de la corriente de polarización ($2I_b$). Si $I_{in} = 0$, la corriente de los transistores M1-M4 será igual a la corriente de polarización I_b . Si I_{in} incrementa en cualquier dirección, la corriente a través de los transistores M1 y M2 permanecerá constante pero la corriente a través de M3 o M4 aumentará mientras la otra disminuye. Además, la corriente de entrada máxima se alcanza cuando I_3 o I_4 llega a ser 0 [22]. De las ecuaciones anteriores se pueden encontrar expresiones para cada una de estas 2 corrientes:

$$I_3 = I_b - \frac{I_{in}}{2} + \frac{I_{in}^2}{16I_b} \quad (3.22)$$

$$I_4 = I_b + \frac{I_{in}}{2} + \frac{I_{in}^2}{16I_b} \quad (3.23)$$

Estas corrientes van a ser mayores o iguales a cero si la corriente de entrada se encuentra dentro del rango $-4I_b \leq I_{in} \leq 4I_b$. Fuera de este intervalo, la corriente de salida incrementa de forma lineal con la corriente de entrada [22].

Una vez descrito el funcionamiento del circuito, se procede a su diseño. Se utilizó una corriente de polarización $I_b = 10\mu A$ y se varió la corriente de entrada en un rango entre $-20\mu A$ y $20\mu A$. En la figura 3.6 se muestra el resultado obtenido por simulación al hacer un análisis transitorio variando la corriente de entrada dentro del rango mencionado, donde se aprecia claramente la característica cuadrática. La corriente de polarización I_b fue implementada a partir de fuentes de corriente ideales, y en todos los transistores se estableció una longitud de canal $L = 1\mu m$. Además, para medir la corriente resultante se utilizó un transistor PMOS conectado como diodo en el nodo de salida. Evaluando la ecuación de la corriente de salida (3.21) con los valores de entrada mencionados, la respuesta debe ser una parábola que varía entre $20\mu A$ y $25\mu A$. Si se analiza la respuesta

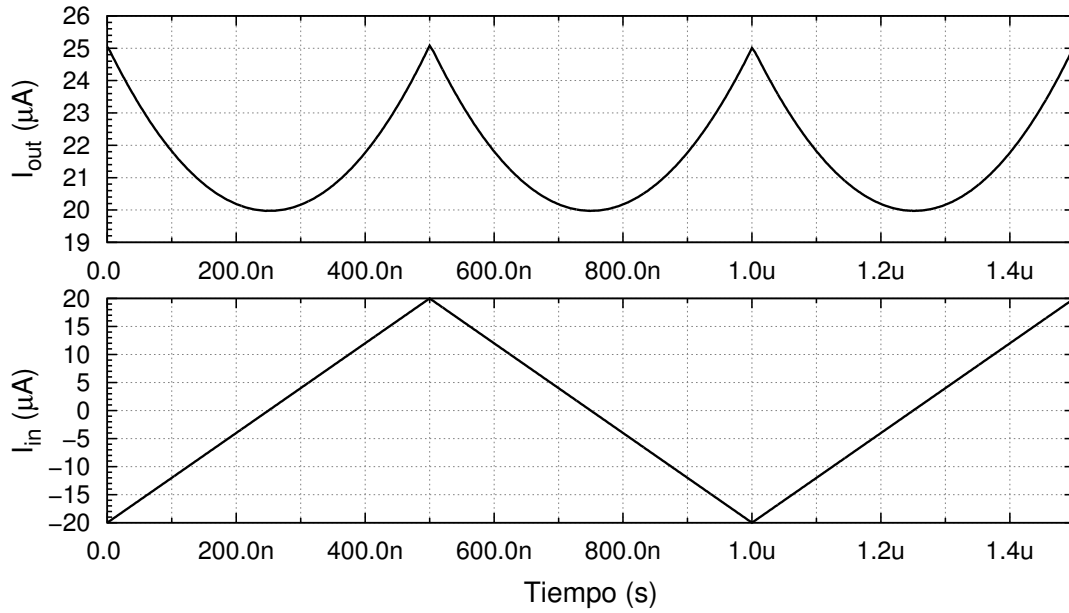


Figura 3.6: Respuesta al aplicar una corriente de entrada que varía linealmente en el tiempo entre $-20\mu A$ y $+20\mu A$.

a partir de simulación se observa que la corriente varía entre esos valores; la diferencia más notable se tiene para una corriente de entrada de $\pm 20\mu A$, pues la corriente de salida se desvía aproximadamente $0.15\mu A$ del valor exacto, lo que se interpreta como un error relativo del 0.75 %.

3.4.1.2. Celda cuadrática 2

El segundo circuito implementado es el que se describe en [24], basado también en el modelo cuadrático del MOSFET operando en saturación y a partir de un lazo translineal. El circuito se representa en la figura 3.7. Si todos los transistores trabajan en saturación y $k_a = k_b = mk_c = mk_d = mk_e = mk$, donde k está definida como en (3.11), entonces los voltajes en los nodos A y B están relacionados como:

$$V_B = 2V_A = 2 \left(\sqrt{\frac{I_b}{mk}} + V_t \right) \quad (3.24)$$

Del circuito se observa que la corriente a través del transistor Mc es igual a $I_{in} + I_d$; entonces el voltaje en el nodo Vi está dado por:

$$V_i = \sqrt{\frac{I_{in} + I_d}{k}} + V_t \quad (3.25)$$

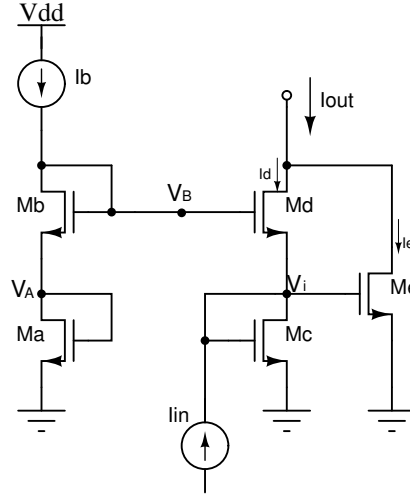


Figura 3.7: Celda cuadrática 2.

A partir de las relaciones (3.24), (3.25) y (3.12), se encuentran expresiones para las corrientes que circulan a través de M_d y M_e . Como la corriente de salida es la suma de ambas, se encuentra la ecuación que la describe:

$$I_d = \frac{(mI_{in} - 4I_b)^2}{16mI_b} \quad (3.26)$$

$$I_e = I_d + I_{in} \quad (3.27)$$

$$I_{out} = I_d + I_e = \frac{2I_b}{m} + \frac{mI_{in}^2}{8I_b} \quad (3.28)$$

De esta última expresión, es claro que el circuito genera una corriente proporcional al cuadrado de la corriente de entrada con un nivel de *offset* dado por el doble de la corriente de polarización ($2I_b$). La corriente de salida depende además de un factor m , dado por la relación entre las dimensiones de los transistores Ma-Mb y Mc-Md. El circuito se implementó utilizando una longitud de canal $L = 1\mu m$ y se simuló con una corriente de polarización $I_b = 10\mu A$ y una corriente de entrada que varía entre $-20\mu A$ y $20\mu A$. El factor m tomó el valor de 2, de tal forma que la corriente de salida, si se evalúa la expresión (3.28), debería variar entre $10\mu A$, cuando la entrada es 0, y $20\mu A$, cuando la corriente de entrada toma el valor de $\pm 20\mu A$. La respuesta de salida se presenta en la figura 3.8 y se aprecia la característica cuadrática; sin embargo, también se observa una diferencia clara con respecto a los valores calculados, pues para una corriente de entrada de $\pm 20\mu A$, el error es de aproximadamente $1.5\mu A$, es decir, se tiene un error relativo del 7.5%. A partir

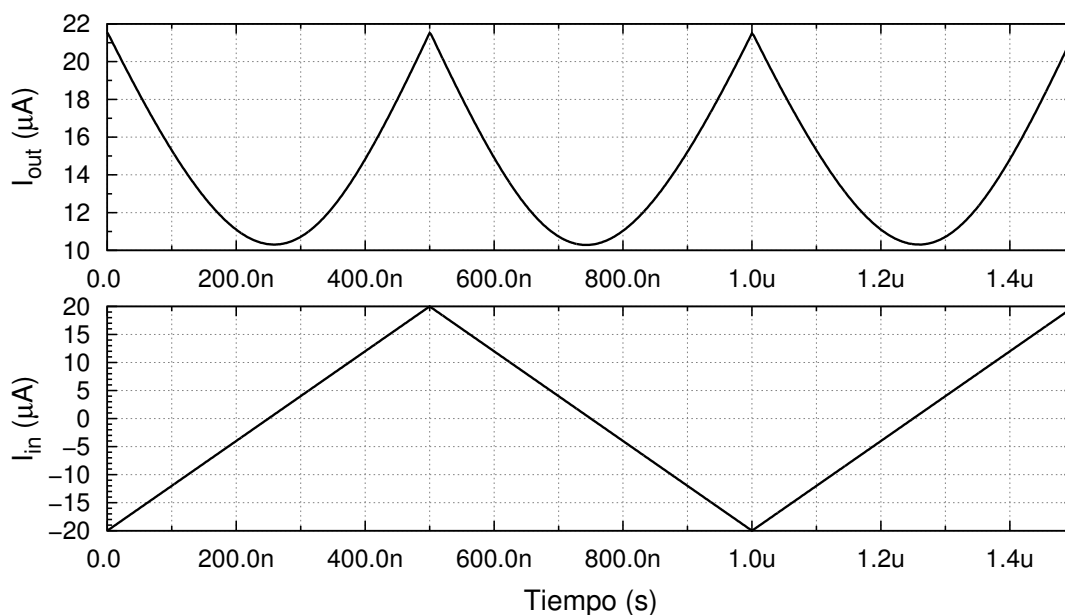


Figura 3.8: Corriente de salida para una corriente de entrada que varía linealmente entre $-20\mu A$ y $+20\mu A$.

de los resultados obtenidos por simulación se puede concluir que el circuito cumple su función, sin embargo su error relativo es mucho mayor en comparación al de la primera celda.

El hecho de que esta última celda presente menor precisión que la anterior puede deberse, tal vez, a la propia configuración del circuito, pues si se comparan ambos esquemáticos, la primera presenta una simetría en la conexión de los transistores y en los espejos. Además, en el primer circuito, el valor de la corriente de salida sólo depende de la corriente de entrada y de la corriente de polarización, a diferencia de la segunda celda, donde hay también una dependencia con el factor m .

3.4.2. Limitantes en la operación de los circuitos cuadráticos

En los circuitos cuadráticos presentados existen factores que limitan la exactitud en la respuesta, de tal forma que el valor de la corriente de salida generada se aleja del valor exacto o ideal que debería presentar según la expresión característica de cada diseño. En cada una de estas expresiones ((3.28), (3.21)) no se han tomado en cuenta algunos efectos de segundo orden tales como la reducción de la movilidad, la modulación de la longitud de canal y el *mismatch* entre los componentes del diseño [22, 24].

- *Reducción de la movilidad:* Este efecto se modela a partir de la expresión (3.29). El parámetro θ que lo caracteriza es dependiente de proceso y toma valores típicos entre $0.01V^{-1}$ y $0.2V^{-1}$.

$$I_{DS} = \frac{k}{(1 + \theta(V_{gs} - V_t))} \cdot (V_{gs} - V_t)^2 \quad (3.29)$$

Si este efecto es considerado, al igualar las corrientes presentes en el lazo translineal y desarrollar la expresión para la corriente de salida, se observa un ligero decremento en el componente cuadrático I_{in}^2 , además de que se introducen términos de cuarto y sexto orden [22]:

$$I_{out} \approx 2I_b + \frac{I_{in}^2}{8I_b} \cdot \left(1 - \Theta + \frac{\Theta^2}{4}\right) + \frac{I_{in}^4}{2(4I_b)^3} \cdot \Theta \cdot \left(1 + \frac{\Theta}{2}\right) + \frac{I_{in}^6}{8(4I_b)^5} \cdot \Theta^2 \quad (3.30)$$

$$\text{donde } \Theta = \frac{\theta(V_{gs1} - V_t)}{1 + \theta(V_{gs1} - V_t)} \quad (3.31)$$

- *Modulación de longitud de canal:* Este efecto puede causar un error en la transferencia de los espejos de corriente, debido a la diferencia entre los voltajes de drenaje-fuente (V_{DS}) de los transistores que los conforman [22]. Es conveniente, por tanto, utilizar longitudes de canal grandes para mejorar la copia en corriente.
- *Mismatch entre los componentes:* Debe existir un buen *matching* entre los transistores que forman los espejos de corriente, para que la copia sea precisa. Además, si el *mismatch* en los voltajes de umbral de los transistores fuera considerable, estos voltajes no podrían ser eliminados de la expresión que iguala los voltajes V_{gs} dentro del lazo translineal (ecuación (3.14)) y ocasionaría una variación en la respuesta del circuito.

3.4.3. Comportamiento con respecto a la temperatura

Los circuitos descritos en la sección anterior generan una corriente cuyo valor es el cuadrado del valor de la corriente de entrada (con su respectivo nivel de *offset*), y las simulaciones presentadas fueron transitorios donde la entrada varía de forma lineal. Si la corriente de entrada en cada uno de los casos es proporcional a la temperatura (PTAT), entonces, idealmente, la corriente de salida debería ser PTAT². A continuación se presentan algunas simulaciones para verificar que al hacer un barrido en temperatura, la

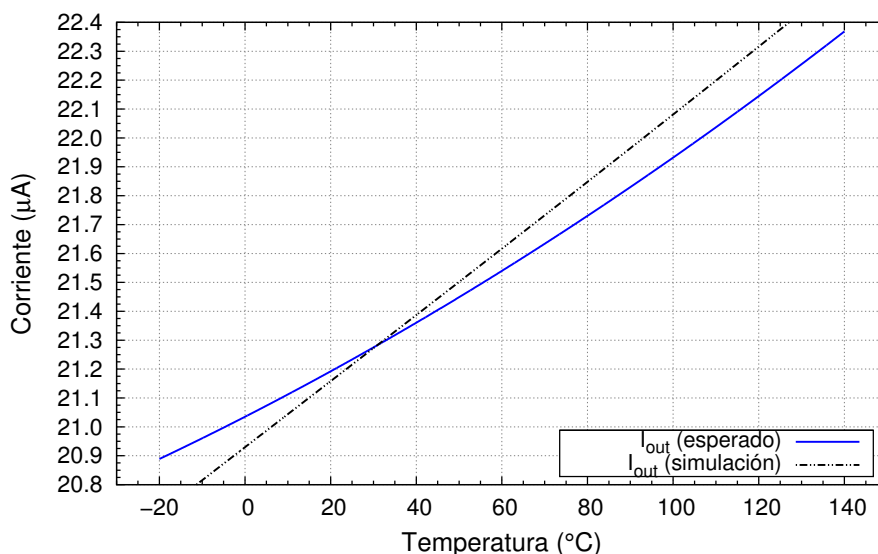


Figura 3.9: Comparación entre la respuesta obtenida por simulación y la calculada.

respuesta de salida mantiene la característica cuadrática deseada. Las simulaciones se realizaron suponiendo una corriente de entrada PTAT de $10\mu A$ a temperatura ambiente. La corriente varía de forma lineal a lo largo del rango de temperatura establecido, $-20^{\circ}C$ a $140^{\circ}C$, tomando el valor de $8.43\mu A$ para la menor temperatura y $13.76\mu A$ para la máxima.

3.4.3.1. Celda cuadrática 1

En la figura 3.9 se representa en línea continua azul la corriente de salida esperada de la primera celda cuadrática. Para ello, cada uno de los valores que toma la corriente PTAT en todo el rango de temperatura fueron evaluados en la expresión de la corriente de salida del circuito (ecuación (3.21)). En la respuesta se observa el nivel de continua de $20\mu A$ ($2I_b$), como es de esperar. Para realizar la simulación del circuito se generó la corriente PTAT de manera ideal, utilizando una fuente de corriente y fijando su dependencia con la temperatura mediante la ecuación (3.5). Ésta corriente ($I_{PTAT} = 10\mu A$) se introdujo al circuito cuadrático y se hizo un análisis en DC variando el valor de la temperatura. En la misma figura 3.9, se representa en línea punteada el comportamiento de la corriente de salida obtenida mediante la simulación circuital en CADENCE. En lugar de la característica cuadrática esperada, se obtuvo una respuesta lineal con la temperatura. Por lo tanto la corriente generada no es útil para implementar la técnica de corrección de curvatura del voltaje de referencia.

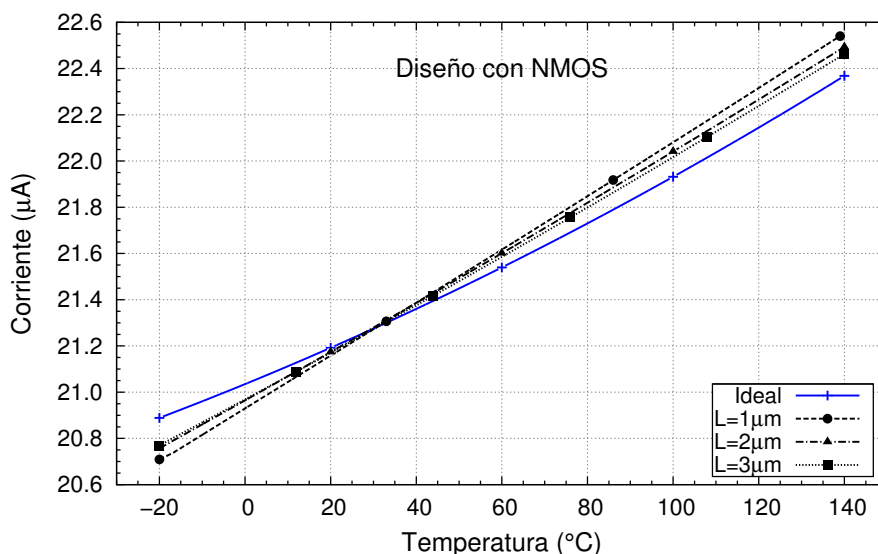


Figura 3.10: Respuesta de la celda cuadrática 1 para distintos valores de longitud de canal (L).

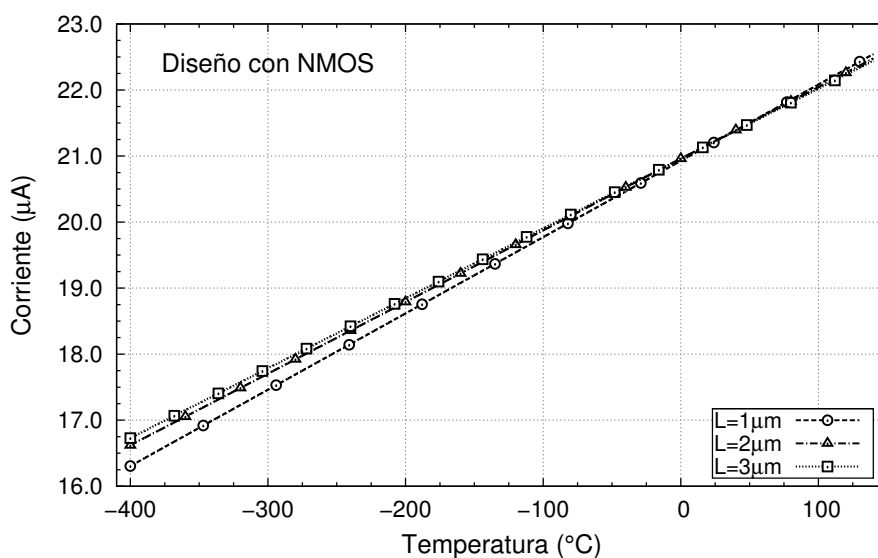


Figura 3.11: Extrapolación de la respuesta de la celda cuadrática 1 en un rango mayor de temperatura.

De acuerdo a los factores descritos antes y que limitan la exactitud en la operación del circuito cuadrático, se aumentó la longitud de canal de los transistores para mejorar la copia de corriente de los espejos. Los resultados obtenidos utilizando longitudes de canal de $2\mu\text{m}$ y $3\mu\text{m}$ se muestran en la figura 3.10, comparados con la corriente de salida esperada. Se observa que la respuesta obtenida para cada uno de los casos sigue comportándose de manera lineal, cambiando solamente la pendiente de cada recta. Esto se verificó encon-

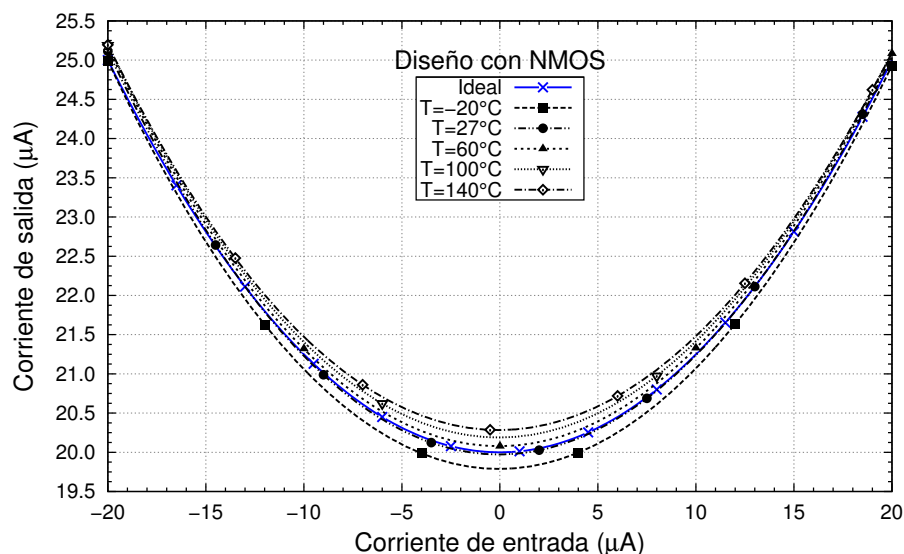


Figura 3.12: Respuesta de la celda cuadrática 1 a distintas temperaturas. ($L=2\mu m$).

trando la ecuación de cada recta y extrapolando los puntos mediante MATLAB en un rango mayor de temperatura, pues como se aprecia en la figura 3.10, el rango utilizado es muy pequeño. En la figura 3.11 se muestra la extrapolación para los tres casos, evaluando hasta una temperatura de -400°C , sin embargo, en ninguna respuesta se percibe la forma parabólica de la característica cuadrática.

A partir de los resultados anteriores, uno podría pensar que el simular el circuito para una temperatura distinta a la temperatura ambiente de 27°C , para la cual se diseñó el circuito en primera instancia, su comportamiento cuadrático desaparece. Sin embargo, como se observa en la figura 3.12, el circuito sí sigue generando una corriente cuadrática, pero la variación de la temperatura introduce un *offset* en la respuesta. La curva en línea continua azul es la respuesta a temperatura ambiente, obtenida al evaluar la ecuación de salida dentro del rango de $-20\mu A$ a $20\mu A$. Aunque este *offset* puede parecer pequeño, es suficiente para que la respuesta de salida pierda la característica cuadrática cuando se realiza una simulación con la temperatura y la corriente de entrada es función de ésta. Esto se debe a que el valor del *offset* (o error) es distinto para cada temperatura; al ir variando ésta, esa pequeña diferencia se va acumulando y va ocasionando que la curvatura esperada vaya desapareciendo.

Se decidió implementar una versión PMOS de la misma topología, como se mues-

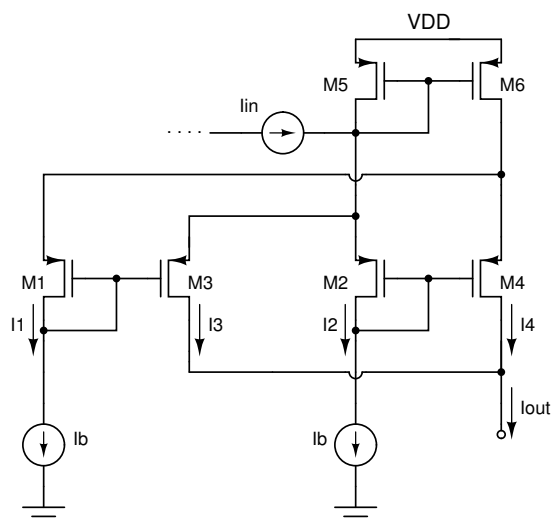


Figura 3.13: Celda cuadrática 1 con transistores PMOS.

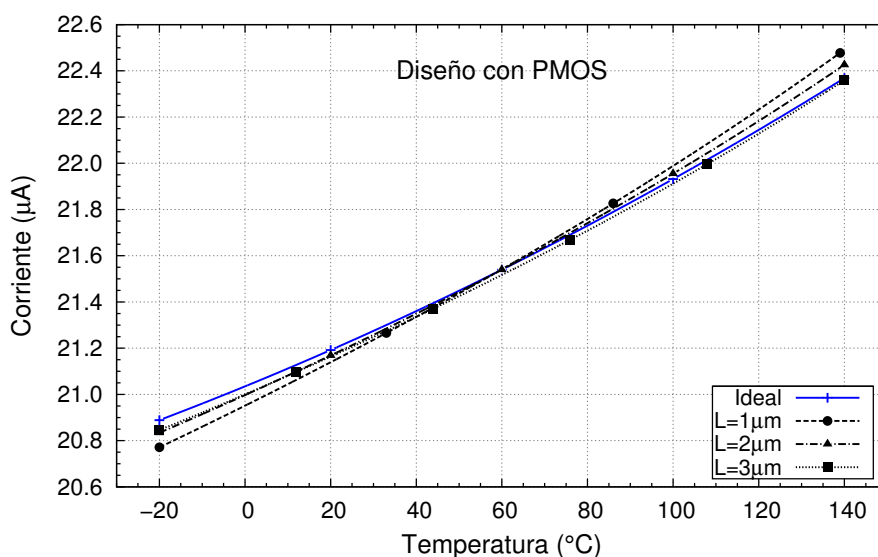


Figura 3.14: Respuesta de la celda cuadrática 1 versión PMOS para distintos valores en la longitud de canal (L).

tra en la figura 3.13, a fin de eliminar el efecto cuerpo, reduciéndose así la variación en los voltajes umbral de los transistores. Se simuló la celda con una corriente de entrada PTAT y los resultados obtenidos se presentan en la figura 3.14. Se observa que ahora la característica de salida sí tiene cierta curvatura, y al igual que en la versión NMOS, se realizó una extrapolación de los puntos para verificar esto. En la figura 3.15 se presenta la respuesta obtenida al evaluar cada una de las ecuaciones en un rango mayor de temperatura. A diferencia del caso anterior, las 3 presentan curvatura y se distingue el

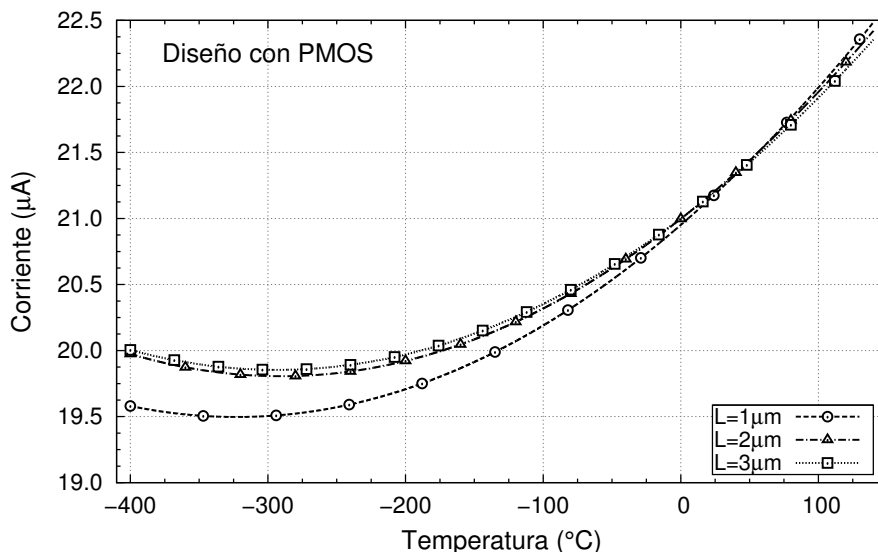


Figura 3.15: Extrapolación de la respuesta de la celda cuadrática 1 versión PMOS en un rango mayor de temperatura.

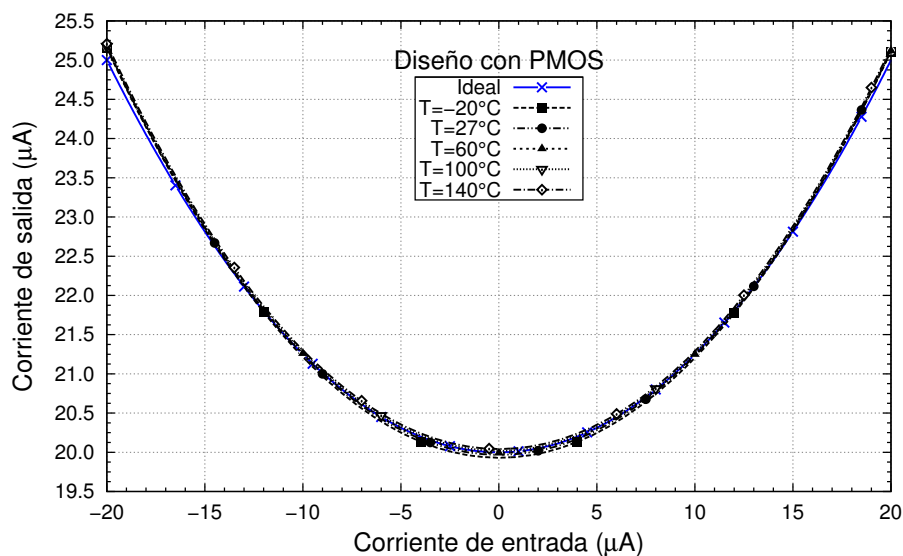


Figura 3.16: Respuesta de la celda cuadrática 1 versión PMOS a distintas temperaturas. ($L=2\mu\text{m}$).

vértice de la parábola que se forma. Además, cuanto mayor es el valor de L , la diferencia con respecto a los valores calculados es menor y la característica cuadrática es más notable.

También se realizaron simulaciones del circuito para distintas temperaturas con una corriente de entrada variando entre $-20\mu\text{A}$ y $20\mu\text{A}$. En la figura 3.16 se representan las curvas obtenidas. La variación entre cada una de ellas es menor que en la versión NMOS.

Conforme la temperatura aumenta, la parábola de salida se ve desplazada hacia arriba un máximo de $0.1\mu A$, en comparación con los $0.5\mu A$ en el caso del diseño NMOS. La menor dependencia del *offset* con la temperatura permite que la característica cuadrática no se pierda en este caso.

3.4.3.2. Celda cuadrática 2

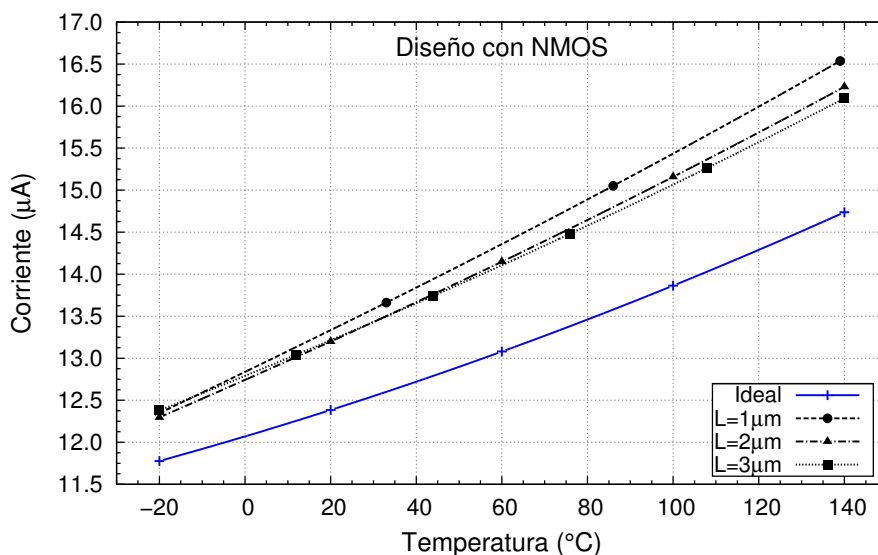


Figura 3.17: Respuesta de la celda cuadrática 2 para distintos valores de longitud de canal (L).

A pesar de que el segundo circuito cuadrático es menos preciso en cuanto a los valores de salida que genera, también se realizaron algunas simulaciones con la temperatura para verificar su comportamiento con ésta. El circuito se implementó en su versión NMOS utilizando longitudes de canal de $1\mu m$, $2\mu m$ y $3\mu m$. La corriente de polarización utilizada es $I_b = 10\mu A$ y el factor m tomó el valor de 2. Al igual que el caso anterior, a partir de los valores que toma una corriente de entrada PTAT de $10\mu A$ a lo largo del rango de temperatura, se evaluó en la ecuación 3.28, que es la expresión que define la corriente de salida de la celda. En la figura 3.17 se representa en línea continua la respuesta esperada y es comparada con los resultados obtenidos a partir de simulación. La respuesta obtenida en cada una de las simulaciones tiene un comportamiento lineal, pues no se aprecia ninguna curvatura. Para verificarlo se realizó una extrapolación de los puntos, de la misma forma que en la primera celda, y se encontró la misma característica: a pesar de evaluar las ecuaciones para un rango mayor de temperatura, cada una de las respuestas sigue

presentando el comportamiento lineal.

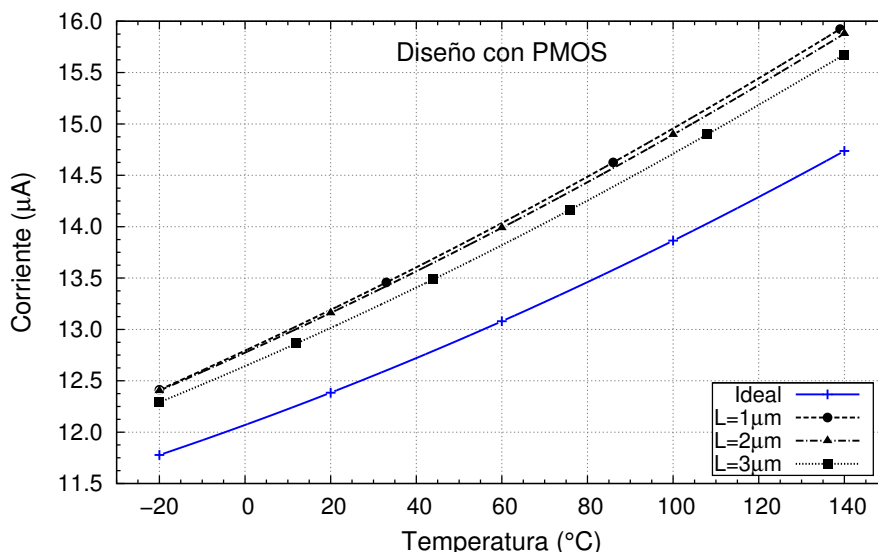


Figura 3.18: Respuesta de la celda cuadrática 2 versión PMOS para distintos valores de longitud de canal (L).

Procediendo de la misma forma que en el primer circuito, esta segunda celda se implementó a base de transistores PMOS. En la figura 3.18 se muestra la respuesta obtenida al simular el circuito con una corriente de entrada PTAT, para las tres longitudes de canal que se han venido utilizando. Igualmente, se verificó la característica cuadrática extrapolando los puntos. La implementación con PMOS también presenta mejores resultados que el circuito en su versión NMOS, sin embargo, esta mejora no es muy significativa en esta segunda celda, ya que, a diferencia del primer circuito cuadrático, la curvatura en las respuestas no es igual de clara que en la primera implementación. A partir de esta característica, además de que la exactitud en el valor de la corriente de salida generada es menor, se decidió descartar esta celda como el circuito para implementar la corriente $PTAT^2$.

3.4.3.3. Conclusiones

El hecho de que se tengan mejores resultados en la implementación con transistores PMOS que con NMOS, puede deberse a dos factores. Primero, cuando se tiene el diseño en base a NMOS, los transistores que forman el lazo translineal presentan *efecto de cuerpo*, por lo que los 4 voltajes de umbral no son exactamente iguales, pues el

voltaje presente en la terminal de drenaje de los transistores M_5 y M_6 no es idéntico. El voltaje umbral del transistor MOS no sólo depende del voltaje V_{bs} , sino que además depende fuertemente de la temperatura. Para el caso de la implementación PMOS, dado que la terminal de substrato de los dispositivos está conectado a fuente, si se encuentran en pozos independientes, es posible evitar el efecto de cuerpo. Por otro lado, otro factor que puede modificar el desempeño en ambos circuitos es la movilidad de los portadores. Es sabido que la movilidad depende también de la temperatura y de la concentración de dopado [25]. La dependencia con la temperatura de la movilidad está definida como $\mu(T) = \mu(T_0)(T/T_0)^{-n}$ donde n es una constante dependiente de proceso y $\mu(T_0)$ es la movilidad a temperatura ambiente. Dado que $\mu(T_0)$ es mayor para los transistores NMOS ($\approx 314.1cm^2/(V \cdot s)$) que para los PMOS ($\approx 114.5cm^2/(V \cdot s)$), su cambio con la temperatura también es mayor.

3.5. Resumen

A lo largo de este capítulo se estudió de forma conceptual la técnica que se utilizará para reducir la curvatura del voltaje de salida de una referencia *bandgap*. Se observó que es posible cancelar casi de forma exacta el término no-lineal presente en la expresión de $V_{BE}(T)$, simplemente generando una corriente con una dependencia cuadrática con la temperatura (PTAT²), debido a que el parámetro η de la tecnología utilizada es aproximadamente 2.3, tal como se observó en la caracterización realizada en el capítulo anterior. Se generó dicha corriente de forma ideal a partir de una sola fuente de corriente y se verificó que, al hacerla pasar por el transistor bipolar y sumar su voltaje base-emisor con un voltaje PTAT generado a partir de una corriente proporcional a la temperatura circulando por una resistencia, se obtienen los resultados deseados.

Tras observar que el concepto funciona, se presentaron 2 circuitos implementados a base de lazos translineales cuya respuesta de salida es el cuadrado de la corriente de entrada con un cierto nivel de *offset*. A partir de estas celdas se diseñaron 2 circuitos: una implementación hecha a base de transistores NMOS y la otra con PMOS, ya que en la primera versión, al utilizar una corriente de entrada PTAT y realizar un análisis variando la temperatura, la respuesta de salida pierde la característica cuadrática. Debido a algunas ventajas que tiene el diseño con PMOS, como una menor movilidad en los transistores

y el hecho de no presentar efecto de cuerpo, esta implementación presenta una variación mucho más pequeña en los valores generados a lo largo del rango completo de temperatura, manteniendo la característica deseada en la salida. De las dos celdas cuadráticas, se seleccionó la primera como el circuito que se utilizará para generar la corriente $PTAT^2$, debido a su mayor exactitud y a que su versión PMOS genera una respuesta con la característica deseada.

A pesar de que en la literatura se propone el uso de celdas translineales para generar corrientes $PTAT^2$ a partir de una corriente de entrada $PTAT$ [2,9], se comprobó que debido al efecto de la temperatura en la respuesta del propio circuito, no es posible asegurar la viabilidad de esta estrategia. Sólo si es posible reducir el efecto de la temperatura en la respuesta del circuito, será posible obtener una corriente de salida con la curvatura o característica deseada. De hecho, también se verificó que no cualquier celda cuadrática basada en lazos translineales sirve para generar una corriente $PTAT^2$, incluso si es diseñada a base de transistores PMOS, ya que también debe considerarse la precisión en cuanto a los valores de corriente generados, con respecto a los valores que teóricamente se deberían obtener.

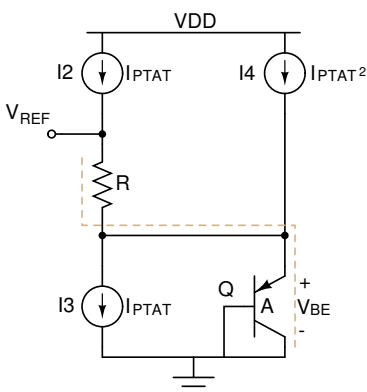
Implementación de la Referencia de Voltaje *Bandgap*

En este capítulo se presenta el diseño completo de la referencia de *bandgap* propuesta. Primero se explicará el circuito en general y luego, por separado, cada uno de los bloques que lo conforman. Se presenta además la caracterización post-layout completa de la referencia y, a partir de los resultados, se realiza una comparación con otras referencias encontradas en la literatura.

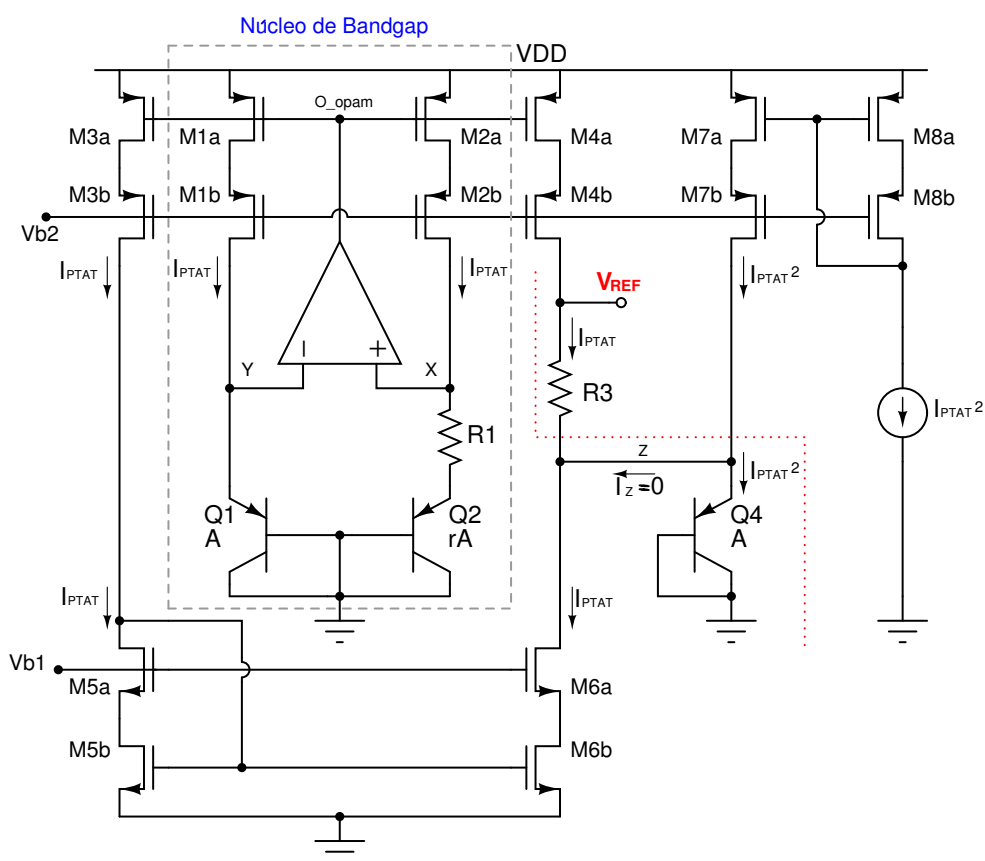
4.1. Referencia de *bandgap* propuesta

Antes de comentar la propuesta, es conveniente recordar el esquema conceptual para generar el voltaje de referencia (figura 4.1(a)). En este esquema que ya se explicó en el capítulo 3, apartado 3, implementado a base de fuentes de corriente ideales, se genera el voltaje de referencia V_{REF} utilizando la técnica de corrección de curvatura mediante una corriente PTAT². En la figura 4.1(b) se presenta el esquemático de la referencia de voltaje *bandgap* propuesta. El núcleo *bandgap* está compuesto por un amplificador operacional y el lazo formado por la resistencia R_1 , los transistores bipolares Q_1 y Q_2 y los transistores MOS $M1$ y $M2$. Esta configuración es la misma que se estudió en el capítulo 2, apartado 3 (BGR-3) y se eligió debido a que la variación en el voltaje de salida es menos sensible a la ganancia del amplificador que en otras configuraciones. Además, no requiere un diseño muy exigente en cuanto a la resistencia de salida del amplificador operacional, ya que va conectado a terminales de compuerta.

La corriente I_{PTAT} se genera a partir de la diferencia de voltajes base-emisor (ΔV_{BE})



(a) Esquema conceptual.



(b) Esquemático.

Figura 4.1: Referencia de voltaje *bandgap* propuesta.

de los 2 transistores bipolares Q_1 y Q_2 , y la resistencia R_1 , y está definida como $I_{PTAT} = \Delta V_{BE}/R_1 = V_T \ln r/R_1$, donde r es la relación entre las áreas de los bipolares. El amplificador operacional se encarga de mantener al mismo voltaje los nodos X y Y , y así la

corriente PTAT generada circula a través de ambas ramas del núcleo; esta corriente es copiada mediante los espejos de corriente $M3$ y $M4$. Por una parte, la corriente PTAT pasa por la resistencia R_3 , generando un voltaje proporcional a la temperatura. Por otro lado, se genera una corriente con dependencia cuadrática con la temperatura ($PTAT^2$) y se copia mediante el espejo de corriente $M8$ - $M7$ para que circule por el transistor bipolar Q_4 . Se utilizaron estructuras cascodo en lugar de espejos simples para que la copia de corriente fuera más precisa. El voltaje de referencia está entonces definido por:

$$V_{REF} = V_{BE4(I_{PT^2})} + \frac{R_3}{R_1} V_T \ln r = V_{BE4(I_{PT^2})} + \frac{R_3}{R_1} \left(\frac{kT}{q} \ln r \right) \quad (4.1)$$

Si se observa el esquemático de la figura 4.1(b), idealmente la corriente I_Z es nula, de tal forma que toda la corriente PTAT circule por la resistencia y la corriente $PTAT^2$ solamente circule por el transistor bipolar. Para asegurar esta condición, se utilizó el espejo de corriente en configuración cascodo formado por los transistores $M5$ y $M6$, forzando así a que la misma corriente PTAT que circula por la resistencia R_3 circule por $M6$ y, no haya por tanto, corriente circulando por Z . El mismatch en la copia de corriente de los transistores $M4$ y $M6$ será sin embargo una fuente de error en el voltaje de salida.

Se ha descrito a grandes rasgos cómo está implementado el circuito. La razón entre las áreas de emisor de los bipolares del núcleo *bandgap*, Q_1 y Q_2 , es igual a 9, como se explicó en el capítulo 2, apartado 2.1.3. A continuación se describirá cada uno de los subcircuitos o bloques que conforman la referencia de *bandgap*. El diseño se realizó en la tecnología UMC $0.18\mu\text{m}$ con un voltaje de alimentación $V_{DD} = 1.8V$.

4.2. Amplificador operacional

En el capítulo 2 se analizó el efecto de la ganancia y la resistencia de salida del amplificador operacional en el voltaje de referencia. Dependiendo de la estructura que se vaya a emplear, este bloque debe tener ciertas características para asegurar un desempeño adecuado. En el núcleo *bandgap* que se decidió utilizar, la salida del amplificador está conectada a las compuertas de transistores MOS, por lo que no es necesario implementar un amplificador con *buffer* de salida que disminuya su resistencia de salida R_{out} . En cuanto a la ganancia, se observó que a partir de unos 60dB el lazo de realimentación funciona

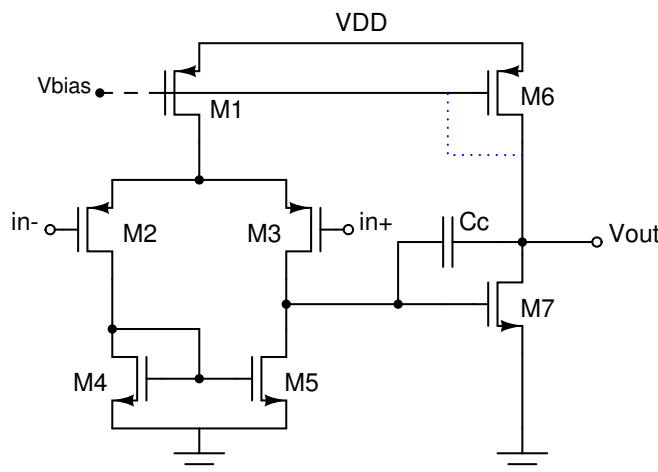


Figura 4.2: Amplificador operacional de 2 etapas.

correctamente. Al no ser un diseño muy exigente en estos aspectos, se decidió utilizar un amplificador de 2 etapas como el mostrado en la figura 4.2.

La primera etapa está constituida por un par diferencial con entrada PMOS y espejo de corriente como carga activa, y la segunda es una configuración fuente común empleada para incrementar la ganancia total. El capacitor de compensación (C_C) asegura un margen de fase adecuado y, por lo tanto, la estabilidad del circuito. La longitud de canal (L) utilizada en los transistores de este bloque es de $1\mu m$ y se diseñó con una corriente de polarización de $10\mu A$. La entrada se eligió PMOS porque el voltaje de entrada es, como se observa en la figura 4.1(b), igual a un V_{BE} . Este voltaje varía entre $0.4V$ para $T=140^\circ C$ y $0.8V$ para $T=-20^\circ C$, y es por lo tanto, que el amplificador al estar sensando voltajes menores a $0.8V$ conviene utilizar este tipo de transistores. El objetivo fue conseguir una ganancia mayor a $70dB$. En cuanto a la respuesta en frecuencia, no hubo restricción de diseño, debido a que la operación de las referencias es principalmente en DC o bajas frecuencias. En la figura 4.3 se muestra el layout diseñado, cuya área es de $36 \times 31 \mu m^2$ y en la tabla 4.1 se presenta la caracterización post-layout del amplificador operacional.

La corriente de polarización del amplificador puede ser obtenida de dos formas: con un voltaje generado a partir de la alimentación general del circuito a través del pin V_{bias} de la figura 4.2, o bien a partir de la propia referencia *bandgap*, implementando el amplificador como un circuito auto-polarizado mediante la conexión punteada que se muestra en la figura 4.2 [26]. Se utilizó esta última opción porque proporciona menor sensibilidad al

Especificación	Valor
Voltaje de alimentación (V_{DD})	1.8V
Ganancia	75.2dB
Producto Ganancia-Ancho de banda (GBW)	24.8MHz
Capacitor de carga (C_L)	1pF
Margen de fase (PM)	61°
Rango de entrada en modo común (ICMR)	100mV - 1.16V
Excursión de la señal de salida	260mV - 1.6V
Slew Rate (SR)	16 V/ μ s
Tiempo de establecimiento al 0.1 %	61ns
CMRR @ 1kHz	84dB
PSRR+ @ 1kHz	89dB
PSRR- @ 1kHz	77.5dB
Potencia	108 μ W

Tabla 4.1: Características del amplificador operacional.

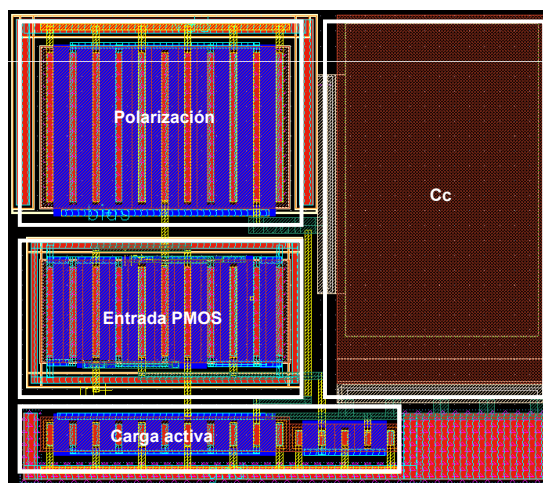


Figura 4.3: Layout del amplificador operacional.

voltaje de alimentación y no es necesario un circuito adicional para generar la corriente de polarización. Se verificó que la ganancia del amplificador se mantiene siempre por encima de 72dB en todo el rango de temperatura.

4.3. Núcleo de *bandgap*

La corriente PTAT es generada en este bloque del circuito. Se diseñó para una corriente $I_{PTAT} = 10\mu A$ a temperatura ambiente y a partir de la expresión $I_{PTAT} = V_T \ln r/R_1$

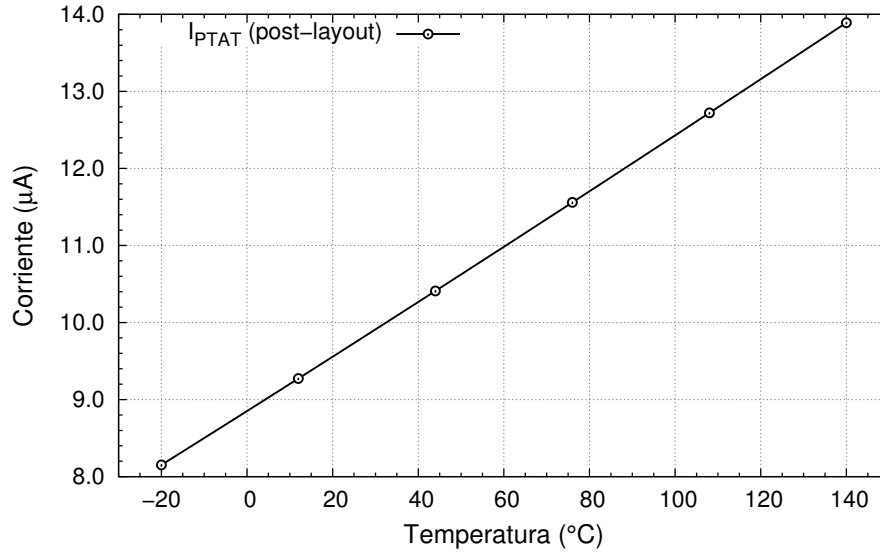


Figura 4.4: Corriente PTAT generada en el núcleo *bandgap*.

se estableció un valor en la resistencia igual a $R_1 = 5.9k\Omega$. En la figura 4.4 se presenta la corriente PTAT obtenida por simulación post-layout. A lo largo del rango de temperatura varía entre $8\mu A$ y $13.8\mu A$, siendo $I_{PTAT} \approx 9.8\mu A$ a temperatura ambiente. La característica PTAT de esta corriente está definida por la ecuación $I_{PTAT} = 36 \times 10^{-9}T + 9.5 \times 10^{-7}$ y se desvía del valor para la cual fue diseñada debido al efecto de las componentes parásitas generadas en el layout.

4.4. Generación de la corriente I_{PTAT^2}

El circuito utilizado para generar la corriente $PTAT^2$ es la celda cuadrática presentada en el capítulo 3, apartado 3.4.1. La corriente de salida de esta celda está compuesta por un nivel de DC igual al doble de la corriente de polarización más una corriente proporcional al cuadrado de la corriente de entrada, según la siguiente expresión:

$$I_{out} = 2I_b + \frac{I_{in}^2}{8I_b} \quad (4.2)$$

Para obtener la corriente $PTAT^2$ requerida es necesario restar la corriente de *offset* ($2I_b$). La corriente resultante, al ser muy pequeña, debe ser amplificada. Teóricamente, si se resta el nivel de DC de la respuesta de salida, y posteriormente se escala esta corriente en un factor de 8, la corriente de salida resultante es igual a la corriente con dependencia cuadrática requerida. Para realizar esta operación, se modificó el circuito de la celda

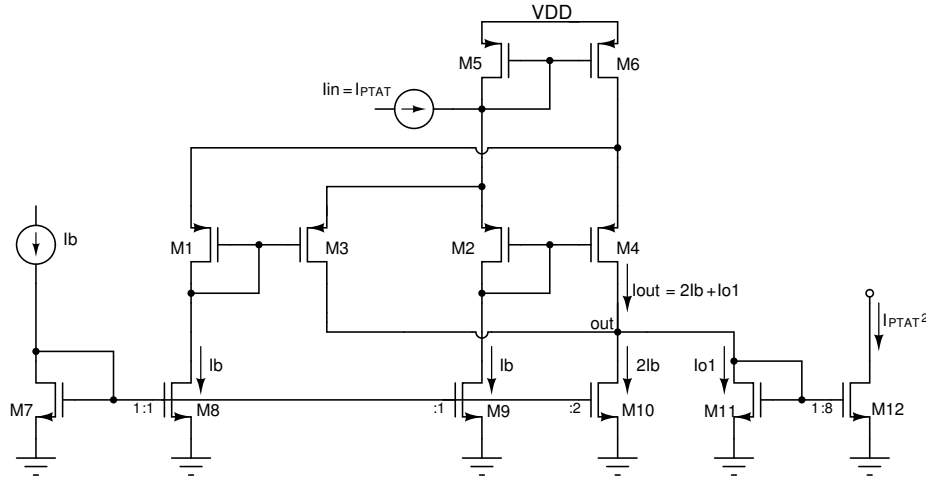


Figura 4.5: Circuito que genera la corriente $PTAT^2$.

cuadrática como se presenta en la figura 4.5. En el nodo de salida del circuito se conecta un transistor adicional, $M10$, para restar $2I_b$ a la corriente de salida I_{out} . La corriente $I_{o1} = I_{in}^2/8I_b$, por su parte, se copia a la rama de salida con un factor de escala de 8, de forma que la corriente resultante I_{PTAT^2} sea:

$$I_{PTAT^2} = \frac{I_{in}^2}{I_b} \quad (4.3)$$

4.4.1. Generación de la corriente de polarización de la celda cuadrática

La corriente de polarización I_b del circuito de la figura 4.5 debe ser constante a lo largo de todo el rango de temperatura. Para generar una corriente independiente de la temperatura se utilizó el circuito de la figura 4.6. El principio de operación se basa en la suma de una corriente $PTAT$ y una corriente con dependencia opuesta o complementaria ($CTAT$), de forma que la corriente resultante tenga un coeficiente térmico muy cercano a cero. La corriente $PTAT$ se obtiene del mismo núcleo *bandgap*, mientras que la corriente $CTAT$ se obtiene a partir de la dependencia con la temperatura de un voltaje base-emisor. El amplificador operacional se encarga de igualar los nodos a y b al mismo voltaje; de esta forma, la caída de voltaje a través de la resistencia R_c es igual al voltaje V_{BE} del transistor bipolar Q_5 y, por lo tanto, la corriente que circula en la resistencia tiene la misma dependencia $CTAT$. Posteriormente, esta corriente se copia a la rama de salida mediante los transistores $M4$ en una proporción tal que, al sumarla con la corriente $PTAT$ generada

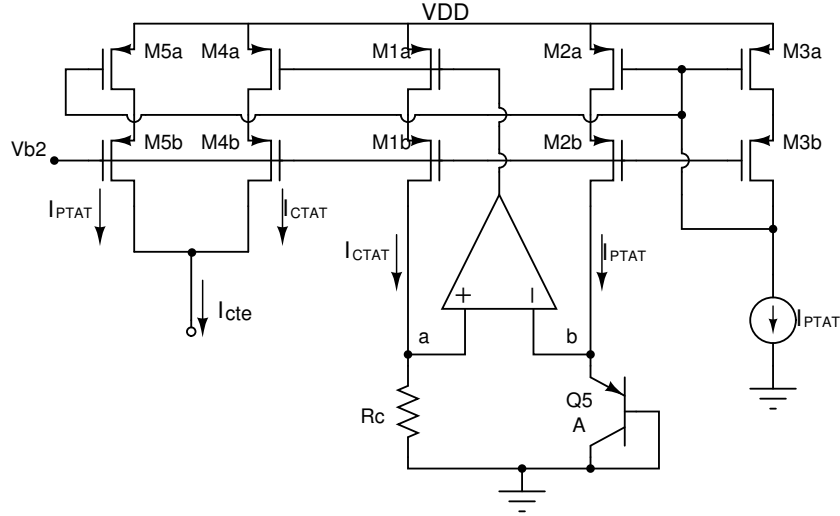


Figura 4.6: Generación de una corriente independiente de la temperatura.

en el núcleo *bandgap*, también debidamente proporcionada, se obtenga la cancelación de los coeficientes térmicos. De acuerdo a esto, es necesario satisfacer la siguiente condición:

$$\frac{1}{R_c} \frac{\delta V_{BE}}{\delta T} + \frac{\delta I_{PTAT}}{\delta T} = 0 \quad (4.4)$$

A la hora de satisfacer esta condición, existe un compromiso de diseño entre el valor de la resistencia R_c y el valor de la corriente independiente de la temperatura (I_{cte}) generada. Entre mayor es el valor de R_c , menor es I_{cte} y más fácil es escalar el resultado al valor requerido ($I_b = 10\mu A$). Sin embargo, el valor de resistencia para generar una corriente de salida de aproximadamente $25\mu A$, es de $100k\Omega$, un valor elevado para su integración, pensando en el área que ocuparía en el chip, pues se tendría una longitud en la resistencia de $L = 270\mu m$. En cambio, si se utiliza una resistencia más pequeña, la cantidad de corriente generada es muy elevada en comparación a los $10\mu A$ requeridos. Finalmente, se llegó a un compromiso utilizando una resistencia $R_c = 20k\Omega$, siendo la corriente generada de $I_{cte} = 55\mu A$. Posteriormente, ésta se redujo a $I_b = 10\mu A$ mediante espejos de corriente con las dimensiones adecuadas.

Los transistores que forman los espejos de corriente se dimensionaron con una longitud de canal $L = 2\mu m$, de forma que al estar conectados en configuración cascode, la copia en corriente fuera más exacta. Además, el amplificador operacional utilizado es el mismo que se implementó en el núcleo de la referencia. En la figura 4.7 se muestra en línea continua,

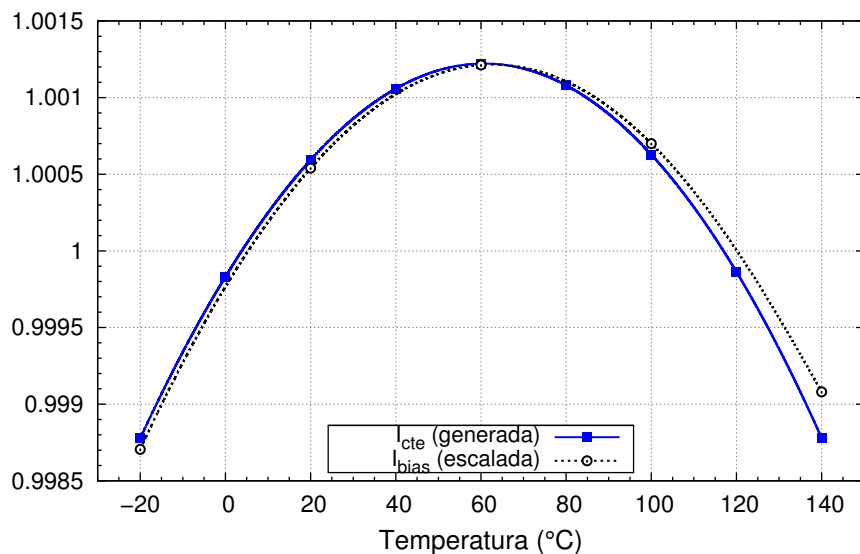


Figura 4.7: Respuesta normalizada de las corrientes I_{cte} e I_b .

la variación de la corriente generada I_{cte} normalizada, y en línea punteada la variación de la corriente I_b , también normalizada. La variación de la corriente de polarización I_b resultante es de $0.18nA/°C$ a lo largo del rango de temperatura, mientras que la corriente I_{cte} presenta una variación de $0.14nA/°C$.

Una vez implementado el circuito que genera la corriente de polarización de la celda, se diseñó el bloque completo del circuito cuadrático. Se utilizaron longitudes de canal $L = 2\mu m$ para todos los transistores, y los espejos encargados de copiar tanto la corriente I_b como la corriente de salida I_{o1} se implementaron con estructuras cascodo de bajo voltaje. En la figura 4.8 se representa en color azul una corriente $PTAT^2$ ideal de $10\mu A$ a temperatura ambiente, y en línea punteada se muestra la corriente $PTAT^2$ generada a partir de la celda cuadrática, utilizando la corriente I_b antes descrita como polarización, y como entrada la corriente $PTAT$ obtenida del núcleo *bandgap*. El hecho de que no sean exactamente iguales se debe a que la corriente $PTAT$ obtenida en el núcleo no es exactamente igual a los $10\mu A$ considerados inicialmente, al error que se genera en la misma celda debido a la temperatura, y a que la corriente de polarización no es totalmente independiente de la temperatura.

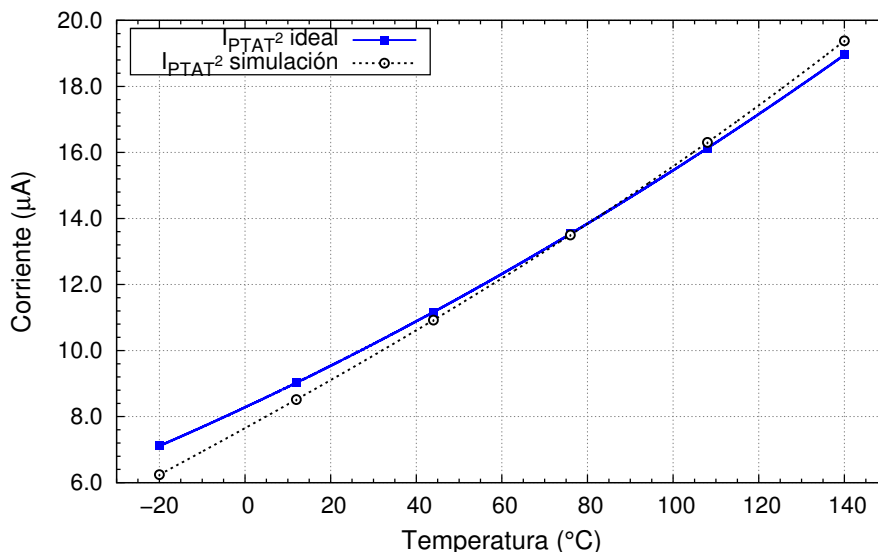


Figura 4.8: Corriente $PTAT^2$ generada, comparada con una corriente $PTAT^2$ ideal de $10\mu A$ a temperatura ambiente.

4.5. Circuito de encendido

Al aplicar el voltaje de alimentación, uno espera que el núcleo de la referencia de *bandgap* entre en la zona de operación adecuada, donde la corriente $PTAT$ fluye por cada una de las ramas de modo que todos los subcircuitos que conforman el esquema general trabajen en el punto de operación para el que fueron diseñados. Sin embargo, existe la posibilidad de que al encender la fuente de alimentación, no circule corriente por ninguna de las ramas y, por lo tanto, que la referencia de *bandgap* no funcione. Este estado es conocido como punto de operación muerto. Es, por tanto, necesario un mecanismo que asegure que siempre que se conecte la alimentación el circuito llegará al estado de operación adecuado. Los circuitos que realizan esta función se denominan circuitos de encendido o *start-up* [26–28]. Para seleccionar el adecuado, es necesario identificar bajo qué condiciones la referencia de *bandgap* puede entrar en el punto de operación muerto.

Para observar cómo cambia en el tiempo el voltaje de referencia al aplicar una rampa de voltaje de alimentación V_{DD} , se realizó el análisis transitorio mostrado en la figura 4.9. El tiempo de subida de V_{DD} se estableció en $10\mu s$. Se observa en la figura que el voltaje de referencia comienza a incrementarse a partir de $V_{DD} = 1V$ aproximadamente, ya que a partir de este voltaje el circuito comienza a polarizarse. La referencia, al encender la fuente de alimentación, entra en el estado de operación correcto y el voltaje de salida se

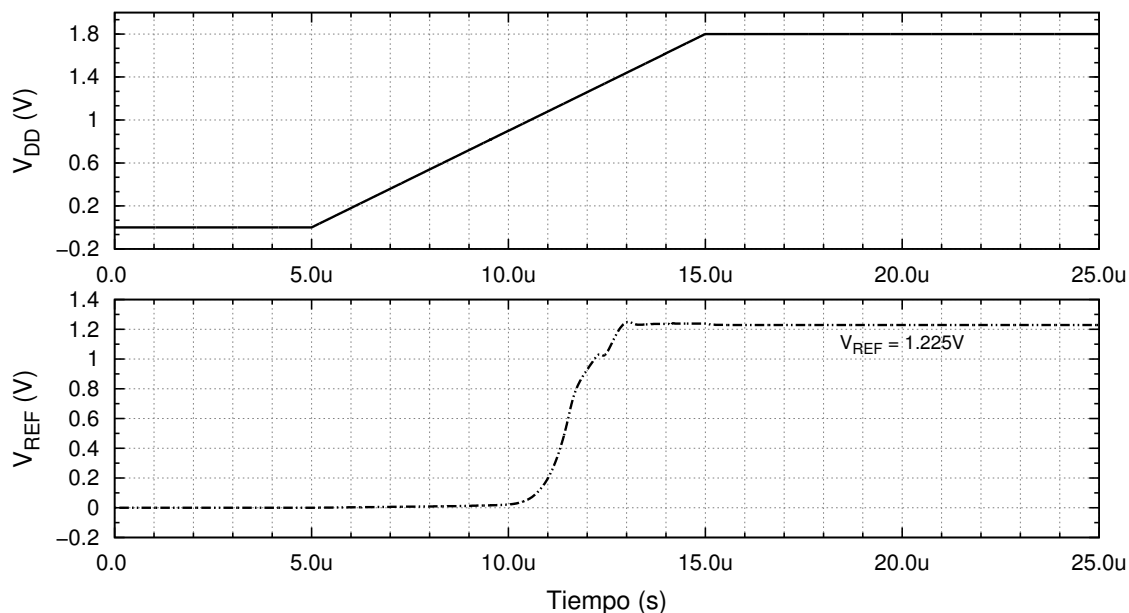


Figura 4.9: Respuesta en el tiempo de V_{REF} al aplicar una rampa de encendido en V_{DD} .

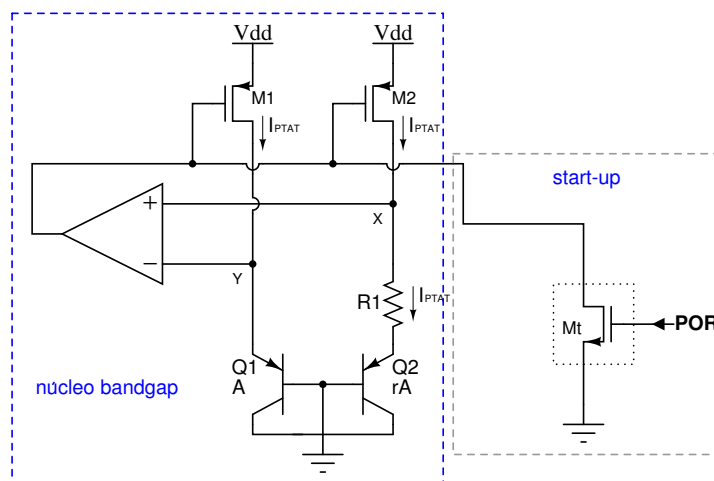


Figura 4.10: Núcleo de *bandgap* con circuito de encendido.

establece en su valor a partir de $V_{DD} = 1.4V$ ($V_{REF} = 1.225V$).

Sin embargo, el hecho de que el circuito quede correctamente polarizado al pasar la alimentación de 0 a V_{DD} , no implica que el circuito no pueda dejar de funcionar bajo ciertas condiciones iniciales, requiriendo por lo tanto el circuito de encendido. En el caso particular del núcleo *bandgap* implementado, que se representa de nuevo en la figura 4.10, si el nodo de salida del amplificador se encuentra en un valor muy cercano a V_{DD} , los transistores $M1$ y $M2$ se encuentran apagados, por lo que no circula por los transistores

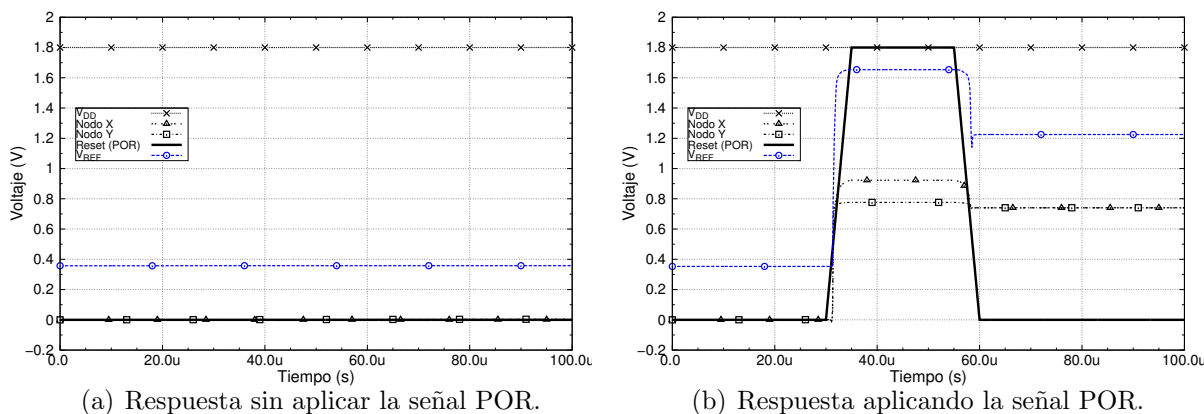


Figura 4.11: Análisis transitorio para verificar el funcionamiento del circuito de encendido.

bipolares. Si el voltaje de los nodos X y Y se fija a $0V$, el circuito permanece apagado, como se muestra en la figura 4.11(a).

Como estrategia de encendido se utilizó un interruptor controlado por una señal externa POR (*power-on reset*) [26], como se observa en la figura 4.10. Esta alternativa es sencilla aunque requiere un pin adicional. En la figura 4.11(b) se presenta la respuesta utilizando el circuito de encendido. Se establecen como condiciones iniciales $V_X = V_Y = 0$ y voltaje de salida del amplificador igual a V_{DD} , de modo que el circuito entra en el estado de operación muerto. Para activarlo, se genera un pulso en la compuerta del transistor de encendido (señal POR). Al cerrarse el interruptor, se genera una corriente que circula a través de los transistores PMOS de modo que el voltaje en el nodo de salida del amplificador disminuye. Una vez que circula corriente por el núcleo, se apaga el circuito de encendido y los voltajes en las entradas del amplificador (nodos X y Y) se establecen a un voltaje aproximado de $0.7V$ (voltaje base-emisor del bipolar), mientras que el voltaje de referencia se establece a su valor $V_{REF} = 1.225V$. El circuito queda así trabajando en la zona de operación correcta.

4.6. Caracterización post-layout de la referencia

A continuación se presentan los resultados de simulación post-layout de la referencia de *bandgap*. Con el fin de comprobar la efectividad del método de corrección de curvatura, se generó también una referencia de primer orden utilizando el mismo núcleo *bandgap*. Pa-

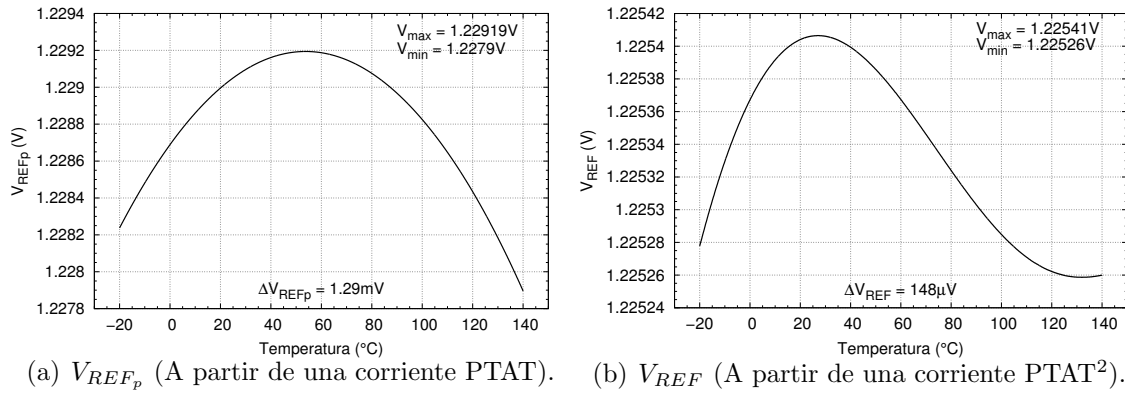


Figura 4.12: Voltaje de referencia a) de primer orden y b) con corrección de curvatura.

ra el voltaje de referencia de primer orden, V_{REF_p} , se utilizó una resistencia $R_2 = 48.7k\Omega$, mientras que para el circuito propuesto la resistencia utilizada fue de $R_3 = 47.9k\Omega$. En la figura 4.12 se muestra la variación de ambos voltajes de referencia sobre todo el rango de temperatura. En el inciso (a) se presenta la respuesta de la referencia de primer orden: el voltaje de salida promedio es $V_{REF_p} = 1.228V$ y la variación que presenta es igual a $\Delta V_{REF_p} = 1.29mV$, que equivale a un coeficiente térmico de $TC_p = 6.6ppm/^\circ C$. En la figura 4.12(b) se representa la variación de V_{REF} del circuito propuesto. El voltaje de salida es $V_{REF} = 1.225$, con una variación $\Delta V_{REF} = 148\mu V$ en todo el rango de temperatura. El coeficiente térmico se reduce por tanto a $TC = 0.76ppm/^\circ C$, unas 8 veces menor que el obtenido sin corrección de curvatura.

Para caracterizar la regulación de línea de la referencia de voltaje, se realizó una simulación en DC variando la temperatura. En la figura 4.13 se presentan los resultados obtenidos para voltajes de alimentación $V_{DD} = 1.8V$ y variaciones de $\pm 10\%$ en torno a este valor. A temperatura ambiente ($27^\circ C$), la variación máxima del voltaje de referencia de primer orden es $\Delta V_{REF_p} = 1.1mV$, lo que equivale a una regulación de línea $LNR_p = 3mV/V$. En el caso del voltaje de referencia generado a partir del circuito propuesto, para la misma temperatura la variación es $\Delta V_{REF} = 1.2mV$, es decir, $LNR = 3.3mV/V$. En ambos casos, el peor caso corresponde a la temperatura $T=140^\circ C$, para la cual $LNR_p = 9.7mV/V$ y $LNR = 4.7mV/V$.

Otro parámetro muy común en la caracterización de las fuentes de referencia es el

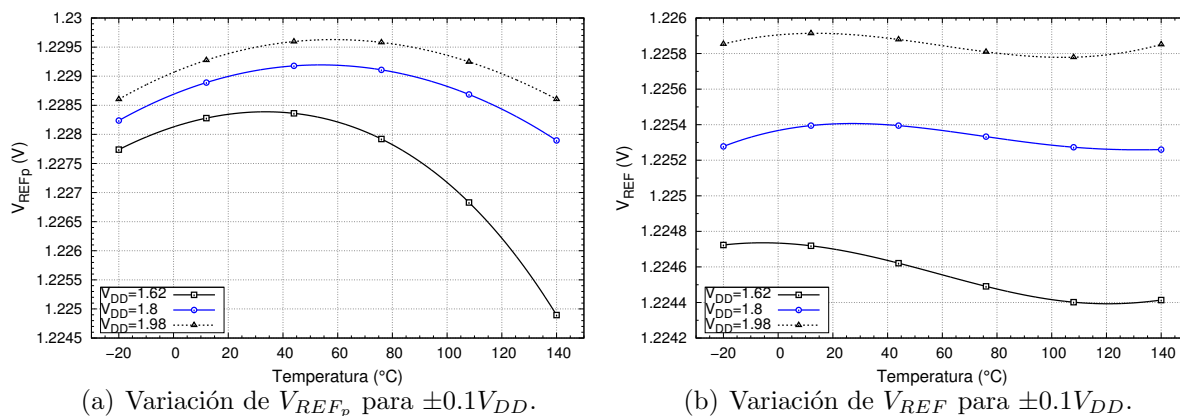


Figura 4.13: Respuesta del circuito para diferentes valores de voltaje en V_{DD} .

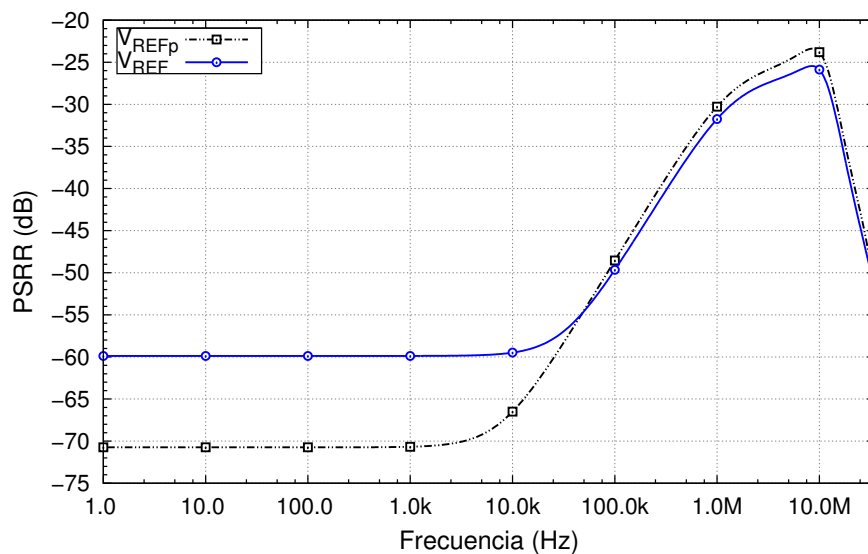


Figura 4.14: PSRR simulado en ambas salidas del circuito.

PSRR (*Power Supply Rejection Ratio*). Este parámetro especifica el rechazo que presenta el circuito a variaciones en la fuente de alimentación, estas variaciones normalmente hacen referencia a señales de ruido en AC que se filtran en la alimentación de la referencia. Para realizar la simulación se conectó una fuente de voltaje en AC con una amplitud de 1V entre el V_{DD} y el circuito, y se hizo un análisis en frecuencia. En la figura 4.14 se presenta la respuesta obtenida en los nodos de salida. Para V_{REFp} se tiene un valor de $-70dB$ hasta una frecuencia de 10kHz, mientras que para la salida del circuito V_{REF} , el valor de PSRR obtenido es de $-60dB$ aproximadamente hasta la misma frecuencia.

Parámetro	V_{REF_p}	V_{REF}
Tecnología	0.18 μ m	0.18 μ m
V_{DD} (V)	1.8	1.8
V_{REF} (V)	1.228	1.225
Rango ($^{\circ}$ C)	-20 a 140	-20 a 140
TC (ppm/ $^{\circ}$ C)	6.6	0.76
LNR (mV/V)	3@27 $^{\circ}$ C 9.7@140 $^{\circ}$ C	3.3@27 $^{\circ}$ C 4.7@140 $^{\circ}$ C
PSRR @ 10kHz(dB)	-70	-60
Potencia (μ W)	165	520
Área (mm 2)	0.021	0.028

Tabla 4.2: Resumen de los parámetros eléctricos de la referencia de *bandgap*.

En la tabla 4.2 se presenta una tabla con las especificaciones eléctricas obtenidas de la caracterización del circuito propuesto. Se observa una mejora del coeficiente térmico del voltaje de referencia generado a partir del circuito propuesto, en comparación al obtenido mediante la referencia de primer orden, pues se reduce aproximadamente 8 veces en el mismo rango de temperatura. Sin embargo, esto trae como consecuencia un incremento en el consumo de potencia. La regulación de línea en ambos casos es muy parecida, ligeramente mejor la obtenida en V_{REF_p} para temperatura ambiente; sin embargo, en el peor de los casos, el circuito propuesto presenta menor variación. El área de la referencia *bandgap* propuesta es mayor debido a la cantidad de bloques utilizados para mejorar el coeficiente de temperatura.

4.7. Circuito de ajuste

Antes de enviar a fábrica el prototipo, se realizaron simulaciones de variación de proceso para observar su efecto en el desempeño del circuito. Se observó que las variaciones de proceso afectan al coeficiente de temperatura del voltaje de referencia y hacen que éste se desvíe significativamente de su valor nominal. Entre las principales fuentes de error se encuentra la variación del valor de las resistencias (que puede llegar a ser de un 20%) y el comportamiento de los transistores MOS en un proceso diferente al típico. Al realizar simulaciones de variaciones de proceso tanto para los transistores MOS como para las resistencias, se encontró que la mayor variación se tiene para la combinación de un proceso lento-lento (*ss*) en los MOSFETS y una esquina de proceso denominada *res.max* en

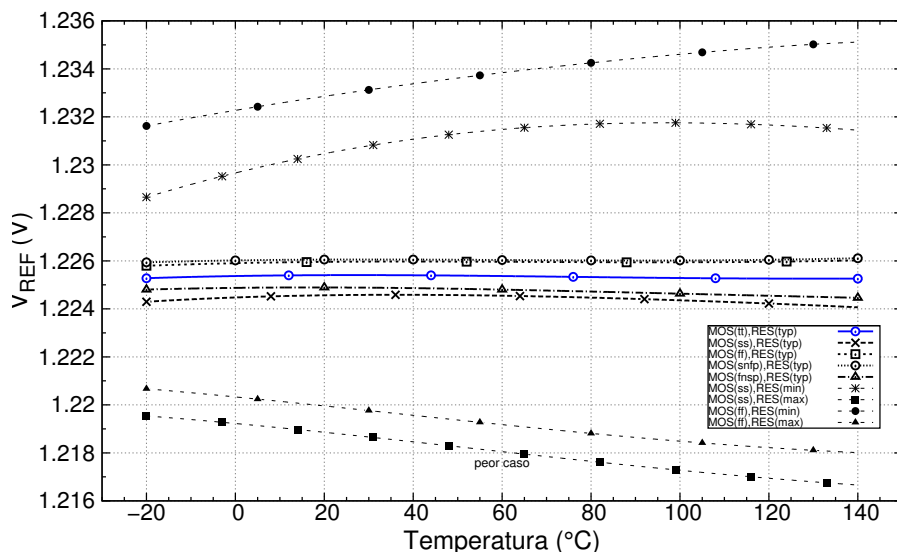


Figura 4.15: Variación del voltaje de referencia en 8 esquinas de proceso.

las resistencias (la cual genera un incremento del 25% en el valor del resistor implementado). El ΔV_{REF} obtenido en estas condiciones es de $3mV$ aproximadamente, es decir, $TC = 15.4ppm/^\circ C$. En la figura 4.15 se muestra la variación del voltaje de referencia para diferentes esquinas de proceso. Así pues, es necesario contar con un mecanismo capaz de ajustar el voltaje de salida y así reducir su variación debido a proceso. Se han reportado varias técnicas para realizar este ajuste [29–32], siendo la más común la implementación de un banco de resistencias en serie o en paralelo que se pueden conectar o desconectar mediante interruptores. Otra técnica empleada es modificar el valor de la resistencia de ajuste mediante láser o quema de fusibles, sin embargo esta técnica carece de la flexibilidad bidireccional para incrementar o disminuir el valor de la resistencia, además de ser una técnica compleja y costosa [30].

En el caso de la referencia de *bandgap* propuesta, el control de V_{REF} se puede realizar a través de la resistencia R_3 . En la figura 4.16 se representa el principio de funcionamiento de la técnica utilizada. Para incrementar el valor equivalente de la resistencia, se hace circular una corriente adicional I_{TRIMM} a través de R_3 (figura 4.16(a)). De esta forma, la caída de voltaje a través de la resistencia cambia de $R_3 I_{PTAT}$ a $R_3 (I_{PTAT} + I_{TRIMM})$. Esto es equivalente a decir que el valor de la resistencia se ha incrementado en un valor $R_3 (I_{TRIMM} / I_{PTAT})$. Para que la corriente adicional I_{TRIMM} que pasa por R_3 no circule por el transistor bipolar de la referencia de *bandgap*, es necesario extraer la misma cantidad

de corriente en el nodo b .

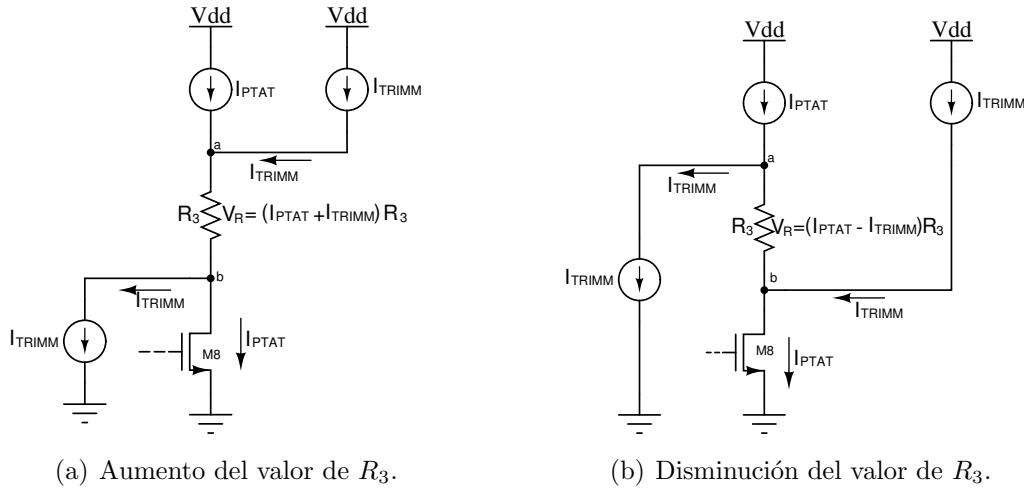


Figura 4.16: Operación conceptual de la técnica de ajuste.

Cuando se requiere disminuir el valor de la resistencia, en lugar de inyectar la corriente I_{TRIMM} en el nodo a , es necesario extraerla. Para ello se cambia la dirección de la corriente entre los nodos a y b , tal como se observa en la figura 4.16(b). La corriente que fluye por la resistencia R_3 es entonces $I_{PTAT} - I_{TRIMM}$, lo cual es equivalente a restar una resistencia de valor $R_3(I_{TRIMM}/I_{PTAT})$ a R_3 .

En la figura 4.17 se muestra la implementación de esta técnica utilizando espejos de corriente que se conectan o desconectan mediante interruptores. Dado que el ajuste de la resistencia R_3 requiere variaciones relativas pequeñas, se dividió esta resistencia en 2: $R_3 = R_{3a} + R_{3b}$, donde $R_{3a} = 47.5k\Omega$ y $R_{3b} = 500\Omega$, de modo que el ajuste se realiza solamente sobre R_{3b} .

Cuatro interruptores (ch1-ch4) controlan la cantidad de corriente I_{TRIMM} que circula por la resistencia R_{3b} , mientras que los interruptores $S+$ y $S-$ controlan el sentido en que circula dicha corriente. Todos los interruptores fueron implementados con compuertas de transmisión. Los espejos de corriente se implementaron en configuración cascode de bajo voltaje y se utilizó una longitud de canal $L = 2\mu m$ en todos los transistores para mejorar la copia en corriente. El valor de la corriente que circula por cada rama está dado por la razón entre las dimensiones de los transistores que forman los espejos de corriente. Estos se diseñaron para copiar la corriente PTAT, proveniente del núcleo *bandgap*, en factores

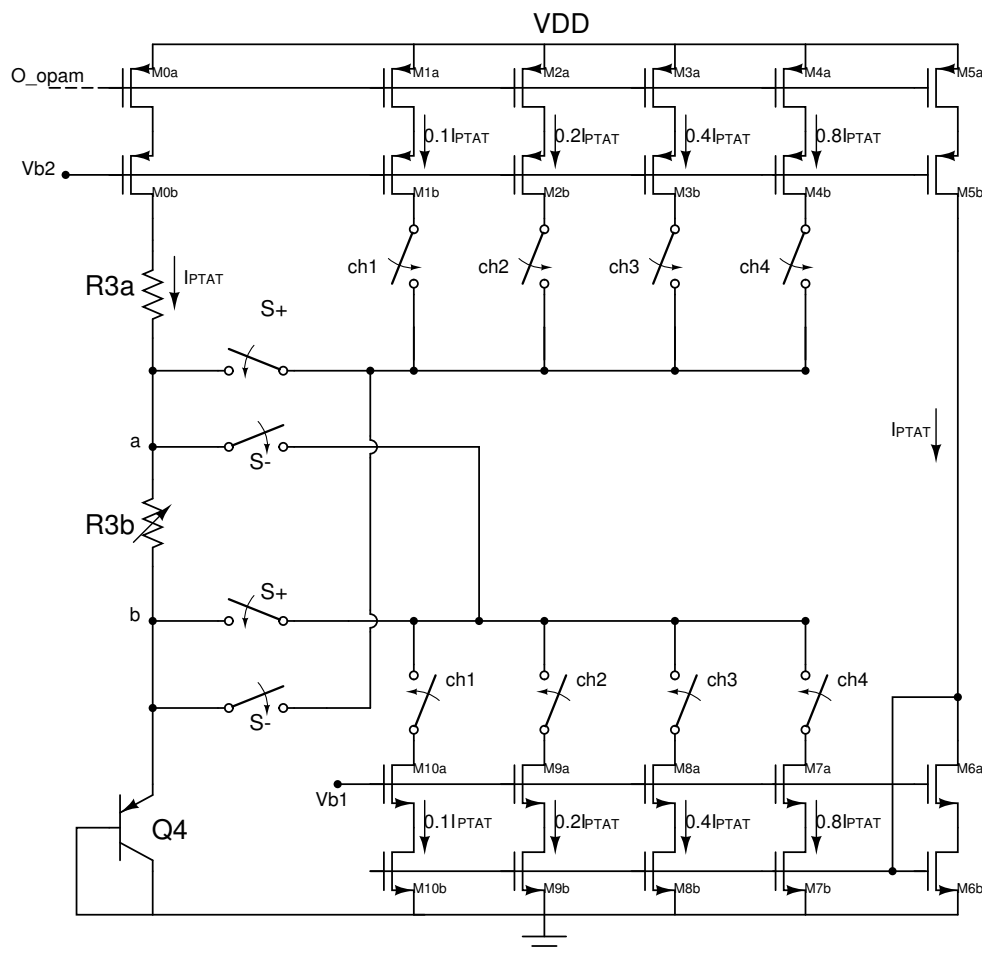


Figura 4.17: Implementación del circuito de ajuste para el voltaje de referencia V_{REF} .

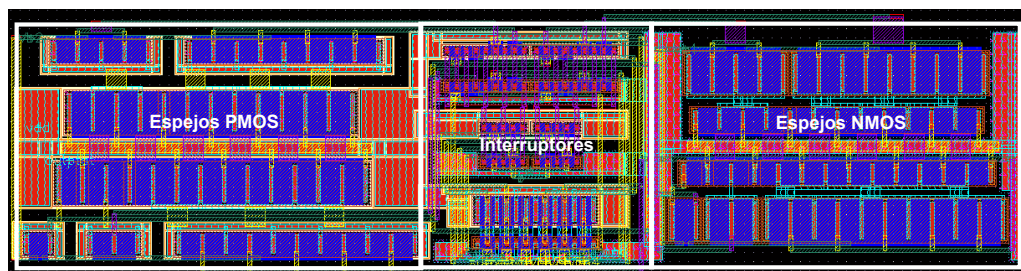


Figura 4.18: Layout del circuito de ajuste.

de 0.1, 0.2, 0.4 y 0.8. De este modo, es posible obtener variaciones del valor de R_{3b} , dadas por $\frac{I_{TRIMM}}{I_{PTAT}} R_{3b}$, entre $\pm 0.1R_{3b}$ y $\pm 1.5R_{3b}$ (cuando se suman todas las corrientes), en pasos de $0.1R_{3b}$. En la tabla 4.3 se resumen las posibles combinaciones. Como se indicó, el signo depende de los interruptores $S+$ y $S-$. En la figura 4.18 se presenta el layout del circuito, que ocupa un área de $110 \times 25 \mu m^2$.

ch4	ch3	ch2	ch1	Resistencia de ajuste
0	0	0	1	$\pm 0.1R_{3b}$
0	0	1	0	$\pm 0.2R_{3b}$
0	0	1	1	$\pm 0.3R_{3b}$
0	1	0	0	$\pm 0.4R_{3b}$
0	1	0	1	$\pm 0.5R_{3b}$
0	1	1	0	$\pm 0.6R_{3b}$
0	1	1	1	$\pm 0.7R_{3b}$
1	0	0	0	$\pm 0.8R_{3b}$
1	0	0	1	$\pm 0.9R_{3b}$
1	0	1	0	$\pm 1.0R_{3b}$
1	0	1	1	$\pm 1.1R_{3b}$
1	1	0	0	$\pm 1.2R_{3b}$
1	1	0	1	$\pm 1.3R_{3b}$
1	1	1	0	$\pm 1.4R_{3b}$
1	1	1	1	$\pm 1.5R_{3b}$

Tabla 4.3: Posibles combinaciones en la palabra de control para el ajuste de la resistencia R_3

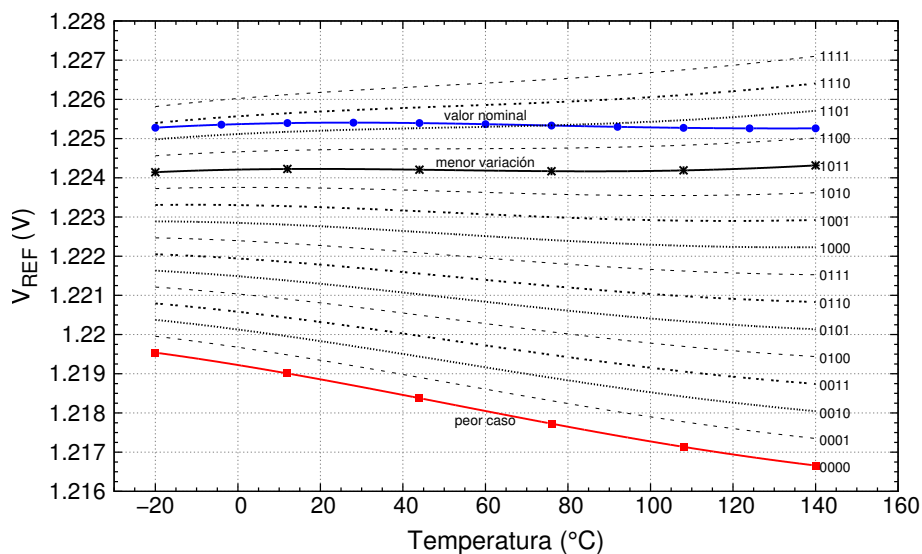


Figura 4.19: Ajuste del voltaje de referencia al simular en la esquina de proceso NMOS/PMOS= ss , Resistencia= res_max (peor caso).

En la figura 4.19 se presenta el ajuste con diversas palabras de control para el peor caso que, como se mencionó, corresponde a un proceso *lento-lento* para los MOSFETS junto con un proceso *res_max* para las resistencias. Se observa cómo la curvatura cambia en función de la palabra de control. Cuando no se tiene ajuste, $trimm='0000'$, $\Delta V_{REF} \approx 3mV$ y el coeficiente térmico obtenido es $TC = 15.4ppm/^\circ C$. La menor variación se tiene para una

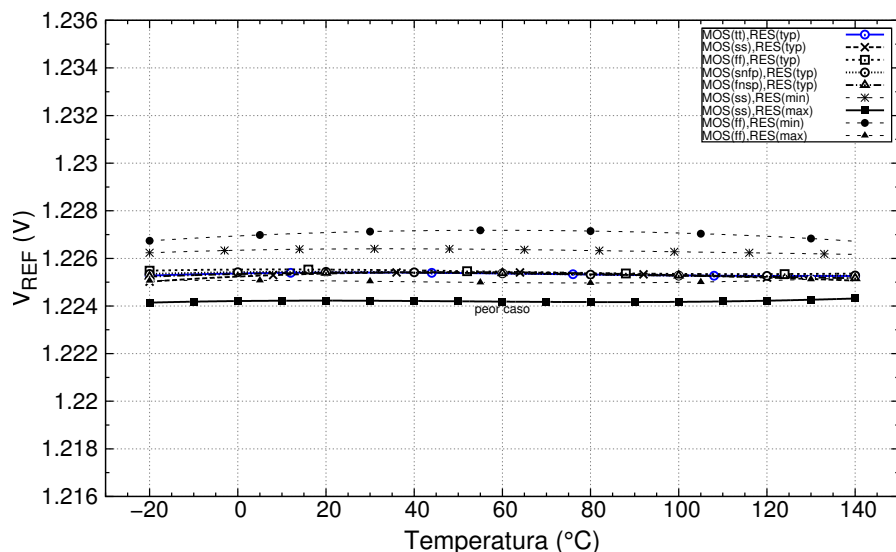


Figura 4.20: Variación de V_{REF} en 8 esquinas de proceso después de aplicar el ajuste.

palabra de ajuste igual a '1011', donde la variación a lo largo del rango de temperatura se reduce en un factor de 18 aproximadamente, de tal forma que $\Delta V_{REF} \approx 160\mu V$ y $TC = 0.8ppm/^{\circ}C$. En la misma figura se presenta el voltaje de referencia generado a partir de una simulación sin variaciones de proceso (valor nominal). Se observa que el voltaje obtenido con el ajuste '1011' se desvía del valor nominal aproximadamente 1mV, pero se obtiene la menor dependencia con la temperatura. Para la palabra de ajuste '1101' el valor promedio es igual al ideal, pero la variación con la temperatura es mayor ($TC = 3.5ppm/^{\circ}C$). En la figura 4.20 se presenta la respuesta del circuito para cada esquina del proceso después de haber aplicado el ajuste adecuado en cada caso. El TC se mantiene en todos los casos inferior a 1.6ppm/ $^{\circ}C$, el cual corresponde a la esquina de proceso 'ff' en los MOSFETS junto con la esquina 'res_min' en las resistencias.

4.8. Comparación de resultados

Finalmente, en la tabla 4.4 se presenta un resumen de los parámetros de la referencia de *bandgap* propuesta y se compara con otros trabajos similares. Se observa que la propuesta presenta el menor coeficiente de temperatura a costa de un aumento en el consumo de potencia. Esto se debe a la cantidad de bloques que constituyen el diseño final además del sistema de ajuste. Sin embargo, es la segunda más pequeña, sólo la implementación presentada en [33] en 90nm ocupa menor área.

Parámetros	Zhang'12 [17]*	Lam'10 [34]*	Andreou'12 [18]*	Yussof'12 [35]	Sun'10 [33]	Diseño
Tecnología	0.5 μm	0.35 μm	0.35 μm	0.18 μm	90nm	0.18 μm
V_{DD} (V)	3.6	2.5	2.5	1.8	1.2	1.8
V_{REF} (V)	1.285	1.2	0.617	1.204	0.584	1.225
Rango ($^{\circ}\text{C}$)	-40 a 110	5 a 95	-15 a 150	-20 a 90	-40 a 125	-20 a 140
TC (ppm/ $^{\circ}\text{C}$)	5	12.1	3.9	6.1	3.31	1.6
LNR (mV/V)	0.35	1.8	0.57	4	4.5	3.4
PSRR@10kHz (dB)	-70	-53.3	—	-84	-20.7	-60
Potencia (μW)	125	276.6	96	150	160	620
Área (mm^2)	0.04	0.0432	0.1019	0.111	0.0085	0.0308

* Resultados experimentales.

Tabla 4.4: Comparación de los parámetros obtenidos con los reportados en otros trabajos.

De los trabajos presentados, solamente las implementaciones presentadas en [18] y [17] cuentan con un sistema de ajuste en base a resistencias integradas que se conectan o desconectan utilizando interruptores de control. La cantidad de bits utilizados es de 20 y 7 respectivamente, ocasionando que el área de su layout sea mayor que la de nuestro circuito. En este aspecto se observa que nuestra propuesta ocupa menor área, ya que no es a base resistencias.

Conclusiones y Trabajo Futuro

5.1. Conclusiones

En esta tesis se presentó el diseño a nivel esquemático, layout y la caracterización post-layout de un prototipo integrado de una fuente de voltaje *bandgap* en tecnología CMOS $0.18\mu\text{m}$.

Para realizar el diseño, se estudiaron las propiedades eléctricas de los transistores bipolares con los que cuenta la tecnología, haciendo énfasis en aquellos parámetros que tienen mayor influencia en la característica con la temperatura del voltaje base-emisor del transistor bipolar. De esta forma, se estudiaron algunas metodologías empleadas en la extracción de dichos parámetros, los cuales se verificaron extrayéndolos a partir de simulación, comparando los resultados con los que proporciona el fabricante y evaluándolos en el modelo que define la dependencia con la temperatura de V_{BE} .

Como núcleos *bandgap*, se analizaron 3 circuitos de primer orden, ampliamente utilizados para generar la corriente PTAT, y se estudió la influencia de la ganancia y de la resistencia de salida del amplificador operacional en la repuesta de cada uno de ellos, en especial en su coeficiente térmico. Para cada una de las configuraciones se encontraron las especificaciones que debe cumplir el amplificador operacional.

Se presentó la técnica de reducción de curvatura en la que se basa la propuesta. Se trata de sumar un voltaje PTAT a un voltaje base-emisor, cuya dependencia con la temperatura es complementaria. De forma general, si se hace circular una corriente $I(T) = \alpha T^x$, con $x \approx \eta$, por un transistor bipolar, la dependencia no-lineal del V_{BE} con la temperatura

se reduce, reduciéndose por tanto el coeficiente térmico de la referencia de *bandgap*. En el caso de la tecnología empleada UMC $0.18\mu\text{m}$, dado que el valor del parámetro η del BJT es aproximadamente 2, se puede reducir la contribución del término no-lineal presente en $V_{BE}(T)$ haciendo circular una corriente PTAT² por el transistor bipolar.

Para generar la corriente PTAT², se analizaron 2 circuitos cuadráticos y su dependencia con la temperatura. Se observó que la respuesta de estos circuitos se ve afectada por la temperatura, de modo que al introducir una corriente PTAT, la corriente de salida no siempre es PTAT², ya que se introduce un offset en la respuesta dependiente de la temperatura. En el caso particular de la celda diseñada con NMOS, el error introducido por este offset es mayor y al acumularse ocasiona que se pierda la característica cuadrática de la corriente de salida. En cambio, si el circuito se diseña con transistores PMOS, el error acumulado es menor, y la variación en los valores de corriente de salida no afecta la característica de la respuesta. Así, se mostró que implementando dichos circuitos en su versión PMOS, la característica esperada se mantiene y es posible utilizarlos en la generación de la corriente PTAT²; esto se debe a la menor movilidad en los portadores y al hecho de no presentar efecto de cuerpo. Implementar por tanto una corriente PTAT² no es tan sencillo como se plantea en la literatura, ya que la temperatura afecta también al propio circuito.

La referencia de voltaje propuesta consta de un núcleo *bandgap* donde se genera la corriente PTAT, un circuito para generar la corriente PTAT² y un circuito de ajuste para compensar el error debido a variaciones del proceso de fabricación. Se realizó su diseño y caracterización post-layout en tecnología UMC $0.18\mu\text{m}$ con $V_{DD} = 1.8\text{V}$. El voltaje de referencia obtenido es $V_{REF} = 1.225\text{V}$, presentando un coeficiente de temperatura de $0.76\text{ppm}/^\circ\text{C}$, casi 9 veces menor al obtenido para una referencia de primer orden, dentro de un rango de temperatura de 160°C (-20 a 140°C). La regulación de línea (LNR) del circuito es igual a $3.4\text{mV}/\text{V}$ y presenta un PSRR= -60dB hasta una frecuencia de 10kHz . El consumo de potencia es de $620\mu\text{W}$. La técnica de ajuste implementada permite disminuir el coeficiente térmico de $15\text{ppm}/^\circ\text{C}$ (peor caso con variación de proceso), hasta un coeficiente térmico menor a $1.6\text{ppm}/^\circ\text{C}$.

Finalmente, se comparó el circuito con otros trabajos encontrados en la literatura y se observa que la propuesta presenta el menor coeficiente térmico, aunque a costa de un

aumento del consumo de potencia debido a la cantidad de bloques que forman el circuito y a la técnica de compensación utilizada.

5.2. Trabajo futuro

- Realizar las mediciones experimentales del circuito integrado para verificar su funcionamiento y características.
- Realizar la caracterización eléctrica de estructuras bipolares ya fabricadas, y comparar los resultados con los parámetros extraídos por simulación.
- Implementar un circuito de encendido interno y automático para la referencia de *bandgap*, que entre en funcionamiento sólo si la referencia entra en el estado deseado y que, en caso contrario, se mantenga apagado y no consuma potencia.
- Explorar alternativas para generar la corriente $PTAT^2$.
- Estudiar alternativas en el diseño del circuito para reducir el consumo de potencia.

Consideraciones de layout

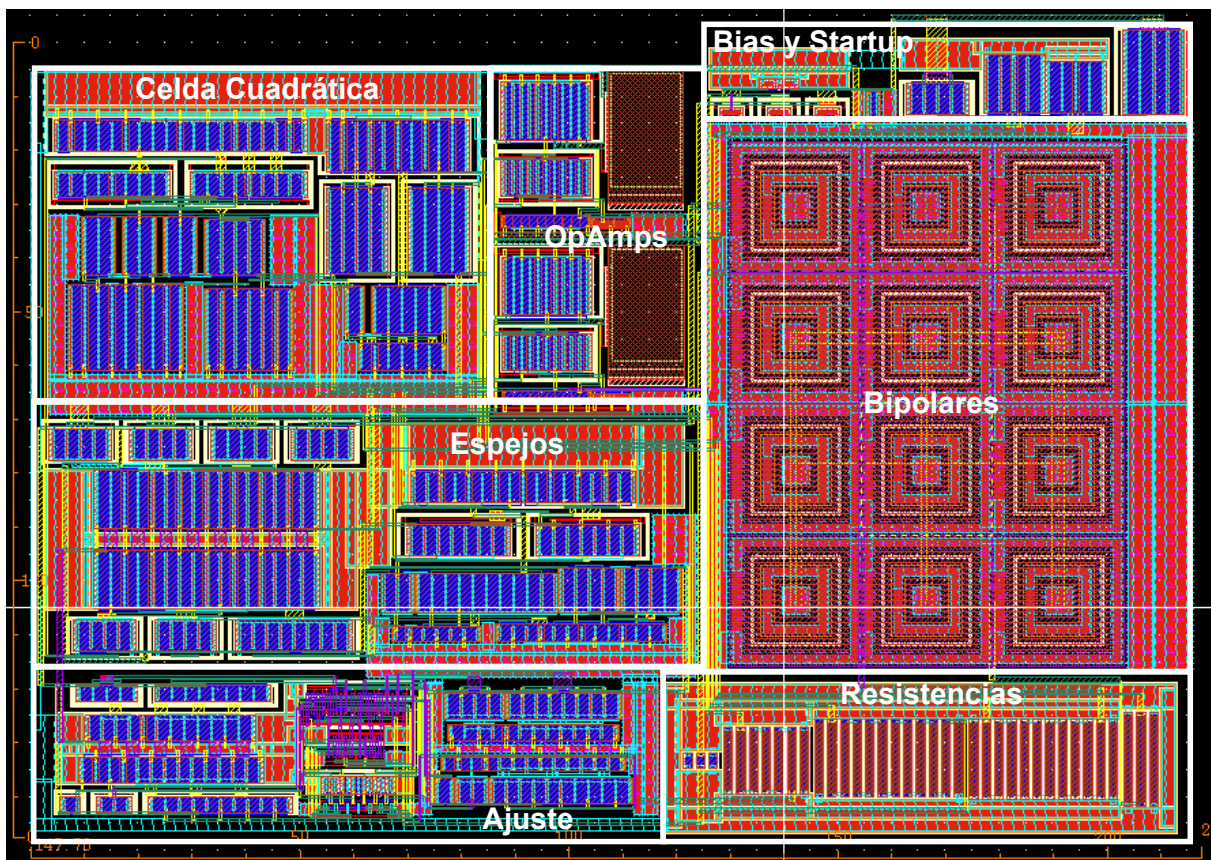


Figura A.1: Layout de la referencia de voltaje *bandgap* implementada.

El layout de la referencia de voltaje implementada se presenta en la figura A.1. Se distinguen 7 bloques: los bipolares, el bloque de todas las resistencias, el circuito de ajuste, la celda cuadrática, los dos amplificadores, los espejos de corriente y el circuito de encendido. El área consumida es de $217 \times 147 \mu\text{m}^2$ y se diseñó para que ocupara una región cuadrada y lo más compacta posible. Se utilizaron 6 niveles de metal, siendo el

primero y el último para la alimentación externa de GND y VDD, respectivamente. Entre las consideraciones tomadas en cuenta para realizar el diseño del layout se encuentran:

- La orientación de todos los dispositivos respecto al flujo de corriente es la misma.
- Ninguna conexión se realizó con dimensiones mínimas y se utilizó más de un contacto para pasar de un nivel de metal a otro.
- En el caso de los transistores bipolares, se generó una estructura cuadrada con los 10 BJT's utilizados en el núcleo *bandgap* y los 2 más utilizados para generar los voltajes de referencia. Esta estructura se rodeó de metal con contactos a sustrato para mejorar el matching entre ellos.
- Los transistores MOS, especialmente en los espejos de corriente, se implementaron con estructuras interdigitadas para reducir el mismatch y se buscó implementar estructuras de centroide común. Igualmente se utilizaron transistores *dummy* al comienzo y al final de cada estructura, para que tuvieran el mismo entorno.
- Las resistencias se implementaron en polisilicio con dopado tipo P+, con un ancho 5 veces el mínimo permitido por el fabricante, y se utilizaron también resistencias *dummy* en los extremos. Además, al ser dispositivos con longitudes grandes, cada resistencia se dividió en partes iguales de tal forma que el bloque fuera compacto.
- Se buscó que las conexiones entre los bloques no fueran largas y que siguieran un patrón, usando metal 2 y metal 4 para las conexiones verticales, y metal 3 y metal 1 para las conexiones horizontales. Los huecos que en ocasiones quedaban entre los bloques, se rellenaron para cumplir con la densidad de metal especificada por el fabricante.

Bibliografía

- [1] M. A. P. Pertijs and J. H. Huijsing, *Precision Temperature Sensors in CMOS Technology (Analog Circuits and Signal Processing)*. Secaucus, NJ, USA: Springer-Verlag New York, Inc., 2006.
- [2] C. R. Popa, *Superior-Order Curvature-Correction Techniques for Voltage References*. Springer Publishing Company, Incorporated, 1st ed., 2009.
- [3] B. Razavi, *Design of Analog CMOS Integrated Circuits*. New York, NY, USA: McGraw-Hill, Inc., 1 ed., 2001.
- [4] G. Wang, *CMOS Bandgap References and Temperature Sensors and Their Applications*. Optima Grafische Communicatie, 2005.
- [5] G. Meijer and K. Vingerling, “Measurement of the temperature dependence of the i_c/v_{be} characteristics of integrated bipolar transistors,” *Solid-State Circuits, IEEE Journal of*, vol. 15, pp. 237 – 240, apr 1980.
- [6] G. Wang, “The temperature characteristics of bipolar transistors fabricated in cmos technology,” *Sensors and Actuators A: Physical*, vol. 87, pp. 81–89, Dec. 2000.
- [7] G. Meijer, G. Wang, and F. Fruett, “Temperature sensors and voltage references implemented in cmos technology,” *Sensors Journal, IEEE*, vol. 1, pp. 225 –234, oct 2001.
- [8] G. Rincón-Mora, *Voltage references: from diodes to precision high-order bandgap circuits*. IEEE Press, 2002.
- [9] L. T. Harrison, *Current sources and voltage references*. San Diego, CA: Elsevier, 2005.

- [10] R. Widlar, “New developments in ic voltage regulators,” *Solid-State Circuits, IEEE Journal of*, vol. 6, pp. 2 – 7, feb 1971.
- [11] R. Widlar, “Some circuit design techniques for linear integrated circuits,” *Circuit Theory, IEEE Transactions on*, vol. 12, pp. 586 – 590, dec 1965.
- [12] A. Brokaw, “A simple three-terminal ic bandgap reference,” *Solid-State Circuits, IEEE Journal of*, vol. 9, pp. 388 –393, dec. 1974.
- [13] C. Y. Leung, K. N. Leung, and P. Mok, “Design of a 1.5-v high-order curvature-compensated cmos bandgap reference,” in *Circuits and Systems, 2004. ISCAS '04. Proceedings of the 2004 International Symposium on*, vol. 1, pp. I – 48–52 Vol.1, may 2004.
- [14] S.-W. Hsiao, Y.-C. Huang, D. Liang, H.-W. Chen, and H.-S. Chen, “A 1.5-v 10-ppm/°c 2nd-order curvature-compensated cmos bandgap reference with trimming,” in *Circuits and Systems, 2006. ISCAS 2006. Proceedings. 2006 IEEE International Symposium on*, pp. 4 pp. –568, may 2006.
- [15] G. Rincon-Mora and P. Allen, “A 1.1-v current-mode and piecewise-linear curvature-corrected bandgap reference,” *Solid-State Circuits, IEEE Journal of*, vol. 33, pp. 1551 –1554, oct 1998.
- [16] J.-H. Li, X. bao Zhang, and M. yan Yu, “A 1.2-v piecewise curvature-corrected bandgap reference in 0.5 m cmos process,” *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on*, vol. 19, pp. 1118 –1122, june 2011.
- [17] Z.-K. Zhou, Y. Shi, Z. Huang, P.-S. Zhu, Y.-Q. Ma, Y.-C. Wang, Z. Chen, X. Ming, and B. Zhang, “A 1.6-v 25- a 5-ppm/ c curvature-compensated bandgap reference,” *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol. 59, pp. 677 –684, april 2012.
- [18] C. Andreou, S. Koudounas, and J. Georgiou, “A novel wide-temperature-range, 3.9 ppm/°c cmos bandgap reference circuit,” *Solid-State Circuits, IEEE Journal of*, vol. 47, pp. 574 –581, feb. 2012.
- [19] D. Colombo, G. Wirth, S. Bampi, F. Nabki, and C. Fayomi, “Curvature correction method based on subthreshold currents for bandgap voltage references,” in *Circuits*

- and Systems (LASCAS), 2012 IEEE Third Latin American Symposium on*, pp. 1–4, 29 2012-march 2 2012.
- [20] M. Yue, “A 46.468 μ w low-power bandgap voltage reference,” in *Computer Science and Information Technology (ICCSIT), 2010 3rd IEEE International Conference on*, vol. 8, pp. 256–258, july 2010.
- [21] Y. Tsvividis, “Accurate analysis of temperature effects in i/v characteristics with application to bandgap reference sources,” *Solid-State Circuits, IEEE Journal of*, vol. 15, pp. 1076–1084, dec. 1980.
- [22] R. J. Wiegierink, “A cmos four-quadrant analog current multiplier,” *IEEE*, pp. 2244–2247.
- [23] A. Naderi, H. Mojarrad, A. Khoei, and K. Hadidi, “Four-quadrant cmos analog multiplier based on new current squarer circuit with high-speed,” *Solid-State Circuits, IEEE Journal of*, pp. 282–286, july 2009.
- [24] K. Tanno, O. Ishizuka, and Z. Tang, “Four-quadrant cmos current-mode multiplier independent of device parameters,” *Transactions on Circuits and Systems, IEEE Journal of*, vol. 47, pp. 473–477, may 2000.
- [25] B. Streetman, *Solid State Electronic Devices*. Prentice-Hall series in solid state physical electronics, Prentice-Hall, 1972.
- [26] A. Boni, “Op-amps and startup circuits for cmos bandgap references with near 1-v supply,” *Solid-State Circuits, IEEE Journal of*, vol. 37, pp. 1339–1343, oct 2002.
- [27] S. Mandal, S. Arfin, and R. Sarpeshkar, “Fast startup cmos current references,” in *Circuits and Systems, 2006. ISCAS 2006. Proceedings. 2006 IEEE International Symposium on*, p. 4 pp., may 2006.
- [28] Q. Khan, S. Wadhwa, and K. Misri, “Low power startup circuits for voltage and current reference with zero steady state current,” in *Low Power Electronics and Design, 2003. ISLPED '03. Proceedings of the 2003 International Symposium on*, pp. 184–188, aug. 2003.

- [29] L. Liu, X. Huang, J. Zhang, and W. Huang, "A curvature-compensation bandgap voltage reference with programmable trimming technique," in *Electron Devices and Solid-State Circuits (EDSSC), 2011 International Conference of*, pp. 1–2, nov. 2011.
- [30] N. Ekekwe and R. Etienne-Cummings, "A 5-bits precision cmos bandgap reference with on-chip bi-directional resistance trimming," in *Circuits and Systems, 2008. MWSCAS 2008. 51st Midwest Symposium on*, pp. 257–260, aug. 2008.
- [31] J. Martinez Brito, S. Bampi, and H. Klimach, "A 4-bits trimmed cmos bandgap reference with an improved matching modeling design," in *Circuits and Systems, 2007. ISCAS 2007. IEEE International Symposium on*, pp. 1911–1914, may 2007.
- [32] D. Gruber, G. Hilber, and T. Ostermann, "A voltage reference with on-chip trimmable temperature coefficient and offset voltage," in *Mixed Design of Integrated Circuits and Systems (MIXDES), 2011 Proceedings of the 18th International Conference*, pp. 231–236, june 2011.
- [33] N. Sun and R. Sobot, "A low-power low-voltage bandgap reference in cmos," in *Electrical and Computer Engineering (CCECE), 2010 23rd Canadian Conference on*, pp. 1–5, may 2010.
- [34] Y.-H. Lam and W.-H. Ki, "Cmos bandgap references with self-biased symmetrically matched current-voltage mirror and extension of sub-1-v design," *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on*, vol. 18, pp. 857–865, june 2010.
- [35] Y. Yusoff, H. C. Lah, N. Razali, S. N. Harun, and T. K. Yew, "Design and characterization of bandgap voltage reference," in *Semiconductor Electronics (ICSE), 2012 10th IEEE International Conference on*, pp. 686–689, sept. 2012.
- [36] K. Kuijk, "A precision reference voltage source," *Solid-State Circuits, IEEE Journal of*, vol. 8, pp. 222–226, june 1973.
- [37] W. Rahajandraibe, C. Dufaza, D. Auvergne, B. Cialdella, B. Majoux, and V. Chowdhury, "Test structure for $ic(v_{be})$ parameter determination of low voltage applications," in *Proceedings of the conference on Design, automation and test in Europe, DATE '02*, (Washington, DC, USA), pp. 316–, IEEE Computer Society, 2002.

-
- [38] M. Jingwen, C. Tingqian, C. Cheng, R. Junyan, and Y. Li, “Cmos 1.5v bandgap voltage reference,” in *ASIC, 2005. ASICON 2005. 6th International Conference On*, vol. 1, pp. 469–472, oct. 2005.