



INAOE

Diseño de un circuito de calibración aplicado a sensores ISFET

por

Lic. Erick Guerrero Rodríguez

Tesis sometida como requisito parcial para obtener el grado de
Maestro en Ciencias en el Área de Electrónica en el Instituto
Nacional de Astrofísica, Óptica y Electrónica

Supervisada por:

Dra. María Teresa Sanz Pascual (INAOE)
Dr. Joel Molina Reyes (INAOE)

©INAOE 2012

El autor otorga al INAOE el permiso de reproducir y distribuir copias
en su totalidad o en partes de esta tesis



Agradecimientos

A mi familia: Mis padres y mi hermana que me han apoyado.

A mis amigos y compañeros de Maestría que me han ayudado y acompañado en las buenas y en las malas.

A mis asesores: Dra. María Teresa Sanz Pascual y Dr. Joel Molia Reyes por su paciencia y el tiempo brindado durante la realización de este proyecto.

A mi jurado de examen: Dr. Guillermo Espinosa-Verdad, Dr. Alejandro Díaz Méndez y Dr. Alfonso Torres Jácome, por su tiempo y sus constructivos comentarios, para el mejoramiento de este trabajo.

Al Instituto Nacional de Astrofísica Óptica y Electrónica (INAOE) por la oportunidad, los servicios y las facilidades que me ofrecieron para realizar estos estudios.

A la Universidad de Zaragoza por las facilidades brindadas en la estancia de investigación.

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por la beca asignada con numero de registro 235281, durante los estudios de maestría y por el apoyo con el proyecto CONACYT CB-SEP-2008-01-99901.

Dedicatoria

A mi esposa y a mi hija, por haberme apoyado incondicionalmente durante todo el periodo de maestría. Por que sufrieron, junto conmigo, todos aquellos momentos difíciles y largas jornadas de estudio.

A mis padres, porque creyeron en mi y me sacaron adelante, dandome ejemplos dignos de superación y entrega. Por su eterno apoyo emocional y su cariño incomparable que me han demostrado.

Esta tesis la dedico a ustedes, porque sin su apoyo, no hubiera logrado alcanzar mi meta.

Tabla de Contenido

| | |
|--------------------------------------------------------------------------------------------------------|------------|
| Agradecimientos | I |
| Dedicatoria | III |
| Lista de Figuras | VII |
| Lista de Tablas | XI |
| 1. Introducción | 1 |
| 1.1. Tipos de error y Calibración | 2 |
| 1.2. Sensor de Iones (ISFET) y aplicaciones | 4 |
| 1.3. Motivación | 6 |
| 1.4. Objetivos | 6 |
| 1.4.1. Objetivo general | 6 |
| 1.4.2. Objetivos Específicos | 7 |
| 1.5. Organización de la tesis | 7 |
| 2. Estructura y Modelado en HSpice de Transistores de Efecto de Campo Sensibles a Iones (ISFET) | 9 |
| 2.1. Interacciones Iónicas y Estructura de la Interfase Metal-Electrolito . . | 12 |
| 2.1.1. Doble capa eléctrica | 13 |
| 2.2. Modelo matemático del ISFET | 17 |
| 2.3. Estructura MIM-ISFET | 18 |
| 2.3.1. Caracterización electroquímica del MIM-ISFET | 20 |
| 2.4. Modelado en HSpice del MIM-ISFET | 23 |
| 2.4.1. Validación del modelo MIM-ISFET | 27 |
| 2.5. Comparación de resultados experimentales y simulados | 30 |

| | |
|-------------------------------------------------------------------------------------------------------|-----------|
| 2.6. Conclusiones | 34 |
| 3. Sistema de corrección de Offset para el MIM-ISFET | 35 |
| 3.1. Circuito de Lectura del MIM-ISFET | 36 |
| 3.1.1. Simulación del sistema de acondicionamiento | 38 |
| 3.2. Errores en la función de transferencia del sensor y circuito de acondi- cionamiento | 41 |
| 3.3. Circuito de corrección de offset | 43 |
| 3.3.1. Amplificador de transconductancia (OTA) | 44 |
| 3.3.2. Red M-2M | 46 |
| 3.3.3. Nodo de baja impedancia (FVF) | 48 |
| 3.3.4. Amplificador de transimpedancia (TIA) | 51 |
| 3.3.5. Resultados | 54 |
| 3.4. Conclusiones | 57 |
| 4. Método para calibrar la ganancia del MIM-ISFET | 59 |
| 4.1. Método de calibración progresiva de polinomios | 60 |
| 4.2. Circuito propuesto para calibración de offset y ganancia | 67 |
| 4.2.1. Flipped-Voltage Follower con espejos de corriente | 68 |
| 4.2.2. Bloque de sustracción | 68 |
| 4.2.3. Red M-2M' | 69 |
| 4.3. Resultados | 71 |
| 4.4. Conclusiones | 74 |
| 5. Conclusiones y trabajo a futuro | 75 |
| 5.1. Trabajo a futuro | 76 |
| Apéndices | 77 |
| A. Circuitos de polarización | 79 |
| A.0.1. Circuito generador de corrientes de referencia y polarización . | 79 |
| B. Listado de HSpice para el modelo del MIM-ISFET | 83 |
| C. Tabla de dimensiones | 87 |
| Bibliografía | 89 |

Lista de Figuras

| | | |
|-------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 1.1. | Posibles errores en la curva de transferencia de sensores | 3 |
| 2.1. | Estructura de un MOSFET | 11 |
| 2.2. | Estructura del ISFET | 12 |
| 2.3. | Interfases metal-electrolito y óxido-electrolito | 13 |
| 2.4. | Distribuciones de carga y modelo capacitivo de la doble capa eléctrica: SS=superficie del sólido; OHP=plano externo de Helmholtz; ϕ =potencial interno; σ =exceso de carga; d_H =distancia de la superficie del sólido al punto más cercano de los iones | 15 |
| 2.5. | Estructura del (a)Diagrama de estructuras sensibles al pH (platos de Sensado/Referencia) e integradas a dispositivos MIM-ISFET (b)Sección transversal de los platos de Sensado/Referencia | 19 |
| 2.6. | Esquema de configuración para la caracterización electroquímica del MIM-ISFET | 20 |
| 2.7. | Curvas $I_d - V_g$ experimentales en escala semilog | 21 |
| 2.8. | Curvas $I_d - V_g$ experimentales en escala lineal | 21 |
| 2.9. | Gráfica de la sensibilidad experimental del MIM-ISFET para diferentes valores de V_g con $V_{ref} = 0V$ | 22 |
| 2.10. | ϕ_{eo} es el potencial de la interfase electrolito-aislante; ϕ_{gd} es el potencial a través de la capa de difusión; ϕ_d es la densidad de carga en la capa de difusión | 24 |
| 2.11. | Modelo equivalente propuesto para el MIM-ISFET | 25 |
| 2.12. | Modelo equivalente del MIM-ISFET para simulación de nodos flotantes | 26 |
| 2.13. | Macromodelo comportamental del MIM-ISFET | 27 |
| 2.14. | Esquema eléctrico para caracterización del modelo de MIM-ISFET en HSpice | 27 |

| | |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 2.15. Curvas $I_d - V_g$ del macromodelo simulado en HSpice en escala semilogarítmica | 28 |
| 2.16. Curvas $I_d - V_g$ del macromodelo simulado en HSpice en escala lineal | 28 |
| 2.17. Gráfica de la sensibilidad simulada del MIM-ISFET para diferentes valores de V_g y $V_{ref} = 0V$ | 29 |
| 2.18. Comparación de las curvas $I_d - V_g$ obtenidas en simulación y experimentalmente para voltajes de referencia de (a) $V_{ref} = -1V$, (b) $V_{ref} = 0V$ y (c) $V_{ref} = 1V$, en escala semilogarítmica | 31 |
| 2.19. Comparación de las curvas $I_d - V_g$ obtenidas en simulación y experimentalmente para voltajes de referencia de (a) $V_{ref} = -1V$, (b) $V_{ref} = 0V$ y (c) $V_{ref} = 1V$, en escala lineal | 32 |
| 2.20. Comparación de la sensibilidad obtenida en simulación y experimentalmente para diferentes valores de V_g con $V_{ref} = 0V$ | 33 |
| 3.1. Circuito de lectura CIMP | 37 |
| 3.2. Diagrama eléctrico a nivel transistor del circuito de lectura implementado en Cadence | 39 |
| 3.3. Layout del circuito de acondicionamiento | 40 |
| 3.4. Respuesta del circuito de acondicionamiento | 40 |
| 3.5. Variaciones de proceso para el circuito de lectura CIMP | 42 |
| 3.6. Diagrama de bloques para el sistema de calibración de offset | 43 |
| 3.7. Amplificador de transconductancia con espejos de corriente cascode PMOS | 44 |
| 3.8. Layout del Amplificador de transconductancia | 45 |
| 3.9. Rango de linealidad del amplificador de transconductancia | 45 |
| 3.10. Variaciones de proceso en I_{sens} para la simulación post-layout | 46 |
| 3.11. Circuito de la red M-2M | 46 |
| 3.12. Layout de la red M-2M | 48 |
| 3.13. Circuito de signo | 48 |
| 3.14. Salida de la red M-2M en modo corriente | 49 |
| 3.15. Estructura del Flipped Voltage Follower | 49 |
| 3.16. Modelo de pequeña señal del FVF para obtener la resistencia de entrada, R_{in} | 50 |
| 3.17. Layout del Flipped-Voltage Follower | 51 |

| | |
|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 3.18. Suma de dos señales en corriente mediante el FVF | 52 |
| 3.19. Variaciones de proceso en I_1 | 52 |
| 3.20. Estructura de un amplificador de Transimpedancia | 53 |
| 3.21. Amplificador operacional de dos etapas | 53 |
| 3.22. Layout del amplificador de transimpedancia | 54 |
| 3.23. Variaciones de proceso en la señal de salida, V_{out} , del sistema de acondicionamiento y calibración | 55 |
| 3.24. Layout del sistema de acondicionamiento y calibración digital de offset | 55 |
| 3.25. Variaciones de proceso corregidas con el sistema de calibración propuesto | 56 |
| 3.26. Porcentaje de variación de error debido a proceso antes de la calibración (AC) y después de la calibración (DC) | 57 |
| 4.1. Variaciones de proceso corregidas con el sistema de calibración propuesto | 60 |
| 4.2. Corrección de errores en un conjunto de curvas | 61 |
| 4.3. Variaciones de proceso para el circuito de acondicionamiento y la respuesta ideal deseada (color rojo) | 62 |
| 4.4. Corrección matemática del error de offset | 63 |
| 4.5. Corrección matemática de offset y ganancia | 64 |
| 4.6. Error relativo en la señal de salida del circuito de acondicionamiento, V_{sens} antes de la calibración matemática (ACM) y después de la calibración matemática (DCM) | 65 |
| 4.7. Respuesta del circuito de acondicionamiento con variaciones de proceso calibradas | 66 |
| 4.8. Error relativo en la señal de salida del circuito de acondicionamiento, V_{sens} antes de la calibración matemática (ACM) y después de la calibración matemática (DCM) de offset-ganancia | 66 |
| 4.9. Circuito de calibración de offset y ganancia propuesto | 68 |
| 4.10. Flipped-Voltage Follower con espejos de corriente | 69 |
| 4.11. Bloque para implementar la resta de corrientes | 69 |
| 4.12. (a) Red M-2M y (b) bloque de signo | 70 |
| 4.13. Variaciones de proceso aplicando calibración de offset y ganancia | 72 |
| 4.14. Error relativo antes de la calibración (AC) y después de la calibración (DC) de offset-ganancia con el circuito propuesto | 73 |
| A.1. Circuito generador de voltaje de referencia | 80 |

| | |
|----------------------------------------------------------------------------|----|
| A.2. Circuito generador de la corriente de referencia | 81 |
| A.3. Layout del circuito para generar la corriente de referencia | 81 |

Lista de Tablas

| | |
|------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 3.1. Error absoluto y relativo de offset debido a variaciones de proceso en el sensor y circuito de lectura | 41 |
| 3.2. Error absoluto y relativo de ganancia debido a variaciones de proceso en el sensor y circuito de lectura | 42 |
| 3.3. Error absoluto y relativo de linealidad debido a variaciones de proceso en el sensor y circuito de lectura | 42 |
| 3.4. Error absoluto y relativo de offset debido a proceso para el sistema completo, después de aplicar la calibración | 56 |
| 4.1. Error absoluto y relativo de ganancia debido a proceso para el sistema completo, después de aplicar la calibración de offset y ganancia | 73 |
| C.1. Tabla de dimensiones para los transistores de los circuitos propuestos | 87 |

Capítulo 1

Introducción

Los humanos siempre han tratado de extender sus capacidades físicas para facilitar la vida cotidiana. Lo han logrado con la invención de los motores y los sistemas de comunicación, entre otros. Sin embargo, con el desarrollo de los sensores, la humanidad ha encontrado la manera de extender, además, artificialmente los sentidos. Tal es el caso, por ejemplo, de los sensores de temperatura, infrarrojos, de humedad, etc.

Un sensor es un dispositivo que transforma señales de diferentes dominios de energía hacia el dominio eléctrico [1]. Las amplias aplicaciones que pueden encontrarse para los sensores van desde el monitoreo ambiental y monitoreo en procesos industriales hasta aplicaciones en la medicina, donde su uso facilita el diagnóstico médico. Su aplicación junto con sistemas de mecanización e información, pretende convertirse en la tercera revolución industrial, con la completa automatización o robotización [1].

El mercado actual de los sensores ha avanzado hacia los llamados *sensores inteligentes*, es decir, sistemas de sensores integrados que contienen en un solo chip las funciones de sensado, interfaz, procesamiento de señales e inteligencia (autodiagnóstico, autoidentificación y autoadaptación). Para la realización de estos sistemas de sensores inteligentes, la tecnología CMOS es la más adecuada, debido a la capacidad de integración del sensor con su electrónica asociada. El esfuerzo en la realización de sensores en tecnología estándar de Circuitos Integrados (CI) o compatibles con esta tecnología no sólo ayudará en la reducción de los costos para la producción en masa del sensor, sino que también hará más fácil integrar las funciones deseadas en circuitos electrónicos junto con el dispositivo [2].

Por otro lado, debido al proceso mismo de fabricación usado, la respuesta varía de un sensor a otro. A estas variaciones debidas al proceso de fabricación se suman además las que se generan por factores externos, como variaciones en la temperatura

y en el voltaje de alimentación. En el siguiente apartado se presentan algunos errores que se pueden encontrar en la función de transferencia de un sensor.

1.1. Tipos de error y Calibración

Cuando se fabrican sensores en serie, se desea obtener una gran cantidad de dispositivos y que respondan todos de la misma manera frente al mismo estímulo, con una determinada precisión. Sin embargo, al medir una función de transferencia es posible encontrarse con alguno de los siguientes errores (y qué se muestran, además, en la Figura 1.1 [2]).

- offset
- error de ganancia, error de rango o error de escala completa
- no linealidad
- sensibilidad cruzada
- envejecimiento

Algunos de estos errores, pueden ser característicos del propio sensor, por ejemplo la linealidad; se trata por tanto de curvas sistemáticas. Otras curvas, en cambio, se deben a variaciones del proceso de fabricación y son entonces aleatorias. Estos errores pueden provocar distintas lecturas entre un sensor y otro para una misma magnitud de la señal de entrada, siendo las más críticas las aplicaciones médicas. Por lo tanto, se requiere de un sistema que sea capaz de corregir los errores que pueda presentar el sensor, con el fin de aumentar la confiabilidad de las mediciones.

A diferencia de los errores aleatorios, que pueden ser minimizados mediante técnicas adecuadas de diseño y procesamiento, topologías diferenciales, etc., los errores sistemáticos se pueden reducir mediante la calibración.

La calibración se puede definir en términos de instrumentación como el conjunto de operaciones realizadas por un fabricante con el fin de *asegurar* que el equipo tiene una escala de medición útil [2]. En el caso particular de los sensores, la calibración consiste en la estandarización de la respuesta del dispositivo con respecto a una respuesta esperada, asegurando así obtener las mismas mediciones en todo un lote completo de

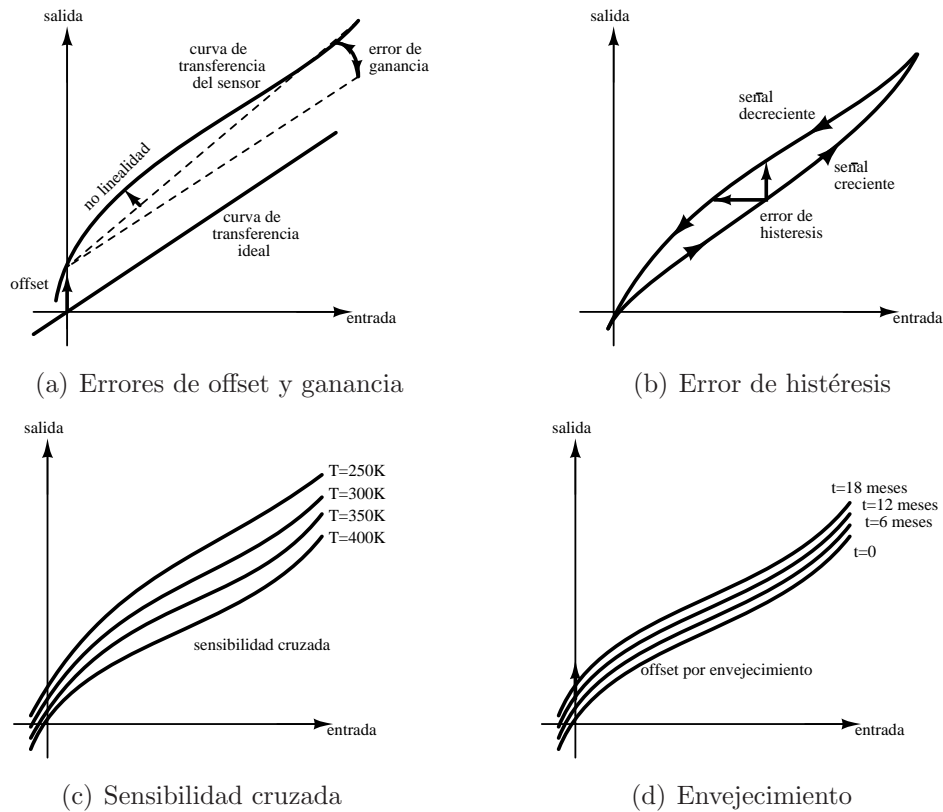


Figura 1.1: Posibles errores en la curva de transferencia de sensores

sensores producidos en serie. De hecho, la calibración es necesaria cuando los errores en la curva de transferencia son mayores que la precisión deseada.

Existen varios métodos de calibración para corregir los errores en una función de transferencia. Los errores de linealidad son los más complicados de corregir. Para ello, se requiere contrarrestar la no linealidad del sensor aplicando la función inversa. La mayoría de las técnicas de calibración están basadas en la linealización de la curva de transferencia, para ello se utilizan técnicas basadas en una “look-up table”, interpolación “piecewise-linear”, “piecewise” polinomial, minimización de error y ajuste de curvas o función inversa, entre otras [2].

Sin embargo, otras técnicas de calibración más eficientes y novedosas han surgido recientemente. En 2007, Pastre et al. utilizan una serie de moduladores y demoduladores para intercambiar periódicamente el signo en el voltaje de la señal, con lo que el error de offset puede ser eliminado [3]. Posteriormente, en 2008 y 2010, Medrano-Marqués et al. y Zatorre et al., respectivamente, reportan un circuito de acondicionamiento para sensores basado en redes neuronales, con el que pueden corregir errores

debidos al envejecimiento, mismatch o efectos ambientales (temperatura) [4] [5]. Finalmente, uno de los trabajos más recientes reportado en 2012 por Nizhnik et al., hace uso de un elemento de referencia con el cual la salida es comparada constantemente mediante circuitos “Sample and Hold” [6]. Sin embargo, en este último, la salida calibrada no está disponible todo el tiempo debido al periodo de comparación y corrección del sistema.

Además de la corrección de los errores en el sensor, la posibilidad de incluir una calibración programable digitalmente tiene algunas de las siguientes ventajas:

- Automatización del proceso de calibración.
- Posibilidad de recalibrar por el propio usuario.
- Integración del circuito de calibración junto con el sensor, optimizando la velocidad, el área y el consumo de potencia y obteniendo así un dispositivo “plug-and-play”.

En esta tesis se propone un circuito de calibración de offset y otro de offset-ganancia programables digitalmente, basados en el principio de traslación y rotación matemática de una señal, los cuales representan los dos primeros pasos de calibración del método progresivo de polinomios [2].

1.2. Sensor de Iones (ISFET) y aplicaciones

Los sensores de estado sólido fabricados en base a materiales semiconductores son dispositivos en los cuales el semiconductor es el principal responsable de la operación física del sensor [7]. Este principio es ampliamente usado en los Transistores de Efecto de Campo Sensibles a Iones (ISFET por sus siglas en inglés), cuya estructura es muy similar a la de los MOSFET.

El óxido de compuerta del ISFET directamente expuesto a la solución medida genera una actividad iónica que es amplificada y convertida en una corriente por el dispositivo mismo. Diversos tipos de óxido, tales como dióxido de silicio (SiO_2), nitruro de silicio (Si_3N_4), trióxido de aluminio (Al_2O_3), entre otros, son usados para obtener una respuesta adecuada en función del tipo de solución o medio ambiente que se desea medir.

Dado que el metal de compuerta en el ISFET es removido, es necesario utilizar un electrodo externo para tener un potencial fijo y estable. Usualmente, los electrodos de referencia se componen de cuatro partes: un cuerpo exterior inerte, un elemento de referencia, un electrolito interno y una unión líquida o diafragma [7]. Debido a esta estructura, los electrodos de referencia tienen un tamaño considerablemente grande, haciendo imposible que puedan ser integrados junto con el sensor, lo que genera un mayor costo cuando se emplean este tipo de sensores.

A partir de la presentación del ISFET por primera vez en los años setentas por P. Bergveld [8], el estudio de estas estructuras ha tenido un gran avance, llegando a ser uno de los dispositivos modelados con mayor precisión física y químicamente [9]. La integración de los ISFET en tecnologías CMOS estándar ha sido uno de los avances claves en el desarrollo de estos dispositivos, logrando el escalamiento a la par de cualquier tecnología nanométrica. Sin embargo, este no ha sido el caso de los electrodos de referencia cuya estructura hasta hace poco seguía siendo similar a la de los primeros que surgieron.

Una estructura novedosa de ISFET, con la cual se trabajó en la presente tesis, consiste en utilizar como base un transistor NMOS estándar con dos capacitores Metal-Aislante-Metal (MIM, por sus siglas en inglés) acoplados a la compuerta, cuyas terminales se encuentran conectadas a dos placas de Sensado/Referencia, que a su vez están en contacto directo con la solución acuosa formando una interfaz Óxido-Electrolito y generando así los potenciales característicos de la interacción iónica. La terminal de referencia usada en esta estructura tiene la misma función que la del electrodo de referencia, con la gran ventaja de estar integrado dentro del mismo chip.

Una de las razones por las cuales se ha desarrollado bastante investigación sobre estos dispositivos reside básicamente, además de su potencial uso en monitoreo ambiental [10, 11], en las potenciales aplicaciones médicas que se le pueden dar, algunas de las cuales son: medición del pH en la sangre, valoración Coulométrica, sensor de enzimas, sensor de eparina [12].

La evolución de estos dispositivos hasta nuestros días ha tenido tal impacto que incluso son pensados para aplicaciones médicas *in vivo*. Por otro lado, el desarrollo de aplicaciones que utilizan el ISFET, así como estructuras completamente integrables en tecnologías CMOS estándar, sería imposible de lograr sin un modelo adecuado de simulación que permita conocer el comportamiento del dispositivo antes de ser fabricado.

Una de las primera propuestas de un modelo para el ISFET desarrollado en Spice fue hecha por Grattarola et al. en 1992 [9], en el cual se introducían los parámetros físicos del dispositivo, así como las variables del potencial interfacial que se desarrolla entre el óxido y la solución. Sin embargo, su propuesta resulta ser muy complicada de implementar debido a la necesidad de modificar el código fuente de Spice a fin de que reconozca los nuevos datos introducidos.

Este problema fue superado por Martinoia et al. en 1999 [13], que propone un macromodelo que puede ser implementado en cualquier simulador de Spice mediante la declaración de un subcircuito. Debido a esto, la necesidad de un modelo de simulación específico para el MIM-ISFET se vuelve uno de los objetivos tratados en esta tesis, con el propósito de lograr el objetivo principal que consiste en el diseño de un circuito de calibración para el MIM-ISFET.

1.3. Motivación

Se ha expuesto la importancia que tienen los sistemas de calibración en los sensores para obtener una respuesta estandarizada y, por lo tanto, mediciones confiables en todo un lote de dispositivos fabricados. Sin embargo, son pocas las propuestas de calibración que pueden integrarse de manera conjunta con el sensor como un todo.

Adicionalmente, uno de los inconvenientes que presentan los MIM-ISFET es la gran dispersión encontrada en su curva de transferencia, que difiere considerablemente de un dispositivo a otro. Por este motivo, y dado el gran potencial que hay en la calibración digital, además de lo novedoso de la estructura MIM-ISFET, surge la necesidad de desarrollar un circuito de calibración específico para este dispositivo, con la posibilidad de ser integrados en el futuro en un mismo chip.

1.4. Objetivos

1.4.1. Objetivo general

El objetivo principal de esta tesis consiste en diseñar un circuito de calibración programable digitalmente aplicado a la estructura MIM-ISFET usando la tecnología CMOS estándar de $0,18\mu m$.

1.4.2. Objetivos Específicos

- Generar un modelo de simulación en HSpice para el MIM-ISFET y validarlo mediante la comparación de resultados experimentales y simulados.
- Realizar el proceso completo de diseño de una propuesta de circuito de calibración de offset: diseño a nivel esquemático, layout y caracterización post-layout para la integración de un primer prototipo.
- Proponer y diseñar un circuito de calibración tanto de offset como de ganancia, explorando la viabilidad de esta solución.
- Evaluación de los resultados obtenidos y propuesta de línea de trabajos futuros.

1.5. Organización de la tesis

En el capítulo 2 se describen los fenómenos físicos que se generan al formar una interfase Óxido-Electrolito, así como la estructura del MIM-ISFET y los parámetros físicos y electroquímicos del mismo. Se desarrolla el modelo del dispositivo en HSpice y se presenta además una comparativa de resultados obtenidos experimentalmente y mediante simulación para la validación del modelo propuesto.

En el capítulo 3 se presenta el circuito de acondicionamiento usado para el MIM-ISFET y las simulaciones de esquinas para variaciones de proceso, de donde se obtienen los niveles de error de ganancia, offset y linealidad del mismo. Posteriormente se presenta la propuesta e implementación del circuito de calibración de offset y los resultados post-layout obtenidos.

En el capítulo 4 se describe el método de calibración progresiva de polinomios y su implementación matemática para corregir los errores debidos a las variaciones de proceso. Se presenta también una propuesta de diseño para implementar los dos primeros pasos de este método, que consisten en corregir los errores de offset y ganancia del sistema.

Finalmente, en el capítulo 5 se presentan las conclusiones y el trabajo a futuro de la presente tesis.

Estructura y Modelado en HSpice de Transistores de Efecto de Campo Sensibles a Iones (ISFET)

El ISFET es un dispositivo cuya estructura es muy similar a la de un MOSFET. Sin embargo, en el caso del ISFET, el contacto metálico de compuerta es sustituido por un electrodo de referencia externo y es a través de éste, cuando se encuentra sumergido en el líquido (generalmente, una solución electrolítica), que se tiene un contacto hacia el dieléctrico de compuerta expuesto del dispositivo [12]. Por lo tanto, antes de introducir las propiedades físicas del ISFET, es de gran utilidad describir el funcionamiento y las ecuaciones que caracterizan a un MOSFET.

El transistor NMOS es una estructura que se fabrica sobre un sustrato de tipo p . Consiste en dos regiones altamente dopadas de tipo n (drenador y fuente), un pedazo de polisilicio altamente dopado (Compuerta) y una capa delgada de óxido de silicio para aislar el contacto de compuerta del sustrato. La acción principal del transistor consiste en transportar portadores de carga de la terminal de fuente a drenaje cuando se forma un canal de inversión, esto es, cuando la compuerta se polariza con un voltaje lo suficientemente grande para repeler los portadores mayoritarios del sustrato, generar una zona de agotamiento de portadores e inducir portadores minoritarios hacia el canal. De esta forma, existe un flujo de corriente que depende del voltaje aplicado en la compuerta y la terminal de drenaje.

El punto que define la transición del transistor de un estado de conducción prácticamente nulo entre las terminales de drenador y fuente a un estado en el que ya existe un flujo de corriente se conoce como voltaje de umbral y se define como:

$$V_{th(MOS)} = V_{fb} - \frac{Q_{dep}}{C_{ox}} + 2\phi_F \quad (2.0.1)$$

donde V_{fb} es el voltaje de banda plana, Q_{dep} es la carga en la región de agotamiento en el silicio y ϕ_F es el potencial de Fermi.

Se puede ver de la ecuación (2.0.1) que el voltaje umbral en los MOSFET depende de las propiedades físicas de los materiales. Por lo tanto, el voltaje umbral en dichos dispositivos puede controlarse a partir del tipo de materiales empleados así como los métodos de fabricación de los mismos.

Existen varias regiones de operación de los MOSFET. La corriente de un NMOS operando en la región de saturación se define mediante la siguiente ecuación:

$$I_d = \frac{1}{2}\mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 \quad (2.0.2)$$

donde μ_n es la movilidad de los electrones, C_{ox} es la capacitancia que se forma con la compuerta y el sustrato (actuando el óxido de silicio como aislante), W y L son las dimensiones ancho y largo, respectivamente, del canal del transistor.

De la ecuación (2.0.2), la movilidad de los electrones μ_n , la capacitancia del óxido C_{ox} y el voltaje umbral V_{th} , son parámetros determinados por las propiedades físicas de los materiales y por el proceso de fabricación. Por lo tanto, en el diseño de circuitos, el diseñador tiene la posibilidad de modificar las dimensiones de los transistores y el voltaje V_{gs} aplicado con el fin de manipular la corriente que fluye entre las dos terminales del dispositivo.

Al igual que el voltaje umbral, el voltaje de banda plana es un parámetro que está determinado por las propiedades físicas del dispositivo y se define por la siguiente ecuación:

$$V_{fb(MOS)} = \frac{\Phi_M - \Phi_{Si}}{q} - \frac{Q_{ss} + Q_{ox}}{C_{ox}} \quad (2.0.3)$$

donde Φ_{Si} es la función de trabajo del silicio, Φ_M es la función de trabajo del metal de compuerta, Q_{ss} es la densidad de estados superficial del silicio y Q_{ox} es la carga fija del óxido [12].

En los MOSFET, el potencial de compuerta V_g se fija mediante un voltaje aplicado en dicha terminal. De esta forma, se puede obtener una corriente que fluye desde el

drenador hacia la fuente y que es dependiente del Voltaje V_g aplicado de acuerdo con la ecuación (2.0.2) para la región de saturación. En la Figura 2.1 [14] se muestra la estructura de los transistores MOS, donde se observan las cuatro terminales de control del dispositivo y el aislamiento de la compuerta mediante un óxido (de donde proviene su nombre “Metal-Oxide Semiconductor”, por sus siglas en inglés).

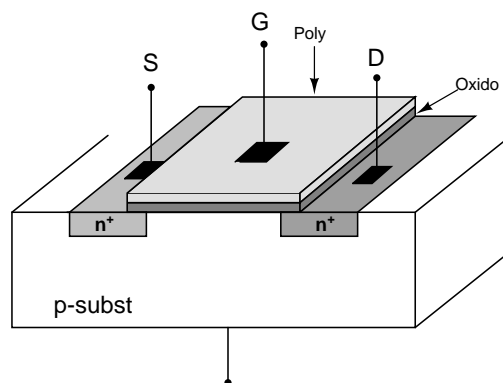


Figura 2.1: Estructura de un MOSFET

La diferencia principal entre los MOSFET y los ISFET radica, como se mencionó anteriormente, en la estructura de la terminal de compuerta, en la que, para el ISFET, es eliminado el polisilicio y dejando descubierto el óxido, el cual entra en contacto con la solución acuosa. En la literatura se han reportado distintos tipos de óxido usados en la fabricación de los ISFET, tales como el óxido de silicio (SiO_2), Nitruro de Silicio (Si_3N_4) y óxido de Alúmina (Al_2O_3), entre otros [9].

Cuando entra en contacto el electrolito con el óxido y el metal del electrodo (en este caso un electrodo externo de referencia), se generan dos interfaces: “óxido-electrolito” y “metal-electrolito”, en las cuales se llevan a cabo mecanismos de transporte y adsorción de iones, que a su vez, dependiendo de la densidad de “sitios activos” sobre la superficie del dieléctrico, pueden generar un potencial que depende de las propiedades físicas de cada fase y de la interacción iónica que se lleve a cabo en cada una de ellas. Por lo tanto, el comportamiento del ISFET es atribuido principalmente a un potencial interfacial desarrollado en la interfase óxido-electrolito y metal-electrolito [15]. En la Figura 2.2 se puede observar la estructura del ISFET descrita anteriormente y las interfaces que se forman cuando se encuentra en contacto con un electrolito.

Para poder obtener las ecuaciones que describen el funcionamiento del dispositivo sensible a iones de Hidrógeno, es necesario estudiar la teoría de interacción superficial

en la interfase sólido-líquido, la cual se presenta en la siguiente sección.

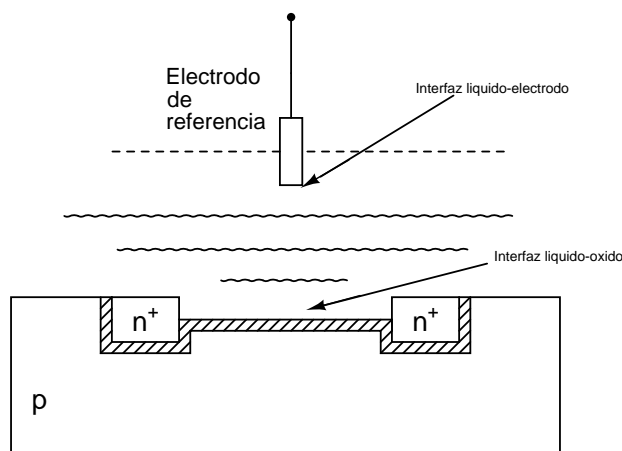


Figura 2.2: Estructura del ISFET

2.1. Interacciones Iónicas y Estructura de la Interfase Metal-Electrolito

En una interfase electroquímica se pueden encontrar diferencias de potencial, densidades de carga, momentos dipolares y corrientes eléctricas. La estructura e interacciones que ocurren en una interfase metal-electrolito (tal es el caso del electrodo de referencia al entrar en contacto con la solución) se muestran en la Figura 2.3(a), en la cual se observan del lado izquierdo los átomos de metal en forma de círculos punteados, las moléculas del solvente como esferas con un momento dipolar en el centro, y los iones en forma de esfera con una carga en el centro [16].

Cuando dos fases son puestas en contacto se generan distintos tipos de potenciales electrostáticos debidos a la actividad iónica en la interfase: un potencial interno se genera en la región interfacial y depende del volumen del electrolito; un potencial externo generado por el electrodo de referencia; y un potencial superficial, debido a los dipolos que se forman en la superficie del electrodo.

Otro de los procesos que suceden en la interfase metal-electrolito y que es de gran interés para poder modelar la sensibilidad de los dispositivos al pH es la adsorción de partículas en superficies sólidas. La adsorción consiste en la adhesión de átomos, iones o moléculas (adsorbato) para formar una capa en la superficie del adsorbente.

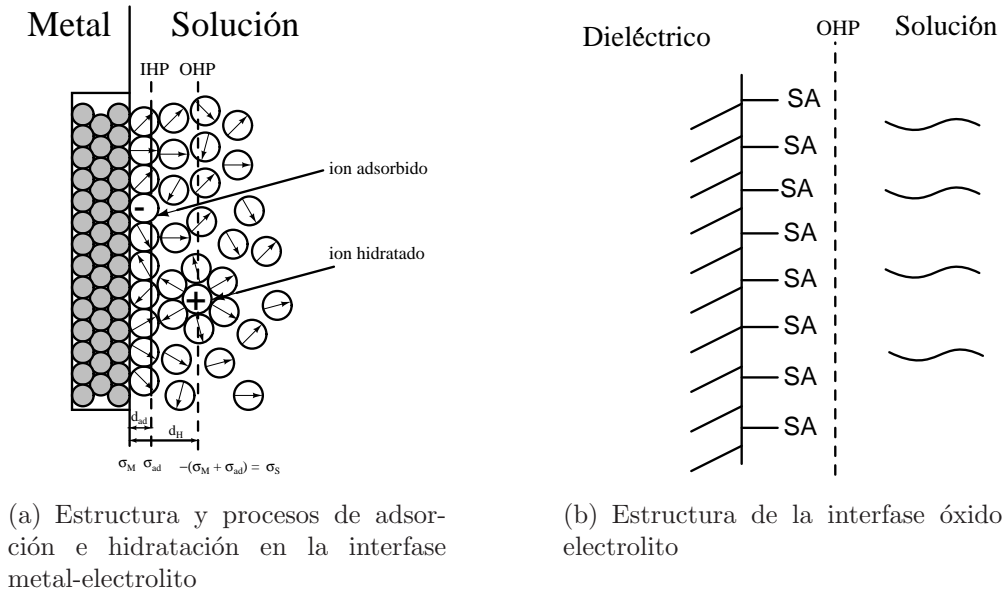


Figura 2.3: Interfases metal-electrolito y óxido-electrolito

La adsorción puede ser clasificada en dos modos: *fisiadsorción* debido a la fuerza de Van der Waals; y *quimiadsorción* debido a la unión iónica, metálica o covalente entre las partículas del adsorbato y los sólidos adsorbentes [17]. La cantidad de especies adsorbidas generalmente se expresa en términos de cobertura θ , que es la razón del número de especies adsorbidas con el número de átomos superficiales del sustrato. En el caso de un ISFET, el proceso de adsorción sucede cuando los iones del electrolito se adhieren a la superficie del óxido de compuerta expuesto, como se muestra en la Fig. 2.3(b), y en la cual, se tiene presente una densidad fija de sitios activos (SA) que generan un potencial interfacial óxido-electrolito al entrar en contacto directo con la solución.

2.1.1. Doble capa eléctrica

La terminal de referencia en los ISFET generalmente se utiliza para establecer el potencial de compuerta del dispositivo; por lo tanto, su potencial se fija aplicando un voltaje positivo en la mayoría de los casos. El exceso de carga que se genera en el metal es balanceado por una carga opuesta de igual magnitud pero signo contrario en el lado de la solución. Debido a que el metal es un excelente conductor, su exceso de carga se restringe a una región superficial de aproximadamente 1\AA de grueso [16]. Por otro lado, debido a una menor concentración de portadores, la carga en la solución se

extiende a una región de espacio más grande, típicamente de $5 - 20\text{\AA}$ de grueso [16].

Para mantener condiciones de equilibrio, los potenciales interfaciales que se originan entre un sólido y una solución acuosa generan una región de distribución de carga conocida como *doble capa eléctrica*. Por el lado del electrodo de referencia, y debido a que es un conductor eléctrico, el transporte de carga se realiza mediante electrones y huecos, mientras que en el lado de la solución acuosa, esto sucede a través de un exceso de iones hidratados móviles.

Generalmente, los electrodos de referencia externos están formados por aleaciones de Ag/AgCl y es este último material AgCl el cual, al entrar en contacto con la solución, puede generar transporte e intercambio iónico de carga con la solución al existir una diferencia de potencial en ambas regiones. La capa de moléculas de agua adsorbidas en la interfase separa los iones hidratados de la superficie sólida. De este modo, la doble capa eléctrica puede ser representada mediante un modelo capacitivo que se compone por tres regiones: una capa de difusión de exceso de carga iónica en la solución conocida como *capa de Gouy*, que se extiende desde el plano más cercano de iones hidratados hacia el volumen del electrolito, una capa de difusión de exceso de electrones y huecos en el sólido conocida como *capa de carga espacial*, que se extiende desde la superficie hacia el interior del sólido, y una capa delgada intermedia de moléculas de agua adsorbidas, la cual se conoce como *capa interna* o *capa de Helmholtz*.

Las distribuciones de carga y el modelo capacitivo para la interfase metal-electrolito se muestran en la Figura 2.4 [17], y también tienen validez cuando se trata de un material semiconductor, cuya superficie presenta un dieléctrico en particular.

La estructura del ISFET mostrada en la Figura 2.2 obedece, como cualquier dispositivo electrónico, a la condición de neutralidad de cargas dada por:

$$\sigma_0 + \sigma_d + \sigma_s = 0 \quad (2.1.1)$$

donde σ_0 , σ_d y σ_s son las densidades de carga en la interfase óxido-electrolito, en la capa de difusión y en el semiconductor, respectivamente. Sin embargo, la carga que se encuentra en el bulk del dispositivo, σ_s , no depende de las interacciones iónicas con el electrolito, por lo que se pueden considerar como constante y muy pequeña con respecto a σ_0 y σ_d , con lo cual la ecuación (2.1.1) se reduce a lo siguiente [13]:

$$\sigma_0 + \sigma_d = 0 \quad (2.1.2)$$

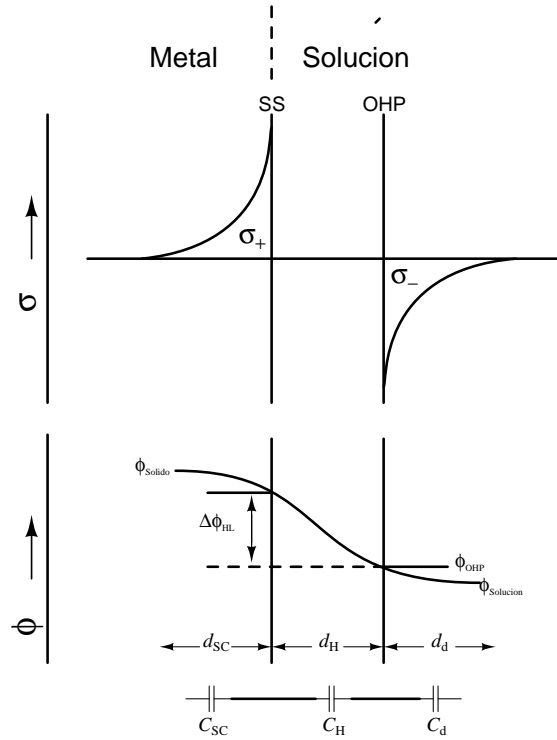


Figura 2.4: Distribuciones de carga y modelo capacitivo de la doble capa eléctrica: SS=superficie del sólido; OHP=plano externo de Helmholtz; ϕ =potencial interno; σ =exceso de carga; d_H =distancia de la superficie del sólido al punto más cercano de los iones

Por otro lado, la capacitancia total interfacial se obtiene de calcular el equivalente en serie de las capacitancias de la capa de carga espacial, C_{SC} , de la capa compacta, C_H , y de la capa de difusión, C_d . Sin embargo, para electrolitos con altas concentraciones iónicas, se ha encontrado a través de experimentos que la capacitancia interfacial de la doble capa eléctrica obedece mejor a la siguiente ecuación [16]:

$$\frac{1}{C_{eq}} = \frac{1}{C_H} + \frac{1}{C_d} \quad (2.1.3)$$

La distribución de iones cerca de la superficie del óxido puede calcularse mediante las ecuaciones de *Poisson-Boltzmann*. De esta forma, es posible encontrar una relación entre el potencial y la carga en la región de difusión de la siguiente forma [15]:

$$\sigma_d = (8kTn_0\epsilon\epsilon_0)^{1/2} \sinh\left(\frac{q\varphi_d}{2V_T}\right) \quad (2.1.4)$$

donde ϵ es la constante dieléctrica de la solución, ϵ_0 es la permitividad del vacío, n_0 la

densidad de iones en el volumen del electrolito y φ_d el potencial en la capa de difusión. Derivando la ecuación (2.1.4) con respecto a φ_d se puede obtener la expresión para la capacitancia de difusión, C_d , de acuerdo con la siguiente ecuación:

$$C_d = \frac{\partial \sigma}{\partial \psi} = \frac{\sqrt{8\epsilon\epsilon_0 kT}}{2V_T} \quad (2.1.5)$$

La carga en la interfase óxido-electrolito se calcula utilizando la teoría de sitios de enlazamiento propuesta por Yates *et al.*, en la cual se explican las reacciones químicas que suceden por la interacción iónica dentro de la misma, y debido a las cuales se origina el potencial interfacial, φ_{eo} , en función del nivel de pH de la solución medida. Grattarola *et al.* presentan en [9] un desarrollo detallado de la actividad electroquímica en una interfase cuyo óxido empleado es un Nitruro de Silicio (Si_3N_4), a partir del cual se obtiene la siguiente expresión para la densidad de carga en la interfase óxido-electrolito, σ_0 :

$$\frac{\sigma_0}{qN_s} = \left(\frac{[H^+]_s^2 - K_+K_-}{[H^+]_s^2 + K_+[H^+]_s + K_+K_-} \right) \frac{N_{sil}}{N_s} + \left(\frac{[H^+]_s}{[H^+]_s + K_{N+}} \right) \frac{N_{nit}}{N_s} \quad (2.1.6)$$

donde N_{sil} y N_{nit} son el número de sitios de silanol y amina primaria presentes en la superficie de Si_3N_4 por unidad de área, respectivamente (estos son los sitios activos sobre la superficie de Si_3N_4 responsables de generar un potencial interfacial con la solución), N_s es el número total de sitios de enlazamiento disponibles, y $[H^+]_s$ es la concentración de protones en la superficie del óxido Si_3N_4 que, de acuerdo con la distribución de Boltzman, se puede relacionar con la distribución de protones en la solución, $[H^+]_b$, de la siguiente forma:

$$[H^+]_s = [H^+]_b \exp\left(-\frac{q}{kT}\varphi_{eo}\right) \quad (2.1.7)$$

En suma, sustituyendo la ecuación (2.1.7) en (2.1.6), y junto con (2.1.4) se puede obtener la relación que guarda el nivel de pH con el potencial generado en la interfase que se genera en el óxido del ISFET, es decir, $\varphi_{eo} = f(pH)$ y que será usada posteriormente para el modelado del dispositivo en HSpice.

2.2. Modelo matemático del ISFET

Como se ha mencionado anteriormente, la estructura de un ISFET difiere de la de un MOSFET en la terminal de compuerta, la cual se elimina dejando expuesto el óxido del dispositivo a la solución acuosa, creando la doble capa eléctrica descrita en la sección anterior. Debido a esta similitud estructural, y dado que en ambos dispositivos el flujo de corriente ocurre de la terminal de drenador hacia la de fuente, es lógico pensar que la ecuación (2.0.2) de I_d es válida para los dos elementos. Sin embargo, puesto que el potencial generado en la compuerta del ISFET es de origen electroquímico debido a la actividad iónica, el voltaje umbral debe contener los términos que reflejen las interfases entre el líquido con el óxido de compuerta, y el líquido con el electrodo de referencia. De este modo, la ecuación (2.0.3) del voltaje de banda plana se redefine de la siguiente manera [12]:

$$V_{fb(ISFET)} = \left(E_{ref} - \frac{\Phi_{Si}}{q} \right) - (\varphi_{eo} - \chi_{Sol}) - \left(\frac{Q_{ss} + Q_{ox}}{C_{ox}} \right) \quad (2.2.1)$$

donde χ_{Sol} es el potencial de dipolo superficial, E_{ref} es el potencial del electrodo de referencia relativo al vacío, que se puede encontrar sumando 4,7V al potencial relativo al electrodo de hidrógeno normalizado [18]. Por otro lado, el voltaje umbral de un ISFET es análogo al del MOSFET, por lo tanto, empleando el voltaje de banda plana de la ecuación (2.2.1) obtenemos:

$$V_{th(ISFET)} = \left(E_{ref} - \frac{\Phi_{Si}}{q} \right) + 2\phi_F - \left(\frac{Q_{ss} + Q_{ox}}{C_{ox}} \right) + \chi_{Sol} - \varphi_{eo} - \frac{Q_{dep}}{C_{ox}} \quad (2.2.2)$$

Reacomodando los términos, y comparándolos con las ecuaciones (2.0.3) y (2.0.1) se puede encontrar la siguiente relación entre el voltaje umbral de un MOSFET y el de un ISFET:

$$V_{th(ISFET)} = V_{th(MOS)} + E_{ref} + \chi_{Sol} - \varphi_{eo} - \frac{\Phi_M}{q} \quad (2.2.3)$$

El resto de las ecuaciones características se obtienen de la misma forma, considerando el voltaje umbral de la ecuación anterior en las curvas $I - V$ del MOSFET. Por lo tanto, la corriente de un ISFET operando en la región de saturación se expresa de la siguiente manera:

$$I_{d(ISFET)} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th(ISFET)})^2 \quad (2.2.4)$$

2.3. Estructura MIM-ISFET

Desde la invención del ISFET en los años 70's, las estructuras que han sido utilizadas para fabricar estos dispositivos han empleado los procesos MOS como base. El óxido expuesto directamente a la actividad iónica de la solución que se desea medir produce los potenciales interfaciales que modulan la corriente del dispositivo, haciendo esta modulación dependiente del nivel de pH en el electrolito.

Sin embargo, estas estructuras no tienen la habilidad de estabilizar la adsorción química de iones a la superficie de su óxido de compuerta; por lo tanto, es necesario el uso de electrodos de referencia externos si se desean mediciones eléctricas más precisas. Usualmente los electrodos de referencia empleados consisten en estructuras externas y están diseñados de tal forma que debe reproducir el mismo potencial sin importar el grado de actividad iónica de la solución, asegurando de esta forma que las variaciones en el potencial interfacial se deban únicamente al nivel de pH de la solución.

La estructura que se muestra en la Figura 2.5(a) constituye un ISFET que se integra con dispositivos MOSFET convencionales mediante un proceso de fabricación estándar CMOS de $0,18\mu m$ junto con platos de Sensado/Referencia basados en estructuras capacitivas MIM (Metal-Insulator-Metal) acopladas a la compuerta. A uno de los capacitores MIM se puede acceder eléctricamente mediante un pad externo (contacto de gate) para polarizar el transistor NMOS en la región de operación deseada; el segundo capacitor MIM se conecta al plato de sensado de tal forma que se genera el potencial electroquímico característico de la interfase óxido-electrolito, obteniendo de esta manera variaciones en la corriente del ISFET con respecto al nivel de pH de la solución medida.

Como se ha mencionado anteriormente, los potenciales interfaciales que le dan a estos dispositivos la característica de reaccionar ante cierto tipo de iones en la solución dependen, en su mayoría, del tipo de óxido que se encuentra sumergido en ella. En la Figura 2.5(b) se muestra una sección transversal de los platos de Sensado/Referencia. Se fabrica mediante la superposición de dos tipos de óxido distintos: una capa de óxido de silicio (SiO_2), sobre la cual se deposita una segunda capa de Nitruro de

Silicio, cuyos grosores son de $1\mu m$ y $0,7\mu m$, respectivamente. La superficie de estos dos platos se encuentra en contacto directo con el electrolito, formando la interfase óxido-electrolito.

$$C_{MIM} = (1,122 fF/\mu m^2)(1800\mu m^2) = 2pF \quad (2.3.1)$$

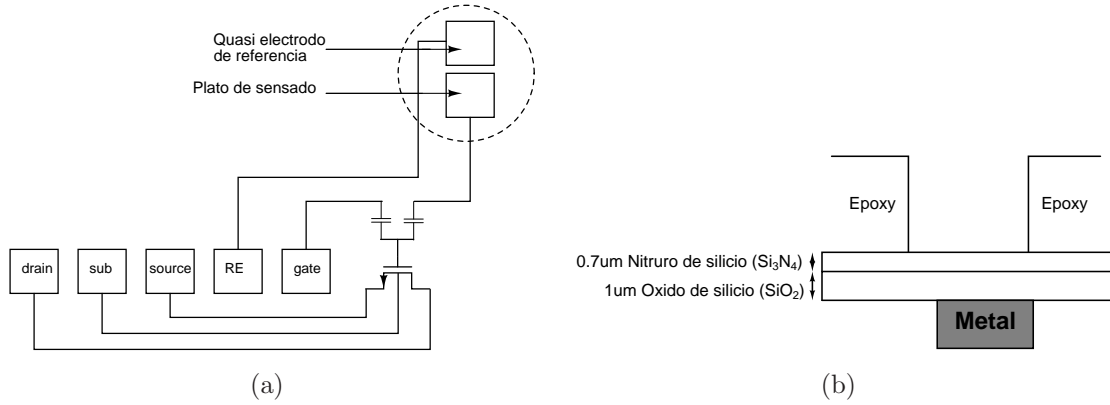


Figura 2.5: Estructura del (a) Diagrama de estructuras sensibles al pH (platos de Sensado/Referencia) e integradas a dispositivos MIM-ISFET (b) Sección transversal de los platos de Sensado/Referencia

Debido a la integración del electrodo de referencia junto con el mismo dispositivo empleando procesos CMOS estándar, la estructura tipo MIM-ISFET tiene como ventaja la eliminación de un electrodo de referencia externo, así como la reducción de costos de producción y, por lo tanto, en el producto final, además de la posibilidad de ser integrado junto con la circuitería de acondicionamiento de la señal u otros bloques analógicos dentro de un mismo chip.

Es importante mencionar que el dispositivo usado para el desarrollo del presente trabajo fue integrado usando un proceso de fabricación estándar CMOS de $0,18\mu m$. La relación de dimensiones del canal, W/L , para el NMOS es de $25\mu m/0,3\mu m$. Las estructuras MIM se forman con dos placas paralelas de metal de $1800\mu m^2$ de área separadas por un dieléctrico de TEOS (TetraEthyl Ortosilicate). La capacitancia por unidad de área proporcionada por el fabricante es de $1,038 fF/\mu m^2$, por lo tanto, la capacitancia total se obtiene de la siguiente forma:

Por otro lado, las capacitancias de cada capa de óxido de la Figura 2.5(b), que deben ser usadas posteriormente para modelar el dispositivo, se pueden calcular mediante la ecuación que describe a los capacitores de placas paralelas que se presenta a continuación:

en el voltaje de compuerta desde $0V$ hasta $1,5V$, y en el electrodo de referencia desde $-2V$ hasta $2V$, este último con incrementos de $1V$. La región de operación del MIM-ISFET fue fijada en inversión débil mediante un voltaje de polarización $V_{ds} = 0,1V$. El esquema de conexión eléctrica usado para la caracterización en el laboratorio se presenta en la Figura 2.6.

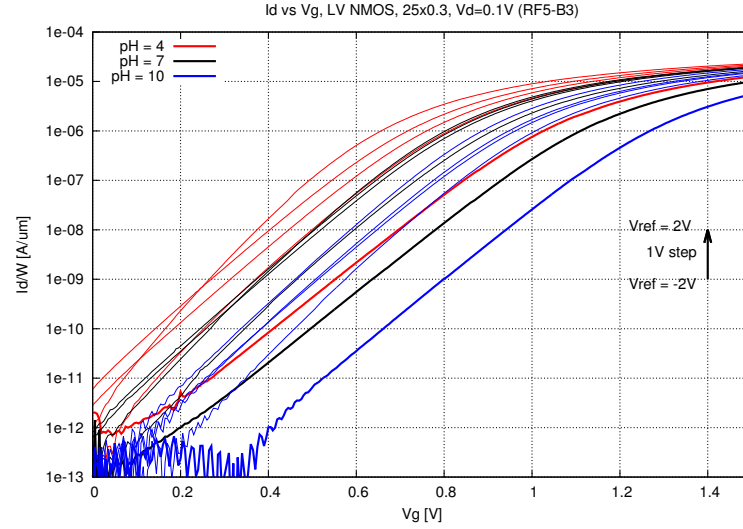


Figura 2.7: Curvas $I_d - V_g$ experimentales en escala semilog

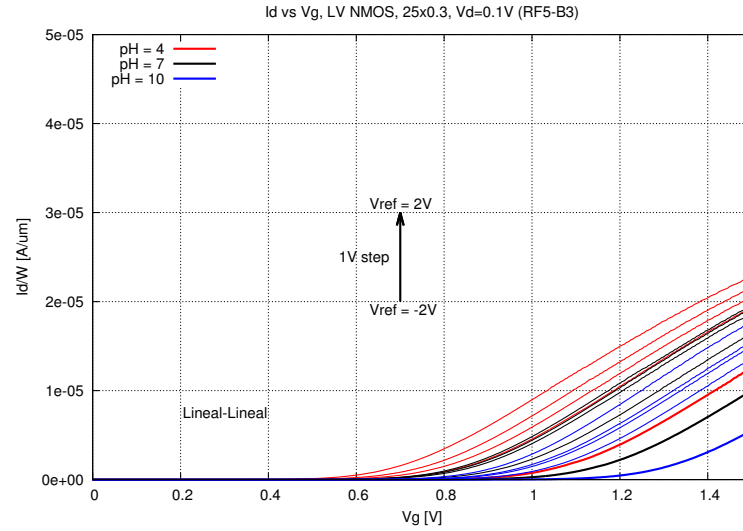
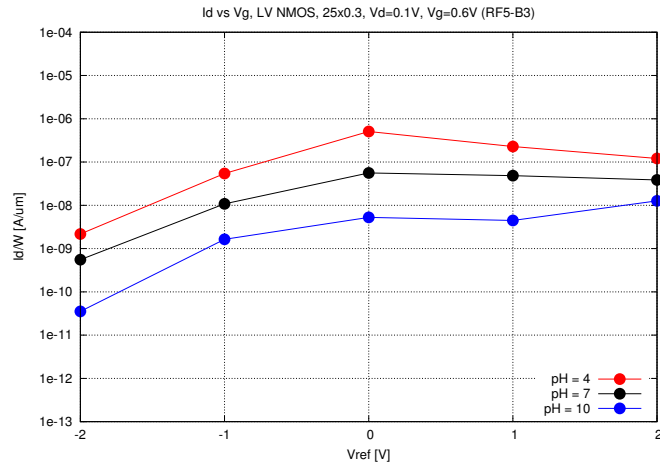
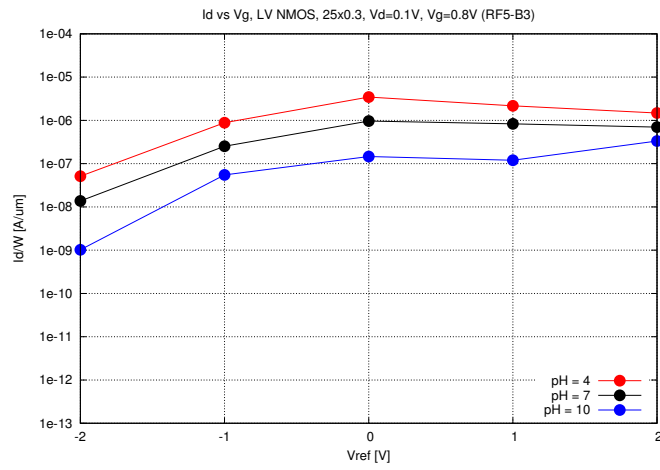


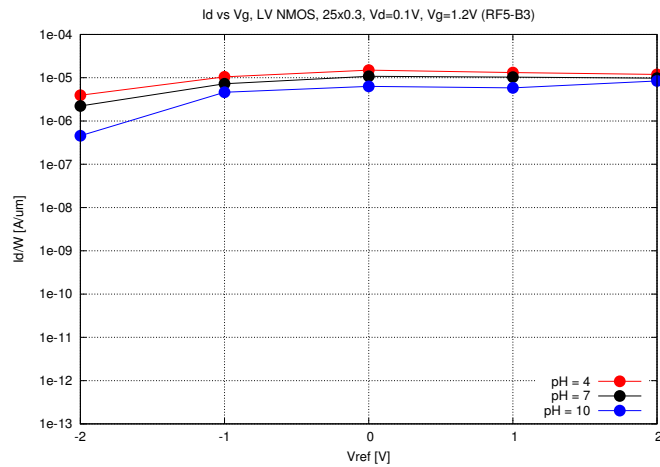
Figura 2.8: Curvas $I_d - V_g$ experimentales en escala lineal



(a) $V_g = 0,6V$



(b) $V_g = 0,8V$



(c) $V_g = 1,2V$

Figura 2.9: Gráfica de la sensibilidad experimental del MIM-ISFET para diferentes valores de V_g con $V_{ref} = 0V$.

Los datos obtenidos de las mediciones son graficados en una escala semilogarítmica con el valor de la corriente I_d normalizada a la dimensión del ancho de canal para el NMOS en la estructura del MIM-ISFET, esto es, I_d/W , como se muestra en la Figura 2.7, y en una escala lineal como se muestra en la Figura 2.8. Se puede observar un comportamiento exponencial similar al de un MOSFET pero con desplazamientos en el voltaje umbral dependientes del nivel de pH en la solución. A partir de los datos obtenidos, la sensibilidad del dispositivo se obtiene trazando una línea vertical para distintos valores de V_g en la gráfica de la Figura 2.7; los puntos de la curva que intersectan esa línea corresponden al nivel de corriente equivalente para el pH de la solución medida. Los resultados obtenidos de la sensibilidad para el MIM-ISFET se presentan en la Figura 2.9.

2.4. Modelado en HSpice del MIM-ISFET

El ISFET sensible a iones de Hidrógeno es tal vez el dispositivo modelado con mayor precisión en lo que respecta a su comportamiento físico y químico [9]. A medida que se ha investigado en estructuras nuevas para su integración junto con otros bloques analógicos (acondicionamiento, por ejemplo), el desarrollo de modelos de simulación se ha convertido en un tema nuevo y bastante interesante para ser explotado.

La idea de un modelo de ISFET en Spice no es nueva. En 1992, Grattarola *et al.* [9] proponen un modelo de simulación que, basándose en la similitud que guardan ambos dispositivos, sustituye la expresión de la ecuación (2.2.2) en el modelo estático del MOSFET. Esto lo hacen introduciendo algunos parámetros adicionales que caracterizan las propiedades físicas del ISFET y que dependen de los materiales usados para su fabricación, a los que ya están definidos para un MOSFET en la instrucción .MODEL de Spice.

Sin embargo, una de las desventajas que surgen de este modelo es la falta de portabilidad del mismo, ya que es necesaria la manipulación del código fuente para que reconozca las nuevas variables introducidas y, por lo tanto, se requiere un conocimiento profundo de las rutinas y subrutinas de programación. Posteriormente, en 1997, Martinoia *et al.* [13] proponen un nuevo modelo de ISFET basado en un macromodelo comportamental que puede ser definido, mediante un subcircuito, en cualquier versión de Spice, en particular en Hspice. La estructura de su propuesta se muestra en la Figura 2.10 [13] y se basa en la teoría de Gouy-Chapman y Helmholtz, en la

cual la doble capa eléctrica de una interfase puede ser modelada mediante capacitores (ver Figura 2.4).

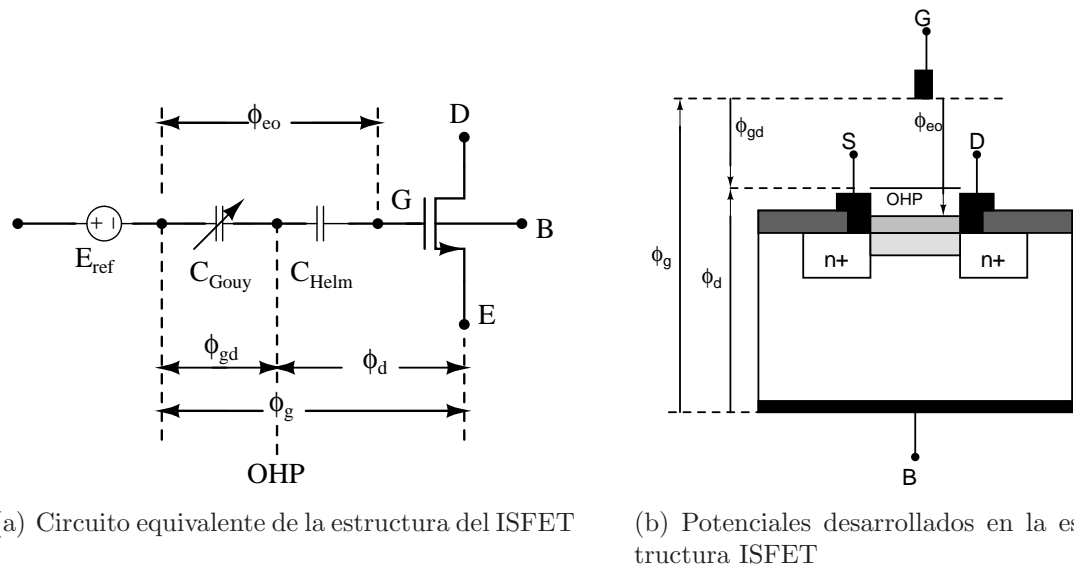


Figura 2.10: ϕ_{eo} es el potencial de la interfase electrolito-aislante; ϕ_{gd} es el potencial a través de la capa de difusión; ϕ_d es la densidad de carga en la capa de difusión

HSpice es la herramienta de simulación más usada en la industria e investigación de diseño de Circuitos Integrados. La posibilidad de utilizar modelos de los dispositivos proporcionados por el fabricante, ofrece simulaciones más exactas y cercanas al comportamiento real del circuito. Es por esto que un modelo adaptado a HSpice se vuelve una herramienta indispensable si se desea trabajar con estos sensores.

En la mayoría de los casos cuando se diseña un circuito integrado, éste se divide en bloques más pequeños, de tal forma que pueden ser probados (por simulación y mediante mediciones eléctricas) individualmente y, en caso de algún error, se puede identificar de forma más rápida y precisa. HSpice tiene, al igual que todas las versiones de Spice, la posibilidad de definir bloques individuales que posteriormente pueden ser incluidos en la declaración de circuito final. Estos bloques se conocen como subcircuitos y son declarados mediante la instrucción `.SUBCKT`. Mientras que en un modelo se define un conjunto de parámetros físicos que serán usados por varios elementos (MOSFET, por ejemplo), los subcircuitos representan una topología de circuito, la cual puede ser conectada, mediante sus pines externos, a cualquier parte en el circuito, es decir, los subcircuitos pueden ser visualizados como una caja negra con sus pines de entrada y salida.

Considerando la Figura 2.5(a), y de acuerdo con el modelo de la doble capa eléctrica para la interfase óxido-electrolito, el MIM-ISFET puede ser considerado como dos etapas completamente desacopladas: una electrónica (del MOSFET, que es la estructura base del ISFET) y una electroquímica (que es la interfase óxido-electrolito) [13]. A partir de esta suposición, y tomando como base la Figura 2.10, se propone el modelo equivalente de la Figura 2.11 para el MIM-ISFET, en el cual se incluyen las capacitancias de cada capa de óxido, $C_{Si_3N_4}$ y C_{SiO_2} , con las que se fabrican los platos de Sensado/Referencia, las capacitancias MIM, C_{MIM} , y la capacitancia interfacial equivalente de la doble capa, C_{eq} , que corresponde a la ecuación (2.1.3). Además, un divisor resistivo es incluido para modelar la unión de los platos de Sensado y Referencia a través de la solución electrolítica.

La propuesta del circuito equivalente para el MIM-ISFET es similar en su estructura a la reportada por Georgiou et al. en [19], en la que se usan capacitancias de acoplamiento en la compuerta del NMOS que conforma el ISFET para agregar una terminal extra de control, la cual usan para compensar variaciones en la respuesta del dispositivo debidas a cargas atrapadas en el mismo, al mismatch, y a grandes variaciones en el voltaje umbral, entre otras cosas. Sin embargo, en este último el electrodo de referencia debe añadirse de forma externa como cualquier ISFET convencional.

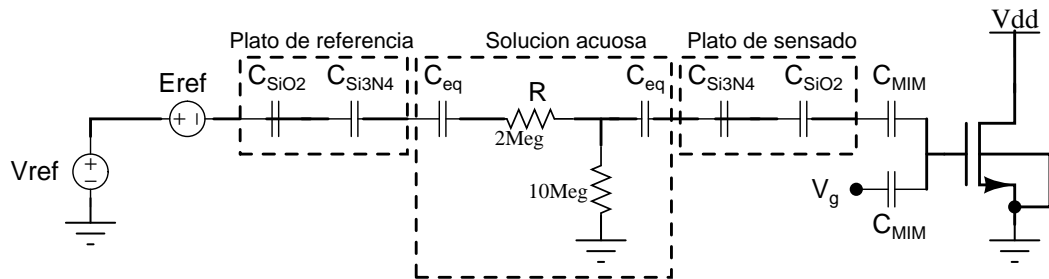


Figura 2.11: Modelo equivalente propuesto para el MIM-ISFET

Antes de proceder con la descripción circuital del macromodelo en HSpice, es importante resaltar que, debido a que en la mayoría de simuladores se reemplazan los capacitores por circuitos abiertos en simulaciones DC, errores de convergencia asociados a nodos flotantes, como el de la compuerta del NMOS en la Figura 2.5(a), surgen en la simulación, haciendo imposible obtener una respuesta confiable si la descripción circuital se introduce de forma directa.

Una solución a este problema se ha encontrado en el modelado de transistores de

compuerta flotante (FG, por sus siglas en inglés) [20], en donde se obtiene la expresión para el voltaje de compuerta en función de la carga acumulada en las capacitancias asociadas a ese nodo, que en nuestro caso corresponden a C_{MIM} , C_{SiO_2} , $C_{Si_3N_4}$ y C_{eq} , y se incluyen, además, en forma de fuentes de voltaje dependientes de voltaje (VCVS).

Dicho esto, el modelo del MIM-ISFET se modifica agregando cuatro fuentes VCVS para obtener el que se observa en la Figura 2.12, donde las ganancias de cada fuente están dados por la siguientes relaciones [20]:

$$\begin{aligned} a_1 &= \frac{2C_{pass}}{C_{pass} + C_{MIM} + C_{gd} + C_{gs}} \\ a_2 &= \frac{C_{MIM}}{C_{pass} + C_{MIM} + C_{gd} + C_{gs}} \\ a_3 &= \frac{C_{gs}}{C_{pass} + C_{MIM} + C_{gd} + C_{gs}} \\ a_4 &= \frac{C_{gd}}{C_{pass} + C_{MIM} + C_{gd} + C_{gs}} \end{aligned} \quad (2.4.1)$$

donde C_{pass} corresponde a la capacitancia en serie de C_{eq} , $C_{Si_3N_4}$, C_{SiO_2} y C_{MIM} .

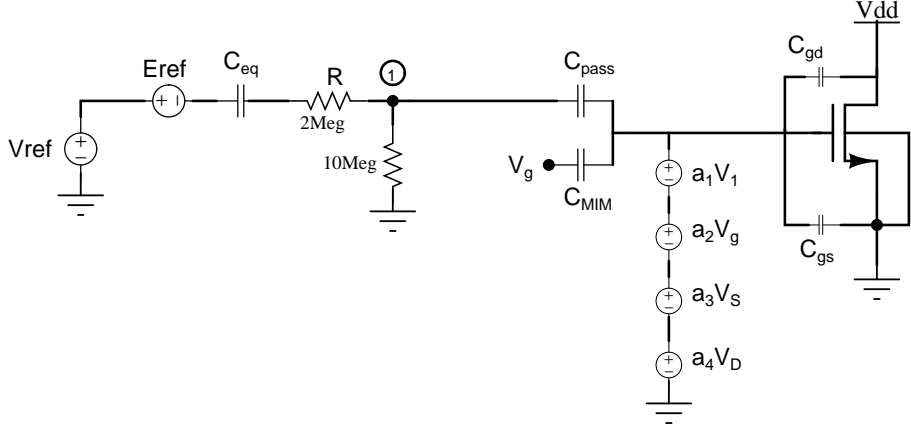


Figura 2.12: Modelo equivalente del MIM-ISFET para simulación de nodos flotantes

Finalmente, el macromodelo comportamental del MIM-ISFET se presenta en la Figura 2.13, donde se observan las cinco terminales disponibles del dispositivo a las cuales se tiene acceso eléctricamente mediante pines externos, de las cuales, cuatro son las que se pueden encontrar en cualquier MOSFET convencional: drain (D), gate (G), source (S), y bulk (B), y una terminal empleada para aplicar el voltaje de referencia,

que en las estructuras ISFET se hace mediante un electrodo integrado al dispositivo final.

La fuente E_{ref} corresponde al potencial del electrodo de referencia, el cual se debe incluir en la ecuación del voltaje umbral para el ISFET. También, debido a que el trabajo reportado en [13] fue desarrollado para un óxido de Nitruro de Silicio (Si_3N_4), algunos de los parámetros físicos y químicos empleados en dicho trabajo se utilizan aquí para el desarrollo del modelo MIM-ISFET en HSpice.

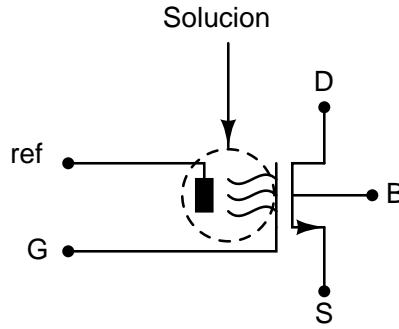


Figura 2.13: Macromodelo comportamental del MIM-ISFET

2.4.1. Validación del modelo MIM-ISFET

Del mismo modo que se hizo para la caracterización experimental del MIM-ISFET, es necesario obtener las curvas $I - V$ del macromodelo propuesto con las mismas condiciones eléctricas. En la simulación, la solución acuosa es emulada mediante una fuente de voltaje en DC, cuyo valor corresponde al nivel de pH deseado, a saber, 4, 7 y 10V, como se observa en el esquema eléctrico de la Figura 2.14.

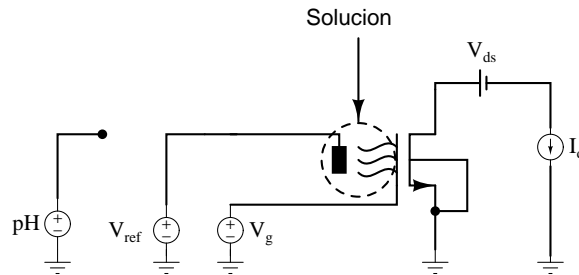


Figura 2.14: Esquema eléctrico para caracterización del modelo de MIM-ISFET en HSpice

Las curvas $I_d - V_g$ en escala semilogarítmica y lineal, así como las gráficas de

sensitividad obtenidas en la simulación del modelo para HSpice se presentan en las Figuras 2.15 a 2.17, donde se puede observar un comportamiento similar al de los resultados experimentales.

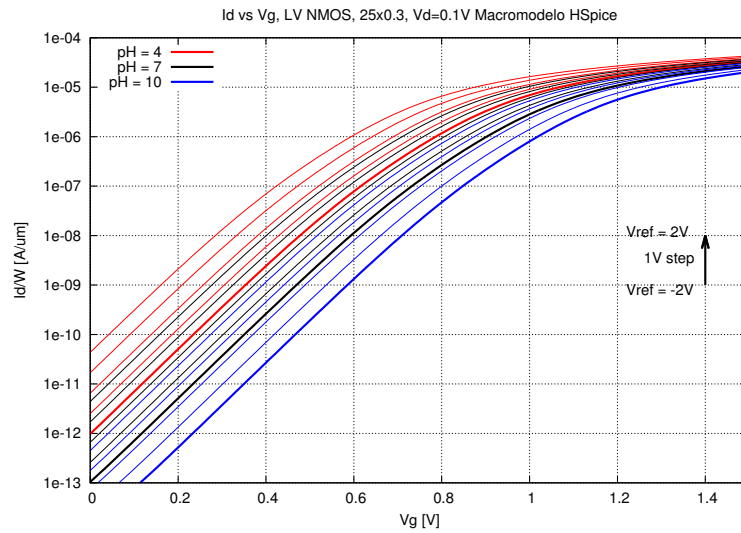


Figura 2.15: Curvas $I_d - V_g$ del macromodelo simulado en HSpice en escala semilogarítmica

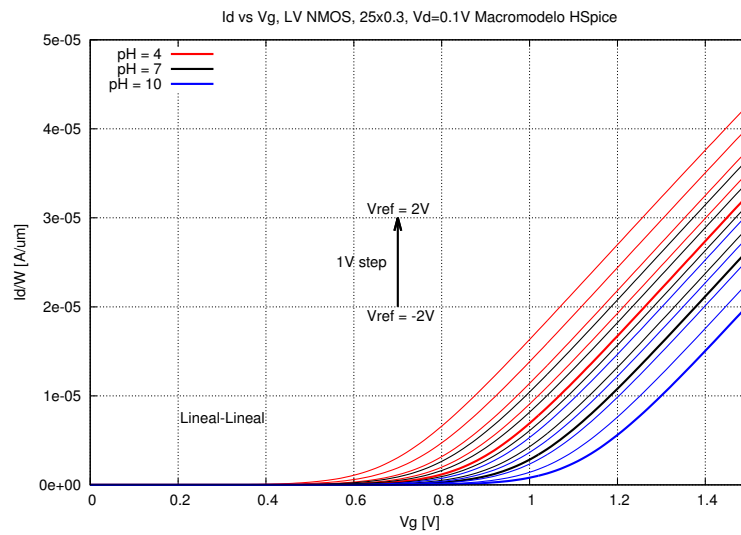


Figura 2.16: Curvas $I_d - V_g$ del macromodelo simulado en HSpice en escala lineal

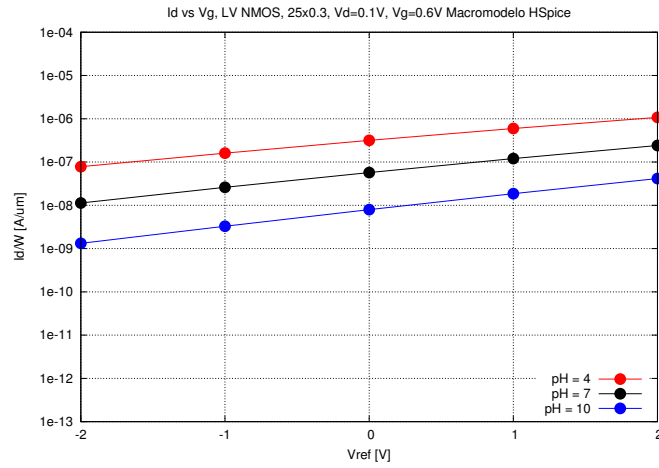
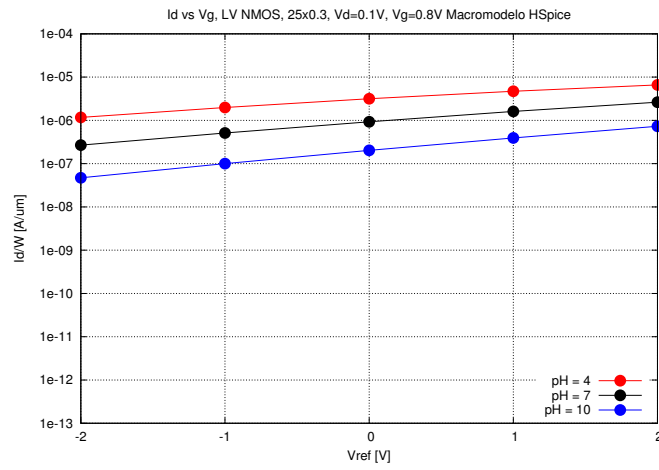
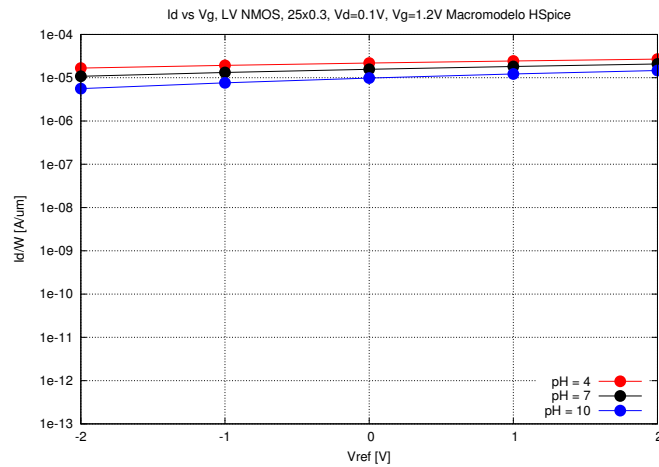
(a) $V_g = 0,6V$ (b) $V_g = 0,8V$ (c) $V_g = 1,2V$

Figura 2.17: Gráfica de la sensibilidad simulada del MIM-ISFET para diferentes valores de V_g y $V_{ref} = 0V$

2.5. Comparación de resultados experimentales y simulados

Con el fin de validar el modelo de simulación desarrollado y determinar su fiabilidad, se realiza la comparación entre los resultados de HSpice y los experimentales. Las Figuras 2.18(a) a 2.18(c) presentan una comparativa de las curvas características $I_d - V_g$ en escala semilogarítmica para el MIM-ISFET con valores de V_{ref} de $-1V$, $0V$ y $1V$, y de igual manera para escala lineal en la Figura 2.19. Asimismo, en las Figuras 2.20(a) a 2.20(c) se comparan los resultados de la sensibilidad experimental y simulada del dispositivo.

Es importante resaltar que el modelo de simulación fue desarrollado para un valor de referencia de $V_{ref} = 0V$ y está contemplado en el trabajo futuro adaptarlo al rango completo de $-2V$ a $2V$ con que se caracterizó al MIM-ISFET.

Adicionalmente, se puede ver en las gráficas obtenidas experimentalmente que existe un comportamiento no lineal muy pronunciado en la sensibilidad del dispositivo, lo cual puede deberse a algunas cargas atrapadas en el mismo ya que, para evitar daños en el sensor debido a la exposición directa con la solución, se cubre el área donde se encuentra el NMOS y el resto de los elementos que conforman la estructura MIM-ISFET con una resina epóxica, dejando expuestos al electrolito únicamente los platos de Sensado/Referencia.

Estas cargas tienen un efecto muy significativo en el voltaje umbral del NMOS, modificando de esta forma la sensibilidad. Por lo tanto, con el fin de incluir el comportamiento con los diferentes voltajes de V_{ref} en el modelo, es necesario obtener antes una descripción matemática de ellas.

El comportamiento del modelo desarrollado tiene la misma tendencia que las mediciones realizadas para el MIM-ISFET, es decir, cualitativamente tienen el mismo comportamiento, por lo que se considera lo suficientemente bueno para el objetivo principal de la tesis que consiste en el diseño del circuito de acondicionamiento y calibración, asegurando que será eficiente para los rangos de operación del MIM-ISFET.

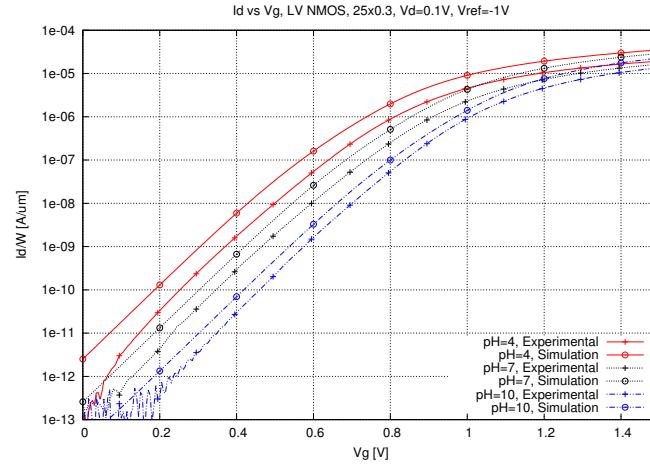
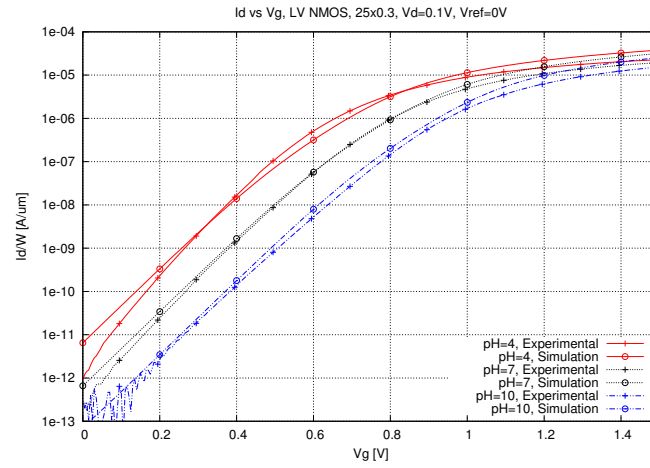
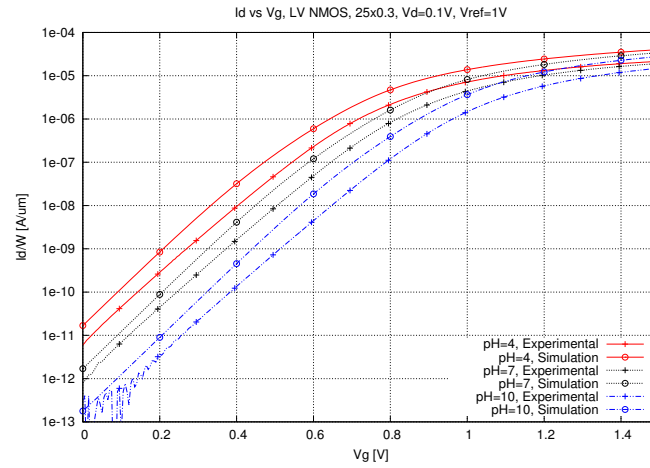
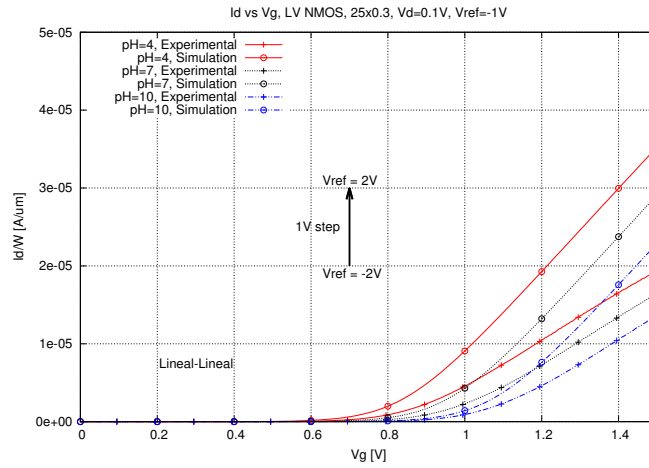
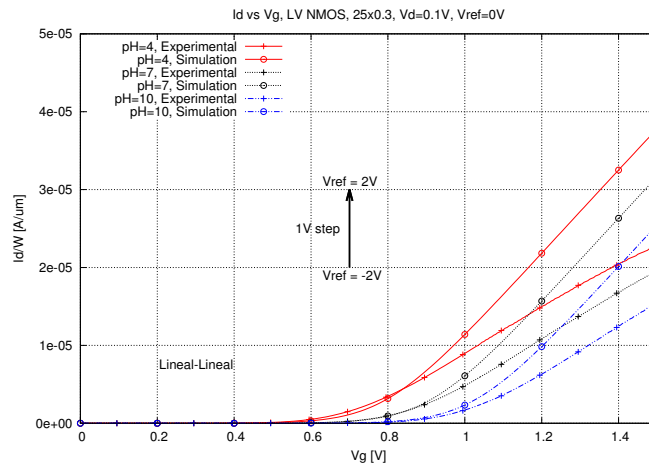
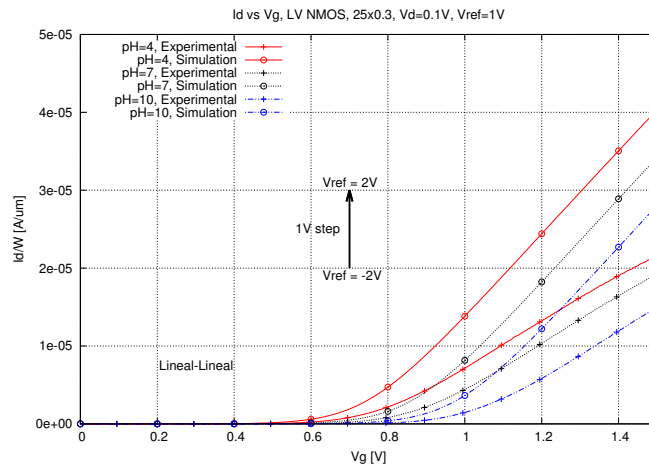
(a) $V_{ref} = -1V$ (b) $V_{ref} = 0V$ (c) $V_{ref} = 1V$

Figura 2.18: Comparación de las curvas $I_d - V_g$ obtenidas en simulación y experimentalmente para voltajes de referencia de (a) $V_{ref} = -1V$, (b) $V_{ref} = 0V$ y (c) $V_{ref} = 1V$, en escala semilogarítmica


(a) $V_{ref} = -1V$

(b) $V_{ref} = 0V$

(c) $V_{ref} = 1V$
Figura 2.19: Comparación de las curvas $I_d - V_g$ obtenidas en simulación y experimentalmente para voltajes de referencia de (a) $V_{ref} = -1V$, (b) $V_{ref} = 0V$ y (c) $V_{ref} = 1V$, en escala lineal

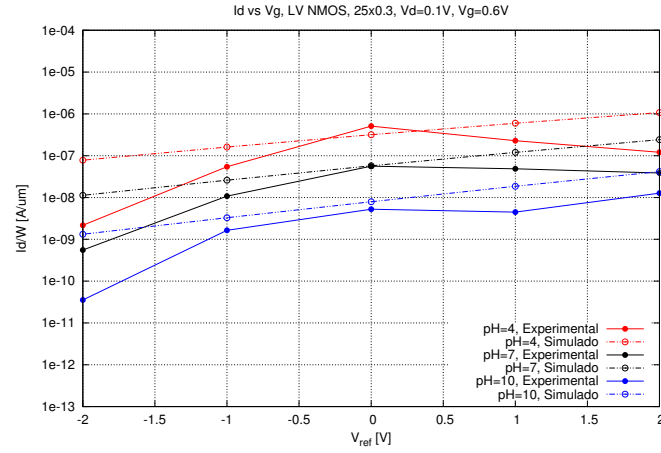
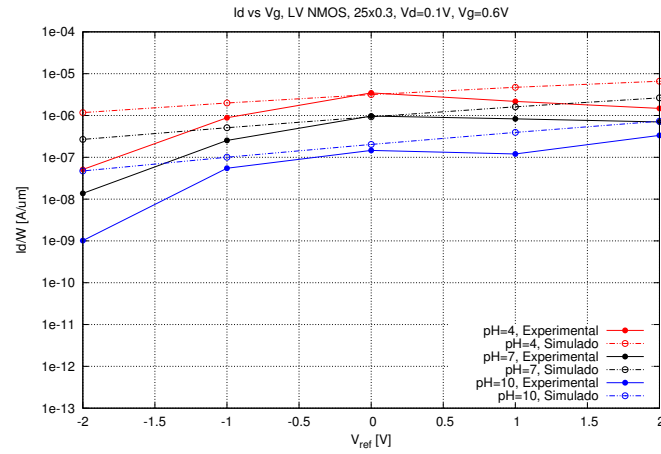
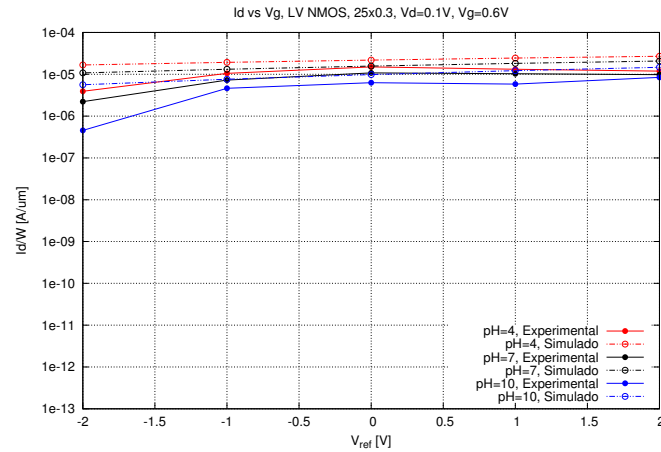
(a) $V_g = 0,6V$ (b) $V_g = 0,8V$ (c) $V_g = 1,2V$

Figura 2.20: Comparación de la sensibilidad obtenida en simulación y experimentalmente para diferentes valores de V_g con $V_{ref} = 0V$

2.6. Conclusiones

Se presentó una explicación breve de la teoría que describe el comportamiento de un ISFET, introduciendo una estructura novedosa que tiene dos capacitancias acopladas en la compuerta conocida como MIM-ISFET. A partir de los parámetros físicos del dispositivo MIM-ISFET, se generó un modelo de simulación en HSpice para un voltaje de referencia de $V_{ref} = 0V$, adaptando el trabajo reportado en [13].

Se presentaron las curvas características del dispositivo tanto experimentales como simuladas, a partir de las cuales se realizaron comparativas para validar el modelo. Se demostró que este tiene las mismas tendencias tanto en su respuesta característica $I_d - V_g$ como en la sensibilidad del mismo, operando en los mismos rangos de magnitud. Por lo tanto, se concluye que este modelo es lo suficientemente adecuado para el objetivo principal de esta tesis que consiste en diseñar un circuito de acondicionamiento y calibración para el MIM-ISFET.

Sistema de corrección de Offset para el MIM-ISFET

El éxito reciente en la fabricación de los transistores de efecto de campo sensibles a iones (ISFET) en procesos CMOS estándar ha generado un amplio esfuerzo en la investigación para lograr integrar estos dispositivos junto con los circuitos de acondicionamiento de la señal [21]. El MIM-ISFET, por sí solo, proporciona una corriente que varía en relación al nivel de pH de la solución a medir, lo cual resulta ineficiente cuando es usado junto con otros sistemas analógicos para procesar la señal debido a que las variaciones de corriente son muy pequeñas, y por lo tanto, difíciles de medir con precisión. Para lograr obtener una respuesta de salida que pueda ser medida y posteriormente procesada de manera directa, un circuito analógico de acondicionamiento, conocido como “circuito de lectura”, debe ser asociado al MIM-ISFET.

Al igual que la mayoría de los circuitos integrados, el proceso de fabricación genera algunas desviaciones en la respuesta del sistema, es decir, casi nunca un circuito integrado tendrá la misma respuesta de salida que la obtenida en el proceso de diseño y simulaciones. Es por esto que, especialmente en el caso de los sensores, se debe diseñar un sistema de calibración que permita estandarizar la respuesta de los mismos para todo el lote de producción. A esta combinación del sensor con la interfaz electrónica se le conoce en la literatura como *sensor inteligente integrado*, y tiene la ventaja de que provee una salida estándar, que podría simplificar la conexión del sensor a un procesador electrónico de señales (microcontroladores, computadoras, etc.) [2]. Adicionalmente, la integración de la electrónica con el ISFET tiene la potencial ventaja de lograr, por ejemplo, compensación de temperatura “on-chip”, mejor relación señal a ruido, multiplexación de varios ISFET’s “on-chip”, entre otras.

3.1. Circuito de Lectura del MIM-ISFET

A partir del surgimiento del ISFET, varias estructuras han sido propuestas para obtener de este dispositivo una señal medible y procesable. Una de las configuraciones más utilizadas es la de par diferencial, en la que el sensor es sustituido por uno de los transistores de entrada para convertir las variaciones de la corriente $I_{d(ISFET)}$ en un voltaje de salida [21, 22].

En 1989, por ejemplo, Wong *et al.* [23] utilizan el ISFET como uno de los transistores de entrada en la etapa diferencial de un amplificador operacional, el cual es configurado como un seguidor de voltaje de tal forma que, si existe alguna diferencia entre las dos entradas ocasionadas por el voltaje umbral del ISFET (de acuerdo con el tipo de pH de la solución medida), esas variaciones se verán reflejadas en el voltaje de salida, obteniendo así una sensibilidad que puede ser medida en términos de V/pH . Sin embargo, debido al efecto de cuerpo en los dispositivos, el voltaje umbral puede verse modificado de manera no controlada provocando variaciones en la sensibilidad, lo cual representa un problema si se desea obtener una respuesta bien definida.

En 2004, Morgenshtein *et al.* [24] proponen un circuito de lectura basado en un par complementario ISFET/MOSFET (CIMP, por sus siglas en inglés), en el cual se elimina el efecto de cuerpo, propiciando la integración en microistemas CMOS. La Figura 3.1 muestra el diagrama eléctrico del circuito de lectura CIMP. Los cambios en el voltaje umbral del ISFET generados por la actividad iónica en la solución medida generan cambios en la corriente, I_d de la rama. A su vez, el amplificador operacional proporciona una retroalimentación hacia la compuerta del PMOS para compensar dichas variaciones y mantener una corriente constante. El nivel de voltaje de retroalimentación, V_{sens} , es entonces el equivalente al nivel de pH en la solución.

Para reducir la complejidad en el análisis del circuito se supone un amplificador operacional ideal, es decir, con resistencia de entrada infinita. Debido a que, idealmente, ninguna corriente entra hacia el amplificador, las corrientes en el PMOS y en el ISFET deben ser iguales. Con ambos dispositivos operando en la región de saturación, se puede establecer la siguiente relación:

$$I_{d_p} = a \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs_p} - V_{th_p})^2 \quad (3.1.1)$$

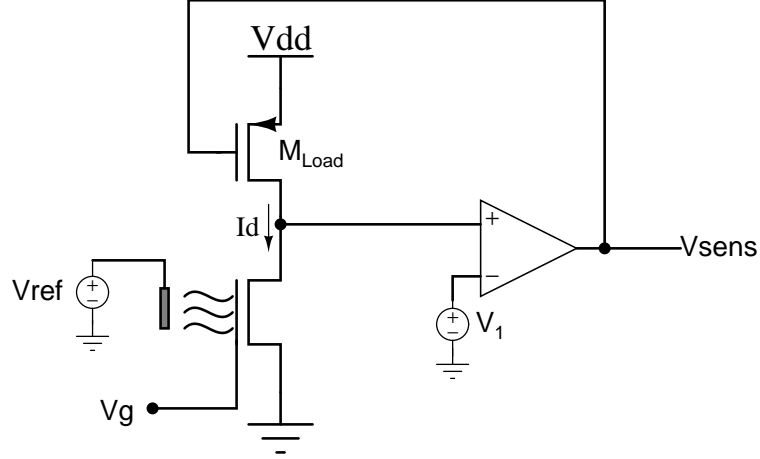


Figura 3.1: Circuito de lectura CIMP

$$I_{d(ISFET)} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs(ISFET)} - V_{th(ISFET)})^2 \quad (3.1.2)$$

donde $a = \frac{\frac{1}{2} \mu_p C_{ox} \frac{W}{L}}{\frac{1}{2} \mu_n C_{ox} \frac{W}{L}}$. Para encontrar la dependencia del voltaje de salida, V_{sens} , con el voltaje umbral, V_{th} , se sustituye la ecuación (3.1.1) en (3.1.2) resultando:

$$\sqrt{a}(V_{gs_p} - V_{th_p}) = (V_{gs(ISFET)} - V_{th(ISFET)}) \quad (3.1.3)$$

Despejando el voltaje de compuerta del PMOS, V_{gs_p} tenemos lo siguiente:

$$V_{gs_p} = \frac{V_{gs(ISFET)}}{\sqrt{a}} + V_{th_p} - \frac{V_{th(ISFET)}}{\sqrt{a}} \quad (3.1.4)$$

donde los voltajes $V_{gs(ISFET)}$, V_{th_p} y V_{s_p} son constantes. Por lo tanto, las variaciones en el voltaje de salida del amplificador operacional se puede expresar en función de las variaciones en el nivel del pH de la siguiente forma:

$$\Delta V_{sens} = \frac{\Delta V_{th(ISFET)}(pH)}{\sqrt{a}} \quad (3.1.5)$$

Se puede observar de la ecuación (3.1.5) que se tiene un control en la sensibilidad del sistema mediante el término a , el cual puede ser modificado con las dimensiones de los dispositivos. Debido a esta característica, a la baja complejidad del sistema y el área reducida, se ha elegido utilizar esta propuesta como el circuito de acondicionamiento para el sistema MIM-ISFET que se presenta y desarrolla en este trabajo.

3.1.1. Simulación del sistema de acondicionamiento

Cadence es un programa de diseño electrónico asistido por computadora (CAD) ampliamente utilizado en la industria de los circuitos integrados. Consiste en una interfaz gráfica donde se puede definir la topología del circuito deseado empleando símbolos predefinidos de la tecnología en la cual se desea implementar el diseño. Cuenta también, entre otras, con una herramienta para diseñar el layout del dispositivo incluyendo pruebas de comparación “Layout vs. Schematic”, mediante las cuales se establece la correcta interconexión de las pistas generadas en el layout y se pueden evitar de esta forma errores en el desempeño del circuito e incluso un daño provocado por cortocircuito. Posterior a la implementación del layout, es posible realizar simulaciones incluyendo las posibles capacitancias que se generarán debido a las pistas de interconexión, las dimensiones de los dispositivos y otros factores, obteniendo una respuesta aún más cercana al funcionamiento final del circuito integrado.

Es importante recordar que la estructura MIM-ISFET con la que se trabajó consiste en un circuito integrado fabricado por *Freescale Semiconductor*, de modo que el sistema de acondicionamiento y calibración es un circuito integrado que será enviado a fabricación por separado. Debido a esto, la implementación en Cadence deberá ser únicamente para este último. Por otro lado, es necesario incluir en la simulación el comportamiento del MIM-ISFET.

En el capítulo 2 se propuso y validó un modelo eléctrico del MIM-ISFET para su uso en HSpice. Sin embargo, el diseño del circuito de acondicionamiento y calibración se realizó en el entorno Cadence. Aunque es posible adaptar el modelo para su uso en este entorno, se prefirió en este caso generar una look-up table para modelar el dispositivo. Por ello, se generó una tabla de datos con dos columnas en formato $pH \mid V_{g_{ISFET}}$, es decir, se imprime el valor del voltaje en la compuerta del NMOS (Figura 2.5(a)) para cada valor de pH en un barrido desde 4 hasta 10 con un voltaje de referencia $V_{ref} = 0V$, obteniendo así el comportamiento en voltaje del dispositivo debido a la interacción iónica en la interfase óxido-electrolito. De esta forma la implementación en Cadence del modelo se hace introduciendo un NMOS con una fuente de voltaje piecewise conectada en la compuerta del mismo, donde el valor de la fuente equivale a los datos de la “look-up table” generada anteriormente.

En la Figura 3.2 se presenta el diagrama a nivel transistor del circuito de lectura CIMP implementado en Cadence, donde se muestra en un recuadro punteado el equi-

valente del MIM-ISFET. Se utilizan las librerías de los dispositivos proporcionadas por el fabricante para la tecnología UMC $0,18\mu m$, con voltajes de alimentación de $0V - 1,8V$. Una vez implementado el circuito de acondicionamiento a nivel transistor, se procede a generar el layout asociado a este bloque analógico.

Los transistores que conforman el par diferencial deben tener características iguales para evitar errores debidos a “mismatch”. Con el fin de minimizar dichos errores, se utiliza una técnica de layout conocida como “interdigitado”, que consiste en dividir un transistor en varios más pequeños conectados en paralelo; de esta forma se puede intercalar $M1$ y $M2$ en un solo bloque siguiendo un patrón de la forma $M1|M2|M2|M1$, por ejemplo. Adicionalmente, el interdigitado reduce el área usada del layout debido a la distribución que tienen los transistores, en los cuales, si existe una terminal en común entre dos elementos, la región de metal puede ser combinada en una sola. De esta forma se obtiene el layout que se muestra en la Figura 3.3 para el circuito de acondicionamiento.

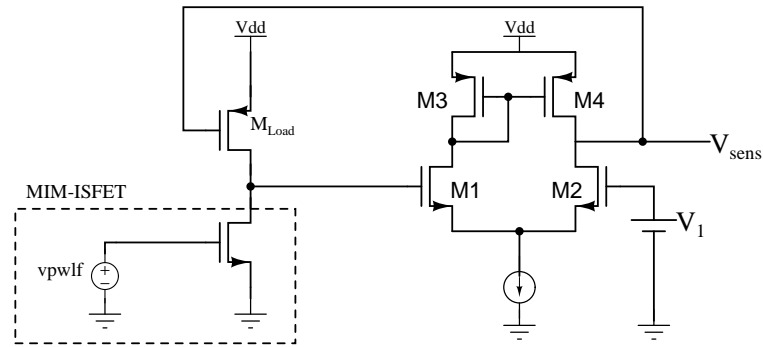


Figura 3.2: Diagrama eléctrico a nivel transistor del circuito de lectura implementado en Cadence

Cadence permite realizar un archivo extraído a partir del layout en el cual el programa mismo añade las capacitancias y resistencias parásitas que pueden generarse debido a los metales usados, a la posición de los dispositivos, y otros factores más. De esta forma, la simulación post-layout nos da una idea más certera del comportamiento que tendrá nuestro diseño posterior a su fabricación, permitiendo validar de manera más precisa el desempeño del mismo.

La respuesta del circuito de acondicionamiento proporciona un voltaje de salida en función del nivel de pH de la solución, con una sensibilidad de $80mV/pH$ como se puede observar en la Figura 3.4, la cual se determina calculando la pendiente entre los niveles máximo y mínimo del sistema. Sin embargo, como se verá en el siguiente

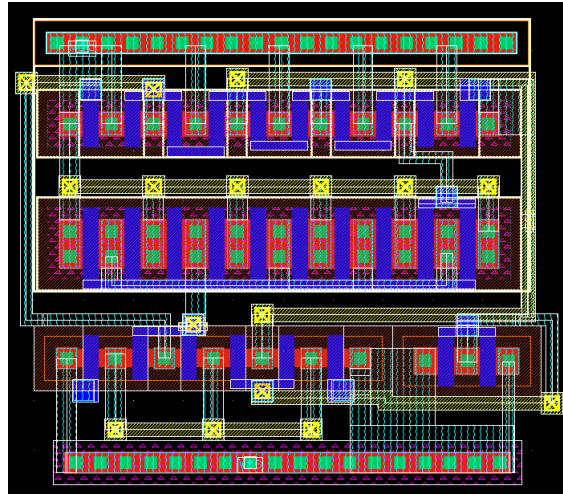


Figura 3.3: Layout del circuito de acondicionamiento

apartado, debido al proceso de fabricación, ninguno de los circuitos integrados tienen la misma respuesta que la obtenida en la simulación. Con el fin de realizar un diseño más robusto teniendo en cuenta estas variaciones y, además, de temperatura y voltaje de alimentación, los fabricantes de circuitos integrados proporcionan unos modelos de simulación en los cuales se considera estas desviaciones que alejan el comportamiento real del ideal.

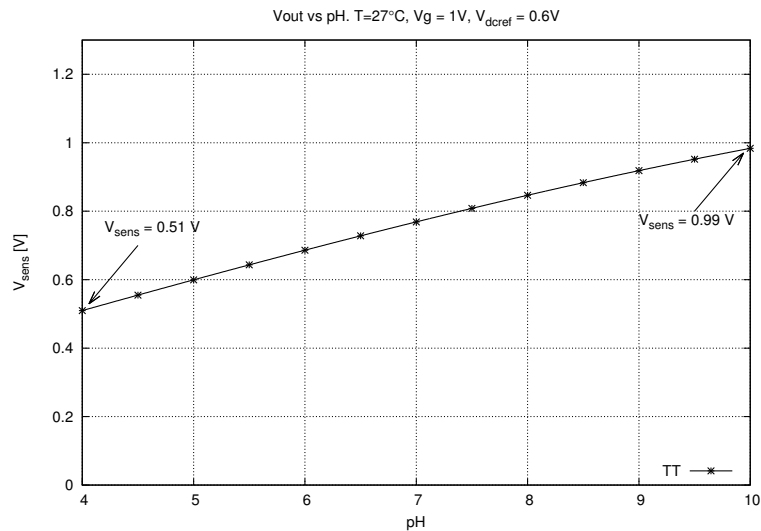


Figura 3.4: Respuesta del circuito de acondicionamiento

3.2. Errores en la función de transferencia del sensor y circuito de acondicionamiento

Como se explicó en el capítulo 1, debido a errores que pueden presentarse en su función de transferencia, la respuesta de cada sensor individual es diferente. Las variaciones en el proceso de fabricación de los dispositivos son una de las causas que provocan estos errores. De este modo, a la incertidumbre del sensor debida al proceso se suman también las variaciones que se generan en el circuito de lectura.

Para poder determinar el comportamiento de la señal V_{sens} , se realiza una simulación de esquinas para el circuito de la Figura 3.2, incluyendo variaciones de proceso del MIM-ISFET. El resultado de esta simulación se muestra en la Figura 3.5, donde se pueden encontrar, principalmente, errores de offset y errores de ganancia en las curvas graficadas, además de un comportamiento ligeramente no lineal.

A partir de estos resultados de simulación obtenidos se puede determinar, de manera cuantitativa, el porcentaje de error que tiene cada esquina de proceso con respecto a la nominal, además de la linealidad de cada una de ellas. El error relativo se obtiene de la siguiente ecuación:

$$\varepsilon_r = \frac{x - y}{y} \cdot 100 [\%] \quad (3.2.1)$$

donde la variable x representa la medida de la curva a la cual se le está calculando el error, y y representa la medida de la curva estándar. Cabe mencionar que, el error relativo puede ser positivo o negativo, es decir, por exceso o defecto de la señal medida con respecto a la estándar.

Aplicando la ecuación (3.2.1) a las curvas de la Figura 3.5, se obtienen los porcentajes de error de offset, ganancia y linealidad, como se muestra en las tablas 3.1 a 3.3:

| Esquina de proceso | Error absoluto [mV] | Error relativo [%] |
|--------------------|-------------------------|--------------------|
| SS | 84,8 | 16,64 |
| FF | -83,5 | -16,38 |
| FNSP | -122,5 | -24 |
| SNFP | 119 | 23,35 |

Tabla 3.1: Error absoluto y relativo de offset debido a variaciones de proceso en el sensor y circuito de lectura

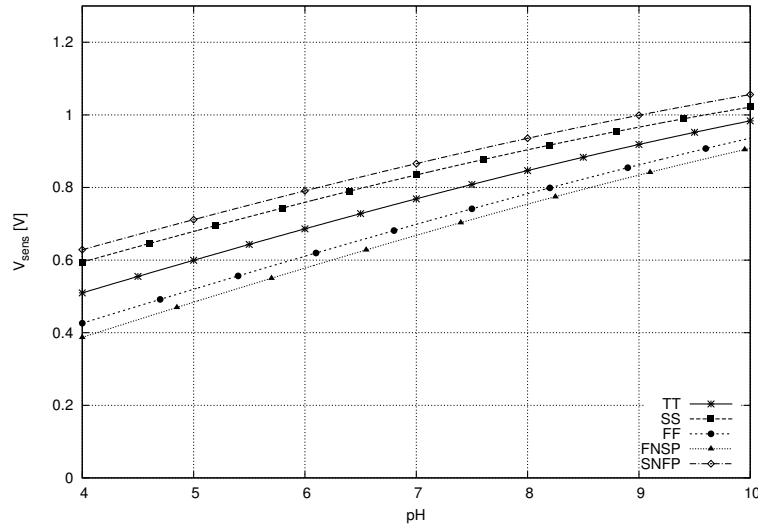


Figura 3.5: Variaciones de proceso para el circuito de lectura CIMP

| Esquina de proceso | Error absoluto [mV/pH] | Error relativo [%] |
|--------------------|----------------------------|--------------------|
| SS | -8,7 | -10,87 |
| FF | 5 | 6,25 |
| FNFP | 6,8 | 8,5 |
| SNFP | -8,8 | -11 |

Tabla 3.2: Error absoluto y relativo de ganancia debido a variaciones de proceso en el sensor y circuito de lectura

| Esquina de proceso | Error absoluto [mV] | Error relativo [%] |
|--------------------|-------------------------|--------------------|
| TT | 21,7 | 3 |
| SS | 26,1 | 3,2 |
| FF | 17,1 | 2,6 |
| FNFP | 20,4 | 3,2 |
| SNFP | 23,1 | 2,7 |

Tabla 3.3: Error absoluto y relativo de linealidad debido a variaciones de proceso en el sensor y circuito de lectura

Como se puede ver en las tablas anteriores, el circuito de acondicionamiento, en suma con el MIM-ISFET, presenta considerables errores debido al proceso de fabricación, lo cual resulta ser muy ineficiente debido a que pueden obtenerse diferentes lecturas de pH entre un dispositivo y otro bajo las mismas condiciones. Debido a esto, es necesario implementar, junto con el MIM-ISFET y circuito de lectura, un sistema de corrección que permita calibrar *in situ* el sensor y obtener así un comportamiento

estandarizado. De los tres errores, el más significativo es el error de offset, que puede llegar a ser del 23,35 % frente al 10,87 % para el de ganancia y 3,2 % de linealidad. De este modo, la primera propuesta de esta tesis consiste en un sistema de calibración de offset programable digitalmente, el cual se describe en la siguiente sección.

3.3. Circuito de corrección de offset

El principio de operación del circuito de corrección de offset propuesto consiste en aplicar una traslación a las curvas de la Figura 3.5, de tal forma que todas ellas intersecten en el mismo punto con la entrada mínima ($\text{pH}=4$). Esto es equivalente a aplicar una compensación de offset al añadir un factor de corrección apropiado para cada curva. Como será demostrado, esto puede ser fácilmente logrado en el dominio de la corriente debido a que la suma de corrientes se hace de manera directa, para lo cual se necesita únicamente un nodo de baja impedancia.

La Figura 3.6 presenta el diagrama a bloques propuesto para implementar el método de calibración. Un amplificador de transconductancia (OTA) convierte la salida del circuito de acondicionamiento, V_{sens} , en una corriente I_{sens} . Por otro lado, una corriente programable digitalmente, $a_1 I_{\text{ref}}$ es sumada o restada de I_{sens} en un nodo de baja impedancia; la corriente de referencia I_{ref} es generada en la red de polarización del sistema y se introduce directamente en la red M-2M para ponderar según el valor de la palabra de control, $b(3)$. Finalmente, la corriente resultante es convertida nuevamente en un voltaje mediante un amplificador de transimpedancia (TIA).

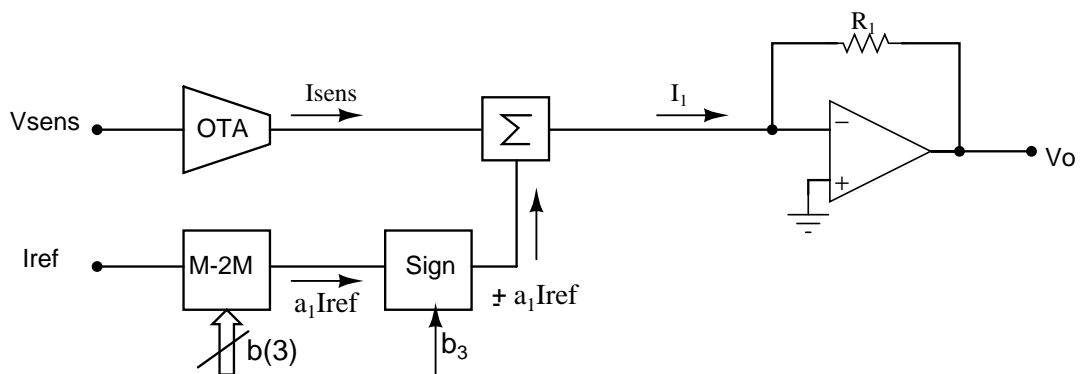


Figura 3.6: Diagrama de bloques para el sistema de calibración de offset

El diseño de cada bloque analógico de la Figura 3.6 se presenta en las siguientes secciones junto con sus respectivas simulaciones post-layout.

3.3.1. Amplificador de transconductancia (OTA)

El amplificador de transconductancia implementado consiste en un par diferencial “single-ended” con espejos de corriente cascode PMOS en la salida, como se muestra en la Figura 3.7. Los transistores $M5 - M6$ realizan la función de un buffer, el cual es usado para aislar el OTA de la carga que puede ser resistiva, capacitiva o una combinación de las dos [25].

Para el caso que nos ocupa, la frecuencia de cambio en la señal de pH es muy pequeña para cualquier aplicación que se desee emplear el MIM-ISFET, por lo tanto se considera como una señal en DC, reduciendo la complejidad del circuito y el área ocupada por el mismo.

Asimismo, la retroalimentación negativa proporcionada por el resistor R_s fija la corriente de salida a un valor de $I_{sens} = V_{sens}/R_s$, obteniendo una alta linealidad y bajo consumo de potencia. La corriente generada, V_{sens}/R_s , es alimentada hacia el transistor $M5$, el cual es conectado en cascada con $M6$ para mejorar la copia de corriente a través de los transistores $M7 - M8$ cuya relación de escala es de K:1 [26]. El layout del bloque OTA se presenta en la Figura 3.8.

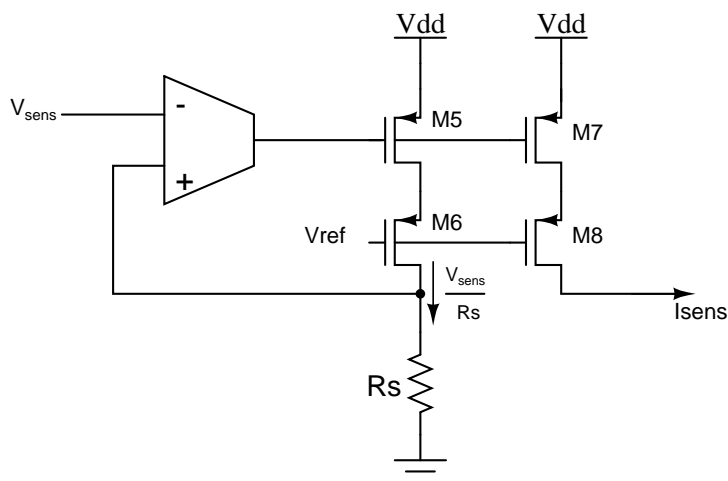


Figura 3.7: Amplificador de transconductancia con espejos de corriente cascode PMOS

El voltaje de salida del circuito de acondicionamiento, V_{sens} , varía desde $500mV$ hasta $1V$ para los niveles de pH de 4 a 10. A su vez, el rango de operación del

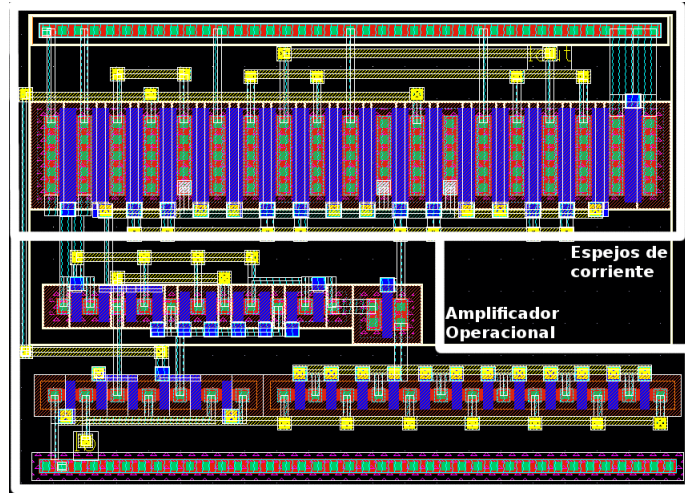


Figura 3.8: Layout del Amplificador de transconductancia

convertidor V-I está determinado por las dimensiones de los transistores $M5 - M6$, las cuales se fijaron en $10\mu m/0,5\mu m$. Por otro lado, debido a que el factor de copia de corriente, K , se desea fijar en 1, las dimensiones de $M7 - M8$ deben ser iguales a las de $M5 - M6$, obteniendo un comportamiento como el que se muestra en la Figura 3.9, con un rango de linealidad de $0V - 1,1V$ para el voltaje de entrada, que cubre completamente el rango de operación del circuito de acondicionamiento.

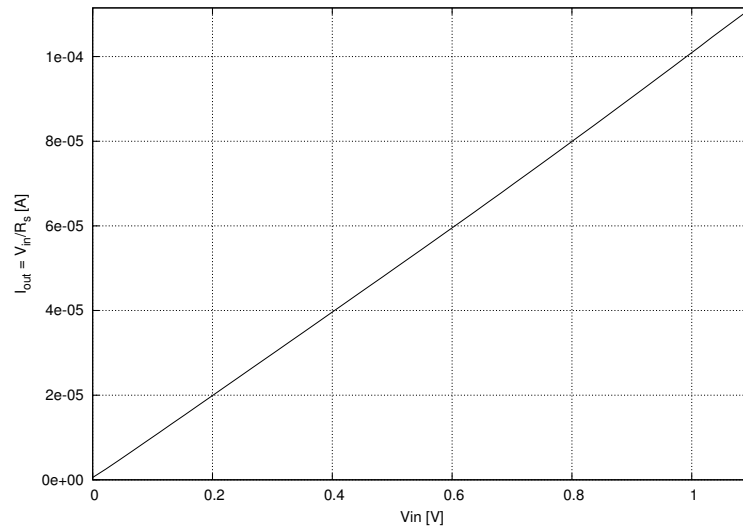


Figura 3.9: Rango de linealidad del amplificador de transconductancia

Finalmente, se realiza una nueva simulación aplicando variaciones de proceso me-

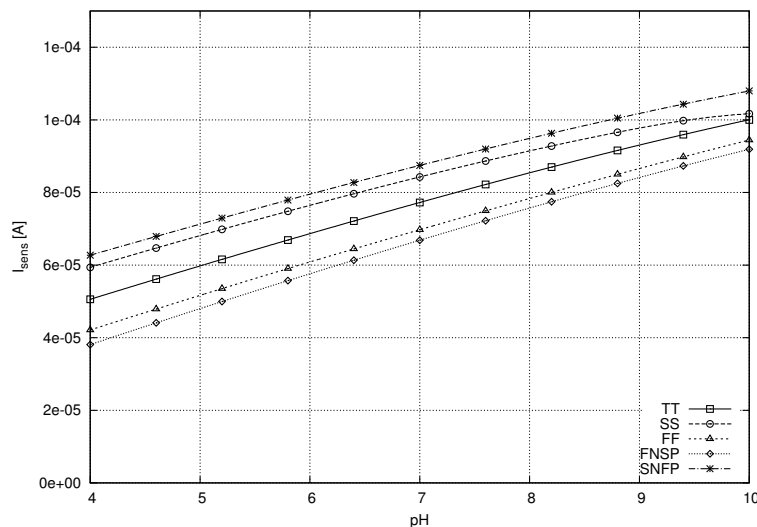


Figura 3.10: Variaciones de proceso en I_{sens} para la simulación post-layout

diante los modelos de esquinas proporcionados por el fabricante. Esta simulación toma en cuenta tanto el OTA implementado como el sensor y circuito de acondicionamiento descrito en la sección 3.1. En la Figura 3.10 se grafica I_{sens} vs. V_{sens} , de donde se puede apreciar que la magnitud de corriente necesaria para la calibración del sistema es, en el peor caso, de $12,5\mu A$.

3.3.2. Red M-2M

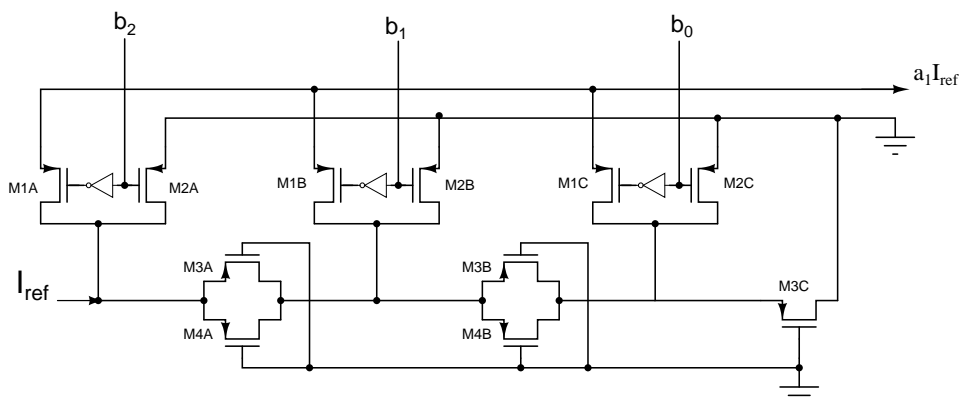


Figura 3.11: Circuito de la red M-2M

Como se ha descrito anteriormente, la corrección del error de offset se realiza al aplicar una traslación a las curvas obtenidas en la simulación de esquinas de proceso,

esto se logra mediante la adición o substracción de un factor de calibración aplicado a la corriente de salida del OTA, I_{sens} . Para ello, una red R-2R de 4 bits implementada con transistores PMOS conocida como “M-2M” es usada con el fin de generar dicho factor y se muestra en la Figura 3.11 [3]. Para poder obtener un buen “matching” en los transistores, la longitud de los dispositivos PMOS se fija en $L = 4\mu m$, facilitando al mismo tiempo su diseño de layout

Como se mencionó, a partir de la Figura 3.10 se puede determinar la máxima corriente de corrección necesaria ($a_1 I_{ref}$) para ser sumada o restada de I_{sens} , la cual es de $12,5\mu A$; por lo tanto, la corriente de referencia, I_{ref} , se fija en $20\mu A$ y es generada, como será explicado más adelante, en el bloque de polarización del sistema.

El factor de división de la red M-2M determina el incremento en los pasos de calibración y está dado por:

$$a_1 = \frac{1}{2^n} \sum_{j=0}^{n-1} b_j 2^j \quad \text{con } n = 3 \quad (3.3.1)$$

donde $b(3) = \{b_2, b_1, b_0\}$ es la palabra de control. De esta forma, el valor máximo disponible para el factor de corrección, $a_1 I_{ref}$, de acuerdo con la ecuación (3.3.1), es de $17,5\mu A$, con un incremento mínimo de corriente de $2,5\mu A$.

El layout de la red M-2M se obtiene de forma más sencilla que el resto de los bloques debido a que todos los dispositivos tienen las mismas dimensiones, lo que permite un mejor interdigitado de los mismos, como se observa en la Figura 3.12.

Para poder realizar las dos operaciones de suma y resta en la corriente de calibración, un circuito de signo es conectado a la salida de la red M-2M. De esta forma es posible corregir errores debidos a variaciones de proceso por encima y por debajo del valor nominal en la respuesta del sistema.

Un conjunto de transistores conmutables controlados por una entrada digital, b_3 , es usado para dirigir la salida del M-2M ya sea a través de un espejo de corriente NMOS o directamente al nodo de salida. El circuito de signo es mostrado en la Figura 3.13 [27] y su layout se muestra en la Figura 3.12. En la Figura 3.14 se presenta la respuesta de la red M-2M con el circuito de signo donde se puede observar su comportamiento altamente lineal.

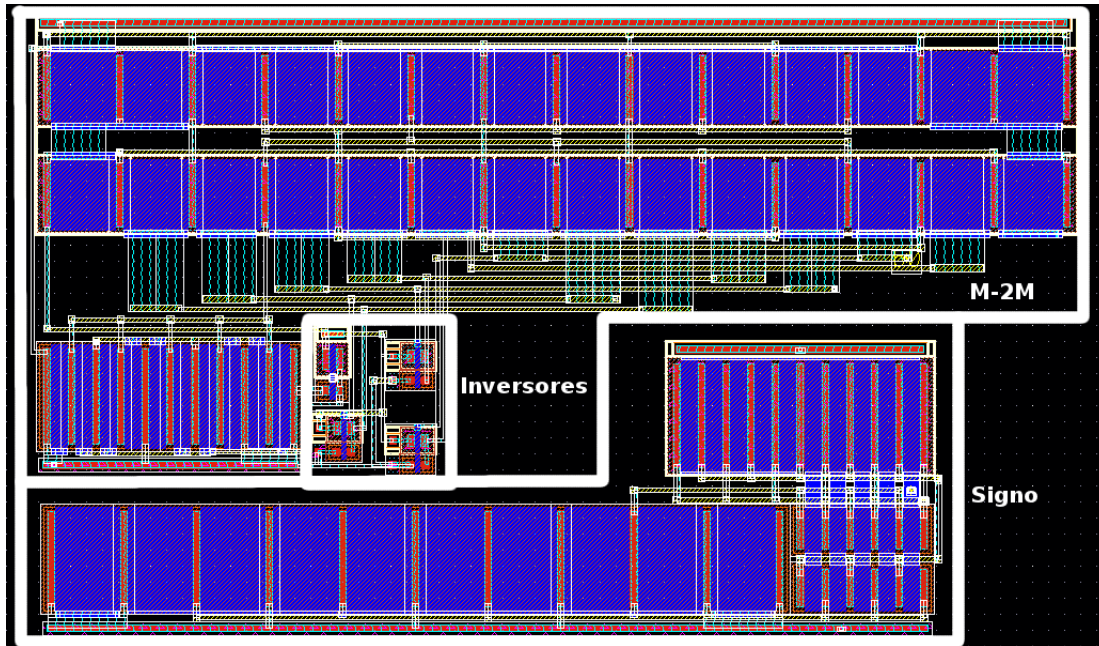


Figura 3.12: Layout de la red M-2M

3.3.3. Nodo de baja impedancia (FVF)

La suma de dos señales en modo corriente se realiza de manera directa en un nodo de baja impedancia. El Flipped-Voltage Follower (FVF), celda analógica ampliamente usada en aplicaciones de bajo voltaje, provee un nodo de baja impedancia muy apropiado para la suma de corrientes [28].

Como se muestra en la Figura 3.15, el FVF está formado por dos transistores en cascada con una lazo de retroalimentación negativa proporcionada por $Mf1$, haciendo

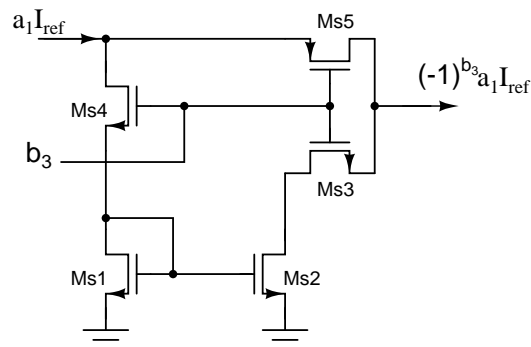


Figura 3.13: Circuito de signo

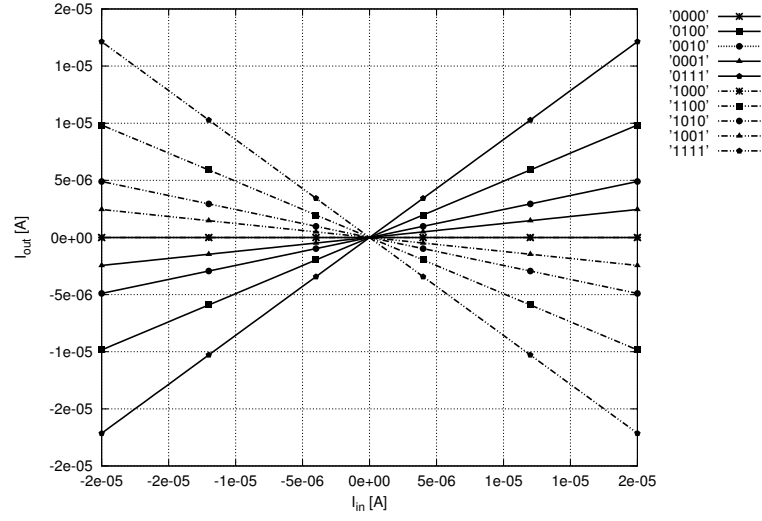


Figura 3.14: Salida de la red M-2M en modo corriente

que el voltaje que se observa en el nodo X se mantenga constante a las variaciones de la corriente que fluyen por él, y generando una impedancia muy baja de entrada. Dicha impedancia puede ser calculada utilizando el modelo equivalente de pequeña señal, mostrado en la Figura 3.16, donde el efecto de cuerpo ha sido despreciado para simplificar el análisis obteniendo la siguiente expresión:

$$R_{in} \simeq \frac{1}{gm_1 gm_2 r_{o1}} \quad (3.3.2)$$

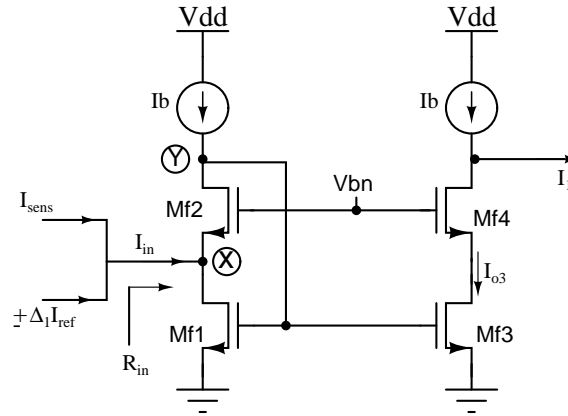


Figura 3.15: Estructura del Flipped Voltage Follower

Como se puede observar en la ecuación (3.3.2), la resistencia de entrada del FVF

es inversamente proporcional al producto de la transconductancia de los transistores de entrada y la resistencia de $Mf1$, r_{o1} . A su vez, la transconductancia de un NMOS está en función de sus dimensiones, de la corriente de drenador y de los parámetros físicos de la tecnología de fabricación, como se puede observar en la siguiente ecuación:

$$g_m = \sqrt{2\mu_n C_{ox} \left(\frac{W}{L}\right) I_D} \quad (3.3.3)$$

De esta manera, el valor de la resistencia de entrada puede ser controlada con las dimensiones de los transistores $Mf1$ y $Mf2$, las cuales fueron de $24\mu m/1\mu m$.

Así pues, calculando las transconductancias con los valores de corriente y las dimensiones de cada dispositivo, la resistencia de entrada tiene un valor de $R_{in} = 16,5\Omega$, lo cual se corrobora mediante simulación, donde se obtuvo un valor de $18,5\Omega$.

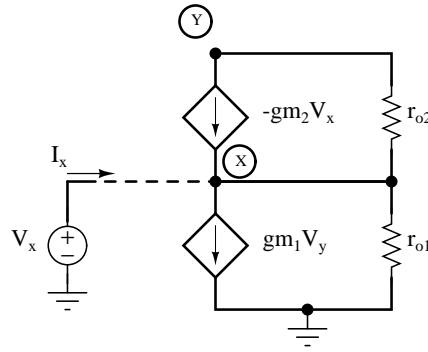


Figura 3.16: Modelo de pequeña señal del FVF para obtener la resistencia de entrada, R_{in}

Suponiendo que todos los dispositivos operan en la región de saturación, la corriente que pasa a través del transistor $Mf2$ está fijada por I_b y, a su vez, la corriente de $Mf1$ está dada por la siguiente expresión:

$$I_{D_{Mf1}} = I_{in} + I_b \quad (3.3.4)$$

donde $I_{in} = I_{sens} \pm a_1 I_{ref}$, e I_b es la corriente de polarización del FVF. Posteriormente, $I_{D_{Mf1}}$ es copiada mediante los transistores $M3$ y $M4$. Por lo tanto, la corriente de salida del FVF puede calcularse despejando I_1 en la Figura 3.15 con la ley de corriente de Kirchhoff obteniendo $I_1 = I_b - I_{o3}$, donde $I_{o3} = I_{in} + I_b = I_{sens} \pm a_1 \cdot I_{ref} + I_b$, obteniendo finalmente la siguiente relación:

$$I_1 = I_{sens} \pm a_1 \cdot I_{ref} \quad (3.3.5)$$

El layout del FVF se muestra en la Figura 3.17, donde se puede ver que todos los transistores fueron interdigitados en un solo bloque. Para comprobar el funcionamiento del bloque de suma, se realiza una simulación introduciendo dos señales en corriente hacia el nodo X, una de valor DC $10\mu A$ y la otra con forma sinusoidal con amplitud de $10\mu A$. El resultado se muestra en la Figura 3.18, donde se demuestra la operación de suma.

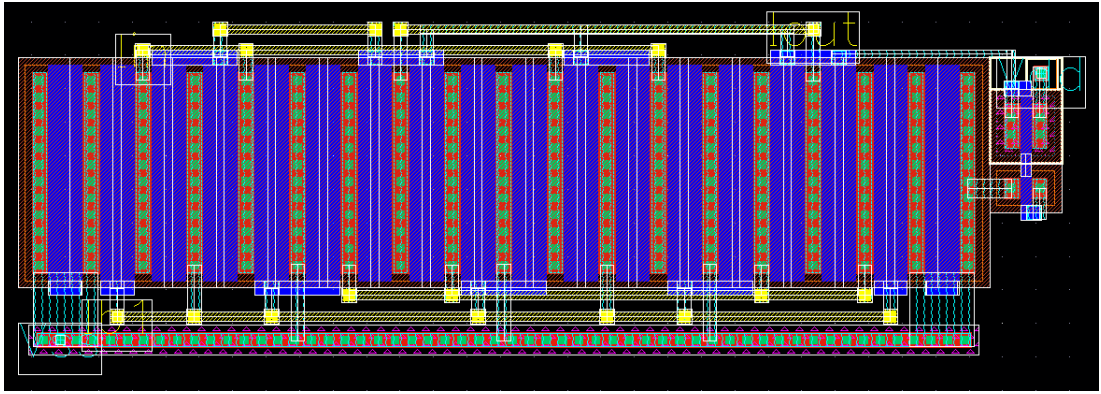


Figura 3.17: Layout del Flipped-Voltage Follower

La Figura 3.19 muestra los resultados de simulación para la corriente de salida del Flipped-Voltage Follower con todos los bloques anteriores tomando en cuenta las variaciones de proceso, en donde se ha seleccionado la palabra digital '0000', lo cual significa que la red M-2M no contribuye con ninguna corriente a la proporcionada por el circuito de acondicionamiento. Estas curvas representan las variaciones que al final deben ser corregidas mediante la palabra digital y que, posteriormente, serán convertidas a un voltaje de salida.

3.3.4. Amplificador de transimpedancia (TIA)

Un amplificador de transimpedancia (TIA) es un bloque analógico que convierte una señal de entrada en corriente a una señal de salida en voltaje. Consiste en un amplificador operacional con una resistencia de retroalimentación como se muestra en la Figura 3.20. Suponiendo un AmpOp ideal, debido a la resistencia de entrada infinita, la corriente que llega a la entrada inversora fluye totalmente a través de la

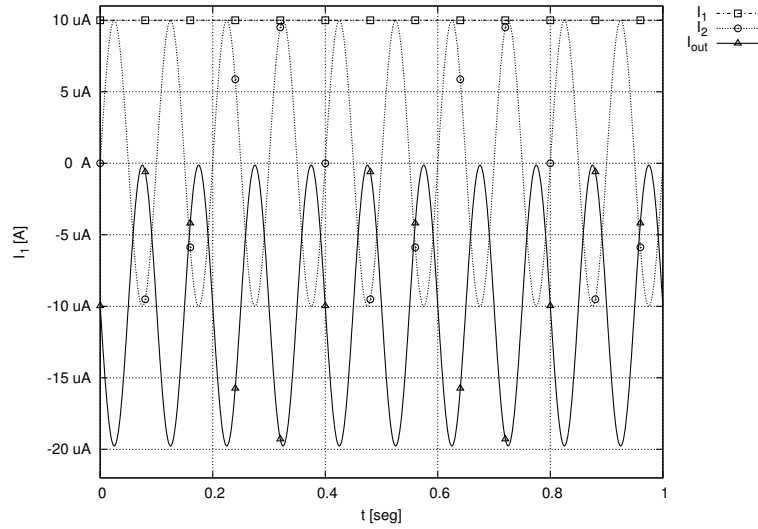


Figura 3.18: Suma de dos señales en corriente mediante el FVF

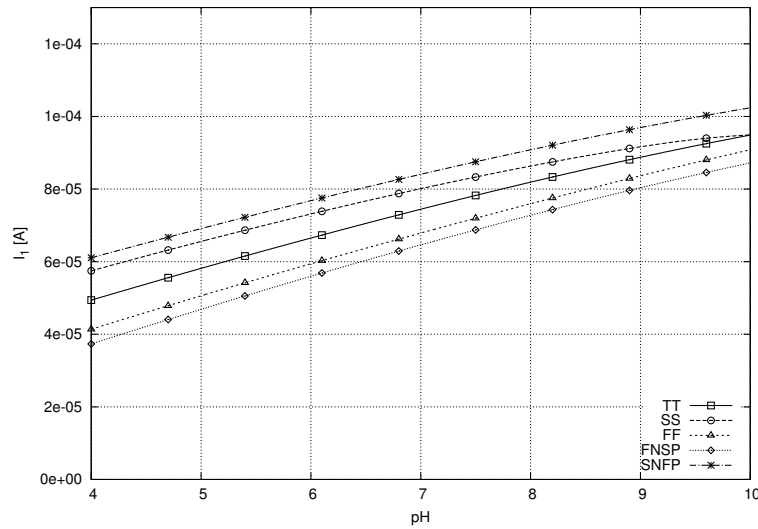


Figura 3.19: Variaciones de proceso en I_1

resistencia de retroalimentación, R_1 , produciendo un voltaje de salida que se puede expresar mediante la siguiente ecuación:

$$V_{out} = -I_1 \cdot R_1 \quad (3.3.6)$$

donde I_1 es la corriente de salida del Flipped-Voltage Follower.

El amplificador operacional se implementa con una estructura de dos etapas: un

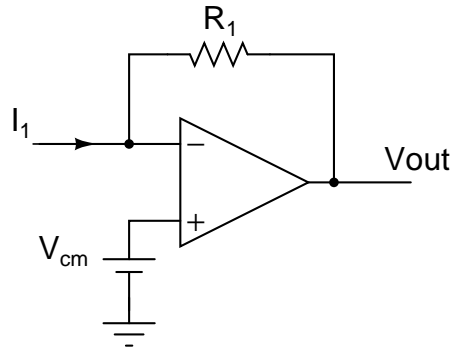


Figura 3.20: Estructura de un amplificador de Transimpedancia

par diferencial single-ended y un PMOS en fuente común como se muestra en la Figura 3.21 [29]. La corriente de polarización, I_b , es fijada a $10\mu A$ mediante espejos de corriente, lo cual mantiene el esquema de un bajo consumo de potencia. El dimensionamiento de los transistores se realiza a partir de la corriente de polarización y los parámetros de la tecnología de $0,18\mu m$.

Además, el transistor $M5$ proporciona la segunda etapa de ganancia y su ancho de canal empleado guarda una relación de 4:1 con respecto a los PMOS del par diferencial en la primera etapa. La impedancia de entrada del TIA se obtiene mediante simulación usando un esquema similar al que se presentó en la Figura 3.16 empleando una fuente de corriente de prueba a la entrada y midiendo el voltaje en el nodo, de donde se obtuvo un valor de $R_{in} = 250\Omega$. El layout obtenido para este bloque analógico se muestra en la Figura 3.22.

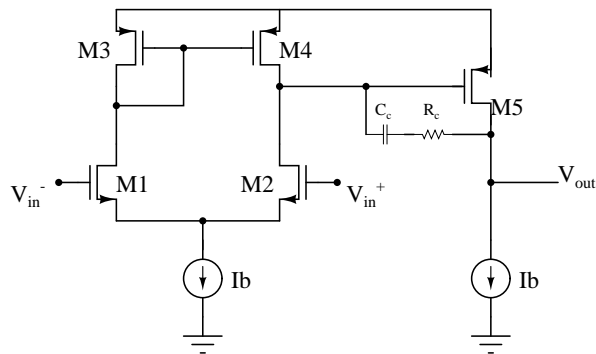


Figura 3.21: Amplificador operacional de dos etapas

Finalmente, la Figura 3.23 presenta las variaciones de proceso de la señal de salida en voltaje proporcionada por el TIA, cuya entrada corresponde a la corriente de salida

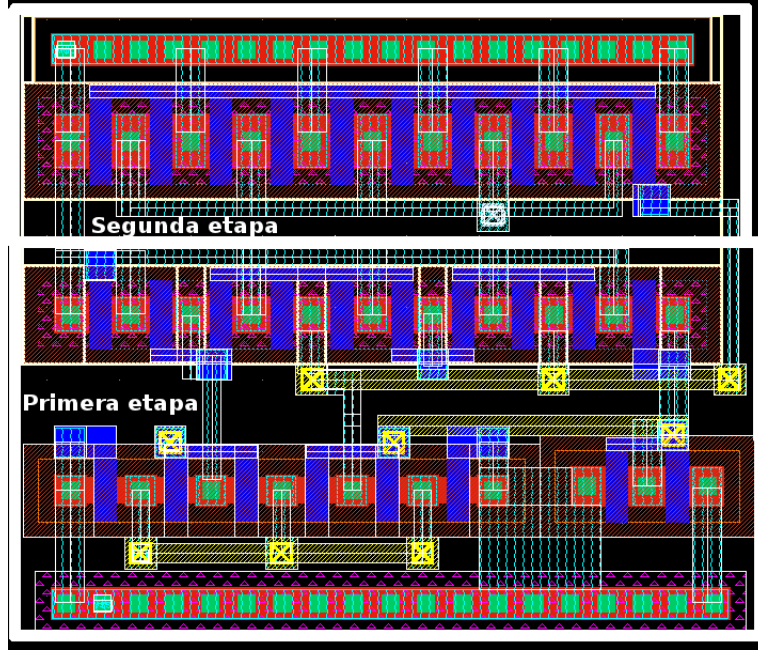


Figura 3.22: Layout del amplificador de transimpedancia

del FVF, I_1 , y la palabra digital de la red M-2M se selecciona en '0000', por lo que $I_{ref} = 0$, de modo que este bloque no contribuye con ninguna corriente. Se puede ver un nivel de offset que presenta la señal de salida, V_{cm} , debido al modo común del amplificador operacional. La sensibilidad del sistema completo es de 78 mV/pH y tiene variaciones debidas a proceso del 13% en el nivel mínimo ($\text{pH}=4$).

3.3.5. Resultados

El diseño independiente para el layout de cada bloque analógico que conforma el sistema propuesto se hizo de tal forma que pudieran ser acomodados en una región lo más cuadrada y compacta posible. De acuerdo con las reglas de diseño proporcionadas por el fabricante, se rellenaron los huecos que pudieran haber quedado para cumplir con la densidad de metal especificada. Finalmente se obtiene el layout mostrado en la Figura 3.24 donde cada bloque analógico es resaltado mediante un recuadro. El área consumida es de $115 \times 64 \mu\text{m}^2$ y utiliza seis niveles de metal, siendo el primero y el último empleados para la alimentación externa, V_{DD} y GND . El consumo de potencia total del sistema es de $1,6 \text{ mW}$.

Para comprobar el funcionamiento del sistema de calibración de offset propuesto,

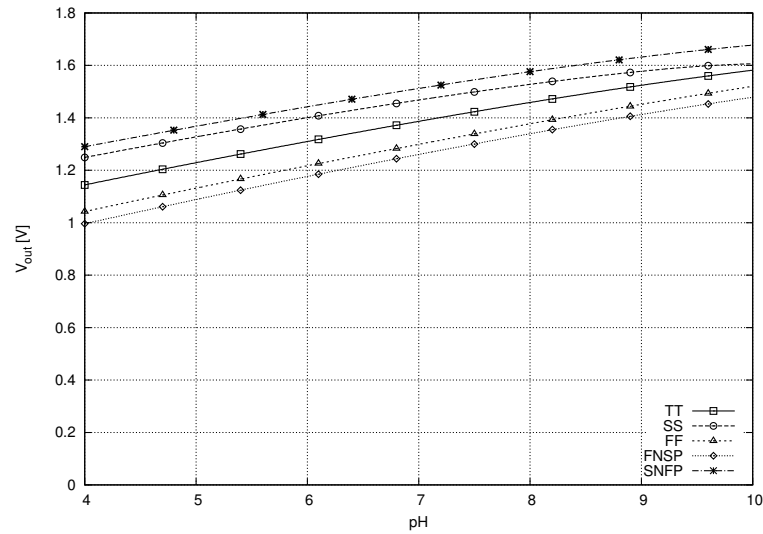


Figura 3.23: Variaciones de proceso en la señal de salida, V_{out} , del sistema de acondicionamiento y calibración

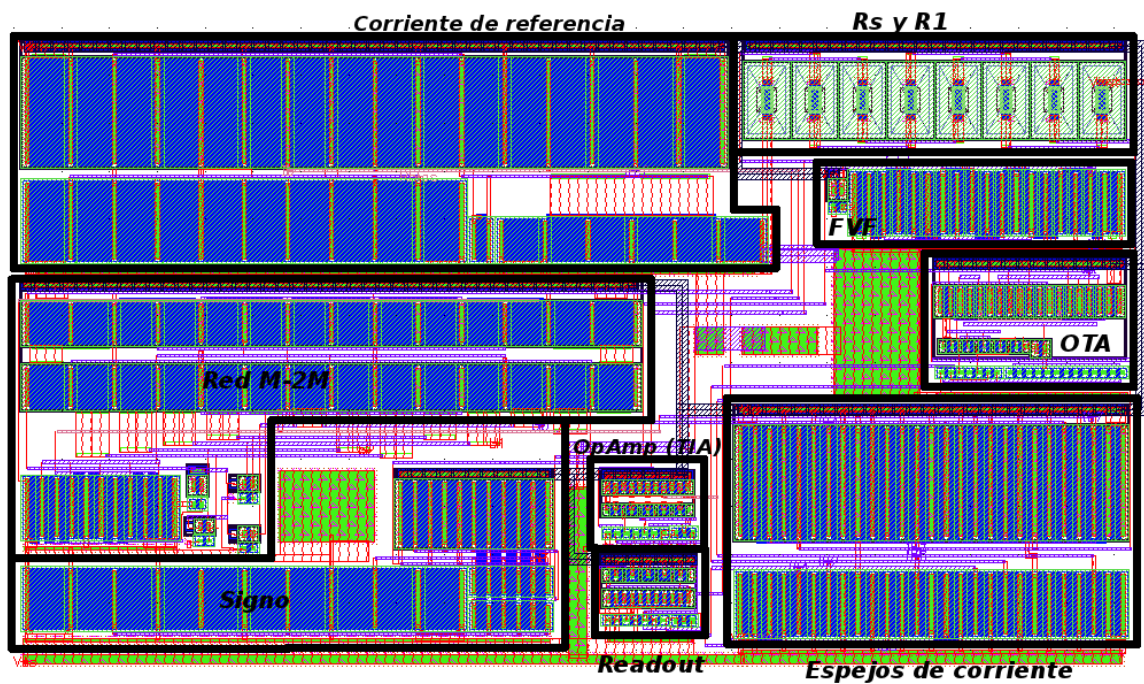


Figura 3.24: Layout del sistema de acondicionamiento y calibración digital de offset

inicialmente se programa la red M-2M de modo que no proporcione corriente y toda la señal provenga del sensor. En estas condiciones, se realizan variaciones de proceso utilizando los modelos de esquinas. El resultado de estas simulaciones post-layout se

muestra en la figura 3.23.

Posteriormente, se selecciona la palabra digital adecuada para la corrección de los errores de offset y se obtienen las curvas mostradas en la Figura 3.25, donde se observa una reducción considerable del offset de las curvas. Con el objeto de apreciar mejor los resultados obtenidos, se calcula el porcentaje de variación en la señal de salida, V_{out} , con respecto al valor nominal (TT) para ambos casos: antes de la calibración (AC) y después de la calibración (DC). Se puede observar de los resultados que el error de offset en el sistema debido a variaciones de proceso se reduce a un 1,8 %, esto es incluyendo el sistema completo Sensor-Acondicionamiento-Calibración. En la siguiente tabla se muestran los errores calculados después de haber aplicado la corrección de offset:

| Esquina de proceso | Error absoluto [mV] | Error relativo [%] |
|--------------------|-------------------------|--------------------|
| SS | 8 | 0,71 |
| FF | 14 | 1,2 |
| FNSP | -20 | -1,77 |
| SNFP | -4 | -0,35 |

Tabla 3.4: Error absoluto y relativo de offset debido a proceso para el sistema completo, después de aplicar la calibración

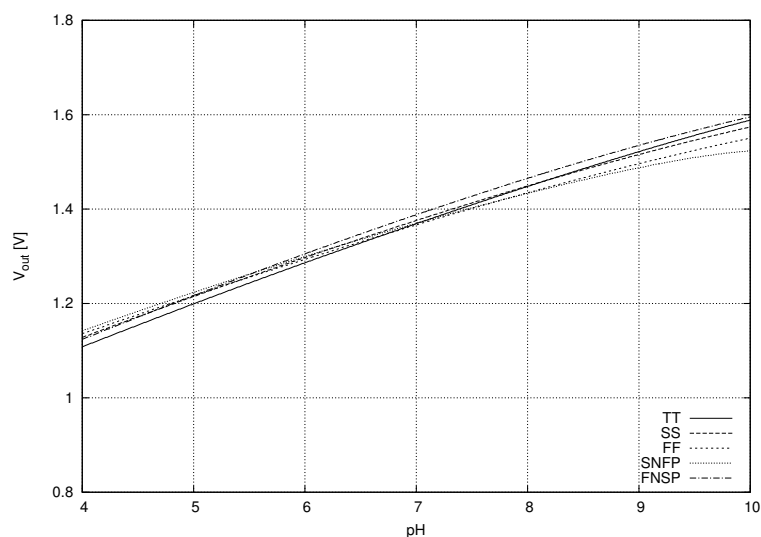


Figura 3.25: Variaciones de proceso corregidas con el sistema de calibración propuesto

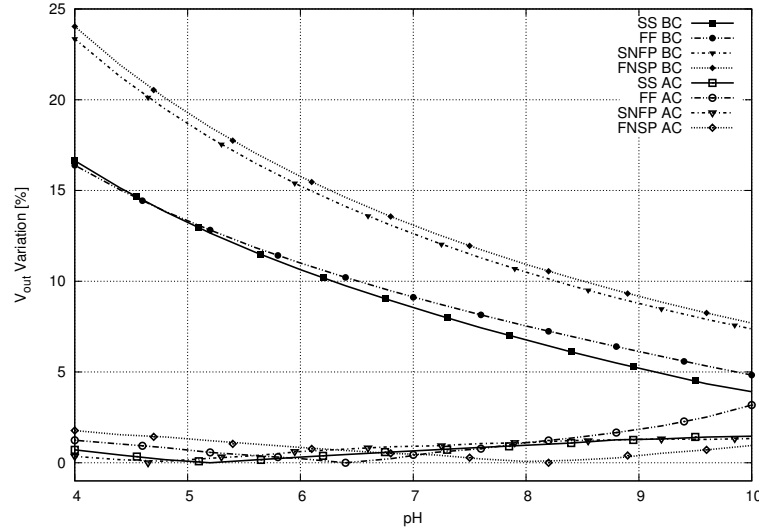


Figura 3.26: Porcentaje de variación de error debido a proceso antes de la calibración (AC) y después de la calibración (DC)

3.4. Conclusiones

Se realizaron simulaciones post-layout de esquinas al modelo desarrollado para el MIM-ISFET junto con el circuito de acondicionamiento con el objeto de determinar los tipos de error que se encuentran en el sistema debido a las variaciones de proceso. A partir de los resultados se observaron, principalmente, errores de offset, ganancia y linealidad, con un error relativo inicial de 23,35 % para el primero, siendo éste el más crítico de los tres.

En este capítulo se propuso un sistema de corrección de offset basado en el principio de traslación matemática de la función de transferencia del sistema, logrando reducir el error de offset de un 23,3 % hasta 1,8 %, y para el valor máximo en la entrada del sensor (pH=10) desde un 7,7 % hasta 3,2 %.

Se generó el layout del circuito propuesto en un área de $115 \times 64 \mu m^2$ con un consumo de potencia de $1,6 mW$ incluyendo los circuitos de polarización, los cuales son estudiados en el apéndice A. Es posible reducir aún más el error de offset del sistema agregando más bits a la palabra de control de la red M-2M, sin embargo, esto implica un área usada mucho mayor y, al mismo tiempo, un mayor consumo de potencia.

Método para calibrar la ganancia del MIM-ISFET

En los resultados obtenidos de la sección anterior se observa que, gracias al circuito de calibración de offset propuesto, se logró una considerable reducción en el error del sistema debido a las variaciones de proceso. Sin embargo, para el máximo rango de pH ($\text{pH}=10$) se puede ver todavía una desviación en las curvas de salida del 3 %, que es posible reducir mediante un paso adicional de calibración, logrando así que las variaciones de proceso afecten de manera mínima a las mediciones de pH en todo el lote de sensores producidos, obteniendo un sistema más eficiente y confiable. Este error en el límite máximo es debido al error de ganancia del sistema.

Para lograr corregir el error de ganancia se requiere de una operación matemática que actúe sobre la función de transferencia de cada curva mostrada en la Figura 3.25, y que se reproduce aquí por conveniencia en la Figura 4.1. Para ello, se realizará en cada curva una rotación tomando como base el punto mínimo, $\text{pH}=4$, de tal forma que la calibración de offset hecha previamente no sea afectada. Para lograr este objetivo, se hace uso de un principio de calibración y linealización muy eficiente (en términos matemáticos) conocido como “método de calibración progresiva de polinomios” [2], el cual se describe e implementa matemáticamente en la siguiente sección.

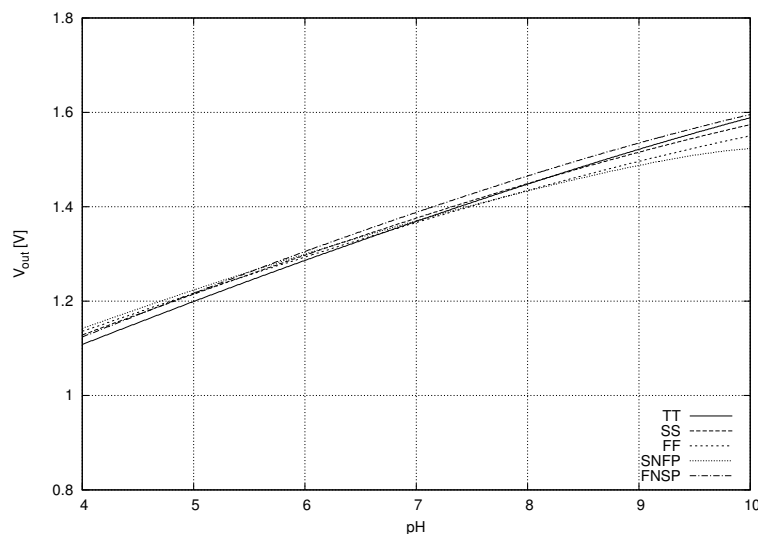


Figura 4.1: Variaciones de proceso corregidas con el sistema de calibración propuesto

4.1. Método de calibración progresiva de polinomios

Con el objeto de describir gráficamente el método de calibración y linealización progresiva de polinomios, supongamos que las curvas de la Figura 4.2(a) representan las variaciones que puede tener la función de transferencia de un sensor sin importar, por ahora, los factores que puedan provocarlas.

A primera vista se puede inferir que, si un valor constante, a_n , equivalente al nivel de offset para cada curva en particular, es restado a cada una de ellas, podrán ser trasladadas hacia el origen convergiendo todas en el mismo punto de inicio. Este valor constante (a_n) se conoce como “coeficiente de calibración” y, como es de suponerse, será distinto para cada curva. Por lo tanto, aplicando el valor adecuado de a_n se obtiene la Figura 4.2(b) donde se puede ver claramente que el error de offset ha sido eliminado. Obsérvese que esto es equivalente al proceso que se llevó a cabo en el capítulo 3.

Ahora, en el punto para la entrada máxima (pH=10), las curvas presentan todavía una dispersión que podría producir errores en la lectura realizada. Para poder aproximar todas las curvas a una respuesta idealmente lineal bien definida (línea punteada) y lograr un comportamiento estandarizado, es necesario utilizar una nueva función que realice ahora una rotación alrededor del punto previamente corregido, logrando

que coincidan todas ellas en el límite máximo y manteniendo a su vez la calibración de offset sin ser afectada. Esta operación se ilustra en la Figura 4.2(c) y es equivalente a una corrección de ganancia. Éste es el paso que se propone implementar en el capítulo actual.

La “estandarización” de las curvas se puede mejorar añadiendo pasos de calibración. Otro paso consiste en tomar el punto medio de las curvas y “doblarlas” hacia un punto en común de la respuesta deseada, como se muestra en la Figura 4.2(d).

Este proceso se puede repetir las veces que sea necesario (idealmente infinitas veces), moviendo cada punto de las curvas hacia la respuesta deseada hasta lograr obtener un comportamiento estandarizado para todas ellas, y se conoce como “método de calibración progresiva de polinomios” [2].

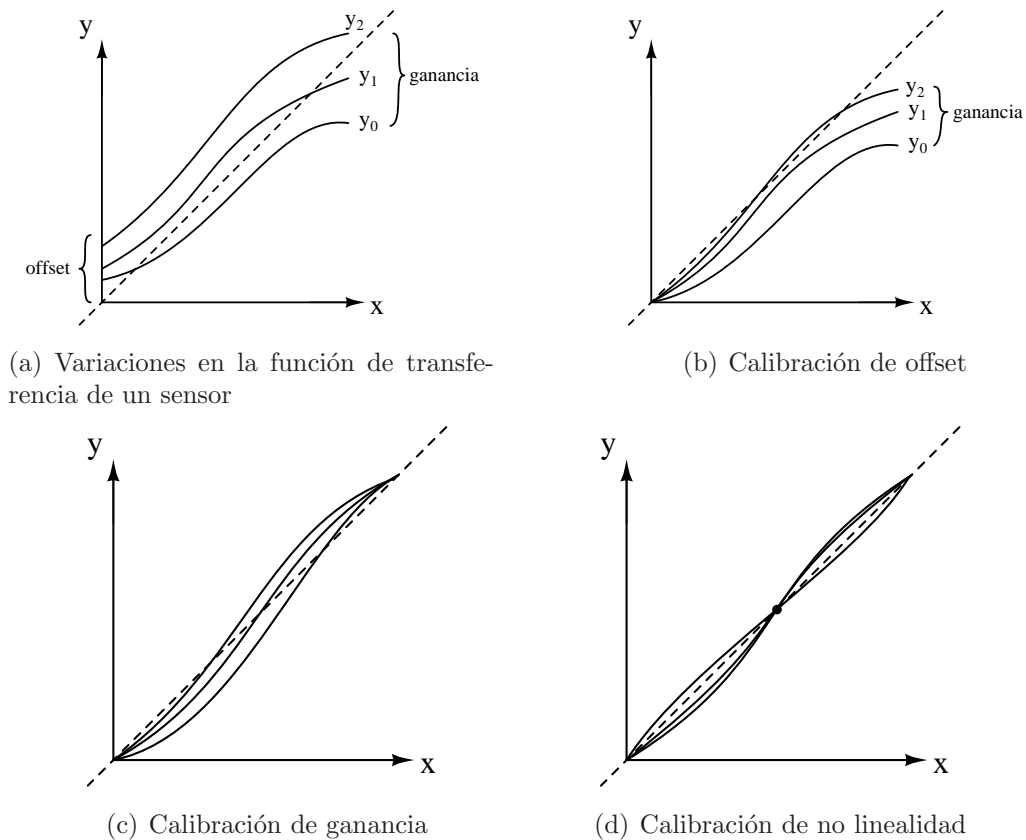


Figura 4.2: Corrección de errores en un conjunto de curvas

Para explicar y demostrar de forma más clara el método, las variaciones de proceso del circuito de acondicionamiento que se presentaron en la Figura 3.5 (variaciones de proceso del sensor más el circuito de acondicionamiento) serán calibradas y linea-

lizadas utilizando un programa de hojas de cálculos, “Excel”.

Es importante resaltar que la calibración de las curvas se hará ajustando cada una de ellas hacia una respuesta ideal lineal obtenida a partir de la respuesta estándar, y que se muestra en color rojo en la Figura 4.3.

Con el objeto de poder ser manipuladas matemáticamente en la hoja de cálculo, se extrae de cada curva el conjunto de puntos para generar una tabla en formato $pH \mid V_{sens}$. Para las ecuaciones que en adelante serán descritas, la entrada del sensor se representa mediante la variable x y es equivalente al nivel de pH de la solución medida; la salida se representa con la variable y , que corresponde al nivel de V_{sens} del sistema; la respuesta no calibrada del sensor se representa con la función de transferencia $y = f(x)$; la función de transferencia deseada está dada por $y = g(x)$ y se asume que es una función lineal de la señal de entrada $g(x) = K \cdot x$ [2].

Una primera medición de calibración, x_1 , se realiza para el punto donde $pH = 4$, que corresponde al valor mínimo en la señal de salida para cada curva. Posteriormente, la salida del sensor $f(x_1)$ se compara con el valor mínimo deseado de la curva ideal, que en este caso es de $509,6 \text{ mV}$ y es a donde se desea trasladar todas las curvas para eliminar el error de offset. A partir de esta comparación se obtiene el coeficiente de calibración a_1 , el cual es usado para calcular la función de transferencia corregida $h_1(x)$ del sensor.

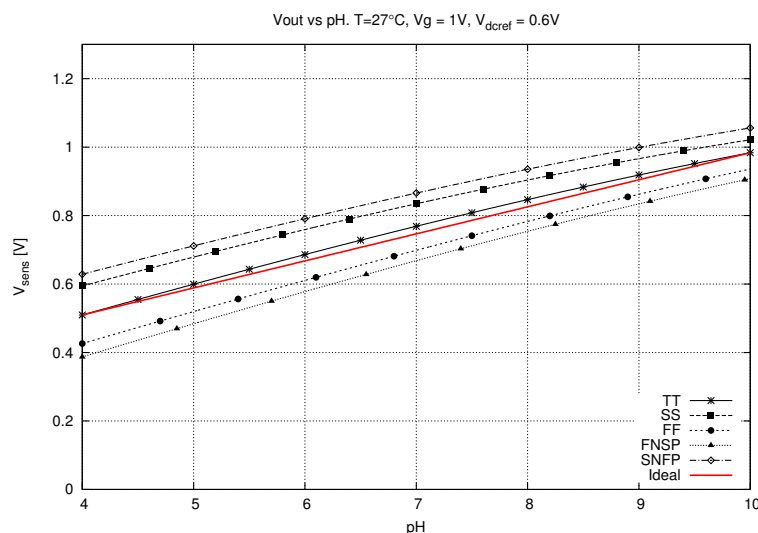


Figura 4.3: Variaciones de proceso para el circuito de acondicionamiento y la respuesta ideal deseada (color rojo)

El proceso descrito anteriormente puede ser resumido mediante la siguiente ecua-

ción:

$$h_1(x) = f(x) + a_1 \cdot y_1 \quad (4.1.1)$$

con

$$a_1 = \frac{y_1 - f_1(x)}{y_1} \quad (4.1.2)$$

donde $h_1(x)$ representa la respuesta calibrada en offset y a_1 el primer coeficiente de calibración. Al aplicar las ecuaciones (4.1.1) y (4.1.2) a la tabla de datos de cada curva se obtiene el resultado que se presenta en la Figura 4.4, donde se puede ver que el error de offset que se tenía originalmente ha sido eliminado, haciendo que todas las gráficas coincidan en el punto mínimo de la entrada del sensor (pH=4), de la misma forma que la respuesta ideal.

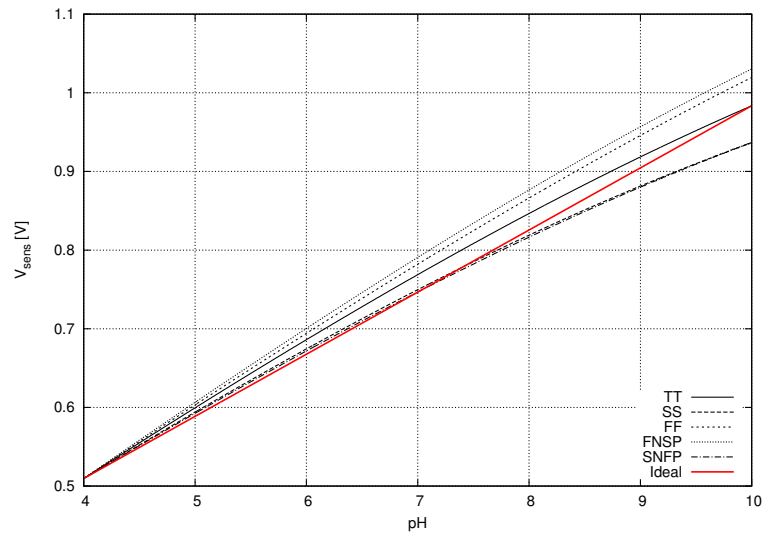


Figura 4.4: Corrección matemática del error de offset

El siguiente paso del método de calibración consiste en eliminar el error de ganancia. Para ello, la ecuación (4.1.1) se usa para calcular la siguiente función de transferencia calibrada como se muestra a continuación:

$$h_2(x) = h_1(x) + a_2 \cdot \{h_1(x) - y_1\} \quad (4.1.3)$$

con

$$a_2 = \frac{y_2 - h_1(x_2)}{h_1(x_2) - y_1} \quad (4.1.4)$$

donde y_2 es el valor máximo deseado hacia el cual las curvas se quieren rotar para eliminar el error de ganancia, y $h_1(x_2)$ es la salida del sensor para el nivel máximo de pH (pH=10), el cual se compara posteriormente con y_1 y y_2 con el fin de obtener el segundo coeficiente de calibración, a_2 .

Aplicando las ecuaciones (4.1.1) y (4.1.3) a las curvas de la Figura 4.4, se logra corregir ahora el error de ganancia sin afectar el punto mínimo donde el offset ha sido calibrado previamente, como se muestra en la Figura 4.5.

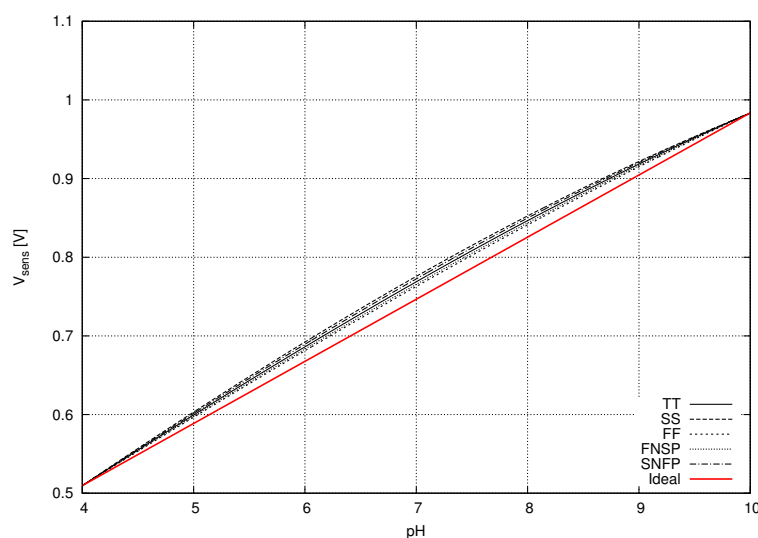


Figura 4.5: Corrección matemática de offset y ganancia

Para poder obtener más información de los resultados anteriores, se representa en la Figura 4.6 el error relativo de cada curva con respecto a la respuesta ideal, antes y después de haber sido calibradas. En los límites máximo y mínimo de la entrada del sensor se puede observar que el error se redujo a 0 % (después de tener hasta 28 % en pH=4) luego de haber aplicado la calibración de offset y ganancia. Sin embargo, en la parte media de las curvas se puede observar una pequeña variación de aproximadamente 1,5 %. Por ello, se realiza un tercer paso de calibración para hacerlas converger en la mitad del rango de pH (pH=7) con el valor de la respuesta ideal en ese mismo punto.

La tercera función de calibración se calcula de tal forma que las dos correcciones realizadas anteriormente no sean afectadas. Para ello se utiliza la siguiente ecuación:

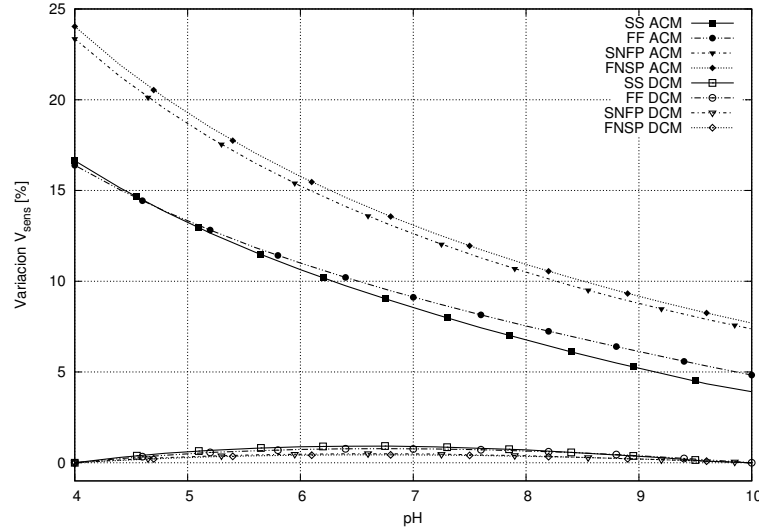


Figura 4.6: Error relativo en la señal de salida del circuito de acondicionamiento, V_{sens} antes de la calibración matemática (ACM) y después de la calibración matemática (DCM)

$$h_3(x) = h_2(x) + a_3 \cdot \frac{\{h_1(x) - y_1\} \cdot \{h_2(x) - y_2\}}{y_{ref}} \quad (4.1.5)$$

donde y_3 representa el valor medio de la curva ideal hacia la cual desean ser trasladadas aquéllas obtenidas en la variación de procesos. Además, una tercera medición de calibración, $f(x_3)$, nos permite calcular los valores de $h_1(x_3)$ y $h_2(x_3)$, los cuales se utilizan para obtener el tercer factor de calibración, a_3 , como se muestra a continuación:

$$a_3 = \frac{\{y_3 - h_2(x_3)\} \cdot y_{ref}}{\{h_1(x_3) - y_1\} \cdot \{h_2(x_3) - y_2\}} \quad (4.1.6)$$

Una vez que se han aplicado los tres pasos de corrección a la señal V_{sens} , el error relativo de offset, ganancia y linealidad para las curvas con variaciones de proceso se reduce a aproximadamente cero.

En la Figura 4.7 se grafica la respuesta calibrada $V_{sens} - pH$, donde se puede observar un conjunto de curvas estandarizadas y altamente lineales. En la Figura 4.8 se grafica nuevamente el error relativo con respecto a la respuesta ideal, antes de la calibración matemática (ACM) y después de la calibración matemática (DCM), obteniendo además un comportamiento más lineal y casi idéntico a la respuesta deseada.

De acuerdo con los resultados obtenidos al aplicar matemáticamente el método de calibración progresiva de polinomios a las variaciones de proceso que se presentan

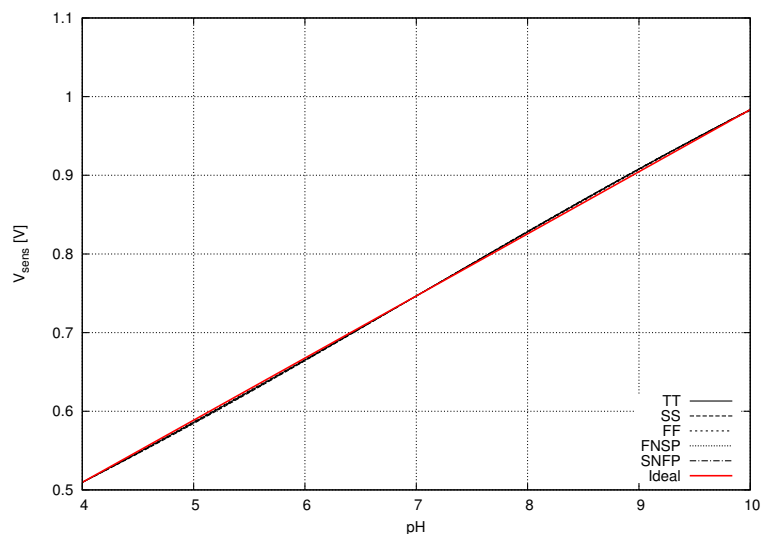


Figura 4.7: Respuesta del circuito de acondicionamiento con variaciones de proceso calibradas

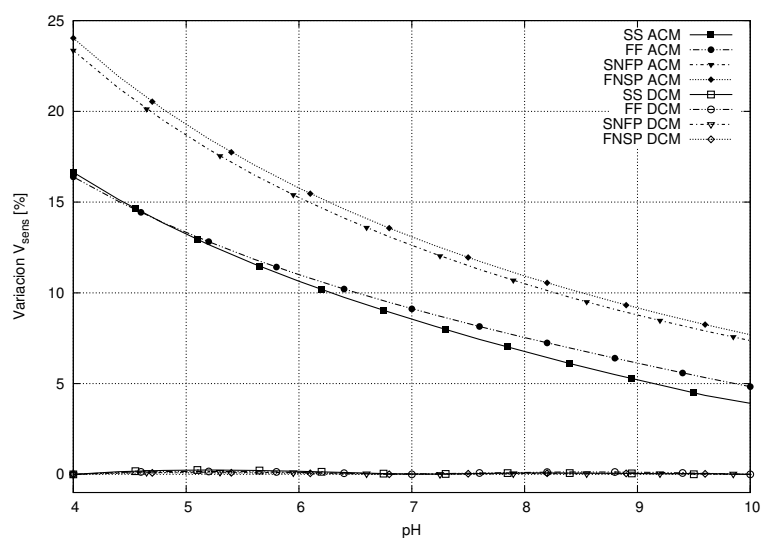


Figura 4.8: Error relativo en la señal de salida del circuito de acondicionamiento, V_{sens} antes de la calibración matemática (ACM) y después de la calibración matemática (DCM) de offset-ganancia

en el MIM-ISFET y el circuito de acondicionamiento, es posible obtener un comportamiento completamente estandarizado para lotes completos de sensores siendo fabricados junto con el circuito de acondicionamiento dentro del mismo chip.

Por lo tanto, en la siguiente sección se presenta una propuesta para implementar dos puntos de calibración: offset y ganancia, aplicados, nuevamente, a la estructura MIM-ISFET descrita y trabajada previamente.

4.2. Circuito propuesto para calibración de offset y ganancia

Para implementar la calibración de offset y ganancia se propone el diagrama de bloques que se muestra en la Figura 4.9, donde todos los elementos encerrados en la línea punteada constituyen el circuito de calibración de offset propuesto en el capítulo anterior. La expresión para la corriente I_1 , que se repite aquí por conveniencia:

$$I_1 = I_{sens} \pm a_1 I_{ref} \quad (4.2.1)$$

representa en la calibración de offset para variaciones debidas al proceso de fabricación, y tiene la misma forma que la ecuación (4.1.1), que se corresponde a la primera función de calibración en el método progresivo de polinomios.

Por lo tanto, para implementar el segundo paso de calibración se modifica el circuito propuesto en el capítulo 3 agregando los bloques analógicos que permitan la implementación de la segunda función de calibración dada por la ecuación (4.1.3).

Además, es necesario un bloque de almacenamiento para guardar el valor de y_1 del primer paso de calibración, usado en el paso anterior, que equivale a la medida de referencia a la cual las curvas se deseaban trasladar para corregir el offset, esto con el objeto de no modificar la calibración previa.

Para reducir la complejidad del diseño, el bloque de almacenamiento es emulado mediante una fuente de corriente en DC, y su valor se representa mediante la corriente $I_{1,os}$ en el diagrama de bloques. Esta corriente, $I_{1,os}$, representa la corriente necesaria para corregir el error de offset en el paso de calibración previo.

El Flipped-Voltage Follower es modificado para hacer una copia adicional de la corriente I_1 que es alimentada hacia un bloque de sustracción donde se le resta el valor de la medida de calibración almacenada, $I_{1,os}$, para obtener una corriente de valor $I_1 - I_{1,os}$.

El segundo factor de calibración, a_2 , se obtiene de la misma manera que a_1 , usando una segunda red M-2M' cuya corriente de referencia proviene del bloque de sustracción, generando una corriente de salida de la forma $\pm a_2(I_1 - I_{1,os})$ que es llevada hacia el nodo 2 donde se suma con I_1 .

Finalmente, la corriente I_2 , que representa la respuesta del sistema calibrada en offset y ganancia, se convierte en un voltaje de salida empleando el amplificador de

transimpedancia.

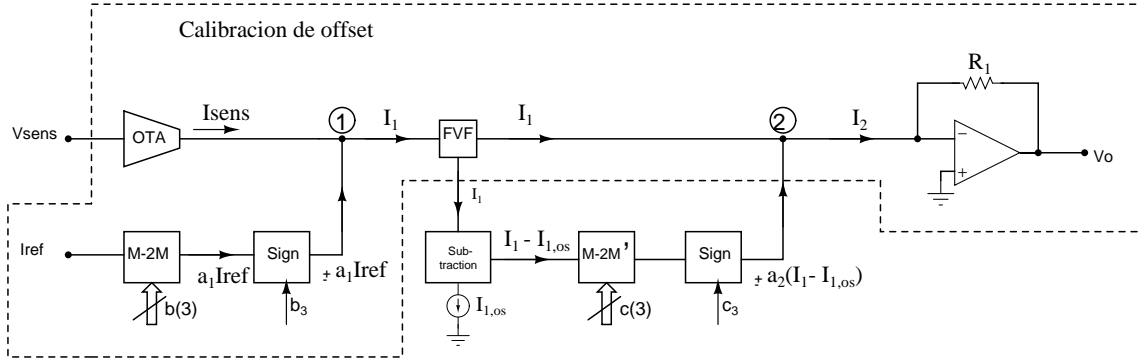


Figura 4.9: Circuito de calibración de offset y ganancia propuesto

Los circuitos que fueron modificados con respecto a la implementación únicamente de la corrección de offset del capítulo 3, así como los nuevos bloques introducidos en la Figura 4.9 se describen en la siguiente sección.

4.2.1. Flipped-Voltage Follower con espejos de corriente

La estructura del FVF propuesta para implementar la calibración de offset y ganancia es similar a la de la Figura 3.15; sin embargo, se agregan dos transistores NMOS como espejos de corriente para copiar I_1 como se puede ver en la Figura 4.10, donde la corriente que fluye a través de $Mf5$ y $Mf6$ es la misma que la que pasa por $Mf3$ y $Mf4$. Los transistores añadidos no modifican la resistencia de entrada y, por esa razón, la ecuación (3.3.2) y el valor de la misma, $R_{in} = 16,5\Omega$, siguen siendo válidas para este circuito.

Una de las corrientes generadas en este bloque analógico es llevada directamente hacia la entrada del amplificador de transimpedancia para lograr la corrección de offset en el sistema. Por otro lado, cuando $\text{pH}=4$, entonces $I_1 = I_{1,os}$ y, por lo tanto, $I_1 - I_{1,os} = 0$, es decir, la segunda red M-2M' no contribuye con ninguna corriente al nodo 2 y se tiene el equivalente al diagrama de bloques para la calibración de offset propuesta en el capítulo anterior.

4.2.2. Bloque de sustracción

El bloque en el cual se realiza la resta de la corriente I_1 proveniente del Flipped-Voltage Follower con la corriente almacenada, $I_{1,os}$, que representa la primera medida

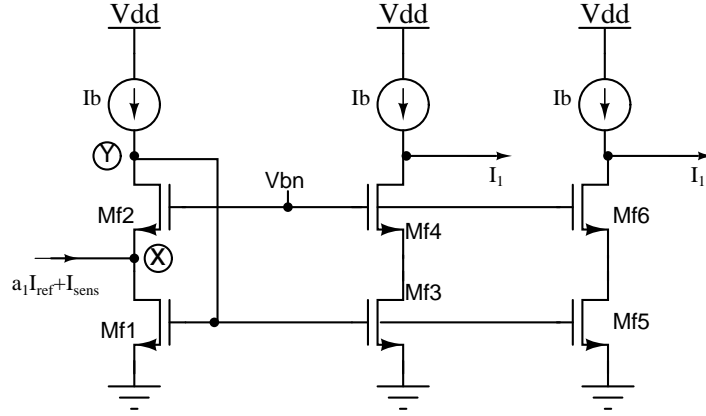


Figura 4.10: Flipped-Voltage Follower con espejos de corriente

de calibración realizada, se hace empleando una serie de espejos simples como se muestra en la Figura 4.11. El transistor $Ms2$ copia la corriente de $Ms1$, la cual es copiada a su vez por $Ms4$ e inyectada hacia el nodo 3, por lo tanto, aplicando la ley de corrientes de Kirchhoff en este nodo, la corriente de salida consiste en la diferencia $I_1 - I_{1,os}$, la cual es alimentada hacia la siguiente red M-2M'.

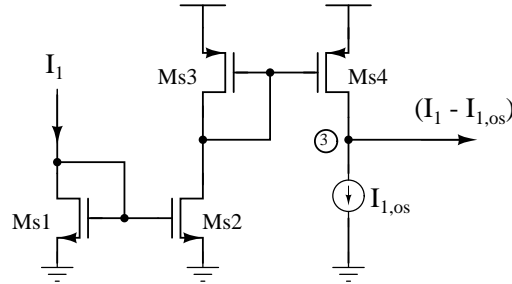


Figura 4.11: Bloque para implementar la resta de corrientes

4.2.3. Red M-2M'

Para poder determinar las magnitudes de corriente que se requieren para corregir el error de ganancia es necesario determinar cuánto se desvía la señal de salida de los esperado para pH=10. Esto después de haber aplicado el paso previo de calibración con el cual se corrigió el error de offset y se obtuvieron las gráficas de la Figura 3.25.

Debido a que el error para pH=10 en el peor caso es de 3,18%, y los niveles de rotación necesarios en el punto máximo (pH=10) de la señal son muy pequeños

($2,1\mu A$), la segunda red M-2M' debe proporcionar incrementos de corriente muy pequeños. Por otro lado, la corriente de entrada de esta red depende del nivel de pH en la solución medida y del valor de la palabra de control b(3) del paso anterior de calibración; debido a esto, se agrega una celda atenuadora para reducir la corriente de entrada en un factor de ocho, como se muestra en la Figura 4.12(a), y obtener así una calibración de ganancia más fina. El factor de división está dado entonces por la siguiente ecuación:

$$a_2 = \frac{1}{8} \cdot \frac{1}{2^n} \sum_{j=0}^{n-1} c_j 2^j \quad \text{con } n = 3 \quad (4.2.2)$$

donde $c(3) = \{c_2, c_1, c_0\}$ es la palabra de control para la calibración de ganancia.

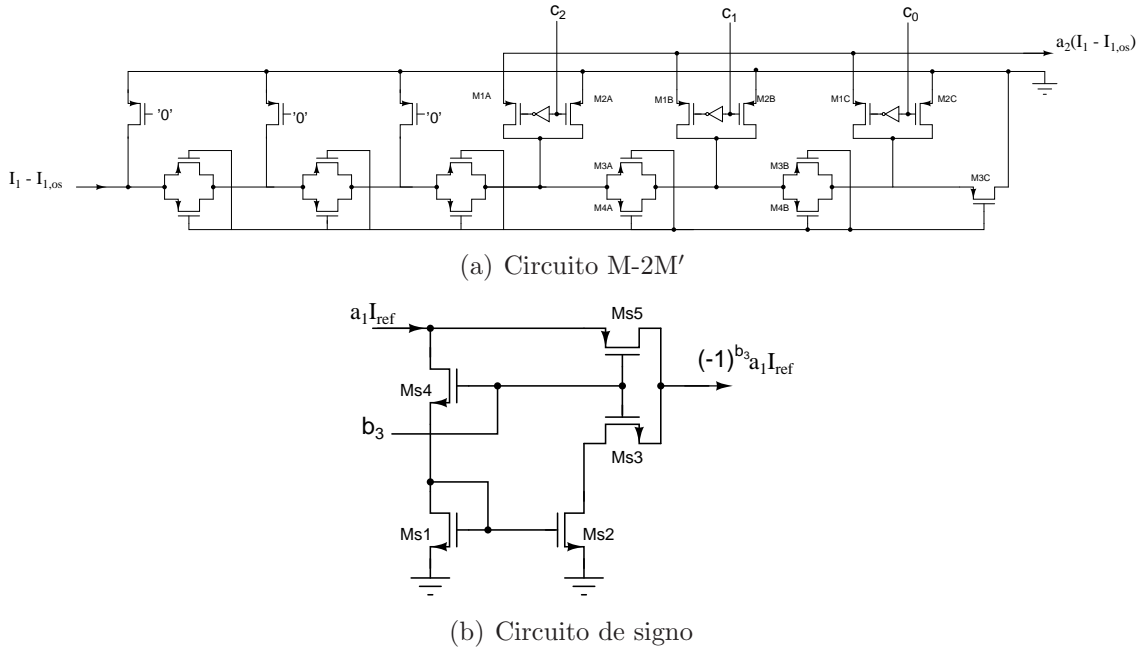


Figura 4.12: (a) Red M-2M y (b) bloque de signo

De igual forma que con el offset, se agrega otro circuito de signo como el de la Figura 3.13, y que se repite nuevamente en la Figura 4.12(b), para lograr corregir las variaciones por arriba y por debajo del valor nominal, obteniendo el segundo factor de calibración de la forma $\pm a_2(I_1 - I_{1,os})$. Aplicando la ley de corriente de Kirchhoff ahora al nodo 2 de la Figura 4.9, la corriente inyectada al amplificador de transimpedancia, I_2 , está dada por:

$$I_2 = I_1 \pm a_2(I_1 - I_{1,os}) \quad (4.2.3)$$

donde, igual que para el primer paso de calibración, el segundo término es controlado por una palabra digital de 4-bits, con el bit más significativo usado para seleccionar la dirección de la corriente $a_2(I_1 - I_{1,os})$.

La ecuación (4.2.3) tiene la misma forma que la ecuación 4.1.3, que consiste en el segundo paso de calibración en el método progresivo de polinomios. Es importante notar además que, para la entrada más pequeña $I_1 = I_{1,os}$, la diferencia $(I_1 - I_{1,os})$ es cero y, por lo tanto, se tiene lo siguiente:

$$I_2 = I_1 = I_{sens} \pm a_1 I_{ref} \quad (4.2.4)$$

Se observa que la ecuación (4.2.4) tiene la misma forma que la ecuación (4.1.1), lo cual demuestra que la corrección de ganancia no afecta al paso anterior de calibración de offset.

Finalmente, la corriente I_2 es convertida en un voltaje de salida V_{out} mediante un amplificador de transimpedancia como el de la Figura 3.20, de acuerdo con la siguiente expresión:

$$V_{out} = -I_2 \cdot R_1 \quad (4.2.5)$$

donde $R_1 = 10 \text{ k}\Omega$.

4.3. Resultados

Se diseñó un prototipo para el circuito de calibración de offset y ganancia en una tecnología CMOS estándar de $1,8V - 0,18\mu m$. El procedimiento de calibración del sistema consiste en los siguientes pasos:

- 1.- Se introduce el sensor en una solución con nivel de pH mínimo (pH=4) para determinar el valor de la salida sin aplicar ningún tipo de calibración, es decir, con las palabras de control $b(4)$ y $c(4) = '0000'$. En estas condiciones, la salida del sistema variará con respecto al valor nominal (valor deseado) debido a las variaciones de proceso del sensor y de la electrónica asociada.

- 2.- Una vez ajustado el valor de $b(4)$, se almacena el valor de la corriente I_1 correspondiente: $I_{1,os} = I_1(pH_{min})$
- 3.- Finalmente, manteniendo el valor de $b(4)$ hallado en el paso 1, se introduce el sensor en una solución de $pH=10$. Se observa la variación de la señal de salida con respecto al valor nominal y se ajusta el valor de la palabra de control $c(4)$ para ajustar el punto máximo y, por lo tanto, la ganancia, al valor deseado.

Es importante mencionar que, en el procedimiento descrito anteriormente, el almacenamiento de la corriente $I_{1,os}$ garantiza que la corrección de ganancia no modifique la corrección previa de offset.

Siguiendo los puntos anteriores, los errores de offset y ganancia debidos al proceso de fabricación son corregidos y, posteriormente, se puede realizar un barrido en el rango completo de pH (4-10) para observar la respuesta del sistema. Esta metodología se repite para todas las esquinas de proceso, con las palabras digitales adecuadas para cada nivel de variación, y el resultado se muestra en la Figura 4.13.

En la Figura 4.14 se representa el error relativo para cada curva de la Figura 4.13 con respecto al valor nominal (TT) comparado con el error relativo para las curvas obtenidas después de aplicar solamente la corrección de offset. Como se puede ver, la variación en la señal de salida se reduce de un 3,18 % hasta un 2,36 % en el límite máximo ($pH=10$) y de 1,8 % a un 0,55 % en el mínimo ($pH=4$).

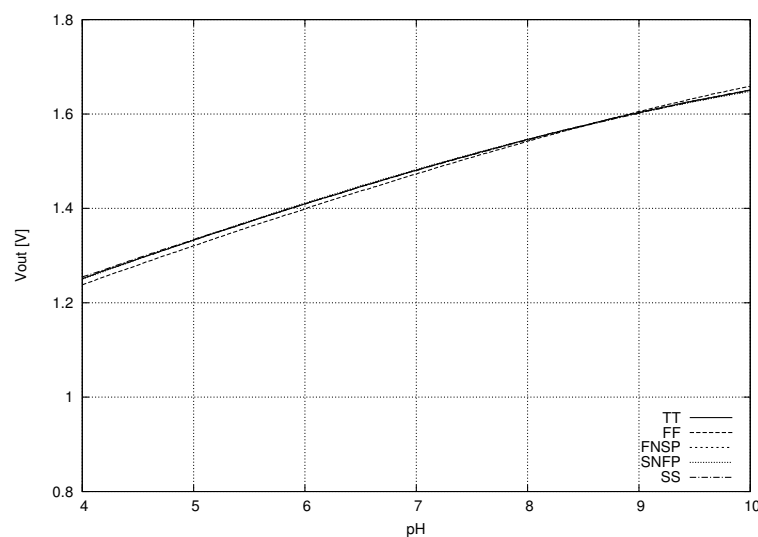


Figura 4.13: Variaciones de proceso aplicando calibración de offset y ganancia

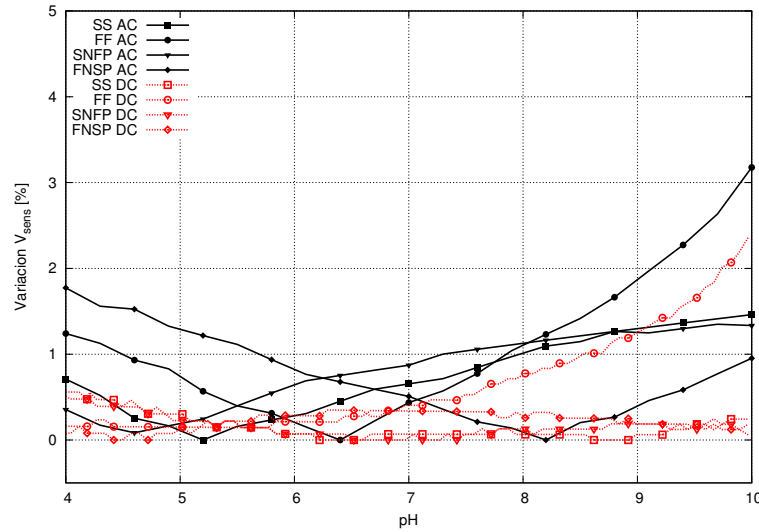


Figura 4.14: Error relativo antes de la calibración (AC) y después de la calibración (DC) de offset-ganancia con el circuito propuesto

Cabe mencionar que la corrección de las variaciones de proceso no se eliminan del todo debido a la resolución de las redes M-2M implementadas. Por lo tanto, si se desea reducir aún más el error en las curvas, se pueden agregar más bits, con la desventaja de utilizar un área mucho mayor.

El circuito completo que fue implementado como propuesta, incluyendo los circuitos de acondicionamiento y polarización, consume $2,3\text{ mW}$ y utiliza voltajes de alimentación de $0\text{V} - 1,8\text{V}$. En la siguiente tabla se presenta el error de ganancia al final de la calibración completa aplicada a las variaciones de proceso.

| Esquina de proceso | Error absoluto [mV/pH] | Error relativo [%] |
|--------------------|------------------------------------------|--------------------|
| SS | -0,2 | -0,3 |
| FF | -6,2 | -9,2 |
| FNFP | 0,6 | 0,89 |
| SNFP | -1,5 | -2,2 |

Tabla 4.1: Error absoluto y relativo de ganancia debido a proceso para el sistema completo, después de aplicar la calibración de offset y ganancia

Se observa al comparar esta tabla con los valores de la tabla 3.2 que el error en ganancia se ha reducido de $10,87\%$ a $9,2\%$. Aunque esta reducción no parece ser relevante, la precisión en todo el rango de variación de pH mejoró de $23,35\%$ a $2,36\%$. A pesar de ello, es cierto que la corrección de ganancia no parece ser eficiente, por lo que sería necesario buscar alternativas que permitan mejorar la precisión.

4.4. Conclusiones

En este capítulo se presentó el método de calibración progresiva de polinomios, el cual fue aplicado mediante una hoja de cálculos a la tabla de datos generada para cada curva de las obtenidas en la simulación de esquinas de proceso del sistema propuesto en el capítulo 3. Se pudo comprobar que dichas variaciones pueden ser calibradas y linealizadas empleando este método matemático.

Se propuso un circuito para implementar la calibración de ganancia, sumada a la de offset lograda en el capítulo 3, mejorando incluso la reducción en el error relativo que sólo con corrección de offset es de de 1,8 %, y reduciendo el error para pH=10 de 3,1 % a 2,3 %. Esto mejora el error de ganancia a un 9 %, con un consumo de potencia total de 2,3 *mW* para todo el sistema, incluyendo el circuito de polarización.

Los resultados muestran una buena estandarización en las curvas de salida del sistema, con una variación máxima de 2,3% respecto a la nominal. Sin embargo, se observa que la calibración en ganancia es mucho menos eficiente que la de offset.

Conclusiones y trabajo a futuro

En esta tesis se presentó la descripción física de los transistores de efecto de campo sensibles a iones (ISFET), y en particular, de la estructura MIM-ISFET. Se obtuvo un primer modelo en HSpice para dicho dispositivo con voltaje de referencia $V_{ref} = 0V$, el cual fue usado en las simulaciones posteriores para el diseño de los circuitos de calibración.

Se propuso un sistema de calibración de offset a nivel esquemático, layout y caracterización post-layout para la integración de un primer prototipo en tecnología UMC $0,18\mu m$, con un área de $115 \times 64 \mu m^2$ y un consumo de potencia de $1,6mW$ incluyendo los circuitos de polarización, y un voltaje de alimentación de $0V - 1,8V$.

En esta primera propuesta se logró reducir el error de offset de 23,3 % hasta 1,8 % y para el nivel máximo en la entrada (pH=10) el error se redujo desde un 7,7 % hasta 3,2 %.

Se introdujo el método de calibración progresiva de polinomios, el cual fue aplicado mediante una hoja de cálculos a la tabla de los datos generada para cada curva con variaciones de proceso, comprobando su eficiencia para corregir variaciones de proceso del MIM-ISFET y el circuito de lectura.

Se propuso un sistema de calibración de ganancia, sumada a la de offset lograda previamente, mejorando incluso la reducción en el error de offset de 1,8 % a 0,55 %, logrando corregir, con el sistema completo, el error para la entrada mínima (pH=4) de 23,3 % a 0,5 %, para la entrada máxima (pH=10) de 7,7 % a 2,3 % y el error de ganancia de 10,9 % a 9,2 %. El circuito propuesto tiene un consumo de potencia de $2,3mW$ y utiliza voltajes de alimentación de $0V - 1,8V$.

La calibración de ganancia demostró no ser tan efectiva como la de offset además de imponer un incremento significativo del consumo de potencia. Sin embargo, se puede ver una muy buena estandarización de las curvas.

5.1. Trabajo a futuro

El trabajo a futuro más próximo consiste en realizar las mediciones del circuito propuesto en el capítulo 3 para corrección de offset y comprobar los resultados obtenidos en la simulación.

El modelo de simulación propuesto para el MIM-ISFET fue de gran utilidad en el diseño de los circuitos de calibración, sin embargo, se requiere modificarlo para poder simular el dispositivo con diversos voltajes de referencia. Además, se requiere trasladarlo a la plataforma de diseño Cadence para evitar estar generando las tablas de datos conocidas como “look-up table” y, por otro lado, realizar las simulaciones directamente con el modelo.

Como se demostró en los resultados obtenidos, la calibración de ganancia no es tan eficiente como la de offset. Por lo tanto, se deben explorar otras propuestas o mejorar la actual con el fin de reducir aún más este error.

Integración del circuito de calibración junto con el sensor MIM-ISFET para determinar la eficiencia del sistema completo.

Apéndice

Circuitos de polarización

A.0.1. Circuito generador de corrientes de referencia y polarización

Todos los circuitos analógicos utilizan corrientes o voltajes de referencia para polarizar los dispositivos. La idea consiste en generar dichas referencias a partir del voltaje de alimentación con una sensibilidad a variaciones en proceso, voltaje y temperatura (PVT) lo más pequeña posible e integrarlos junto con el circuito principal dentro del mismo chip. De esta manera, al evitar el uso de fuentes externas la inmunidad al ruido del sistema será mayor, generando un mejor desempeño del mismo. En la Figura A.1 [25] se presenta un esquema con el cual se puede generar un voltaje a partir de un divisor resistivo implementado con transistores NMOS y PMOS. Esta estructura divisora de voltaje tiene una baja complejidad [25]. La corriente que pasa a través de los dos transistores es la misma, $I_{D1} = I_{D2}$, con ambos operando en saturación tenemos entonces lo siguiente:

$$\frac{1}{2}\mu_n C_{ox} \frac{W}{L} (V_{ref} - V_{th_n})^2 = \frac{1}{2}\mu_p C_{ox} \frac{W}{L} (V_{DD} - V_{ref} - V_{th_p})^2 \quad (A.0.1)$$

Por lo tanto, conociendo el voltaje de referencia necesario, el voltaje de alimentación y los parámetros de la tecnología, se pueden encontrar las dimensiones de los transistores a partir de la ecuación (A.0.1) como se muestra en la siguiente expresión:

$$\frac{W_1 L_2}{W_2 L_1} = \left(\frac{\mu_p C_{ox} (V_{DD} - V_{ref} - V_{th_p})}{\mu_n C_{ox} (V_{ref} - V_{th_n})} \right)^2 \quad (A.0.2)$$

El divisor resistivo se utiliza en el circuito propuesto para generar los voltajes de polarización del OTA, V_{ref} , así como los voltajes de modo común para el circuito de

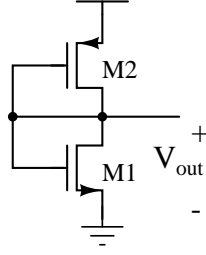


Figura A.1: Circuito generador de voltaje de referencia

acondicionamiento, V_1 , y el del TIA, V_{cm} .

Por otro lado, los amplificadores de par diferencial empleados en distintos bloques descritos anteriormente, al igual que en la red M-2M y el FVF, deben ser polarizados empleando una corriente generada a partir de una I_b de referencia, cuya estructura se presenta en la Figura A.2 [14]. Este esquema tiene la gran ventaja de ser independiente de V_{DD} , es decir, es autopolarizable. Suponiendo que la resistencia R_{bias} y el transistor $M5$ no existen, debido al lazo formado por los transistores $M1 - M4$, donde los PMOS son de igual tamaño y $M2$ guarda una relación $K : 1$ en referencia a $M1$, la corriente I_{out} se describe por $I_{out} = KI_{ref}$, lo cual significaría que pueden soportar cualquier nivel de corriente. Sin embargo, no existe ningún parámetro que nos permita tener control alguno sobre la corriente del lazo, por el contrario, su valor debe ser inicializado en algún punto de la operación del circuito, circulando indefinidamente por él. Para poder establecer un valor de corriente de forma precisa, el resistor R_{bias} es incorporado, ajustando así la corriente del transistor $M2$ mientras que en los PMOS se sigue manteniendo el requerimiento de que $I_{out} = I_{ref}$ debido a que tienen dimensiones iguales, por lo tanto, los voltajes de compuerta en $M1$ y $M2$ deben ser iguales, es decir, $V_{GS1} = V_{GS2} + I_{D2}R_{bias}$. Despejando V_{GS} de la ecuación de drenador para la región de saturación tenemos lo siguiente:

$$\sqrt{\frac{2I_{out}}{\mu_n C_{ox}(W/L)_1}} + V_{TH1} = \sqrt{\frac{2I_{out}}{\mu_n C_{ox}K(W/L)_2}} + V_{TH2} + I_{out}R_{bias} \quad (A.0.3)$$

La corriente de referencia necesaria para el circuito propuesto es de $10 \mu A$. Finalmente, se puede encontrar el valor de la resistencia R_{bias} necesaria para generar la corriente deseada despejándola de la ecuación (A.0.3) como se muestra a continuación:

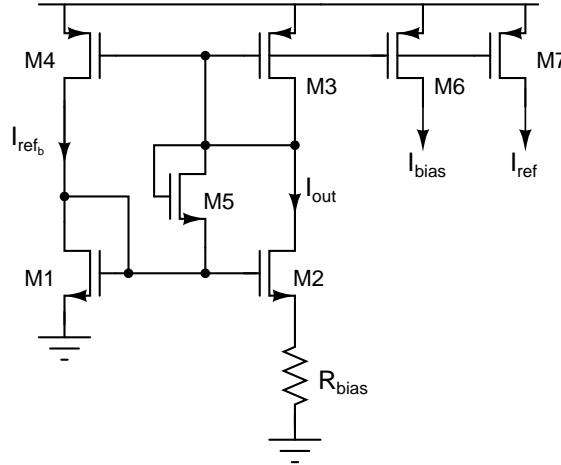


Figura A.2: Circuito generador de la corriente de referencia

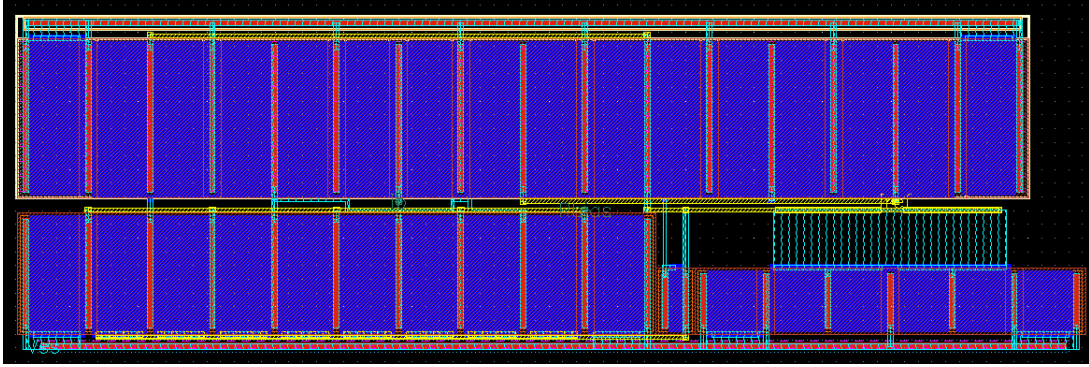


Figura A.3: Layout del circuito para generar la corriente de referencia

$$I_{out} = \frac{2}{\mu_n C_{ox} (W/L)_n R_s^2} \left(1 + \frac{1}{\sqrt{K}} \right) \quad (A.0.4)$$

Sustituyendo los valores de la movilidad, la capacitancia del óxido y las dimensiones de los transistores que conforman el circuito, se obtiene un valor de resistencia de $R_{bias} = 7 \text{ k}\Omega$, la cual añadiremos de forma externa para evitar que las variaciones de proceso modifiquen el valor de la corriente generada. Las corrientes de polarización para cada bloque analógico de la Figura 3.6 se generan utilizando espejos de corriente simples, en los cuales se elige un ancho de canal de $L = 1 \mu\text{m}$ para evitar efectos de modulación de canal y obtener mejores copias de corriente.

Listado de HSpice para el modelo del MIM-ISFET

```
***** Macromodelo del ISFET *****
***** Tecnologia UMC 0.18um *****

***** Parametros de Floating-Gate *****
.param tox=4.2e-9
.param wfg=25u, lfg=0.3u
.param Cox='(3.5e-11/tox)*wfg*lfg'
.param Cgs='(2/3)*Cox'
.param Cgd=46f
*****

** Parametros del modelo electroquimico Gouy-Chapman **
+ k = 1.38e-23 T = 300 eps0 = 8.85e-12
+ Ka = 15.8 Kb = 63.1e-9 Kn = 1e-10
+ Nsil = 3.0e18 Nnit = 2.0e18
+ Cbulk = 0.1
*****

***** Definicion del subcircuito ISFET *****
.SUBCKT ISFET 6 1 V2 3 4 101
* drain | ref.el | Vgate | source | bulk | pH input
+ q = 1.6e-19 NAv = '6.023e23*1e3'
+ epsw = 78.5 epsihp = 32 epsohp = 32
+ dihp = 0.1n dohp = 0.3n Cbulk = 0.1
```

```

+ Eabs = 5 Phim = 4.7 Erel = 0.200 Chieo = 3e-3 Philj = 1e-3
+ ET = 'q/(k*T)'
+ sq = 'sqrt(8*eps0*epsw*k*T)'
+ Cb = 'NAv*Cbulk'
+ KK = 'Ka*Kb'
+ Cmim = 2p
+ Ch = '((eps0*epsihp*epsohp)/(epsohp*dihp + epsihp*dohp))*(0.3e-6)*(25e-6)'
+ Cd = '(sq*ET*0.5)*sqrt(Cb)'
+ CSi3N4 = '170.67f'
+ CSiO2 = '62.12f'
+ Cis = '1/(1/CSi3N4 + 1/CSiO2 + 1/Cmim)'
+ Ceq = '1/(1/Cd + 1/Ch)'
+ Cpass = '1/(1/CSiO2 + 1/CSi3N4 + 1/Cmim + 1/Ceq)'
+ Ct = '2*Cpass + Cmim + Cgd + Cgs + Cox'

```

***** Parametros de Floating-Gate *****

```

+ a1 = '2*Cpass/Ct'
+ a2 = 'Cmim/Ct'
+ a3 = 'Cgs/Ct'
+ a4 = 'Cgd/Ct'

```

```

Eref1 1 r10 VOL = 'Eabs-Phim-Erel+Chieo+Philj'
Ceq2 r10 r2 C = '1/(1/Cd + 1/Ch)'
EpH1 r2 r10 VOL = '(q/Ceq)*(Nsil*((exp(-2*V(r2,r10)*ET) - exp(V(46)))/(exp(-
2*V(r2,r10)*ET) + exp(V(23))*exp(-1*V(r2,r10)*ET) + exp(V(46)))) +
Nnit*((exp(-1*V(r2,r10)*ET))/(exp(-1*V(r2,r10)*ET) + (Kn/Ka)*exp(V(23)))))'
Rref r10 10 2Meg
Rref2 10 0 10Meg
Ceq 10 2 C = '1/(1/Cd + 1/Ch)'
EP1 46 0 VOL = 'log(KK) + 4.6*V(101)'
RP1 46 0 1G
EP2 23 0 VOL = 'log(Ka) + 2.3*V(101)'
RP2 23 0 1G

```

```
EPH 2 10 VOL = '(q/Ceq)*(Nsil*((exp(-2*V(2,10)*ET) - exp(V(46)))/(exp(-
2*V(2,10)*ET) + exp(V(23))*exp(-1*V(2,10)*ET) + exp(V(46)))) + Nnit*((exp(-
1*V(2,10)*ET))/(exp(-1*V(2,10)*ET) + (Kn/Ka)*exp(V(23)))))'
```

```
RpH 101 0 1K
```

```
***** Subcircuito del MIFG *****
```

```
MFG 6 Fg 3 4 N_18_MM W=25u L=0.3u
```

```
Cis 2 Fg 'Cis'
```

```
Cmim2 V2 Fg 'Cmim'
```

```
Rg Fg 201 1000G
```

```
e1 201 202 2 0 'a1'
```

```
e2 202 203 V2 0 'a2'
```

```
e3 203 204 3 0 'a3'
```

```
e4 204 0 6 0 'a4'
```

```
*****
```

```
.ends ISFET
```

```
*****
```

```
.END
```


Tabla de dimensiones

| Transistor | Dimensiones W/L [$\mu m/\mu m$] |
|------------------------------------------|-----------------------------------|
| Circuito de lectura | |
| M1 - M2 | 0,7/0,3 |
| M3 - M4 | 2/0,3 |
| Amplificador de Transconductancia | |
| M5 - M8 | 10/0,5 |
| Red M-2M | |
| M1A - M3C | 8/4 |
| Signo | |
| MS1 - MS2 | 24/4 |
| MS3 - MS4 | 12/1 |
| MS5 | 65/1 |
| Flipped-Voltage Follower | |
| Mf1 - Mf6 | 24/1 |
| Amplificador de transimpedancia | |
| M1 - M2 | 0,7/0,3 |
| M3 - M4 | 2/0,3 |
| M5 | 7,6/0,3 |
| Circuito de polarización | |
| M1 | 16/4 |
| M2 | 64/4 |
| M3, M4, M6 | 43,2/4 |
| M7 | 86,4/4 |
| M5 | 4/1 |

Tabla C.1: Tabla de dimensiones para los transistores de los circuitos propuestos

Bibliografía

- [1] G. C. M. Meijer, *Smart Sensor Systems*. Great Britain: Wiley, 2008.
- [2] J. L. Huijsing and G. V. de Horn, *Integrated Smart Sensors: Design and Calibration*. The Netherlands: Kluwer Academic Publishers, 1998.
- [3] M. Pastre and M. Kayal, *Methodology for the digital calibration of analog circuits and systems, with case studies*. The Netherlands: Springer, 2006.
- [4] N. J. Medrano-Marqués, G. Zatorre-Navarro, and S. Celma-Pueyo, “A tunable analog conditioning circuit applied to magnetoresistive sensors,” *IEEE Trans. Ind. Electron.*, vol. 55, no. 2, February 2008.
- [5] G. Zatorre, N. Medrano, M. T. Sanz, B. Calvo, P. A. Martínez, and S. Celma, “Designing adaptive conditioning electronics for smart sensing,” *IEEE Sensors J.*, vol. 10, no. 4, pp. 831–838, April 2010.
- [6] O. Nizhnik, K. Higuchi, and K. Maenaka, “Self-Calibrated humidity sensor in CMOS without Post-Processing,” *Sensors*, vol. 12, no. 1, pp. 226–232, 2012.
- [7] J. M. Reyes, “Estudio y estructuras dieléctrico-silicio y su aplicación en sensores de iones tipo-isfet,” Master’s thesis, Instituto Nacional de Astrofísica, Óptica y Electrónica, Julio 2002.
- [8] P. Bergveld, “Thirty years of ISFETOLOGY: What happened in the past 30 years and what may happen in the next 30 years,” *Sensors and Actuators B*, vol. 88, no. 1, pp. 1–20, January 2003.
- [9] M. Grattarola, G. Massobrio, and S. Martinoia, “Modeling h^+ -Sensitive FET’s with spice,” *IEEE Transactions on Electric Devices*, vol. 39, no. 4, April 1992.

- [10] A. Dieffenbach and E. Matzner, “*In situ* soil solution chemistry in the rhizosphere of mature Norway spruce (*Picea abies* [L.] Karst.) trees,” *Plant and Soil*, vol. 222, pp. 149–161, 2000. [Online]. Available: <http://dx.doi.org/10.1023/A:1004755404412>
- [11] C. Jimenez-Jorquera, J. Orozco, and A. Baldi, “ISFET based microsensors for environmental monitoring,” *Sensors*, vol. 10, no. 1, pp. 61–83, 2010.
- [12] P. Bergveld, “ISFET, theory and practice,” in *Proceedings of the IEEE Sensor Conference*, Toronto, october 2003, pp. 1–26.
- [13] S. Martinoia and G. Massobrio, “A behavioural macromodel of the ISFET in SPICE,” *Sensors and Actuators*, vol. 62, no. 3, pp. 182–189, October 1999.
- [14] B. Razavi, *Design of analog CMOS integrated circuits*. New York: Mc Graw Hill, 2001.
- [15] C. D. Fung, P. W. Cheung, and W. Ko, “A generalized theory of an electrolyte-insulator-semiconductor field-effect transistor,” *IEEE Transactions on Electric Devices*, vol. ED-33, no. 1, January 1986.
- [16] W. Schmickler and E. Santos, *Interface Electrochemistry*, 2nd ed. New York: Springer, 1996.
- [17] N. Sato, *Electrochemistry at Metal and Semiconductor Electrodes*. The Netherlands: Elsevier, 1998.
- [18] L. Bousse, N. F. de Rooij, and P. Bergveld, “Operation of chemically sensitive field-effect sensor as a function of the insulator-electrolyte interface,” *IEEE Transactions on Electron Devices*, vol. 30, no. 10, October 1983.
- [19] P. Georgiou and C. Toumazou, “CMOS-based programmable gate ISFET,” *IEEE Electronics Letters*, vol. 44, no. 22, pp. 1289–1290, October 23 2008.
- [20] J. R. Angulo, G. G. Altamirano, and S. C. Choi, “Modeling multiple-input floating-gate transistors for analog signal processing,” in *IEEE International Symposium on Circuits and Systems*, vol. 3, Honk Kong, 9-12 Jun 1997, pp. 2020–2023.

- [21] A. Thanachayanont and S. Sirimasakul, "Ultra-Low-Power Differential ISFET-REFET Readout Circuit," *ETRI*, vol. 31, no. 2, pp. 243–245, April 2009.
- [22] P. Hammond, D. Ali, and D. Cumming, "Design of a Single-CHIP pH Sensor Using a Conventional $0,6 - \mu\text{m}$ CMOS Process," *IEEE Sensors J.*, vol. 4, no. 6, pp. 706–712, December 2004.
- [23] H. Wong and M. White, "A CMOS-Integrated "ISFET-Operational Amplifier SENSOR Employing Differential Sensing," *IEEE Trans. Electron Devices*, vol. 36, no. 3, pp. 479–487, March 1989.
- [24] A. Morgenshtein, L. Sudakov-Boreysha, U.Dinnar, C. G. Jakobson, and Y. Nemirowsky, "CMOS readout circuit for ISFET microsystems," *Sensors and Actuators*, vol. 97, no. 1, pp. 122–131, 2004.
- [25] R. J. Baker, H. W. Li, and D. E. Boyce, *CMOS Circuit Design, Layout, and Simulation*. New York: IEEE Press, 1998.
- [26] C. Azcona, B. Calvo, N. Medrano, A. Bayo, S. Celma, and F. Aznar, "A 12-b enhanced input range on-chip quasi-digital converter with temperature compensation," *IEEE Trans. Circuits Syst. II*, vol. 58, no. 3, pp. 164–168, 2011.
- [27] R. J. Kier, R. R. Harrison, and R. D. Beer, "An MDAC synapse for analog neural networks," *In Proceedings of the 2004 IEEE Symposium on Circuits and Systems*, pp. 752–755, May 23-26, 2004.
- [28] R. G. Carvajal, J. Ramírez-Angulo, A. J. López-Martín, A. Torralba, J. A. G. Galán, Alfonso Carlosena, and F. M. Chavero, "The flipped voltage follower: A useful cell for low-voltage low-power circuit design," *IEEE Trans. Circuits Syst.*, vol. 52, no. 7, July 2005.
- [29] P. E. Allen and D. R. Holberg, *CMOS Analog circuit design*. India: Oxford University Press, 2010.