



**INAOE**

# Metodología para la Polarización de Amplificadores Retroalimentados

por

**Héctor Yair González Ramos**

Tesis sometida como requisito parcial para  
obtener el grado de

**MAESTRO EN CIENCIAS EN LA  
ESPECIALIDAD DE ELECTRÓNICA**

en el

**Instituto Nacional de Astrofísica,  
Óptica y Electrónica**

Noviembre 2009

Tonantzintla, Puebla

Supervisada por:

**Dr. L. Arturo Sarmiento Reyes  
Dr. Miguel Angel Gutiérrez de Anda**

©INAOE 2009

El autor otorga al INAOE el permiso de  
reproducir y distribuir copias en su totalidad o  
en partes de esta tesis





# Resumen

Obtener un circuito de polarización adecuado para circuitos analógicos constituye un problema que requiere de experiencia de diseño y un conocimiento enciclopédico de algunas topologías de circuitos. Aunque existen varias reglas de diseño que pueden ser usadas para polarizar ciertos circuitos analógicos, todavía falta un procedimiento sistemático para hacer esta tarea. Este trabajo introduce una propuesta para la polarización de circuitos utilizando una metodología basada en conceptos de teoría de grafos que cubre los aspectos relativos al comportamiento de pequeña señal de los mismos, así como de su respuesta de DC. La metodología es enfocada a la polarización de amplificadores de retroalimentación negativa basados en la síntesis del nullor.

La nueva metodología es capaz de generar un esquema apropiado de polarización para amplificadores de retroalimentación negativa con elementos activos tales como transistores bipolares y MOS para la implementación del nullor. La metodología propuesta se basa en manipulaciones sobre el grafo del circuito a polarizar, dividiendo y agrupando a los elementos en subgrafos de acuerdo al tipo de tarea que desempeñan en éste. Especial cuidado es dedicado a la red de filtrado de DC, la cual, pese a su simplicidad conceptual, resulta de gran apoyo para la discriminación de señales de AC y DC. Esta aplicación llega a ser más obvia a nivel de grafo cuando se trata de mantener las mallas de DC libres de componentes de AC. Varios ejemplos son mostrados para explicar el uso de la metodología.



# Summary

The design of a proper bias scheme for analog circuits constitutes a problem which requires design experience and encyclopedic knowledge of circuit topologies. Although there are many design rules which may be used to bias some analog circuits, a systematic procedure is still lacking to carry out this task. This thesis presents a proposal for the biasing of circuits using a methodology based on graph theory which covers the aspects related to their small-signal behavior as well as its DC response. The methodology is focused on the biasing of nullor-based negative feedback amplifiers.

The new methodology is capable of generating a suitable biasing scheme for negative feedback amplifiers with active elements such as bipolar and MOS transistors for the nullor implementation. The proposed methodology is based on manipulations of the graph associated to the circuit to be biased, separating and grouping elements in subgraphs according to the task that they perform on the circuit. Special care is dedicated to the DC filtering network, which, albeit simple in concept, turns out to be of great help in the separation of AC and DC signals. This application becomes more obvious at graph level when it comes to keep the meshes of DC components free from AC elements. Several examples are shown to illustrate the use of the methodology.



# Agradecimientos

Agradezco a Dios por la oportunidad de dejarme terminar este grado de estudios, el cual me llevó un gran esfuerzo pero con su ayuda pude lograr terminarlo de manera exitosa.

Agradezco al Dr. Arturo Sarmiento Reyes y al Dr. Miguel Ángel de Anda por apoyarme en el desarrollo de este trabajo de investigación. El Dr. Arturo apoyó de gran forma este trabajo aportando nuevas ideas sobre los posibles métodos de separación de los dominos de AC y DC, además de despejar en todo momento cualquier duda presentada durante este trabajo, así como sus constantes revisiones de este documento. Gracias por su paciencia y su persistencia para apoyarme a terminar el desarrollo de la tesis. El Dr. de Anda me brindó su trabajo y conocimiento para recompilar un programa para el estudio de grafos además de despejar dudas sobre la polarización local.

A mi madre Melita, mi hermana Anel y mi sobrino Uriel por brindarme el apoyo para terminar este trabajo y por acompañarme en todo momento durante esta etapa de mi vida.

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por apoyarme económicamente en el mantenimiento de mis estudios. A todo el personal directivos, docentes y administrativos del Instituto Nacional de Astrofísica Óptica y Electrónica (INAOE) por brindarme el apoyo, los conocimientos y la información necesaria para permanecer en el instituto hasta el fin de mis estudios.





# Dedicatoria

## **A mi madre Melita Sofía Ramos Castillo**

Dedico esta tesis a mi madre, por apoyarme desde niño a seguir adelante con mis estudios y mis planes profesionales y personales. Tú eres el mas grande impulso que me ha llevado hasta este punto. Gracias por darme tu amor, cariño y paciencia. Este trabajo es fruto de los días que no estuve en casa para compartir algunos momentos buenos o malos contigo. Pero sobre todo quiero que sepas que el realizar este trabajo me ha ayudado a crecer como persona y valorar más a mi familia. Te amo mamá.

## **A mi hermana Rosa Anel Gonzalez Ramos**

Gracias hermana por estar siempre ahí cuando te necesitaba, porque hemos pasado muchas cosas juntos, momentos buenos y malos, pero sobre todo siempre hemos estado juntos, y quiero que sepas que cuentas conmigo para cualquier cosa que necesites. Gracias por todo hermana. Te amo.

## **A mi sobrino Uriel Alejandro Cruz Gonzalez**

Dedico esta tesis a mi sobrino porque siempre me hace reir o distrae cuando estoy cansado o bloqueado para seguir adelante. Sé que serás un gran hombre. Ve a tu madre como un angel que Dios puso para cuidarte y guiarte por este mundo y haz que se sienta orgulloso de ti algún día.



# Índice general

<b>Resumen</b>	<b>III</b>
<b>Summary</b>	<b>IV</b>
<b>Agradecimientos</b>	<b>VI</b>
<b>Dedicatoria</b>	<b>VIII</b>
<b>Prefacio</b>	<b>XVIII</b>
<b>1. Estado del arte</b>	<b>1</b>
1.1. Métodos utilizados para polarización . . . . .	1
1.1.1. Métodos basados en el concepto de Nullor . . . . .	2
1.1.2. Métodos basados en Polarización Local . . . . .	3
1.1.3. Método basados en Teoría de Grafos . . . . .	5
1.2. Múltiples puntos de operación . . . . .	8
1.3. Objetivo y Justificación . . . . .	10
<b>2. Teoría de grafos</b>	<b>13</b>
2.1. Conceptos y definiciones básicas . . . . .	14
2.2. Topología de Circuitos . . . . .	19
2.3. Enfoque de grafo de circuitos . . . . .	20
2.4. Grafo de dispositivos activos . . . . .	24
2.4.1. Modelo y Grafo de pequeña señal . . . . .	25

---

2.4.2. Modelo y Grafo de polarización . . . . .	27
<b>3. Amplificadores de un lazo</b>	<b>33</b>
3.1. Aspectos de importancia en amplificadores. . . . .	33
3.2. Retroalimentación negativa . . . . .	35
3.3. El modelo de ganancia asintótica . . . . .	35
3.4. Tipos de amplificadores de un lazo . . . . .	38
3.5. Síntesis de amplificadores. . . . .	41
3.5.1. Síntesis de la red de retroalimentación . . . . .	41
3.5.2. Síntesis del nullor . . . . .	42
<b>4. Metodología para la polarización</b>	<b>47</b>
4.1. Grafo de pequeña señal . . . . .	47
4.2. Grafo de polarización . . . . .	49
4.2.1. Ecuaciones de malla de DC . . . . .	53
4.2.2. Grafo de polarización de dispositivos activos . . . . .	55
4.3. Superposición del Grafo de AC y DC . . . . .	56
4.4. Introducción del grafo de filtros . . . . .	58
4.4.1. Filtros de desacoplo . . . . .	58
4.4.2. Filtros de desacoplo . . . . .	60
4.5. Grafo completo del circuito . . . . .	61
4.6. Reducción de fuentes de alimentación . . . . .	63
4.6.1. Sustitución de fuentes de voltaje . . . . .	63
4.6.2. Sustitución de fuentes de corriente . . . . .	68
4.7. Casos especiales de polarización . . . . .	69
4.7.1. Etapas diferenciales . . . . .	70
4.7.2. Configuración Darlington . . . . .	74
4.7.3. Configuración Cascode . . . . .	75
4.8. Algoritmo de la metodología . . . . .	78

---

---

<b>5. Ejemplos de polarización</b>	<b>79</b>
5.1. Descripción general para ejemplos . . . . .	79
5.2. Amplificador de Transconductancia . . . . .	82
5.3. Amplificador Darlington . . . . .	86
5.4. Amplificador Cascode . . . . .	91
5.5. Amplificador de Voltaje . . . . .	95
5.6. Amplificador de 3 etapas . . . . .	100
5.7. Amplificador de Corriente . . . . .	107
<b>6. Conclusiones y trabajo futuro</b>	<b>111</b>
<b>Apéndices</b>	<b>115</b>
<b>A. Modelos y parámetros de los dispositivos utilizados en al tesis</b>	<b>115</b>
A.1. Modelos y parámetros de transistor BJT . . . . .	115
A.2. Modelos y parámetros de transistor MOS . . . . .	117
<b>B. Ecuaciones de polarización de dispositivos semiconductores</b>	<b>119</b>
B.1. Ecuaciones para transistores BJT . . . . .	119
B.2. Ecuaciones para transistores MOS . . . . .	120
<b>C. Ejemplos de polarización de amplificadores</b>	<b>123</b>
C.1. Amplificador de Transconductancia . . . . .	123
C.2. Amplificador Darlington . . . . .	124
C.3. Amplificador Cascode . . . . .	124
C.4. Amplificador de Voltaje . . . . .	125
C.5. Amplificador de 3 etapas . . . . .	126
C.6. Amplificador de Corriente . . . . .	128
<b>Bibliografía</b>	<b>128</b>

---



# Índice de figuras

1.1. Representación esquemática del Nullor. . . . .	2
1.2. Polarización local: caracterización de la función no lineal. . . . .	4
1.3. Representación del BJT mediante la teoría de grafos. . . . .	7
1.4. Estructura que causa mas de una solución (ERP). . . . .	9
1.5. Grafo de cactus: Nishi y Chua enfoque topológico. . . . .	10
2.1. Representación de un grafo $G$ . . . . .	15
2.2. Representación de circuito mediante grafos. . . . .	16
2.3. Representación de un digrafo. . . . .	16
2.4. Subgrafos del grafo $G$ . . . . .	18
2.5. Representación de una red circuital $\mathcal{N}$ y los conjuntos que la conforman $(\mathcal{C}, \mathcal{P})$ . . . . .	21
2.6. Subgrafos de AC y DC del grafo de un circuito. . . . .	22
2.7. Subgrafos que forman parte del grafo $G_{AC}$ . . . . .	23
2.8. Representación esquemática de transistores BJT y MOS. . . . .	25
2.9. Modelo 1 de pequeña señal para transistores BJT y MOS. . . . .	26
2.10. Modelo 2 de pequeña señal para transistores BJT y MOS. . . . .	26
2.11. Modelo 3 de pequeña señal para transistores BJT y MOS. . . . .	27
2.12. Grafos de modelos de pequeña señal para transistores BJT y MOS. . . . .	28
2.13. Dispositivos activos sin polarización. . . . .	29
2.14. Polarización de transistores BJT y MOS. . . . .	29
2.15. Grafo de polarización de un transistor BJT. . . . .	30
2.16. Grafo de polarización de un transistor MOS. . . . .	31

3.1. Modelo de ganancia asintótica. . . . .	36
3.2. Topologías de amplificadores de alto rendimiento de un lazo. . . . .	39
3.3. Procedimiento de diseño basado en nullor. . . . .	42
3.4. Síntesis de nullor hasta llegar a dispositivos activos. . . . .	45
3.5. Conexión del transistor para etapas simples y diferenciales. . . . .	46
3.6. Circuito en pequeña señal de un amplificador de transimpedancia. . . . .	46
4.1. Elementos que forman parte del grafo de AC. . . . .	48
4.2. Amplificador de transconductancia con nullor y con dispositivos activos. . . . .	49
4.3. Grafo de pequeña señal y trayectoria directa. . . . .	50
4.4. Curva característica $I_C - V_{CE}$ con un $I_B$ fijo de un transistor BJT. . . . .	50
4.5. Polarización para una red de 2 puertos. . . . .	51
4.6. Fuentes de polarización para transistor BJT y MOS. . . . .	51
4.7. Polarización para una red de 2 puertos. . . . .	52
4.8. Mallas de polarización para dispositivo de 3 terminales. . . . .	53
4.9. Mallas de polarización BJT. . . . .	54
4.10. Mallas de polarización para el transistor MOS . . . . .	55
4.11. Grafos de polarización para transistores BJT y MOS . . . . .	56
4.12. Grafo de mallas de polarización para un transistor BJT . . . . .	56
4.13. Superposición de las capas de AC y DC en un circuito. . . . .	57
4.14. Superposición de grafos de AC y DC en amplificador de transconductancia. . . . .	58
4.15. Tipos de filtros utilizados para la separación de AC y DC en un circuito. . . . .	59
4.16. Superposición de las capas de AC y DC introduciendo filtros al circuito. . . . .	61
4.17. Grafo AC, DC y Filtros del amplificador de transconductancia. . . . .	62
4.18. Fuente de voltaje y curva característica. . . . .	64
4.19. Transformación Thevenin de fuente de voltaje por divisor de voltaje. . . . .	65
4.20. Polarización con diferentes niveles de voltaje y corriente. . . . .	65
4.21. Polarización con diferentes niveles de corriente y voltaje. . . . .	66
4.22. Grafo del amplificador de transconductancia con reducción de fuentes. . . . .	67



---

4.23. Esquemático del amplificador de transconductancia polarizado. . . . .	67
4.24. Fuente de corriente y curva característica. . . . .	68
4.25. Espejo de corriente y grafo. . . . .	68
4.26. Polarización por medio de espejos de corriente. . . . .	69
4.27. Amplificador de voltaje implementado con etapa simple y diferencial. . . . .	70
4.28. Emisor común diferencial y grafo (I). . . . .	71
4.29. Emisor común diferencial y grafo (II). . . . .	72
4.30. Emisor común diferencial polarizado y grafo. . . . .	72
4.31. Colector común diferencial polarizado y grafo. . . . .	73
4.32. Base común diferencial polarizado y grafo. . . . .	73
4.33. Configuración Darlington. . . . .	74
4.34. Configuración darlington simplificada. . . . .	75
4.35. Configuración cascode. . . . .	76
4.36. Grafos para polarización cascode. . . . .	77
4.37. Configuración cascode polarizada. . . . .	77
5.1. Bloques utilizados para obtener la FT e impedancias del circuito $C_{SS}$ . . . . .	80
5.2. Bloques utilizados para obtener la FT e impedancias del circuito $C_{bias}$ . . . . .	81
5.3. Amplificador de transconductancia I. . . . .	82
5.4. Amplificador de transconductancia II. . . . .	84
5.5. Amplificador de transconductancia III. . . . .	84
5.6. Amplificador de transconductancia IV. . . . .	84
5.7. Amp. de transconductancia gráfica de Bode (Magnitud y Fase). . . . .	85
5.8. Amplificador Darlington de transimpedancia I. . . . .	86
5.9. Amplificador Darlington de transimpedancia II. . . . .	89
5.10. Amplificador Darlington de transimpedancia III. . . . .	89
5.11. Amplificador Darlington de transimpedancia IV. . . . .	89
5.12. Amp. Darlington gráfica de Bode (Magnitud y Fase). . . . .	90
5.13. Amplificador cascode de transconductancia I. . . . .	91

---

---

5.14. Amplificador cascode de transconductancia II. . . . .	93
5.15. Amplificador cascode de transconductancia III. . . . .	93
5.16. Amplificador cascode de transconductancia IV. . . . .	94
5.17. Amp. Cascode gráfica de Bode (Magnitud y Fase). . . . .	95
5.18. Amplificador de voltaje I. . . . .	96
5.19. Amplificador de voltaje II. . . . .	98
5.20. Amplificador de voltaje III. . . . .	98
5.21. Amplificador de voltaje IV. . . . .	98
5.22. Amplificador de voltaje gráfica de Bode (Magnitud y Fase). . . . .	99
5.23. Amplificador de 3 etapas I. . . . .	100
5.24. Amplificador de 3 etapas II. . . . .	103
5.25. Amplificador de 3 etapas III. . . . .	104
5.26. Amplificador de 3 etapas IV. . . . .	105
5.27. Esquemático polarizado amplificador de 3 etapas. . . . .	105
5.28. Amplificador de 3 etapas gráfica de Bode (Magnitud y Fase). . . . .	106
5.29. Amplificador de corriente I. . . . .	107
5.30. Amplificador de corriente II. . . . .	109
5.31. Amplificador de corriente III. . . . .	109
5.32. Amplificador de corriente IV. . . . .	109
5.33. Amplificador de corriente (MOS) (Magnitud y Fase). . . . .	110
A.1. Modelo BJT de Analog Insydes. . . . .	115
A.2. Modelo del transistor MOS de Analog Insydes. . . . .	117
B.1. Transistor BJT autopolarizado. . . . .	119
B.2. Transistor MOS autopolarizado. . . . .	120

---

# Prefacio

En este trabajo se muestra una metodología basada en teoría de grafos para la polarización de circuitos de pequeña señal. El desarrollo de este método busca responder a la pregunta:

Dado un circuito de pequeña señal, ¿es posible generar la circuitería de DC, de tal manera que el comportamiento del circuito final sea el mismo que el primero?

La organización de la tesis se desglosa a continuación:

En el capítulo 1, las primeras secciones dan a conocer algunas metodologías utilizadas para la polarización de circuitos tales como los métodos basados en nullos, polarización local y grafos. También se presentan algunos problemas que pueden aparecer debido a la implementación inadecuada de un esquema de polarización. Adicionalmente se muestran los objetivos y la justificación de este trabajo.

El capítulo 2 expone algunos conceptos y definiciones básicos sobre la teoría de grafos, considerando la relación de los circuitos con los grafos. Los grafos son utilizados para hacer la representación de algunos modelos de pequeña señal de transistores BJT y MOS que posteriormente serán utilizados para la polarización de circuitos.

El capítulo 3 trata sobre las características más importantes de un amplificador. Conceptos como retroalimentación negativa y el modelo asintótico de ganancia son considerados en este capítulo. Conjuntamente se muestran diferentes

tipos de amplificadores de un lazo de alto desempeño con su respectiva función de transferencia. Asimismo, se describe de manera sucinta cómo se realiza la síntesis de amplificadores por medio del concepto del nullor.

El capítulo 4 introduce al lector a la metodología de polarización propuesta. Definiciones como grafo de pequeña señal (AC), grafo de polarización (DC), y grafo de red de filtros son vistas en las primeras secciones. Se hace un breve repaso sobre mallas de polarización y se realizan operaciones sobre los grafos mencionados como lo son: superposición de grafos y técnicas de reducción de fuentes de voltaje y corriente. La parte final del capítulo muestra algunos casos especiales de polarización como son las configuraciones con etapas diferenciales, darlington y cascode. Finalmente se muestra un algoritmo para describir la metodología de polarización.

En el capítulo 5 se presentan algunos ejemplos específicos de polarización (amplificadores de retroalimentación negativa) aplicando la metodología propuesta en el capítulo anterior.

Finalmente el capítulo 6 se presentan las conclusiones obtenidas durante el desarrollo de esta metodología, así como una línea de investigación para continuar con el trabajo en un futuro.

---

# Capítulo 1

## Estado del arte

En este capítulo se dan a conocer los métodos utilizados para la polarización de circuitos y algunos problemas que se conocen debido a un esquema de polarización mal diseñado. La sección 1.1 se enfoca a analizar algunas técnicas utilizadas para realizar la polarización de un circuito. En esa sección se explica el enfoque, la utilización y los resultados obtenidos para cada metodología. Una consecuencia común de usar un esquema de polarización inadecuado es la aparición de múltiples puntos de operación, de aquí que la sección 1.2 se estudie brevemente este fenómeno. Finalmente la sección 1.3 presenta el objetivo general así como los objetivos particulares de este trabajo de tesis y su justificación.

### 1.1. Métodos utilizados para polarización

El proceso de polarización consiste en proporcionar a cada dispositivo un voltaje y corriente fijo para que el dispositivo trabaje de manera adecuada. Sin embargo, dicho proceso no es fácil de ejecutar, ya que depende en buena medida de la experiencia del diseñador, junto con su habilidad para analizar los circuitos, reglas heurísticas conocidas para el circuito a polarizar, etc. Si la polarización no se realiza de manera adecuada esta puede afectar algunas especificaciones previamente calculadas en la etapa de síntesis, inclusive generar problemas mas graves,

como son los múltiples puntos de operación en un circuito.

En esta sección se darán a conocer algunos de los métodos más utilizados para generar esquemas de polarización para circuitos. Entre estos métodos se encuentran el método de la polarización local, el uso de nullos así como una técnica basada en la teoría de grafos. Dichos métodos ofrecen ciertas ventajas y también sufren de deficiencias, principalmente en su implementación.

### 1.1.1. Métodos basados en el concepto de Nullor

El concepto del nullor es ampliamente utilizado en la síntesis de circuitos. Debido a sus propiedades de amplificador ideal, este elemento es utilizado como base para la construcción de amplificadores de uno ó varios lazos [1].

El nullor, el cual aparece representado en la fig. 1.1 es una red de dos puertos formada por dos elementos de dos terminales: el nullator, el cual está conectado al puerto de entrada, y el norator, el cual está conectado al puerto de salida. En el nullator, la corriente y el voltaje de rama son iguales a cero, mientras que el norator, la corriente y el voltaje pueden tomar cualquier valor.

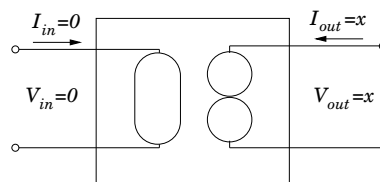


Figura 1.1: Representación esquemática del Nullor.

Matemáticamente hablando, el nullor está caracterizado por las siguientes relaciones:

$$\begin{aligned} V_{in} &= 0 & V_{out} &= x \\ I_{in} &= 0 & I_{out} &= y \end{aligned}$$

En [2] los autores enfocan sus esfuerzos hacia la utilización del nullor como elemento clave en la polarización, el cual posteriormente será substituido por transistores para la polarización del resto del circuito de pequeña señal. La técnica

de polarización utilizando el concepto de nullos debe cumplir con algunas reglas para hacer posible su aplicación en la etapa de polarización. Por una parte, los nullos deben cumplir con reglas que se relacionan con la adición de fuentes de voltaje y por otra parte los nullos deben satisfacer condiciones conectadas con las fuentes de corriente. En esta técnica utilizada para polarizar un circuito de pequeña señal hay que agregar fuentes a los nullos que después son sintetizados con transistores, escogiendo el mejor dispositivo para la aplicación deseada.

En [3] se muestra un método no heurístico propuesto para la polarización de amplificadores con retroalimentación negativa, el cual considera a los niveles de polarización de los transistores como dos pares de fuentes de corriente y voltaje que tienen relaciones acopladas. En otras palabras, dos de ellas siempre resultan ser fuentes controladas. Finalmente logran polarizar todos los elementos activos y se observa que el circuito final consta de muchas fuentes de polarización. Este problema se resuelve posteriormente incorporando esquemas para la reducción de estas fuentes.

### 1.1.2. Métodos basados en Polarización Local

La polarización local surge a partir del principio de aditividad para circuitos lineales y de la nulificación de puertos. Con esta estrategia se busca lograr la polarización de cada dispositivo de manera independiente, sin preocuparse por la polarización del resto de los elementos del circuito. De esta forma se asegura el punto de operación para cada dispositivo.

La fig. 1.2(a) muestra una curva característica  $I - V$  para un elemento no lineal. En ella, se denota el punto de operación  $Q_D (I_Q, V_Q)$  que es el punto alrededor del cual opera el dispositivo y en él se procede a realizar el análisis de AC. La fig.1.2 (b) muestra el concepto de traslación en el que el origen del plano  $I - V$  es trasladado al punto de operación  $Q_D$ , lo cual puede ser visto como la adición de voltaje y corriente de offset ( $V_{off}, I_{off}$ ). Esto obviamente implica

---

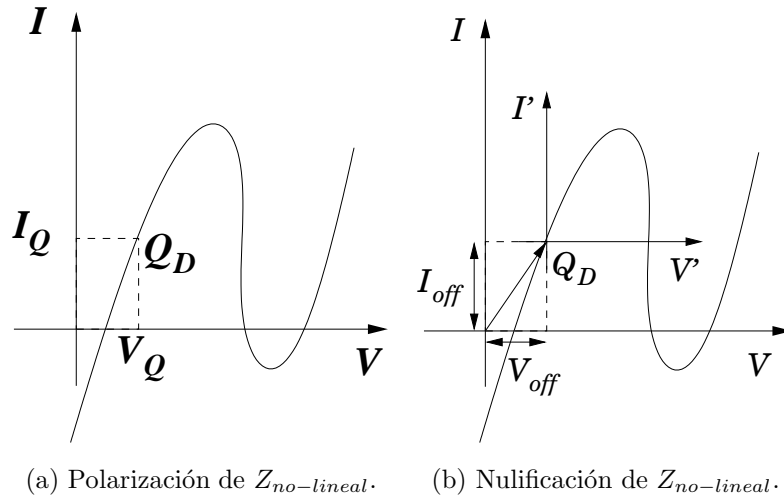


Figura 1.2: Polarización local: caracterización de la función no lineal.

un proceso de nulificación. Al trasladar el punto de operación hacia un nuevo origen, provocando que los valores de corriente y voltaje sean nulos, se realiza un proceso de polarización local. Este concepto puede ser ahora definido de la siguiente manera:

**Polarización local** Un puerto está localmente polarizado si está nulificado, es decir,  $V' = 0$  e  $I' = 0$ . Por otro lado, una red está localmente polarizada si todos sus puertos son nulificados.

En [4] se muestra una metodología donde se realiza la selección de un punto de operación deseado ( $Q_D$ ) para cada elemento no lineal, realizando para ello una separación (partición) de la red en una parte lineal y una parte no lineal. Esto ofrece grandes ventajas ya que se puede tener un mayor control en la ubicación del punto de operación para los elementos no lineales, sin afectar la parte lineal del circuito. Sin embargo, el problema de esta técnica radica en que se deben utilizar fuentes de voltaje y corriente locales para la polarización de los dispositivos no lineales, lo cual conlleva a tener fuentes esparcidas en muchas partes del diseño.

Un método para la polarización de un circuito lineal o no lineal es explicado en [5]. El método separa los dispositivos lineales y los excluye del procedimiento



del diseño. A continuación el punto de operación deseado para cada dispositivo no lineal es seleccionado y se le aplica polarización local sin fijar los valores de DC. Posteriormente se rempazan los dispositivos por sus modelos de pequeña señal y se simula el circuito completo hasta obtener el resultado esperado. Finalmente se reemplaza nuevamente el modelo por el dispositivo no lineal con los valores de las fuentes de voltaje y corriente que cumplan los parámetros de pequeña señal requeridos y nulifiquen el puerto.

El mismo autor en [6] utiliza este método para minimizar la potencia consumida en un circuito. La potencia puede clasificarse en 2 tipos a saber: la potencia requerida para mantener a los circuitos no lineales en su punto de operación y potencia necesaria para mantener estas condiciones con elementos lineales como resistores. Gran parte de la potencia es consumida por los elementos lineales. Por esta razón, si estos son eliminados o si nulificados se puede lograr reducir el consumo de potencia.

En [7] se presenta un método con el cual se trasladan las fuentes locales de los dispositivos no lineales, a los que se les aplicó polarización local, hacia la(s) fuente(s) global(es) del circuito utilizando el concepto de nullor. De esta forma se resuelve el problema de múltiples fuentes esparcidas en el circuito para llegar finalmente a un circuito con espejos de corriente y fuentes de alimentación globales.

En [8] se presenta un trabajo en el cual se utiliza la polarización local parcial para corregir problemas en el diseño. La técnica se basa en aplicar polarización local parcial a los dispositivos que provocan el error. En este caso, los valores de las fuentes deben ser variados hasta conseguir que los elementos trabajen de forma adecuada.

### 1.1.3. Método basados en Teoría de Grafos

En realidad la teoría de grafos ha ayudado a muchas ramas de la ciencia a solucionar problemas de una manera simple y eficiente. La aplicación de teoría de

---

grafos en el dominio de la teoría de circuitos ha llevado a resultados tales como establecimiento de las leyes de Kirchhoff, el establecimiento de métodos topológicos para el análisis de circuitos, la búsqueda de condiciones para la existencia de múltiples puntos de operación, etc.

Un grafo consiste de un conjunto de vértices o nodos unidos mediante ramas que pueden ser dirigidas o no dirigidas. Si las ramas del grafo son dirigidas se dice que el grafo es un grafo dirigido, de otra forma el grafo es no dirigido.

Un **Grafo**  $G$  esta definido matemáticamente de la siguiente manera:

$$G = (V, E)$$

donde  $V$  y  $E$  representan el conjunto de vértices y ramas respectivamente. El conjunto de ramas establece relaciones que existen entre los elementos del conjunto de vértices.

En teoría de circuitos, se puede representar el patrón de interconexiones de los elementos de un circuito dado mediante un grafo. En ese caso, los elementos del circuito son representados como ramas y los nodos como vértices del mismo.

La teoría de grafos en [9] es utilizada para realizar la reducción del número de fuentes utilizadas en la polarización de un circuito y determinar el lugar óptimo de las mismas. Los transistores son tomados como elementos los cuales se encuentran polarizados localmente. Los voltajes y corrientes de polarización son fijados con las conexiones de fuentes de voltaje ( $V_{BE}, V_{CE}$ ) y de corriente ( $I_B, I_C$ ) en sus terminales. De forma más concreta, se desea remplazar y reducir el número de las fuentes locales en el circuito por fuentes de polarización global.

En la fig. 1.3(a) se muestra de manera simbólica un BJT polarizado localmente y en la fig. 1.3(b) se muestra una representación del mismo por medio de un grafo.

El método comienza con la representación del circuito de pequeña señal mediante su grafo asociado, el cual sirve para reducir de manera sistematizada y dinámica el número de fuentes de voltaje y corriente mediante el corrimiento y separación de fuentes. En el circuito los transistores son representados con sus

---

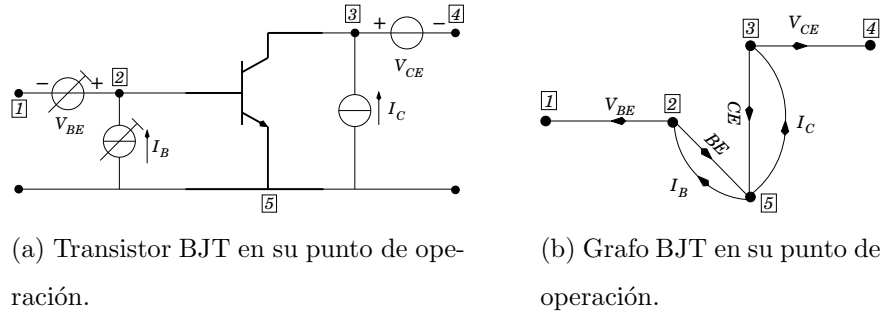


Figura 1.3: Representación del BJT mediante la teoría de grafos.

fuentes de polarización local asociadas a sus puertos las cuales sufrirán corrimientos para hacer reducciones en el número de fuentes. En el grafo es necesario la separación en sus subgrafos correspondientes, el de voltaje  $G_V$  y el de corriente  $G_I$ , con el fin de manipular las fuentes de voltaje de manera independiente a las de corriente. Después de esto se realiza la selección de un árbol y co-árbol adecuado para cada subgrafo, en el cual debe contener el mayor número de fuentes de voltaje o corriente aterrizadas. Finalmente, haciendo manipulación de *ramas de árbol* y *ramas de co-árbol*, (que son mayoritariamente la representación de las fuentes de polarización local), se realiza el corrimiento y separación de las mismas. Dichas operaciones se pueden realizar de manera más fácil y eficiente utilizando grafos, para determinar el lugar óptimo donde debe(n) ser colocada(s) la(s) fuente(s) de polarización.

En [10], se optimiza el valor de las fuentes de voltaje para la polarización del circuito. En un principio las fuentes de alimentación tienen un valor muy grande el cual puede ser reducido. Tomando la representación de un transistor como grafo es posible reducir los diferentes niveles de voltaje para la polarización del circuito junto con en el intercambio de dispositivos PNP por NPN o viceversa.

## 1.2. Múltiples puntos de operación

Cuando se realiza la polarización de un circuito es necesario tener experiencia en este tema, ya que esta etapa de diseño no es tan fácil. De hecho, cuando se encuentran algunas topologías de retroalimentación positiva esto puede causar que en un circuito se presenten múltiples puntos de operación. Esto no es deseable debido a que el circuito puede trabajar en puntos inestables o que la respuesta del mismo no sea la esperada.

El análisis de CD de circuitos no lineales no sólo se enfoca en encontrar el punto de operación, si no también en dar una respuesta a cuestiones de funcionamiento del circuito, tales preguntas de importancia para su operación, pueden ser las siguientes:

- ¿La solución para el circuito es única?
- ¿Cuál es el número máximo de soluciones?
- ¿Cuántas y cuáles de estas son estables?

Algunos trabajos han sido enfocados a la solución del problema de múltiples puntos de operación en dispositivos con funciones no lineales, como es el caso del diodo túnel. En este tipo de circuitos la generación de múltiples puntos nos solo se debe a la topología de interconexión de los elementos, sino que también a que la función del diodo es intrínsecamente no lineal. Una discusión muy detallada del problema de la existencia de los múltiples puntos de operación en circuitos electrónicos puede ser hallada en la referencia [11]. En esta tesis sólo se ofrece un resumen de los resultados más importantes reportados en la literatura.

En [12] se establecen condiciones para determinar que un circuito tiene una y solo una solución si la estructura no se puede reducir a una estructura que contenga dos transistores conectados como se muestra en la fig. 1.4. Dicha estructura puede tener un máximo 3 soluciones de DC. En [13] el tema es abordado mediante

---

un método topológico para determinar la unicidad de la solución en un circuito resistivo no-lineal, e introduce algunos métodos matriciales para la determinación de las condiciones topológicas que causan múltiples soluciones. Este método está restringido a ciertos elementos básicos como lo son: fuentes de voltaje y corriente, resistores, nullators y norators. En la referencia [13], se establece que la unicidad de la solución puede ser determinada mediante la detección de una estructura de retroalimentación positiva (**ERP**) en la topología del circuito. *Si se detecta alguna retroalimentación positiva entonces no es garantizada la unicidad de la solución.*

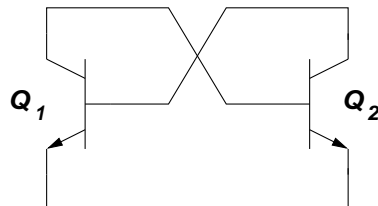


Figura 1.4: Estructura que causa más de una solución (ERP).

En las referencias [14–16], los autores en cambio dirigen sus esfuerzos hacia un enfoque gráfico para determinar la unicidad de la solución para circuitos que contengan resistores, fuentes independientes, los 4 tipos de transactores y resistores no lineales con funciones monótonamente crecientes. Ellos introducen el concepto de grafo de cactus para el análisis de un circuito dado en busca de una solución. En la fig. 1.5 se muestra el enfoque gráfico que desarrollan para la solución del problema de múltiples puntos de operación.

Finalmente, en la referencia [17] se presentan contribuciones para determinar la unicidad de la solución de circuitos resistivos no lineales estableciendo una teoría la cual relaciona el comportamiento del circuito con su topología.

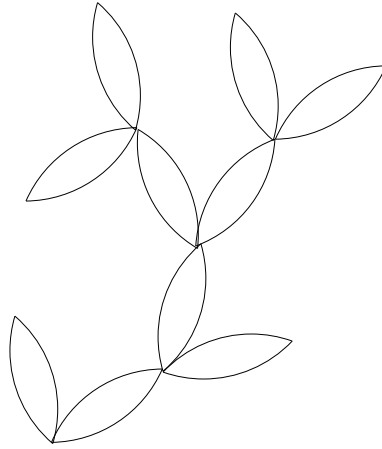


Figura 1.5: Grafo de cactus: Nishi y Chua enfoque topológico.

## 1.3. Objetivo y Justificación

### Objetivo

El objetivo de este trabajo es proporcionar una metodología para desarrollar esquemas de polarización para amplificadores de clase A con retroalimentación negativa capaz de solucionar el siguiente problema:

Dado un circuito de pequeña señal, generar la circuitería de polarización del amplificador retroalimentado, de tal manera que el comportamiento del circuito con fuentes de DC sea el mismo que el del circuito original.

### Objetivos Particulares

- Generar una red de polarización que no interfiera o afecte mínimamente la respuesta de señal débil del amplificador.
  - Utilizar la teoría de grafos como herramienta para desarrollar una metodología para la síntesis de circuitos de polarización de amplificadores de clase A.
  - Reducir el número de fuentes de polarización en el circuito final, tanto de
-

voltaje como de corriente.

- Optimizar el valor de las fuentes de alimentación a un valor  $V_{max}$  suficiente para polarizar todo el circuito.

### **Justificación**

Como se ha dicho anteriormente, el diseño del esquema de polarización de un circuito es un proceso arduo, complicado y en el cual no siempre se obtienen los resultados esperados. Por esta razón, es necesario tener un método fiable por medio del cual se puedan generar esquemas de polarización de una manera eficaz y sencilla. Dicho método debe reducir el tiempo de diseño y asegurar que el circuito obtenido como fruto del uso de la metodología propuesta satisfaga las especificaciones impuestas sobre el mismo.

Es necesario hacer notar que la mayoría de los métodos presentados en la sección 1.1 para formular esquemas de polarización tienen inconvenientes principalmente en la implementación o pueden provocar problemas, como los mencionados anteriormente.

---





# Capítulo 2

## Teoría de grafos

La teoría de grafos ha sido utilizada en diversas áreas del conocimiento y su impacto es innegable en el campo de la teoría de circuitos. Algunas de las aplicaciones de esta rama de las matemáticas discretas pueden hallarse incluídas en los diversos métodos de análisis de circuitos, teoría de circuitos no lineales, diagnóstico de circuitos, desarrollo de software para el diseño asistido por computadora e inclusive en síntesis de circuitos. Como consecuencia del desarrollo de la teoría de grafos, la teoría de circuitos puede verse desde otra perspectiva, llevándola a la solución de algunos problemas típicos, entre los cuales se pueden mencionar: la solución en DC en un circuito no lineal, la obtención de ecuaciones para circuitos con parámetros fuera de sus tolerancias, etc,. Asi mismo se han encontrado algunas propiedades en las matrices de los grafos, la cuales tienen repercusiones inmediatas en el área de la ingeniería eléctrica, tales como el análisis o síntesis de circuitos.

La teoría de grafos fué desarrollada después de que en 1736 Leonhard Euler resuelve el problema de los puentes de Königsberg, este acontecimiento es tomado como el principio de la formulación de esta teoría. Posteriormente en 1847 Gustav Kirchhoff realiza la primera aplicación práctica, ya que estudiando los árboles de circuitos eléctricos lo llevan a establecer las bien conocidas leyes de voltaje y

corriente de Kirchhoff. En tiempos mucho mas recientes, se ha formulado incluso un entorno para el análisis de los grafos de circuitos eléctricos basadas en su patrón de interconexión [18]. Dicho sistema ha sido usado para establecer algunas propiedades de circuitos eléctricos [19–21].

## 2.1. Conceptos y definiciones básicas

A fin de entender la metodología de polarización propuesta en este trabajo, es necesario definir algunos conceptos, definiciones y operaciones básicas referentes a la teoría de grafos.

### Definiciones Básicas

Un grafo se define de la siguiente forma:

**Grafo** Un grafo  $G(V, E)$  consiste de dos conjuntos  $V$  y  $E$

Los elementos de  $V$  son llamados **vértices** (o **nodos**).

Los elementos de  $E$  son llamados **ramas**.

Cada rama tiene un par de vértices asociadas a ella, los cuales son conocidos como **puntos extremos**. Una rama se dice que une a estos puntos.

Si el vértice  $v$  es el punto extremo de una rama  $e$ , entonces se dice que  $e$  es **incidente** a  $v$ .

Un vértice  $u$  es adyacente a un vértice  $v$  si están unidos por una rama. A dos vértices adyacentes se les conoce como **vecinos**. Una **adyacencia simple** entre vértices ocurre cuando hay una rama entre ellos.

Se le conoce como **ramas adyacentes** a dos ramas que tienen el mismo punto extremo en común, mientras que una **rama propia** es una rama que une dos vértices distintos. Una **multirama** es una colección de ramas que tienen los mismos puntos extremos.

---

Un **autolazo** es formado por una rama la cual se une en ambos lados en un solo punto extremo.

En la fig. 2.1 se observa la representación de un grafo  $G = (V, E)$  el cual tiene como conjunto de vértices  $V = \{1, 2, 3, 4, 5\}$  y como conjunto de ramas  $E = \{a, b, c, d, e, f, g\}$ . las ramas  $a, b$  son multiramas con puntos extremos  $\boxed{1}$  y  $\boxed{2}$  y la rama  $g$  forma un autolazo  $[22, 23]$ .

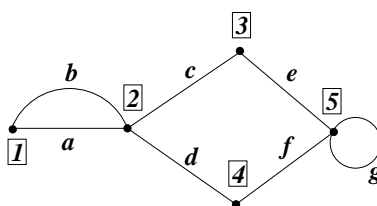


Figura 2.1: Representación de un grafo  $G$

### Grafos Simples

Un **grafo simple** es aquel que no tiene autolazos ni multiramas.

Un **grafo trivial** consiste de un vértice sin ramas.

Un **grafo nulo** tiene su conjunto de ramas y vértices sin elementos.

### Grafos Generales

En muchas aplicaciones se requieren representaciones basadas en grafos. Algunos de éstos no tienen una estructura simple, por ejemplo, la representación del circuito mostrado en la fig. 2.2(a). Dicho circuito consta de 4 elementos  $\{V, R_1, R_2, R_3\}$  y 3 nodos  $\{1, 2, 3\}$ . La fig. 2.2(b) muestra la representación mediante grafos de este circuito, donde se muestra que entre el nodo  $\boxed{2}$  y  $\boxed{3}$  existe una multirama formada por los elementos  $R_2$  y  $R_3$ .

Un **grafo sin lazos** (ó multigrafo) es un grafo que no tiene autolazos.

Algunas de las propiedades de las ramas de un grafo son la dirección y el peso de la rama. El hecho de asignarle direcciones a las ramas del grafo lleva a otro

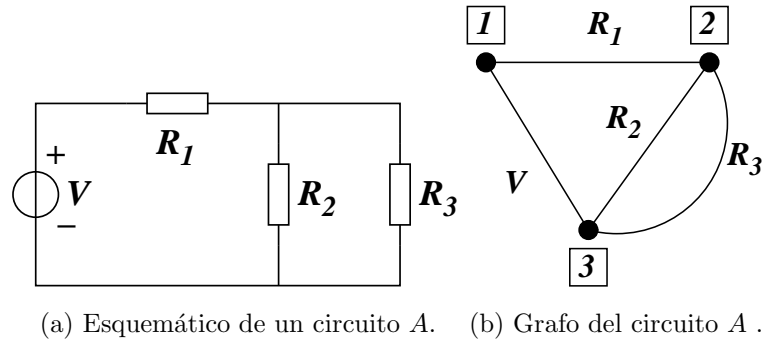


Figura 2.2: Representación de circuito mediante grafos.

concepto, el digrafo o grafo dirigido [22, 24].

### Digrafo

Un **digrafo** es un grafo en el cual las ramas son dirigidas.

Una **rama dirigida** (*arco*) es una rama  $e$  donde uno de dos puntos es llamado vértice inicial y el otro vértice final.

Un **multi-arco** es un conjunto de 2 o más *arcos* que tienen la misma dirección.

Un **grafo mezclado** (o grafo parcialmente direccionado) es un grafo que tiene ramas dirigidas y **no** dirigidas.

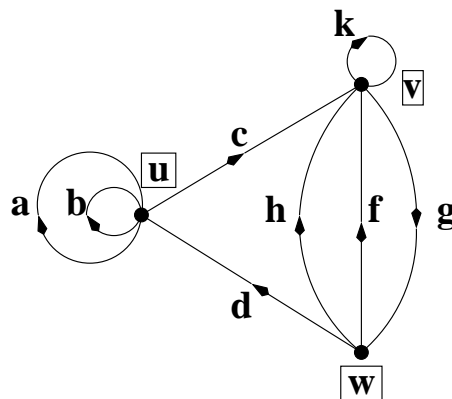


Figura 2.3: Representación de un digrafo.

### Caminos, Rutas y Trayectorias

Un **camino** en un grafo  $G$  es una secuencia alternada de vértices y ramas. Éste se representa de la siguiente forma:

$$W = v_0, e_1, v_1, e_2, \dots, e_n, v_n$$

- En un grafo simple, donde no hay multiramas, un camino puede ser descrito como:  $W = v_0, v_1, \dots, v_n$  tal que  $j = 1, \dots, n$ , donde los vértices  $v_{j-1}$  y  $v_j$  son adyacentes.
- el **vértice inicial** es  $v_0$
- el **vértice final** es  $v_n$
- los **vértices internos** son los vértices que están entre el vértice inicial y el final.

La **longitud del camino** es el número de ramas (contando las ramas que se repiten si se pasa a través de ellas más de una vez).

Un **camino cerrado** es aquel donde el vértice inicial es el vértice final.

Una **ruta** en un grafo es un camino en el cual se pasa por una rama una sola vez.

Una **trayectoria** es una ruta en el cual ningún vértice se toca mas de una vez.

### Subgrafos

Un **subgrafo** de  $G$ , es un grafo  $H$  tal que  $V_H \subset V_G$  y  $E_H \subset E_G$ . Un subgrafo  $H$  de un grafo  $G$  es un **subgrafo extendido** si  $V(H) = V(G)$ , es decir tiene los mismos vértices.

La fig. 2.4(a) muestra un grafo  $G$  el cual tiene como elementos los vértices  $V_G = \{1, 2, \dots, 11\}$ , la fig. 2.4(b) muestra un grafo  $H$  extendido de  $G$  el cual cumple con la condición de  $V_H = V_G$ . La fig. 2.4(c) muestra varios subgrafos de  $G$ ,

---

el grafo  $H, I, J$  que constan de los vértices  $V_H = \{1, 6, 7, 8, 11\}$ ,  $V_I = \{2, 3, 4, 9, 10\}$ ,  $V_J = \{5\}$  respectivamente, donde se observa que el grafo  $J$  es un grafo trivial.

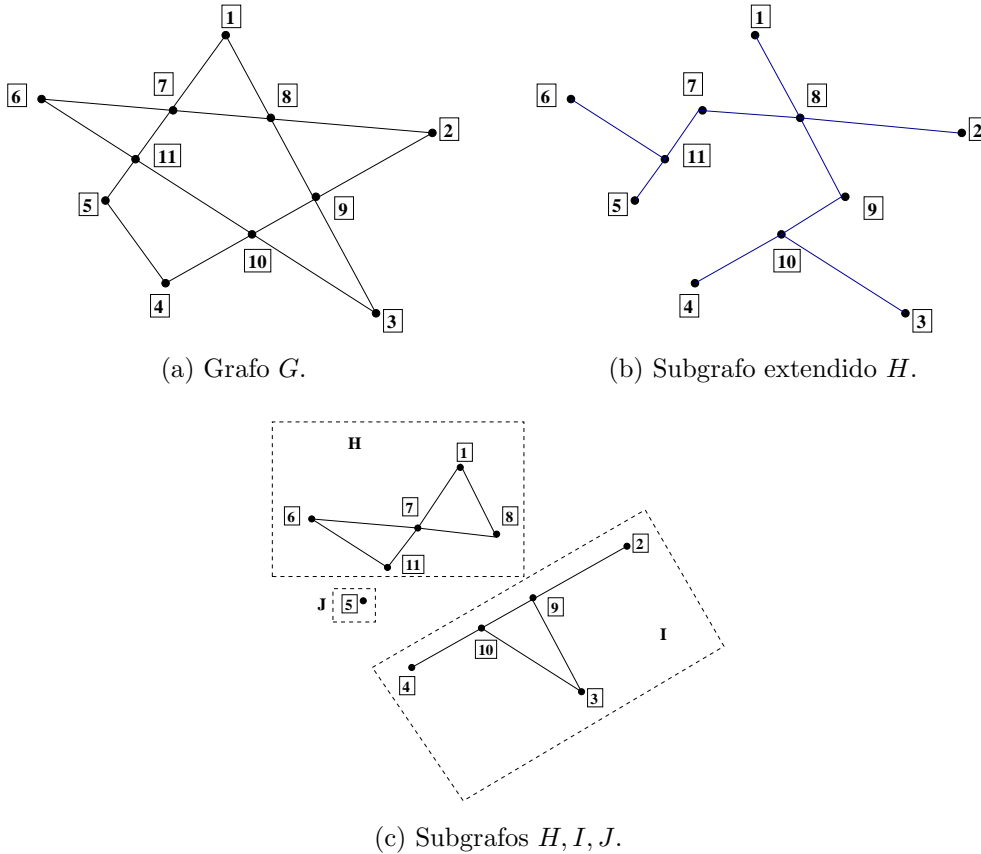


Figura 2.4: Subgrafos del grafo  $G$ .

## Operaciones de Grafos

Las operaciones de agregar o borrar vértices y ramas de un grafo son consideradas como *operaciones primarias*, porque son la base de otras manipulaciones que pueden ser llamadas *operaciones secundarias*.

La operación de **agregar un vértice**  $u$  al grafo  $G = (V, E)$ , tal que  $u \notin V$ , lleva a un nuevo grafo con el conjunto de vértices  $V_G \cup \{u\}$  y el conjunto de ramas  $E$  (donde  $u$  no tiene vértices vecinos).

La operación de **borrar un vértice**  $u$  al grafo  $G = (V, E)$  no solo remueve el

vértice  $u$  sino que también remueve cada rama la cual  $u$  es un punto extremo. Se denota como  $G - u$ .

La operación de **agregar un rama** (o  $uv$ ) al grafo  $G = (V, E)$  une los vértices  $u$  y  $v$  mediante una rama llevando a un nuevo grafo con el conjunto de vértices  $V$  y el conjunto de ramas  $E \cup \{uv\}$  lo cual se denota como  $G \cup \{uv\}$ .

La operación de **borrar un rama** (o  $uv$ ) al grafo  $G = (V, E)$  remueve solo esa rama. El resultado del grafo se denota como  $G - \{uv\}$ .

El **complemento de rama** de un grafo simple  $G$  es el grafo  $\overline{G}$  (o  $G^c$ ) el cual contiene los mismos vértices de  $G$  y todas las ramas que no pertenecen en el grafo  $G$ .

La **suma** de dos grafos  $G$  y  $H$  es denotada por  $G + H$ .

$$\begin{aligned} V(G + H) &= V(G) \cup V(H) \\ E(G + H) &= E(G) \cup E(H) \cup \{uv \mid u \in V(G), v \in V(H)\} \end{aligned}$$

La **unión** de dos grafos  $G$  y  $H$  es denotada por  $G \cup H$  cuyo conjunto de ramas y nodos están separados.

$$\begin{aligned} V(G \cup H) &= V(G) \cup V(H) \\ E(G \cup H) &= E(G) \cup E(H) \end{aligned}$$

Más información sobre definiciones, operaciones y teoremas sobre grafos puede obtenerse de las siguientes referencias [22–25].

## 2.2. Topología de Circuitos

Una de las principales características que definen un circuito es su forma de conexión y los elementos que lo conforman. La forma de interconexión define una topología para el circuito. Por medio de ésta, al igual que por los valores de los elementos del circuito la respuesta del circuito queda definida.

---

En general un circuito eléctrico formado por elementos de 2 o mas terminales se puede caracterizar por:

- El conjunto de elementos  $\mathcal{C}$
- El patrón de interconexión  $\mathcal{P}$

Cada elemento del conjunto  $\mathcal{C}$  tiene asociada una relación de rama entre cualquiera de las variables eléctricas: voltaje( $u$ ), corriente( $i$ ), carga( $q$ ) y flujo( $\phi$ ). El conjunto de relaciones definidas para cada componente en el circuito es conocido como el conjunto de relaciones de rama ( $\mathcal{F}$ ). Es evidente que las variables involucradas en el comportamiento eléctrico del circuito deben satisfacer las relaciones de rama en  $\mathcal{C}$ , al igual que deben cumplir las condiciones impuestas por el patrón de interconexión dadas por las leyes de Kirchhoff. [18]

La fig. 2.5 (a) muestra el circuito esquemático de un divisor de voltaje. La fig. 2.5(b) presenta el conjunto de componentes del circuito, formado por 3 resistores y 1 fuente de voltaje. La fig. 2.5(c) representa el patrón de interconexión mediante un grafo.

El patrón de interconexión es obtenido al remplazar cada elemento de 2 terminales por una línea. El resultado obtenido es un “patrón geométrico”, el cual contiene la información topológica del circuito. Dicho patrón geométrico es el grafo asociado al circuito.

## 2.3. Enfoque de grafo de circuitos

En un circuito analógico operando en el régimen de señal débil, es posible identificar 2 bloques. La parte que se encarga del procesamiento y control de la señal (conjunto de elementos de AC) y la parte que se encarga de la alimentación de los dispositivos ó polarización (conjunto de elementos de DC). En la mayoría de los casos los elementos de ambos conjuntos influyen en el comportamiento global del circuito, es decir, los elementos de DC pueden influenciar la respuesta

---



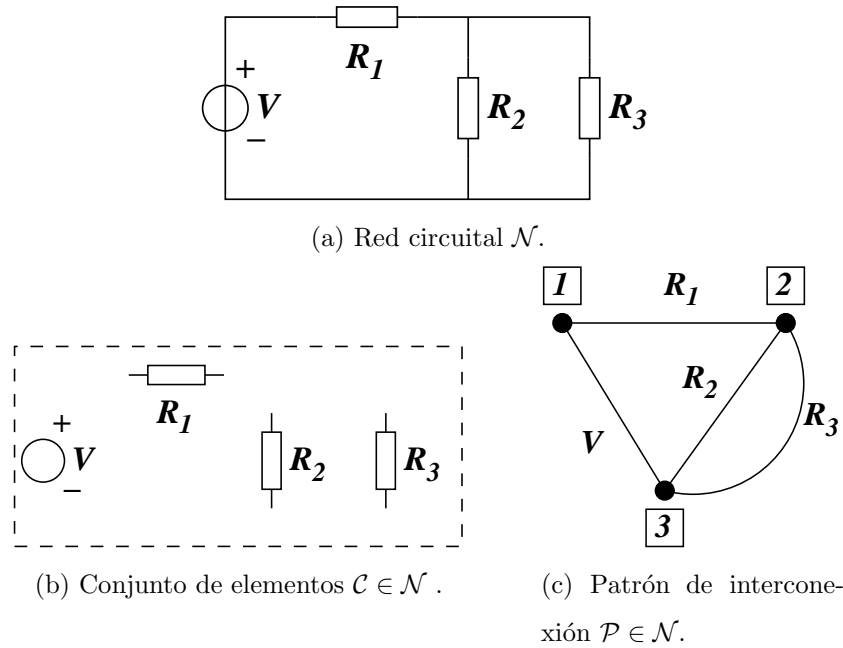


Figura 2.5: Representación de una red circuitual  $\mathcal{N}$  y los conjuntos que la conforman  $(\mathcal{C}, \mathcal{P})$ .

de pequeña señal y los elementos de AC modificar el punto de operación. Dado que la topología de un circuito puede ser representado mediante un grafo  $(G_C)$ . Este grafo servirá de base para definir nuevos conceptos.

Como se ha visto anteriormente, un grafo puede ser dividido en subgrafos. En particular, un circuito  $C$  que se representa mediante un grafo  $G_C$  puede ser dividido posteriormente en varios subgrafos de acuerdo a la función que desempeñen los elementos (ramas) en la operación de un circuito. Por tanto, el grafo  $G_C$  ahora es dividido en dos subgrafos: un subgrafo de AC el cual contiene todas la ramas que son obtenidas de la síntesis del nullor (circuito de pequeña señal) y el subgrafo de DC, el cual contiene todas las ramas que son utilizadas para polarizar los elementos de pequeña señal. Vistos como conjuntos, ambos subgrafos no son particiones del grafo original debido a que algunos elementos del circuito influyen en el comportamiento de AC y DC.

De aquí en adelante se utilizaran colores para identificar el tipo de subgrafo:

- Subgrafo de AC ( $G_{AC}$ ) (magenta)

- Subgrafo de DC ( $G_{DC}$ ) (azul)

Matemáticamente el grafo de un circuito eléctrico se define de la siguiente manera:

$$G_C = G_{AC} \cup G_{DC}$$

La fig. 2.6 muestra a manera de conjuntos el grafo  $G_C$  dividido en los subgrafos  $G_{AC}$  y  $G_{DC}$ , en color magenta y azul respectivamente.

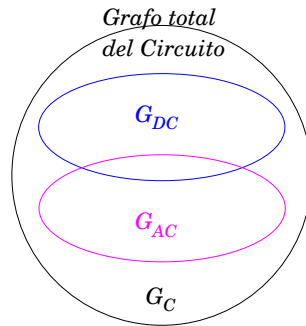


Figura 2.6: Subgrafos de AC y DC del grafo de un circuito.

Cuando se realiza el proceso de síntesis de un amplificador, es necesario conocer ciertas características, como son la impedancia de entrada y salida, la ganancia del amplificador, entre otras. Estas características están dadas por el circuito de pequeña señal, por tanto pertenecen al grafo de AC.

Para un mejor entendimiento del grafo de AC este grafo puede ser dividido en 3 subgrafos, el grafo de señal, de red-ac, y el de carga.

El grafo de AC se representa matemáticamente de la siguiente manera:

$$G_{AC} = G_{señal} \cup G_{red-ac} \cup G_{carga}$$

El grafo de señal ( $G_{señal}$ ) está compuesto por todas las ramas que forman parte del circuito de la señal de entrada. Por ejemplo, para una fuente de voltaje o corriente se sabe que tiene una resistencia intrínseca asociada. Por tanto, la rama de la fuente y su resistencia forman parte de este grafo. En este grafo se pueden representar topologías más complejas del circuito de entrada.

El grafo de carga ( $G_{carga}$ ) es formado por el circuito de carga del amplificador. Generalmente este circuito puede ser representado en una rama con el valor de la impedancia de salida. La carga del circuito puede ser resistiva, capacitiva, inductiva, etc. Al igual que el grafo de señal este también puede representar topologías más complejas.

El grafo de la red de ac ( $G_{red-ac}$ ) está compuesto por todas las ramas que no forman parte del grafo de señal ni del de carga. Éste grafo representa todos los elementos restantes del circuito de pequeña señal tales como: transistores, resistores, capacitores, etc.

La fig. 2.7 muestra a manera de conjuntos los subgrafos  $G_{señal}$ ,  $G_{red-ac}$ ,  $G_{carga}$ . El subgrafo  $G_{señal}$  es representado generalmente por una fuente de señal y su impedancia intrínseca, el subgrafo  $G_{red-ac}$  contiene los elementos que actúan sobre la señal (dispositivos activos y pasivos) y el subgrafo de  $G_{carga}$  el cual contiene los elementos que son la carga del circuito.

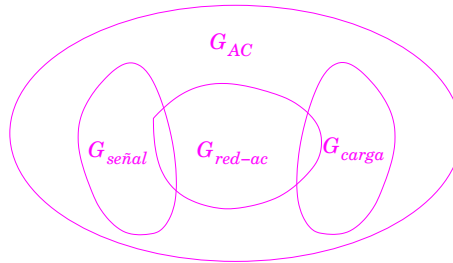


Figura 2.7: Subgrafos que forman parte del grafo  $G_{AC}$ .

Estos subgrafos son útiles si se desea analizar el efecto de alguna etapa específica en el circuito de pequeña señal.

Por otro lado la polarización es necesaria en todo el circuito de pequeña señal, es por ello que no se realiza ninguna división en las ramas de polarización del circuito y éste queda definido como el grafo de DC ( $G_{DC}$ ).

El grafo de DC contiene todas las ramas que alimentan los dispositivos que se encuentran en el diagrama de pequeña señal. Estas ramas pueden ser fuentes de voltaje, corriente, divisores de voltaje, espejos de corriente, etc.

## 2.4. Grafo de dispositivos activos

Dentro de los dispositivos no lineales existen: diodos, resistores no lineales, capacitores no lineales, etc, pero los más utilizados en el diseño de circuitos son: los transistores bipolares (BJT) y los transistores de efecto de campo (MOS). Estos elementos tienen un modelo de pequeña señal que está asociado al punto de operación donde estén trabajando. Estos modelos circuitales a su vez pueden ser representados mediante grafos los cuales son útiles para representar estos dispositivos de una forma más simple.

El BJT y el transistor MOS son utilizados en la mayoría de los circuitos analógicos por su propiedad como amplificadores de voltaje o corriente. El BJT es un dispositivo cuya ganancia de voltaje a corriente está dada por la transconductancia, la cual está determinada por el punto de operación en que se encuentre el dispositivo.

La transconductancia del BJT se define como [26]:

$$g_m(I_C) = \frac{I_C}{V_T} \quad (2.1)$$

donde:

$I_C$  representa la corriente de colector de polarización.

$V_T$  el voltaje térmico del dispositivo ( $V_T \approx 26mV$ ).

Para el transistor MOS se tienen que su transconductancia está determinada por la siguiente ecuación [27]:

$$g_m(I_D) = \frac{2I_D}{V_{OV}} \quad (2.2)$$

donde:

$I_D$  representa la corriente de drenaje de polarización.

$V_{OV} = V_{GS} - V_T$  la diferencia de voltaje entre compuerta-fuente y el voltaje de

---

umbral del dispositivo.

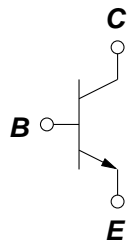
Mediante estas ecuaciones se observa que existe una relación entre la transconductancia (un parámetro de pequeña señal) y la corriente de colector o drenaje (un parámetro dado por la polarización). Esto muestra que se deben realizar 2 tipos de grafos, uno que se encargue de representar al modelo de los transistores en pequeña señal, y otro, el cual represente las caídas de voltaje y corrientes de polarización en dicho dispositivo.

### 2.4.1. Modelo y Grafo de pequeña señal

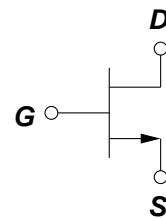
Una vez colocado el transistor en un punto de operación es posible representar este dispositivo con un modelo equivalente. Para ello existen diferentes modelos los cuales dependiendo del número de efectos tomados en cuenta para el análisis pueden presentar un menor error respecto a la salida real del circuito.

La representación de estos modelos por medio de grafos se hace de manera directa. En otras palabras, cada elemento de 2 terminales del modelo de pequeña señal, es remplazado por una rama del grafo de AC ( $G_{AC}$ ).

La fig. 2.8 (a) y 2.8 (b) muestra la representación esquemática de dispositivos BJT y MOS.



(a) Representación de un BJT.



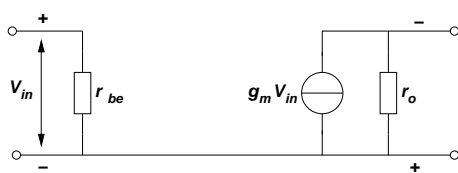
(b) Representación de un MOS.

Figura 2.8: Representación esquemática de transistores BJT y MOS.

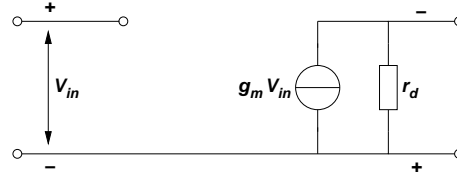
Los diferentes modelos de pequeña señal que representan a transistores BJT y MOS son mostrados a continuación.

---

La fig. 2.9 (a) muestra el modelo 1 de un transistor BJT el cual esta compuesto por los elementos  $(r_{be}, g_m V_{in}, r_o)$ , mientras que la fig. 2.9 (b) muestra la representación de un transistor MOS compuesto por los elementos  $(g_m V_{in}, r_d)$ .



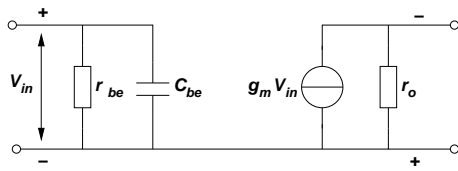
(a) Modelo 1 de pequeña señal para un BJT.



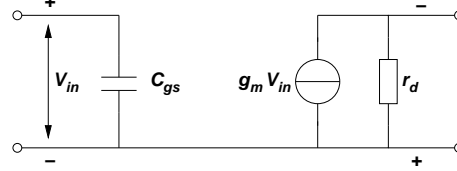
(b) Modelo 1 de pequeña señal para un transistor MOS.

Figura 2.9: Modelo 1 de pequeña señal para transistores BJT y MOS.

La fig. 2.10(a) toma en cuenta el capacitor  $c_{be}$ . La fig. 2.10 (b) muestra el modelo con el capacitor  $(c_{gs})$ .



(a) Modelo 2 de pequeña señal para un BJT.



(b) Modelo 2 de pequeña señal para un transistor MOS.

Figura 2.10: Modelo 2 de pequeña señal para transistores BJT y MOS.

Finalmente las fig. 2.11 (a) y 2.11 (b) muestran los modelos que incluyen los capacitores  $c_{bc}$  y  $c_{gd}$  respectivamente.

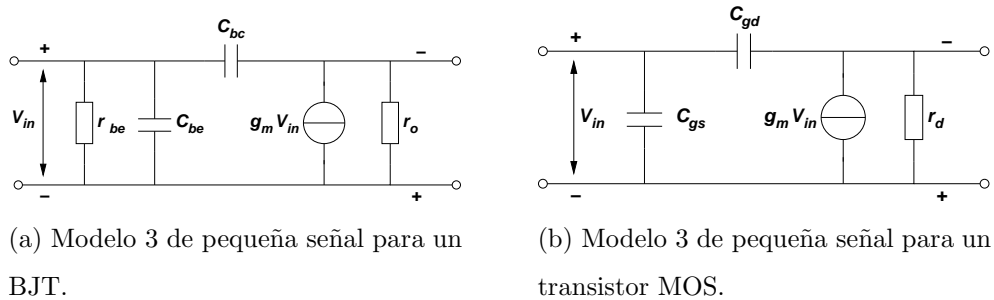


Figura 2.11: Modelo 3 de pequeña señal para transistores BJT y MOS.

La transformación a grafos de los modelos de los transistores BJT y MOS es mostrada en la fig. 2.12.

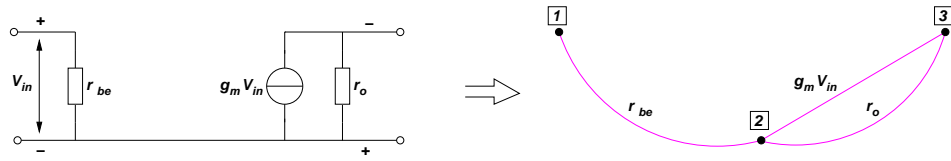
### 2.4.2. Modelo y Grafo de polarización

Una característica importante de los transistores BJT y MOS es su representación por medio de un modelo de pequeña señal. Sin embargo, el modelo de pequeña señal incorpora fuentes controladas las cuales son capaces de proporcionar energía para amplificar una señal. En cambio, un transistor real no cuenta intrínsecamente con estos elementos, por lo cual es necesario conectar al menos una fuente de alimentación para generar la potencia necesaria para amplificar la señal.

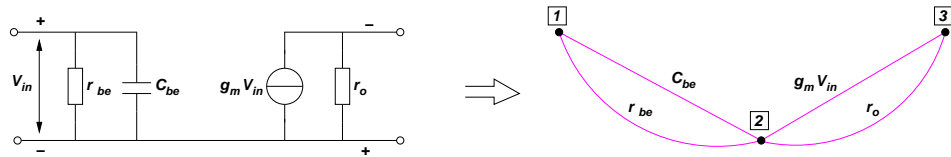
La representación de los transistores BJT y MOS mostrados en la fig. 2.13(a) y 2.13(b) no tienen ninguna fuente asociada la cual proporcione la potencia necesaria para su funcionamiento como amplificadores. Para la polarización de dispositivos activos es necesario colocar fuentes de alimentación a las terminales del dispositivo. Estas fuentes deben de tener un valor tal que el puerto sea nulificado al conectar el resto del circuito.

Las funciones de estas fuentes de alimentación conectadas a las terminales de los dispositivos activos son las siguientes:

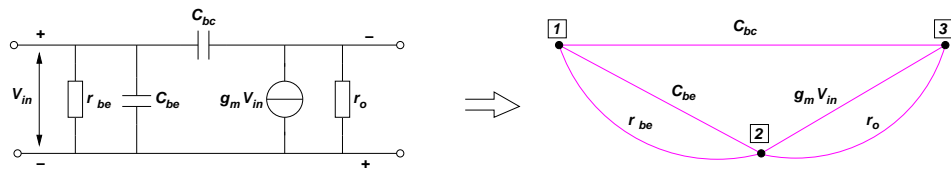
- Proporcionar la potencia al transistor para que opere de forma adecuada.



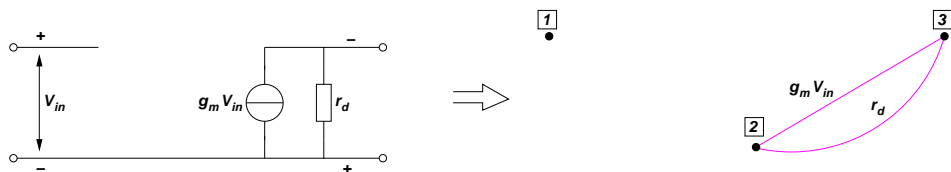
(a) Representación gráfica del modelo 1 de un transistor BJT.



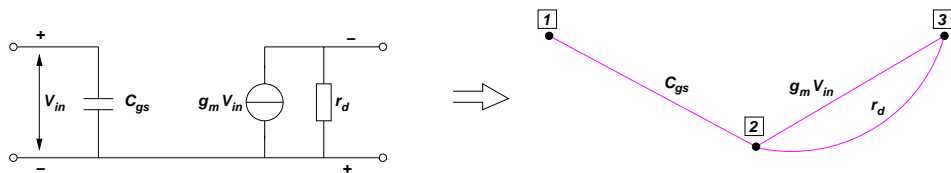
(b) Representación gráfica del modelo 2 de un transistor BJT.



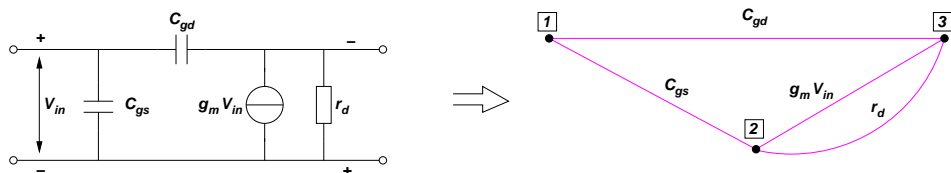
(c) Representación gráfica del modelo 3 de un transistor BJT.



(d) Representación gráfica del modelo 1 de un transistor MOS.



(e) Representación gráfica del modelo 2 de un transistor MOS.



(f) Representación gráfica del modelo 3 de un transistor MOS.

Figura 2.12: Grafos de modelos de pequeña señal para transistores BJT y MOS.



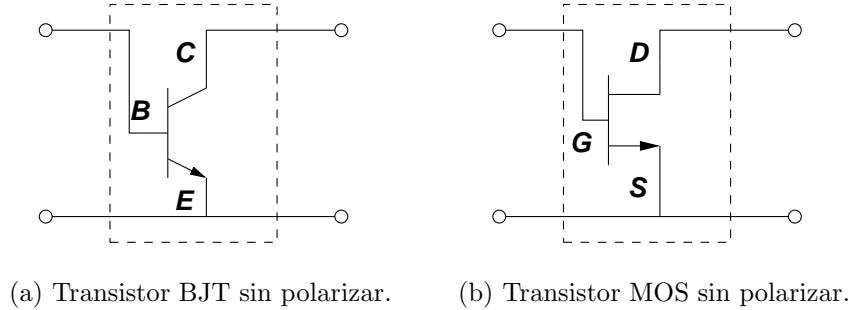


Figura 2.13: Dispositivos activos sin polarización.

- Nulificar el puerto (llevar el origen al punto de operación).

Los transistores BJT necesitan 4 fuentes de polarización, dos fuentes de corriente ( $I_C, I_B$ ) y dos fuentes de voltaje ( $V_{BE}, V_{CE}$ ). Los transistores MOS, al igual que los BJT, también necesitan 4 fuentes para su polarización: dos fuentes de corriente ( $I_G, I_D$ ) y dos fuentes de voltaje ( $V_{GS}, V_{DS}$ ). El circuito de polarización para un BJT es mostrado en la fig. 2.14 (a). El circuito de polarización para un transistor MOS es mostrado en la fig. 2.14 (b).

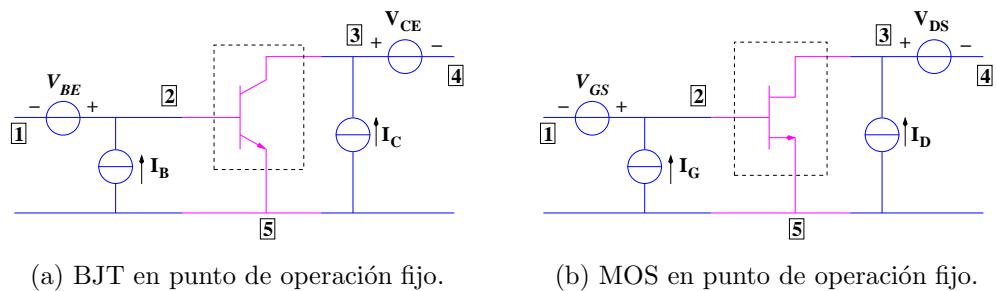


Figura 2.14: Polarización de transistores BJT y MOS.

Al igual que existe una representación de grafos para los modelos de pequeña señal de transistores, se debe tener una representación de grafos para la polarización de estos dispositivos. Este grafo surge a partir de la necesidad del grafo de pequeña señal el cual debe ser polarizado.

Para un circuito como el mostrado en la fig. 2.14 (a) analizándolo como un grafo se tiene que reemplazando el transistor por su modelo 1 de pequeña señal

se obtiene el circuito de la fig. 2.15 (a). Las ramas color azul muestran las fuentes de polarización y las ramas color magenta los elementos del modelo de pequeña señal.

En el grafo de la fig. 2.15(a) se observa que la fuente de voltaje  $V_{BE}$  compensa la caída de voltaje entre los nodos [2] y [5] y la fuente de corriente  $I_B$  proporciona la corriente consumida por la rama ( $r_{be}$ ). La fuente de voltaje  $V_{CE}$  compensa la caída de voltaje entre los nodos [3] y [5] y la fuente de corriente  $I_C$  entrega la corriente consumida por los elementos ( $g_m V_{in}$  y  $r_o$ ).

En la polarización sólo interesa conocer el voltaje entre los nodos y la corriente que atraviesa un dispositivo. Por tanto, las caídas de voltaje pueden ser reemplazadas por una sola rama, ya que aunque existen varias ramas en paralelo el voltaje entre dos nodos siempre es el mismo. Para la corriente, si se realiza un análisis nodal esto puede reducirse a una rama simple con el valor de corriente de la suma de todas las multiramas.

Esto indica que para la representación de un grafo de polarización es necesario convertir el grafo de pequeña señal en un **grafo simple** y añadirle las ramas que representan los elementos de polarización.

El grafo de polarización para un transistor BJT es mostrado en la fig. 2.15(b). En esta figura el modelo de pequeña señal ha sido transformado en un grafo simple, el cual contiene las ramas  $BE$  ( $r_{be}$ ) y  $CE$  ( $g_m V_{in}, r_o$ ) del dispositivo y las ramas de polarización.

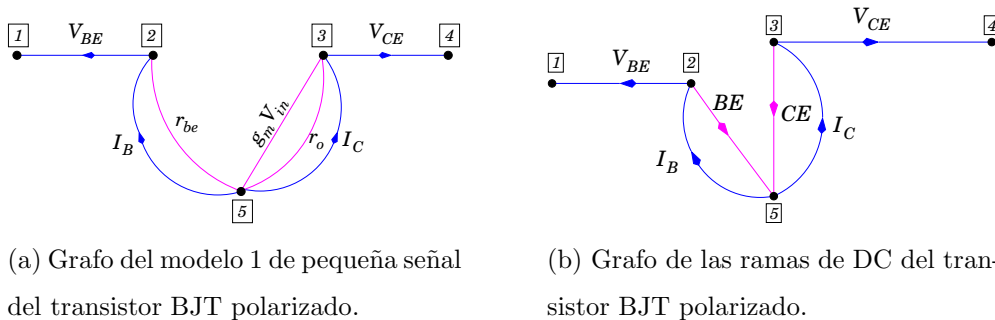


Figura 2.15: Grafo de polarización de un transistor BJT.

Este mismo modelo puede ser obtenido si remplazamos el modelo 2 del BJT ya en este esquema ya que sólo aparece una nueva rama ( $C_{be}$ ) entre los nodos [2] y [5] del grafo. El modelo 3 del BJT también lleva al mismo grafo mostrado en la fig.2.15(b). Aunque aparece una rama entre los nodos [2] y [3], esta rama es el capacitor ( $C_{bc}$ ) y dicho elemento no influye en el análisis de DC del circuito. Por otra parte al definir un voltaje entre los nodos [2] y [5] y [3] y [5], hace el voltaje entre los nodos [2] y [3] sea un voltaje dependiente, por lo cual no es necesario definirlo con ninguna rama en el grafo.

La obtención del grafo de polarización para el MOS es semejante al del BJT. Para este propósito se toma el modelo 1,2 ó 3 de pequeña señal y se aplican los conceptos anteriormente mencionados. La fig. 2.16(b) muestra el grafo de polarización para un transistor MOS.

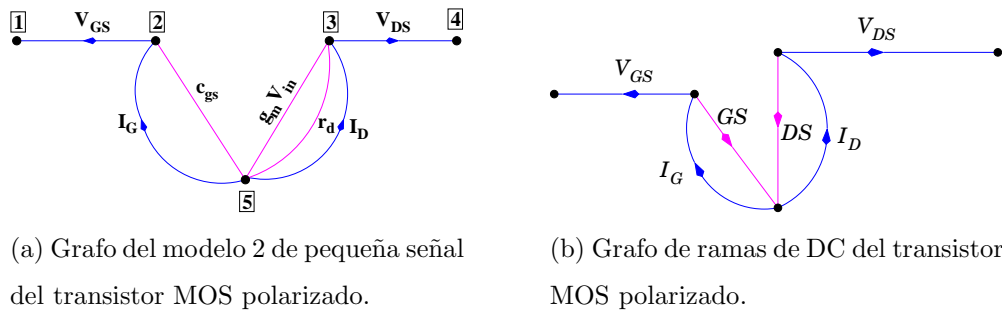


Figura 2.16: Grafo de polarización de un transistor MOS.



# Capítulo 3

## Amplificadores de un lazo

En la naturaleza existen muchas cantidades físicas que pueden ser procesadas por medio de un circuito eléctrico. Todas estas señales son obtenidas a través de sensores ó transductores (elementos que convierten la energía de un tipo a otro), pero generalmente estas señales son débiles y necesitan ser amplificadas. Una vez transformadas dichas cantidades físicas en variables eléctricas como voltaje o corriente ( $V, I$ ), pueden ser introducidas a un amplificador para posteriormente ser procesadas.

### 3.1. Aspectos de importancia en amplificadores.

El término amplificador es un concepto muy importante para el procesamiento de señales analógicas. La meta fundamental en el diseño de amplificadores es generar un circuito tal que para una señal de entrada  $x$ , obtengamos a la salida una señal  $y = Kx$  donde  $K$  es una constante. Las características de un amplificador ideal son: no introducir ruido al sistema, no distorsionar la señal a la salida, ser independiente de la frecuencia y cumplir con las especificaciones de impedancia de entrada ó salida requeridas. Sin embargo esto no es posible para amplificadores reales ya que estos utilizan elementos activos los cuales tienen ciertas limitaciones por sus características de fabricación.

Para los amplificadores existen 5 aspectos de gran importancia que definen su desempeño:

- la **ganancia** es el factor por el cual el contenido de potencia de la señal de entrada será incrementado.
- el **ancho de banda** indica el rango de frecuencias donde puede operar de manera correcta el amplificador.
- la **distorsión** es la diferencia en términos de componentes en el dominio de la frecuencia. En general, la salida debe tener el mismo número de componentes en el dominio de la frecuencia comparada con la entrada.
- el **ruido** lo conforman todas aquellas señales que no pertenecen a la señal de entrada y son introducidas por el amplificador de manera estocástica a la salida de este.
- con un buen **acoplamiento de impedancias** se logra la máxima transferencia de la señal hacia el amplificador o la carga.

La ganancia de un amplificador está dada por los elementos que se encuentran en la red de retroalimentación. Dicha red puede estar formada por elementos ideales como giradores (los cuales no existen en la práctica, aunque pueden ser emulados con circuitos electrónicos) o transformadores (los cuales sólo trabajan en un cierto rango de frecuencias). Sin embargo su uso no es práctico en el diseño. En lugar de ello, se utilizan generalmente elementos pasivos en la red de retroalimentación. La ganancia del amplificador puede ser inversora o no-inversora dependiendo de la conexión de la red de retroalimentación. No todos los amplificadores pueden ser sintetizados directamente con retroalimentación directa. En algunas aplicaciones (particularmente de baja potencia) hay que recurrir a la retroalimentación indirecta (cuando la señal en la carga no es directamente censada o cuando la señal de entrada no es directamente comparada con la señal que viene de la red de retroalimentación) [1].

---

## 3.2. Retroalimentación negativa

Una de las características de la retroalimentación negativa es que la función de transferencia del amplificador es más precisa, ya que la señal de salida es muestreada y comparada con la señal de entrada original. Cualquier desviación de la señal de salida es ajustada nuevamente por el amplificador para obtener el valor requerido. Cuando se utiliza el concepto de amplificador ideal entonces la ganancia queda completamente definida por la red de retroalimentación. Esto nos da una propiedad de ortogonalidad entre la ganancia del amplificador y las demás especificaciones de diseño.

En un circuito es importante dar a notar que la entrada de la red de retroalimentación es conectada en *serie* cuando la variable de salida del amplificador es corriente y *shunt* (paralelo) cuando la salida es voltaje. Esto permite al amplificador hacer la comparación de la señal de salida respecto a la de entrada. Mientras la salida de la red de retroalimentación está conectada en paralelo con la entrada del amplificador para comparar corriente y una conexión en serie es utilizada para comparar voltaje [26].

En la retroalimentación se puede hacer uso de elementos activos para realizar una función de transferencia específica. En este caso este tipo de retroalimentación es conocida como **retroalimentación activa**. Los elementos activos pueden hacer que se pueda tener una ganancia inversora o no inversora dependiendo de la conexión entre estos dispositivos.

## 3.3. El modelo de ganancia asintótica

Existen suficientes modelos para describir sistemas con retroalimentación de los cuales el modelo de Black es el mejor conocido [28, 29]. Sin embargo este modelo sólo asume transferencias unilaterales y no considera efectos de carga en la entrada y salida, lo cual lo hace deficiente para modelar un circuito electrónico

---

práctico.

Un mejor modelo para describir sistemas electrónicos con retroalimentación es el modelo de ganancia asintótica mostrado en la fig.3.1. Este modelo se basa en la superposición de modelos, donde las señales son combinaciones lineales de la señal de la fuente  $E_s$  y una fuente de control  $E_c$ . En este modelo no es importante si las señales que maneja el amplificador son de voltaje o corriente. En cualquier caso una señal dada es simplemente denotada como  $E$ .

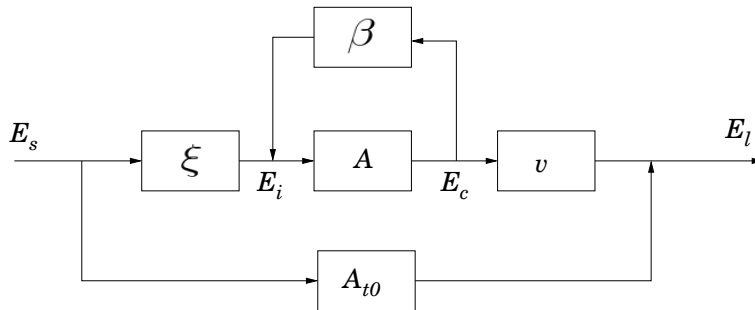


Figura 3.1: Modelo de ganancia asintótica.

Las ecuaciones que describen el modelo de ganancia asintótica son las siguientes:

$$E_l = A_{t0}E_s + vE_c \quad (3.1)$$

$$E_i = \xi E_s + \beta E_c \quad (3.2)$$

$E_l$  es la señal de salida del amplificador.

$E_i$  es la señal de control de la fuente controlada.

en el cual:  $E_s$  es la señal de salida del amplificador.

$E_c$  es la señal de salida de la fuente controlada.

$\xi$  el factor de acoplamiento entre la señal de entrada y la señal de la fuente de control.

$v$  el factor de acoplamiento de la fuente controlada y la señal de salida del amplificador.



Los factores  $v$  y  $\xi$  representan que no hay un acoplamiento exacto entre la señal de entrada y el amplificador, así como entre el amplificador y la carga, respectivamente. Pero para el análisis generalmente  $v = \xi = 1$ .

La señal de salida depende de la señal de control de la fuente controlada acuerdo a la siguiente ecuación:

$$E_c = AE_i \quad (3.3)$$

$A$  es la ganancia de la fuente de control y  $\beta$  representa la retroalimentación. La  $A_t$  del amplificador es definida como la relación entre la carga y la señal de entrada.

$$A_t = \frac{E_l}{E_s} = A_{t0} + v\xi \frac{A}{1 - A\beta} \quad (3.4)$$

El producto:

$$L = A\beta \quad (3.5)$$

es conocido como ganancia de lazo. Con una alta ganancia de lazo la retroalimentación  $\beta$  llega a ser más dominante en toda la función de transferencia. Cuando la función de transferencia se aproxima al infinito la ganancia asintótica,  $A_{t\infty}$  es encontrada mediante:

$$\lim_{t \rightarrow \infty} A_t = A_{t\infty} = A_{t0} - \frac{v\xi}{\beta} \quad (3.6)$$

Realizando la sustitución de  $v = \xi = 1$  y  $A\beta = L$  en la ec. 3.4, ésta se puede reducir a:

$$A_t = \frac{E_l}{E_s} = A_{t\infty} \frac{-L}{1 - L} + \frac{A_{t0}}{1 - L} \quad (3.7)$$

Para una ganancia de lazo infinita, el segundo término es despreciable y el primer término tiende a dominar el segundo. Con lo cual, si tomamos esta suposición, la ec. 3.7 se reduce a la siguiente forma:

$$A_t = \frac{E_l}{E_s} = A_{t\infty} \frac{-L}{1 - L} \quad (3.8)$$

Cuando la ganancia del lazo es infinita, el término dominante es precisamente  $\beta$  por lo cual la función de transferencia del amplificador está dada por:

$$A_{t\infty} = -\frac{1}{\beta} \quad (3.9)$$

Esto hace ver que la ganancia del amplificador puede ser determinada sólo por la red de retroalimentación siempre y cuando el amplificador usado se asemeje a un nullor [1].

### 3.4. Tipos de amplificadores de un lazo

En la naturaleza se pueden encontrar diferentes tipos de cantidades físicas las cuales pueden ser obtenidas mediante diferentes tipos de sensores o transductores. Estos dispositivos pueden entregar a la salida voltaje o corriente dependiendo de la cantidad física que esten sensando. Esto hace que a la entrada de un amplificador se tengan dos tipos de señal como son  $(V, I)$ . Posteriormente, si despues de amplificar la señal se desea regresar ésta al exterior, entonces el amplificador puede generar dos tipos de señales a la salida  $(V, I)$ .

El conjunto de combinaciones  $(V - V, V - I, I - V, I - I)$  dan origen a los 4 tipos de amplificadores:

- Amplificador de Voltaje-Voltaje. (Amplificador de Voltaje)
- Amplificador de Voltaje-Corriente (Amplificador de Transconductancia)
- Amplificador de Corriente-Voltaje. (Amplificador de Transimpedancia)
- Amplificador de Corriente-Corriente (Amplificador de Corriente)

Otra característica importante para el desempeño de un amplificador, es la impedancia de entrada o salida. Dependiendo de esta impedancia, puede presentar un mejor comportamiento como un tipo de amplificador respecto a otro [30].

### Función de transferencia de amplificadores

Como se ha visto la transferencia de un amplificador esta dada por la red de retroalimentación. La función del amplificador es proporcionar a las relaciones entre

---

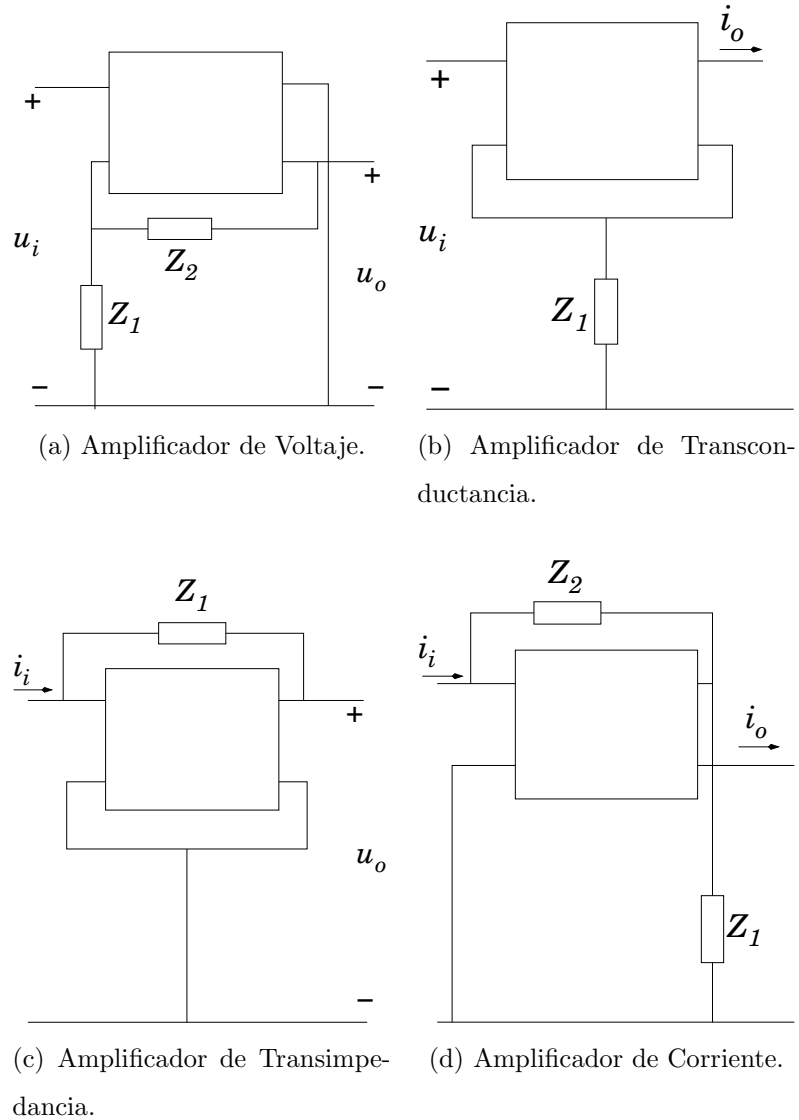


Figura 3.2: Topologías de amplificadores de alto rendimiento de un lazo.

las corrientes y voltajes de entrada y salida del amplificador. El comportamiento del mismo está completamente determinado por la función de transferencia que es dada por la matriz de transferencia  $K$  para los 4 tipos de amplificadores, La matriz  $K$  se muestra a continuación [30]:

$$\begin{bmatrix} V_i(s) \\ I_i(s) \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V_o(s) \\ I_o(s) \end{bmatrix} \quad (3.10)$$

donde cada elemento de la matriz está relacionado de la siguiente forma:

$A$  - Ganancia de voltaje-voltaje.

$B$  - Ganancia de corriente-voltaje (Transconductancia).

$C$  - Ganancia de voltaje-corriente (Transimpedancia).

$D$  - Ganancia de corriente-corriente.

Los valores recíprocos de estos parámetros es la función de transferencia para cada una de estas redes de dos puertos.

Las siguientes ecuaciones muestran los parámetros de ganancia y las condiciones de impedancia de cada tipo de amplificador:

El amplificador de Voltaje mostrado en la fig.3.2(a), presenta la siguiente ecuación y condiciones:

$$\mu = \frac{1}{A} = \left. \frac{v_o(s)}{v_i(s)} \right|_{i_o(s)=0} \quad H_\mu = -\frac{Z_2}{Z_1} \quad (3.11)$$

$$Z_{in} \gg Z_{source} \quad Z_{out} \ll Z_{load}$$

El amplificador de Transconductancia mostrado en la fig.3.2(b), presenta la siguiente ecuación y condiciones:

$$\gamma = \frac{1}{B} = \left. \frac{i_o(s)}{v_i(s)} \right|_{v_o(s)=0} \quad H_\gamma = -\frac{1}{Z_1} \quad (3.12)$$

$$Z_{in} \gg Z_{source} \quad Z_{out} \gg Z_{load}$$

El amplificador de Transimpedancia mostrado en la fig.3.2(c), presenta la siguiente ecuación y condiciones:

$$\zeta = \frac{1}{C} = \left. \frac{v_o(s)}{i_i(s)} \right|_{i_o(s)=0} \quad H_\zeta = -Z_1 \quad (3.13)$$

$$Z_{in} \ll Z_{source} \quad Z_{out} \ll Z_{load}$$

El amplificador de Corriente mostrado en la fig.3.2(d), presenta la siguiente ecuación y condiciones:

$$\alpha = \frac{1}{D} = \frac{i_o(s)}{i_i(s)} \Big|_{v_o(s)=0} \quad H_\alpha = -\frac{Z_2}{Z_1} \quad (3.14)$$

$$Z_{in} \ll Z_{source} \quad Z_{out} \gg Z_{load}$$

### 3.5. Síntesis de amplificadores.

El diseño de amplificadores de alto rendimiento es una tarea muy complicada ya que existen muchos parámetros que influyen el rendimiento del mismo. Para poder llevar a cabo la síntesis de amplificadores de una manera adecuada por medio del diseño estructurado es necesario hacer la inclusión de los conceptos de *ortogonalidad* (dos o más especificaciones de diseño deben ser independientes entre sí), *jerarquización* y *simplificación de modelos*.

Los amplificadores de retroalimentados negativa deben tomar en cuenta 2 condiciones:

- El diseño de la red de retroalimentación debe modelarse con un circuito ideal activo (nullor).
- El circuito activo debe aproximarse a las propiedades del nullor.

La fig.3.3 muestra una representación gráfica del procedimiento de diseño. Cada una de estas etapas consta de pequeños módulos ortogonales. La jerarquía utilizada en los pasos de diseño beneficia la ortogonalidad, lo cual lo hace un procedimiento claro y dirigido [1].

#### 3.5.1. Síntesis de la red de retroalimentación

La síntesis de la red de retroalimentación se realiza partiendo de alguna topología dada por las especificaciones del diseño. En esta topología pueden ser

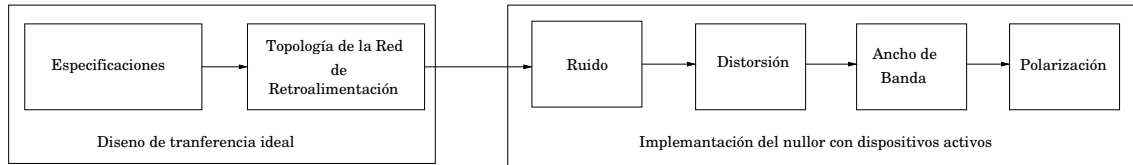


Figura 3.3: Procedimiento de diseño basado en nullor.

incluidos elementos dependientes de la frecuencia, lo cual llevaría a una función de transferencia dependiente de la frecuencia. En la red se puede tener elementos activos los cuales podrían generar una salida invertida o no-invertida, dependiendo de la configuración con la que los dispositivos estén conectados [1].

Idealmente cuando son utilizados elementos ideales como transformadores o giradores en la red, esta no tiene ninguna influencia sobre el ruido del amplificador. En la práctica, el uso de elementos pasivos introduce ruido al sistema por lo cual es necesario utilizar elementos los cuales generen el menor ruido en la red de retroalimentación. Otra característica de la red es que debe cumplir con las ecs. 3.11 - 3.14 ya que al ser modeladas con el nullor, la ganancia sólo debe estar dada por los elementos conectados en la red de retroalimentación. Las ecuaciones anteriores son obtenidas debido a las condiciones del nullor, ya que, para una entrada de corriente en el nullor con resistencia cero toda la corriente fluiría a través de él, sin afectar la red de retroalimentación. Para una entrada de voltaje con el nullor con resistencia infinita, todo el voltaje caerá en las terminales del nullor, despreciando los efectos que pueda causar la impedancia de la fuente o la red de retroalimentación.

### 3.5.2. Síntesis del nullor

Una vez terminado el cálculo de la red de retroalimentación se procede a implementar el nullor con dispositivos activos mediante una serie de pasos. Al terminar el proceso se tendrá una degradación de rendimiento debido a la sustitución de

elementos activos que no son ideales. Esta degradación debe permanecer dentro unos límites tolerables [1].

En el proceso de la síntesis del nullor se tienen algunas propiedades conocidas como lo son:

- La mayor parte del ruido aportado al sistema esta determinado por la primera etapa de amplificación.
- La distorsión depende de la ultima etapa de amplificación.
- Todas las etapas del amplificador contribuyen al ancho de banda.

El hecho de que las propiedades de ruido y distorsión estén relacionadas con etapas de amplificación diferente hace que sea valida la suposición de ortogonalidad entre ambas etapas del circuito.

Para la síntesis de un amplificador basado en el nullor, se busca primeramente optimizar la contribución de la primera etapa amplificadora presente en el nullor al ruido generado por todo el amplificador. En la siguiente etapa se busca minimizar el nivel de distorsión, ya que la salida del amplificador puede manejar altos niveles de voltaje y/o corriente que pueden afectar la forma de la señal de salida. Esto se hace por medio de un diseño cuidadoso de la etapa de salida. El ancho de banda no es tomado en cuenta para el diseño de la etapa de ruido y distorsión ya que éste puede ser corregido de manera independiente. El ancho de banda es establecido por las etapas amplificadoras previamente optimizadas para controlar sus contribución al ruido y la distorsión total del amplificador. Diversas medidas pueden tomarse para garantizar que el amplificador tendrá el ancho de banda requerido, entre ellas, la inclusión de una etapa de amplificación intermedia en el nullor.

Despues de la optimización del ancho de banda, el último paso a realizar es la polarización del circuito. Esta etapa dentro del proceso de diseño es ejecutada inicialmente mediante la inclusión de fuentes de corriente y/o voltaje ideales, las

---

cuales posteriormente serán remplazadas con elementos prácticos. En esta etapa, el circuito puede ser simulado para verificar su rendimiento y, si es necesario, corregirlo para mejorar su desempeño.

La fig.3.4 muestra el proceso de síntesis, donde se observa como se va realizando el proceso de diseño partiendo del nullor hasta finalmente obtener un circuito con elementos activos y pasivos. A lo largo de este proceso de diseño, se considera que las especificaciones que no se han ajustado aún son compensadas por la inclusión de un nullor ideal. Dicho dispositivo no introduce ruido, no genera distorsión y tiene un ancho de banda infinito.

### **Remplazando redes de dos puertos con dispositivos activos**

Las redes de dos puertos que describen las etapas del amplificador deben ser sustituidas por elementos reales como lo son los dispositivos activos, por ejemplo transistores bipolares o MOS. El resultado de substituir estos elementos es que se obtiene un esquema eléctrico con elementos reales que pueden ser utilizados para implementar el amplificador.

La fig.3.5 muestra 6 formas en las que el o los transistor(es) pueden ser conectados para implementar una red de 2 puertos [1]. En las etapas simples se tiene conectada una terminal de entrada directamente a la salida, ya que estos dispositivos solo tienen 3 terminales, por lo que algunas configuraciones no pueden ser realizadas con una etapa simple. Por ejemplo, no es posible generar un amplificador de voltaje con una configuración de emisor común. Para realizar este tipo de amplificador son utilizadas necesariamente las configuraciones diferenciales como las mostradas en la fig.3.5.

El remplazo de los nulloreos en algún tipo de amplificador como los mostrados en la fig.3.2 por alguna configuración como las vistas en la fig.3.5 lleva a tener como resultado un circuito de pequeña señal, el cual solamente necesita ser polarizado.

Un ejemplo del resultado de la síntesis del nullor puede verse en la fig.3.6 donde se tiene un amplificador de transimpedancia. Este amplificador consta de

---



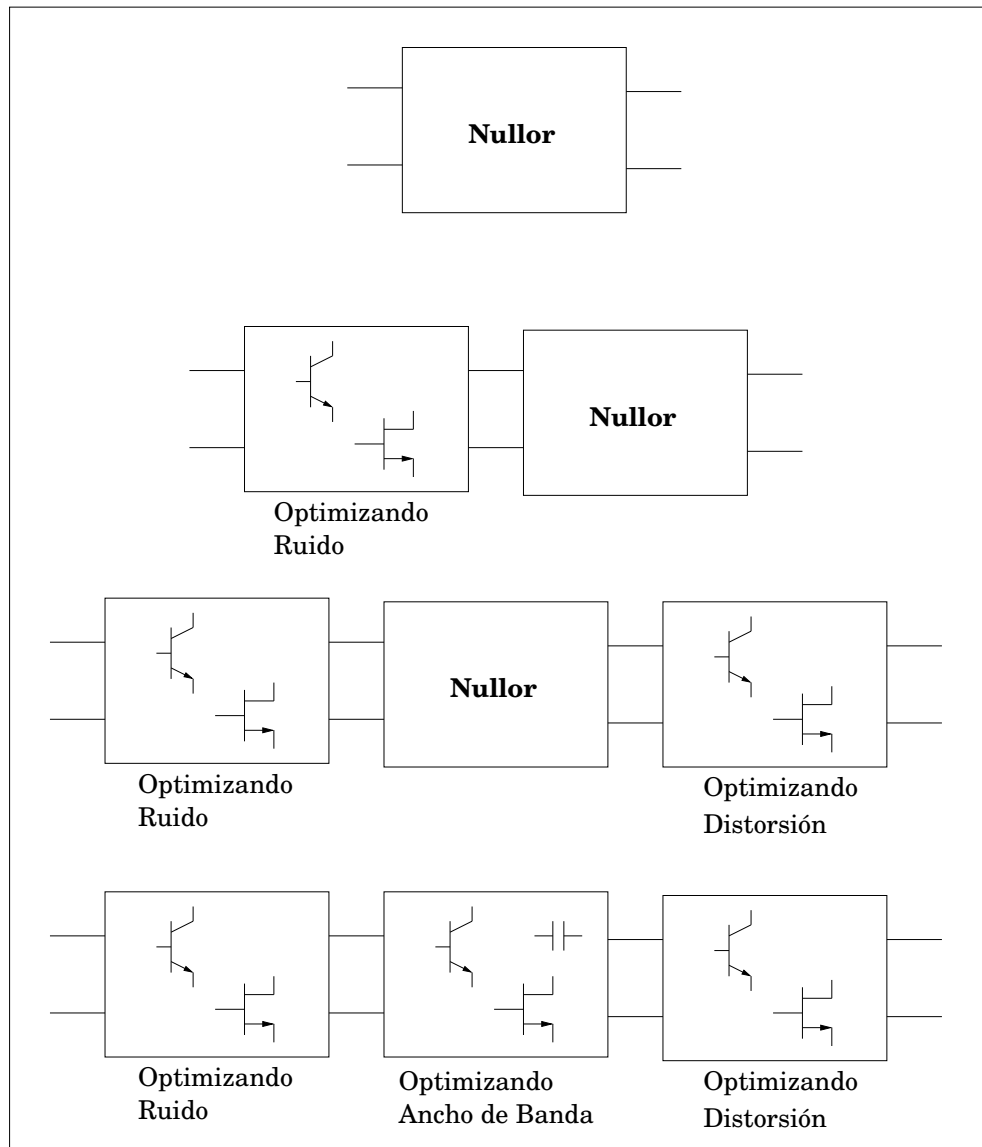


Figura 3.4: Síntesis de nullor hasta llegar a dispositivos activos.

3 etapas: una optimizada contra ruido, otra para ajustar el ancho de banda y otra para reducir la distorsión. La ganancia del amplificador está dada por el capacitor de retroalimentación. Este ejemplo es tomado de la ref. [1] para su posterior comparación en el capítulo de ejemplos.

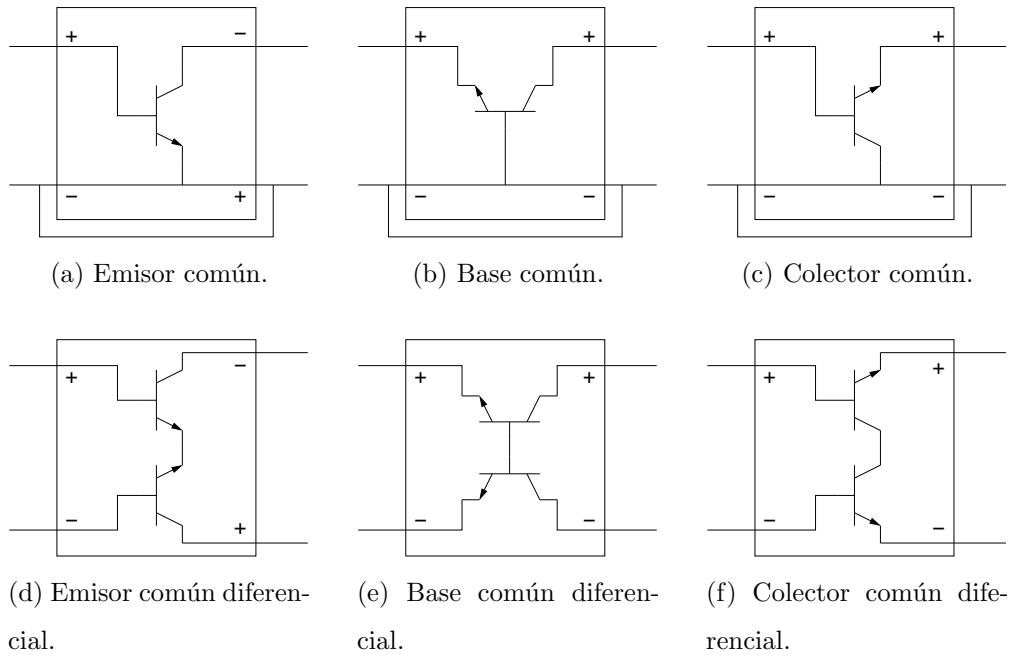


Figura 3.5: Conexión del transistor para etapas simples y diferenciales.

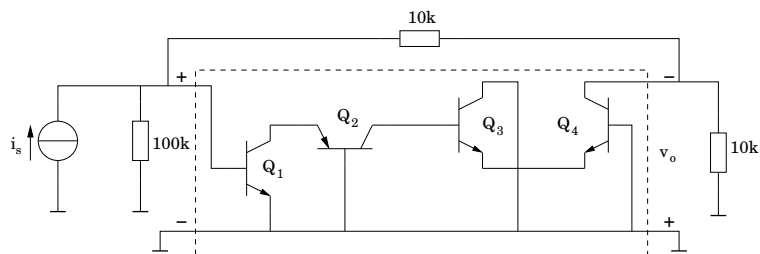


Figura 3.6: Circuito en pequeña señal de un amplificador de transimpedancia.

# Capítulo 4

## Metodología para la polarización

El método propuesto para la polarización parte de un diagrama de pequeña señal, en el cual todos los dispositivos activos tienen asociadas fuentes de polarización que permiten ver al transistor como si estuviera en un punto de operación fijo el cual cumple con las especificaciones de diseño. Posteriormente un grafo es obtenido el cual representa al circuito descrito (grafo de AC). Algunas fuentes de polarización deben ser combinadas con elementos pasivos formando mallas de polarización que proporcionen alimentación al circuito. Dichas mallas de DC son tratadas como otro grafo (grafo de DC). La superposición de ambos grafos hace que elementos de AC y DC estén combinados, por lo cual es necesario colocar elementos al circuito que separen estos dominios. Esto se logra integrando un nuevo grafo (grafo de filtros). Finalmente se realiza la manipulación de fuentes de voltaje y corriente para reducir el número de fuentes en el circuito.

### 4.1. Grafo de pequeña señal

El primer grafo obtenido dentro de la metodología es el grafo de pequeña señal ó grafo de AC ( $G_{AC}$ ). Este grafo es la representación de los elementos del circuito obtenidos después de la síntesis del nullor. Los elementos representados en este grafo son dispositivos activos y pasivos como: transistores, resistores, capacitores,

res, etc.,. La fig. 4.1 muestra una representación de un diagrama que contiene los elementos del circuito de pequeña señal.



Figura 4.1: Elementos que forman parte del grafo de AC.

Para explicar de forma explícita la metodología se tomará como ejemplo la representación de un amplificador de transconductancia, desde este instante hasta finalizar la polarización de este circuito.

La fig. 4.2 (a) muestra un amplificador de transconductancia implementado con un nullor y una red de reoalimentación compuesta por un resistor  $R_f$ . Este circuito en pequeña señal debe cumplir con la ec. 3.12, la cual indica que la ganancia del amplificador sólo esta determinada por el valor del resistor  $R_f$ . Asimismo se deben cumplir las especificaciones de impedancia de entrada y salida del circuito.

$$G_\gamma = -\frac{1}{Z_1} = -\frac{1}{R_f}$$

$$Z_{in} \gg Z_{source} \quad Z_{out} \gg Z_{load}$$

En la fig. 4.2 (b) se realiza el remplazo del nullor por un elemento activo (transistor BJT), el cual no tiene el comportamiento ideal del nullor. Sin embargo, el error en el que se incurre al realizar la sustitucion del nullor por un transistor con ganancia finita está dentro de la tolerancia permitida para respetar la condición de ganancia  $H_\gamma = -\frac{1}{R_f}$ .

Una vez que el circuito es representado con dispositivos electrónicos, el grafo ( $G_{AC}$ ) es obtenido sustituyendo cada elemento de 2 terminales por una rama. En el caso del transistor, éste es sustituido por alguno de los modelo mostrados en el capítulo 2.

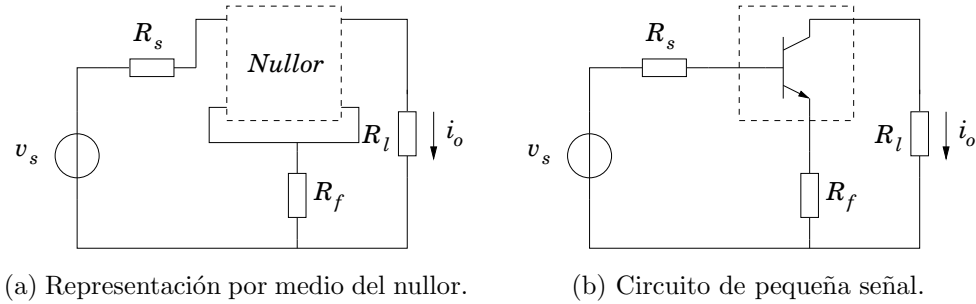


Figura 4.2: Amplificador de transconductancia con nullor y con dispositivos activos.

Para una representación más simple en DC, el modelo del BJT de pequeña señal es tratado como un grafo simple. Por lo tanto sólo son representadas las ramas ( $BE, CE$ ), las cuales pueden representar un conjunto de multiramas que contenga los elementos del modelo de pequeña señal. La fig. 4.3(a) muestra el grafo de AC del amplificador de transconductancia.

Es importante dar a notar que en este grafo puede existir una trayectoria directa entre la entrada y la salida del circuito. Esta trayectoria  $t_r$  debe de estar solamente conformada por ramas de elementos de AC. Esta propiedad debe de conservarse en toda la metodología, ya que, si apareciera una rama de algún elemento de DC dentro de la trayectoria, provocaría que la polarización sea afectada en los parámetros de pequeña señal y viceversa. El grafo ( $G_{AC}$ ) es mostrado junto con la trayectoria  $t_r$  en la fig. 4.3(b).

## 4.2. Grafo de polarización

La polarización puede describirse como un corrimiento en el nivel de corriente y voltaje, para lograr que un dispositivo funcione en un punto de operación deseado  $Q_D$ . Una forma simple de polarizar un dispositivo es conectando fuentes de corriente y/o voltaje directamente en sus terminales. La polarización además de proporcionar energía a los elementos del circuito, también establece los límites dentro de los cuales los dispositivos pueden operar. La fig. 4.4 muestra la curva

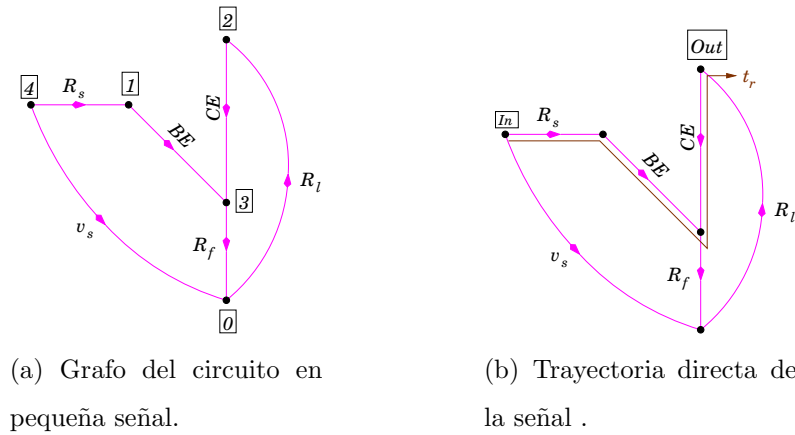


Figura 4.3: Grafo de pequeña señal y trayectoria directa.

característica de un transistor BJT. En esta curva se encuentra el punto  $Q_D$  que indica los valores de corriente y voltaje necesarios para que el amplificador cumpla con ciertas especificaciones de diseño.

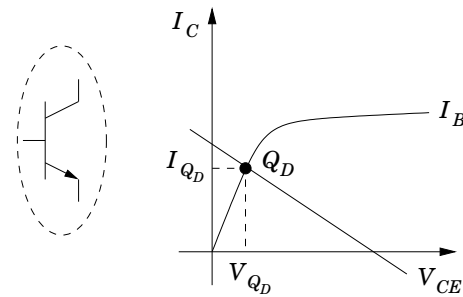


Figura 4.4: Curva característica  $I_C - V_{CE}$  con un  $I_B$  fijo de un transistor BJT.

Los transistores son tratados como redes de 2 puertos. Ellos necesitan estar conectados a fuentes de voltaje y corriente para ser polarizados. La fig. 4.5 muestra las fuentes necesarias para energizar una red de dos puertos. En el caso más general, cada puerto necesita fuentes de voltaje y corriente para ser polarizado.

Cada transistor necesita 4 fuentes de polarización. El BJT necesita una fuente de corriente de base y una de colector, además de necesitar una fuente de voltaje entre la base y el emisor y otra entre el colector y emisor ( $I_B, I_C, V_{BE}, V_{CE}$ ). Asimismo el transistor MOS necesita una fuente de corriente de compuerta y otra

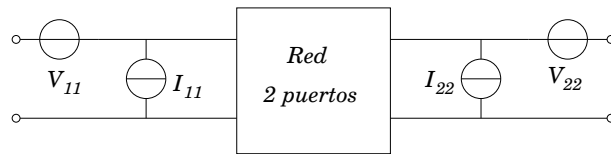


Figura 4.5: Polarización para una red de 2 puertos.

de drenaje, y una fuente de voltaje entre la compuerta y la fuente y otra más entre el drenaje y fuente ( $I_G, I_D, V_{GS}, V_{DS}$ ). Aunque la corriente de compuerta es igual a cero, es necesaria la inclusión de esta fuente para propósitos de control del punto de operación [1]. Las fuentes de polarización energizan y colocan al dispositivo en el punto de operación. La fig. 4.6 muestra las fuentes necesarias para polarizar transistores BJT y MOS.

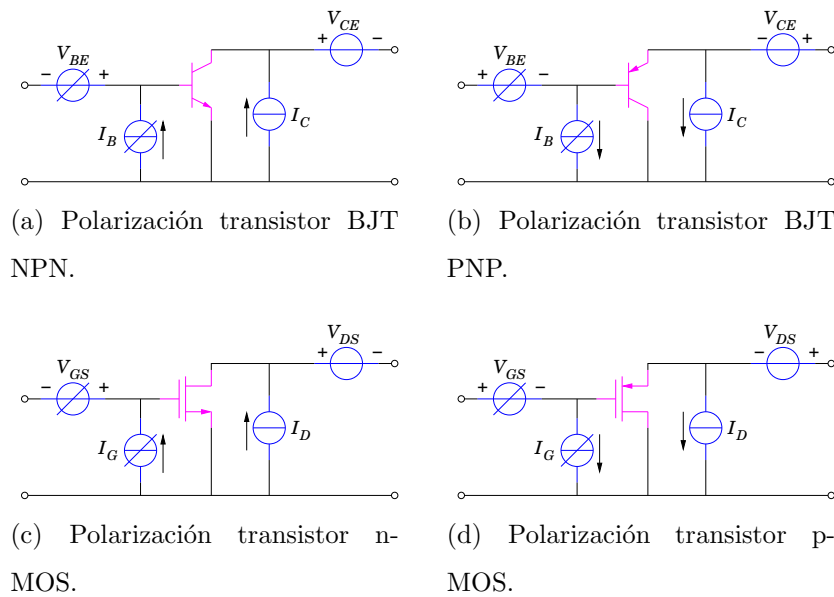


Figura 4.6: Fuentes de polarización para transistor BJT y MOS.

El problema de implementar un circuito como el de la fig. 4.6 es que para polarizar un circuito con  $n$  transistores se necesitan  $2n$  fuentes de voltaje y  $2n$  fuentes de corriente, lo cual no es viable debido a la gran cantidad de fuentes requeridas. Por ello, es necesario sustituir estas fuentes por elementos pasivos o activos dentro de una malla de polarización de forma que el uso de fuentes sea

reducido al mínimo.

Una forma de reducir el número de fuentes de polarización en cada puerto es colocar un equivalente de Thévenin o de Norton a la entrada de cada puerto de tal forma que éste provea el voltaje y la corriente requeridas a la entrada de ese puerto. La red de la figura 4.5 puede ser polarizada por medio de dos equivalentes de Thévenin tal como aparece en la figura 4.7.

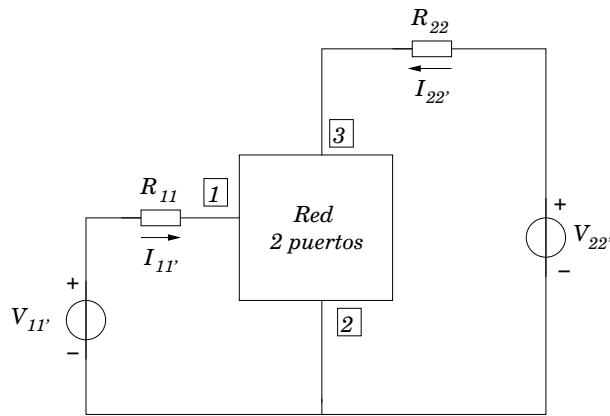


Figura 4.7: Polarización para una red de 2 puertos.

Las ecuaciones de lazos involucradas en el proceso de polarización de este circuito aparecen a continuación:

$$V_{11'} = V_{11} + I_{11} R_{11} \quad (4.1)$$

$$V_{22'} = V_{22} + I_{22} R_{22} \quad (4.2)$$

donde el valor de fuentes de voltaje  $V_{11'}$  y  $V_{22'}$  puede ser escogido libremente siempre y cuando se satisfagan las siguientes condiciones:

$$V_{11'} > V_{11} \quad (4.3)$$

$$V_{22'} > V_{22} \quad (4.4)$$

Los resistores lineales  $R_{11}$  y  $R_{22}$  son usados para fijar las corrientes de mallas de cada uno de los puertos. Las corrientes de malla están definidas por las siguientes



expresiones:

$$I_{11'} = \frac{V_{11'} - V_{1,2}}{R_{11}} \quad (4.5)$$

$$I_{22'} = \frac{V_{22'} - V_{3,2}}{R_{22}} \quad (4.6)$$

### 4.2.1. Ecuaciones de malla de DC

Para la polarización de dispositivos de 3 terminales, es necesario conocer la ecuaciones que dominan el comportamiento del dispositivo y las ecuaciones que lo colocan en su punto de operación. Asimismo, se debe cumplir con las leyes de voltaje y corriente de Kirchhoff.

En un transistor existen 3 mallas, las cuales son  $(BE, BC, CE)$  para el caso del BJT y las mallas  $(GS, GD, DS)$  para el transistor MOS. En ambos casos, una de estas mallas es dependiente de las otras dos, por tanto, sólo 2 mallas son útiles para el análisis. En general pueden tomarse cualquiera de ellas, pero por conveniencia práctica se utilizan las mallas mostradas en la fig. 4.8.

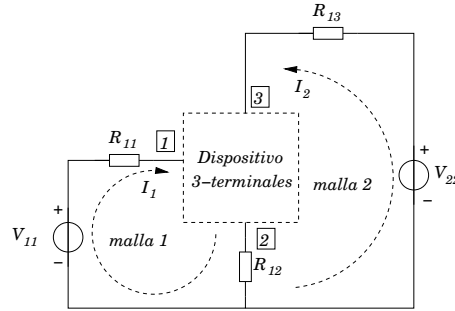


Figura 4.8: Mallas de polarización para dispositivo de 3 terminales.

Estas mallas son las que determinan las ecuaciones para la polarización del dispositivo y son mostradas en la ec. 4.7.

$$\begin{aligned} R_{11}I_1 + V_{1,2} + R_{12}(I_1 + I_2) &= V_{11} \\ R_{13}I_2 + V_{3,2} + R_{12}(I_1 + I_2) &= V_{22} \end{aligned} \quad (4.7)$$

En esta ecuación,  $V_{1,2}$  y  $V_{3,2}$  representan las caídas de voltaje entre los nodos indicados en los subíndices.

## Transistores BJT

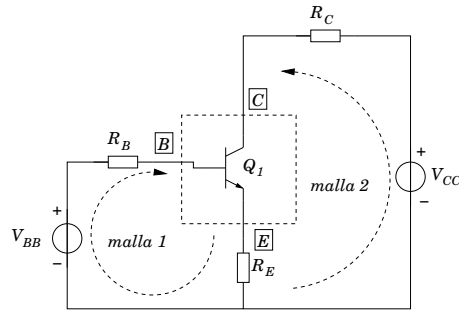


Figura 4.9: Mallas de polarización BJT.

Para un transistor BJT con el esquema de polarización mostrado en la fig. 4.9 debe cumplir con la siguientes ecuaciones de malla:

$$\begin{aligned} R_B I_B + V_{BEQ} + R_E I_E &= V_{BB} \\ R_E I_E + V_{CEQ} + R_C I_C &= V_{CC} \end{aligned} \quad (4.8)$$

Por otro lado los transistores BJT poseen ecuaciones que determinan su comportamiento intrínseco, en ellas existe una dependencia de la corriente de colector respecto a la corriente de base, al igual que la corriente de emisor es dependiente de las corrientes mencionadas. Esto indica que es necesario tomar en cuenta estas ecuaciones para realizar el cálculo de los valores de los elementos de polarización.

$$\begin{aligned} I_{CQ} &= \beta I_{BQ} \\ I_{BQ} + I_{CQ} &= I_{EQ} \end{aligned} \quad (4.9)$$

## Transistores MOS

El transistor MOS mostrado en la fig. 4.10 debe cumplir con las ecuaciones de malla:

$$\begin{aligned} R_G I_G + V_{GSQ} + R_S I_S &= V_{BB} \\ R_S I_S + V_{DSQ} + R_D I_D &= V_{CC} \end{aligned} \quad (4.10)$$

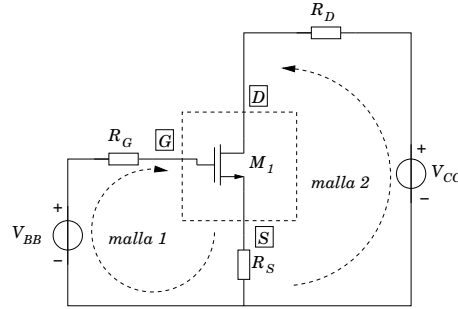


Figura 4.10: Mallas de polarización para el transistor MOS

Para realizar una adecuada polarización (en saturación) hay que tomar en cuenta que la corriente de drenaje es dependiente del voltaje compuerta-fuente.

$$I_D = \frac{k_n}{2}(V_{GS} - V_{Th})^2 \quad (4.11)$$

#### 4.2.2. Grafo de polarización de dispositivos activos

El grafo de polarización ó grafo de DC ( $G_{DC}$ ) representa los elementos que sirven para la polarización de los dispositivos que se encuentran en el grafo de AC. Cada dispositivo activo debe tener asociadas fuentes de DC que mantengan funcionando a los dispositivos en su punto de operación. El grafo de DC también tiene la tarea de sustituir estas fuentes colocando elementos pasivos en los lugares adecuados donde no se afecte la trayectoria de AC ( $t_r$ ) del circuito.

Los grafos que representan a los transistores polarizados son mostrados en la fig. 4.11, para el caso del BJT se muestran las ramas ( $BE, BC, I_B, I_C, V_{BE}, V_{CE}$ ), mientras que para el transistor MOS se muestran las ramas ( $GS, DS, I_G, I_D, V_{GS}, V_{DS}$ ). Las direcciones de las ramas del grafo cambian debido a la dirección de la corriente y polaridad de voltaje en cada dispositivo.

Un grafo que incluye desde un inicio la reducción de fuentes puede ser obtenido realizando este procedimiento mencionado en la sección anterior. La fig. 4.12

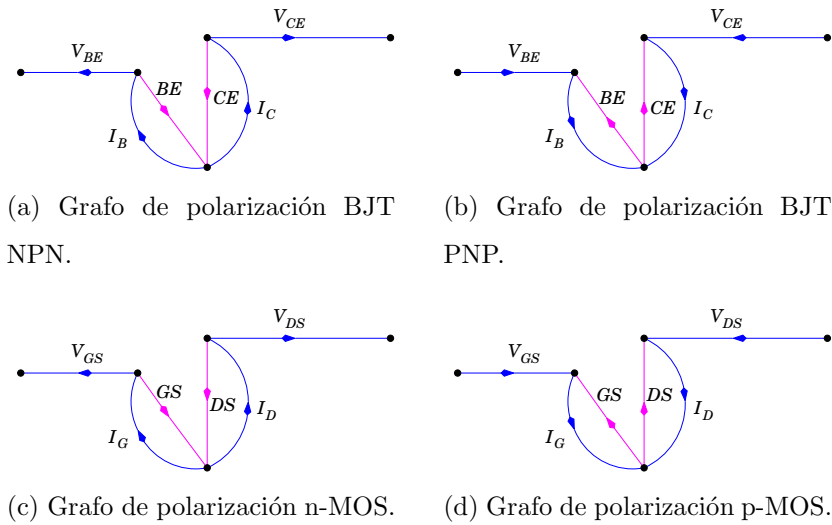


Figura 4.11: Grafos de polarización para transistores BJT y MOS

muestran el grafo de polarización de un transistor BJT tipo NPN. Este mismo esquema de polarización puede ser utilizado para transistores BJT y MOS, solo basta sustituir las ramas del transistor por su modelo equivalente BJT ó MOS y verificar la dirección de las ramas de las fuentes de polarización del grafo.

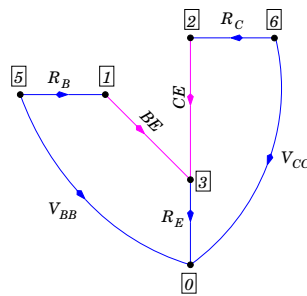


Figura 4.12: Grafo de mallas de polarización para un transistor BJT

### 4.3. Superposición del Grafo de AC y DC

Hasta el momento se ha visto que un circuito eléctrico puede ser representado por un grafo de AC y DC. El grafo de AC es la representación de los elementos del circuito de pequeña señal y el grafo de DC es la representación de las ramas

que forman las mallas de polarización para los dispositivos activos. Sin embargo estos grafos por sí solos no realizan ninguna función específica. El grafo de AC sin polarización no tiene la energía para funcionar, mientras que el grafo de DC sólo mantiene al dispositivo energizado pero este no procesa ninguna señal. Entonces es necesario hacer la superposición de estos grafos para que ambas propiedades se combinen y se tenga un circuito energizado y con elementos de control para la señal.

La representación de un circuito total puede verse como una división de dominios, donde cada dominio representa los elementos que conforman la parte de AC y de DC. Esta representación es mostrada en la fig. 4.13.

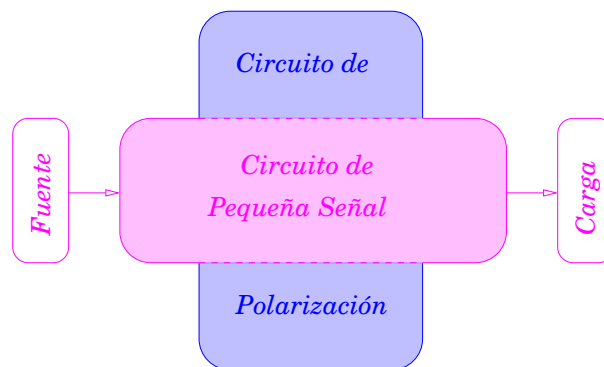


Figura 4.13: Superposición de las capas de AC y DC en un circuito.

La superposición grafo de AC y DC del amplificador de transconductancia es mostrada en la fig. 4.14.

La superposición de estos grafos da origen a un nuevo grafo, el grafo de AC unión DC ( $G_{AC \cup DC}$ ). En este grafo se observa que aparecen ramas pertenecientes al dominio de AC y de DC. A la vez puede verse claramente que hay ramas de AC y DC que son incidentes en un vértice, lo que indica que existe una suma de corrientes tanto de AC como de DC, lo cual no es viable, ya que esto puede provocar que los parámetros de pequeña señal o polarización se vean afectados entre ellos.

Para evitar este problema es necesario añadir ramas para cambiar la trayec-



AC ó DC de manera que en esos nodos nunca exista una combinación de corrientes.

Los filtros a utilizar pueden ser de 2 tipos, filtros capacitivos o inductivos. Cada uno de ellos presenta una mejor comportamiento para trayectorias de AC ó DC respectivamente. De hecho estos filtros sólo tienen efecto en la banda media del circuito ya que estos arreglos son utilizados como filtros de desacoplo.

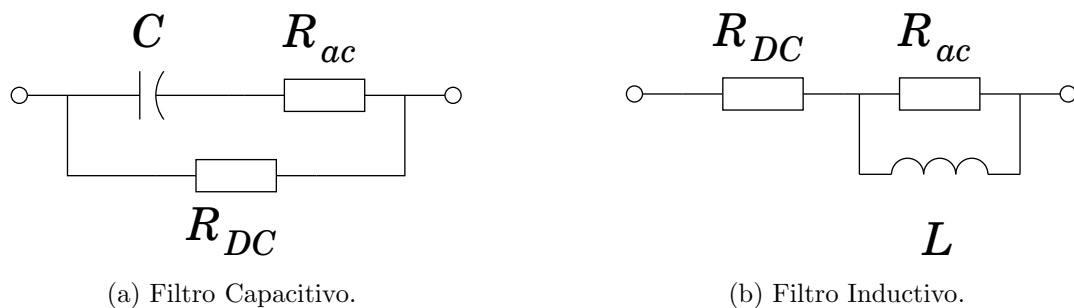


Figura 4.15: Tipos de filtros utilizados para la separación de AC y DC en un circuito.

La fig. 4.15(a) se muestra un filtro de tipo capacitivo. Este filtro consta de un resistor en paralelo con una combinación de un capacitor en serie con un resistor ( $R_{DC} \parallel C + R_{ac}$ ). La función del filtro es mantener polarizado el circuito mediante el resistor  $R_{DC}$ , mientras que los parámetros de pequeña señal deben ser controlados por ( $R_{ac}$ ). El capacitor sirve como filtro de desacoplo para que en la banda media de frecuencia el resistor ( $R_{ac}$ ) sea dominante para mantener los parámetros de pequeña señal previamente calculados.

Otra gran ventaja de utilizar el filtro para separar el dominio de AC y DC es que se tiene la plena libertad de mover el punto de operación sin afectar los parámetros de pequeña señal ya que el capacitor, al comportarse en DC como un circuito abierto, corta la trayectoria de la corriente de DC a través de  $R_{ac}$  y el nivel de polarización solo está determinado por ( $R_{DC}$ ).

¿Pero qué sucede con los parámetros de AC?, ¿son afectados?, la respuesta es simple, ya que estos capacitores deben tener un valor alto de capacitancia el comportamiento en AC del circuito sólo es afectado a bajas frecuencias. Sin embargo, al llegar a la banda media, el capacitor se comporta como un corto

circuito, por lo cual el arreglo puede verse como dos resistores en paralelo ( $R_{DC} \parallel R_{ac}$ ). Ya que en un arreglo de 2 resistores en paralelo si alguno de ellos es mucho menor que el otro, entonces la resistencia total tiende al valor del resistor menor, esto indica que si el valor de  $R_{DC}$  es mucho mayor que  $R_{ac}$ , entonces el valor de la resistencia total en la banda media y alta tiende a  $R_{ac}$ , lo cual es deseable ya los parámetros de AC deben ser sólo afectados por el resistor ( $R_{ac}$ ).

$$R_{DC} \parallel R_{ac} \rightarrow R_{ac} |_{R_{DC} \gg R_{ac}}$$

Para el filtro de inductivo mostrado en la fig. 4.15(b) el análisis es parecido al realizado anteriormente. La separación de ambos dominios la realiza el inductor el cual actúa como un cortocircuito en DC. El circuito de polarización sólo debe ser afectado por el resistor ( $R_{DC}$ ) lo cual es posible debido a que la corriente seguirá la trayectoria del inductor (corto circuito) y posteriormente ( $R_{DC}$ ). Cuando el filtro trabaja en la banda media y alta el inductor se comporta como un circuito abierto, con esto se puede ver el arreglo como dos resistores en serie ( $R_{DC} + R_{ac}$ ). El valor de los parámetros de AC no son seriamente afectados si  $R_{ac}$  es mucho mayor que  $R_{DC}$ .

$$R_{DC} + R_{ac} \rightarrow R_{ac} |_{R_{DC} \ll R_{ac}}$$

#### 4.4.2. Filtros de desacoplo

En algunos circuitos de pequeña señal aparecen las terminales de algunos dispositivos unidas en un nodo, pero para realizar la polarización de estos elementos a veces es necesario quitar esa unión para colocar las mallas de polarización. En este caso el circuito de pequeña polarizado sufre una modificación respecto al de pequeña señal, ya que ahora 2 elementos no están unidos en un punto como en el circuito original de pequeña señal. Para corregir este problema es necesario agregar un capacitor de acoplamiento entre las terminales de los dispositivos que fueron

---



separados, de tal suerte que en AC el circuito de pequeña señal polarizado pueda verse con las mismas conexiones de AC que circuito de pequeña señal original sin polarización.

## 4.5. Grafo completo del circuito

El grafo completo del circuito consta de las ramas de los grafos de AC, DC y filtros. Este grafo es obtenido después de haber realizado todos los procedimientos previos. Si el circuito es nuevamente dividido en dominios se observa que ahora el circuito consta de 2 dominios y una red de filtros. Los dominios de AC y DC ya no están superpuestos como el caso anterior, sino que ahora son separados por una red de filtros. Esta representación es mostrada en la fig. 4.16.

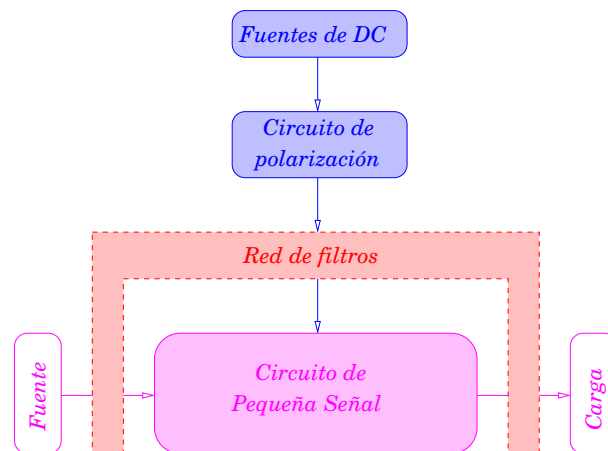


Figura 4.16: Superposición de las capas de AC y DC introduciendo filtros al circuito.

La representación matemática del grafo completo del circuito es expresada de la siguiente forma:

$$G_{Circuito} = G_{AC} \cup G_{DC} \cup G_{Filtros}$$

La superposición de los elementos de AC, DC y los filtros del amplificador de transconductancia es mostrada en el grafo de la fig. 4.17.

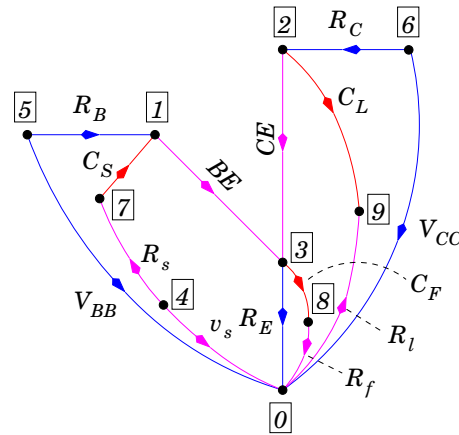


Figura 4.17: Grafo AC, DC y Filtros del amplificador de transconductancia.

La obtención del grafo del circuito de pequeña señal polarizado y con filtros es de hecho la forma final para que el circuito funcione de manera adecuada. Si se hace una transformación nuevamente de las ramas a los elementos circuitales, el circuito esquemático puede ser introducido en algún simulador de circuitos, como: spice, spectre, cadence, etc., presentando una respuesta en la cual las especificaciones del diseño no han sido modificadas después de agregar los elementos de polarización.

Este grafo, aunque ya es funcional, puede ser mejorado. Algunas ramas de fuentes pueden ser remplazadas por otros dispositivos pasivos o activos, respetando las ecuaciones que dominan las mallas de polarización.

Los colores para la representación del circuitos mediante su grafo en la metodología queda de la siguiente manera:

- $\rightarrow\text{---}\circ$  rama de grafo de AC.
- $\rightarrow\text{---}\circ$  rama de grafo de DC.
- $\rightarrow\text{---}\circ$  rama de grafo de Filtros (capacitores de desacoplo).
- $\rightarrow\text{---}\circ$  rama de grafo de Filtros (capacitores de acoplamiento).
- Todos los vértices encerrados en un cuadro punteado - - - representan un solo vértice.

## 4.6. Reducción de fuentes de alimentación

El grafo obtenido hasta el momento, muestra la desventaja de que para un solo dispositivo activo se necesitan 2 fuentes de polarización, lo cual es un problema para un circuito de un gran número de elementos activos. Por tanto es importante encontrar un método que parta del grafo del circuito para hacer un remplazo de algunas ramas de fuentes por ramas de elementos pasivos o activos, como pueden ser resistores o transistores.

En el caso de que la fuente a sustituir sea una fuente de voltaje el modo más simple de remplazarla es con un divisor de voltaje. De forma analoga si la fuente a sustituir es de corriente, se puede realizar un divisor de corriente, pero es mucho mejor usar espejos de corriente utilizando transistores como dispositivos de polarización.

El objetivo de este último paso es reducir el mayor número de fuentes de voltaje o corriente del circuito. De hecho una sola fuente de voltaje es funcional para polarizar más de un dispositivo por medio de divisores, al igual que con un espejo de corriente, el cual puede copiar y/o escalar el valor de una corriente de referencia para polarizar más dispositivos.

### 4.6.1. Sustitución de fuentes de voltaje

Una fuente de voltaje puede definirse como un dispositivo electrónico capaz de entregar un voltaje constante ( $V$ ) a un circuito, independientemente del valor de corriente que sea demandado por el mismo. La fig. 4.18 muestra de manera gráfica la función que representa el comportamiento de una fuente de voltaje ideal.

Una forma para realizar la reducción del número de fuentes de voltaje es encontrar el nodo con mayor valor de voltaje en el circuito, y a partir de este nodo generar una trayectoria con resistores para formar divisores de voltaje, donde los nodos intermedios tengan los valores de voltaje necesarios para remplazar las fuentes de polarización de ese mismo u otros dispositivos.

---

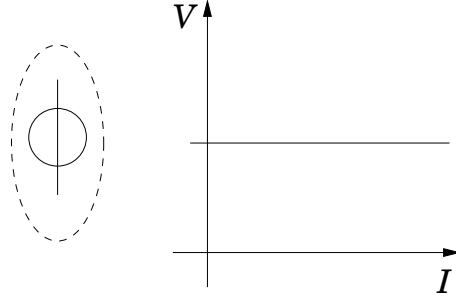


Figura 4.18: Fuente de voltaje y curva característica.

El uso de divisores de voltaje es posible ya que por medio de una transformación de Thévenin, un divisor puede verse como una fuente de voltaje con un resistor en serie. La fig. 4.19 muestra como es posible hacer el remplazo de la fuente de voltaje  $V_{BB}$  y el resistor  $R_B$  por un divisor de voltaje ( $R_{B1}, R_{B2}$ ) en la malla BE de un transistor BJT. El divisor debe ser calculado de tal forma que mantenga los mismos valores de voltaje y corriente de polarización ( $I_B, V_{BE}$ ) que han remplazado a las fuentes de la malla.

La ec. 4.12 muestra las expresiones utiles para el remplazo de la malla  $BE$  cuando  $I_B \neq 0$  (útil para dispositivos BJT)

$$V_{BB} = I_{R_{B2}} R_{B2}, \quad R_B = R_{B1} \parallel R_{B2}, \quad I_B = I_{R_{B1}} - I_{R_{B2}} \quad (4.12)$$

La ec. 4.13 muestra las expresiones utiles para el remplazo de la malla  $GS$  cuando  $I_B \rightarrow 0$  (útil para dispositivos MOS)

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC}, \quad R_B = R_{B1} \parallel R_{B2}, \quad I_B = \frac{V_{BB}}{R_B} \quad (4.13)$$

El resultado de hacer un divisor de voltaje es que aunque se tienen diferentes niveles de voltaje, la corriente es la misma en toda la trayectoria para el caso de transistores MOS. Mientras que para los transistores BJT la corriente disminuirá en cada rama de acuerdo a la corriente de base consumida por cada dispositivo. La fig. 4.20 muestra este esquema de polarización manejado por divisores de voltaje.

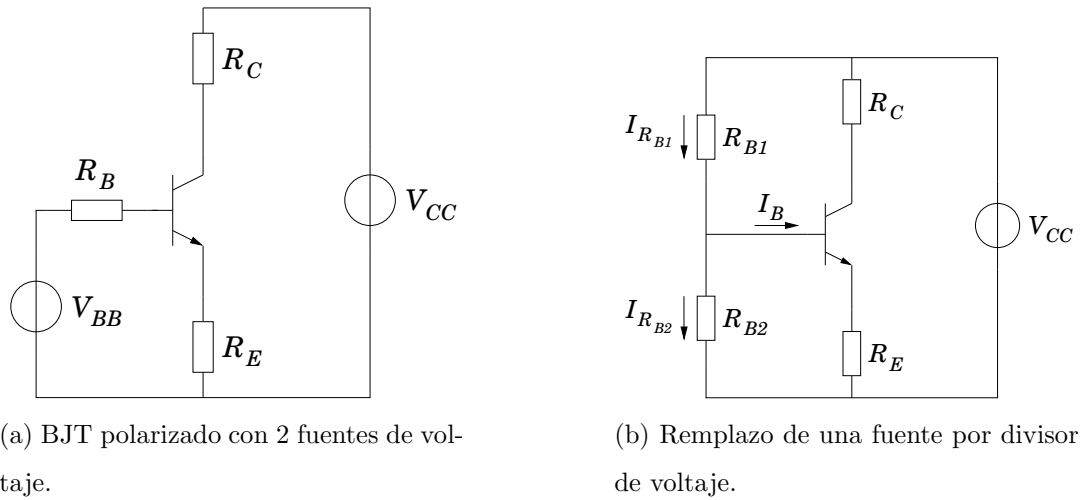


Figura 4.19: Transformación Thevenin de fuente de voltaje por divisor de voltaje.

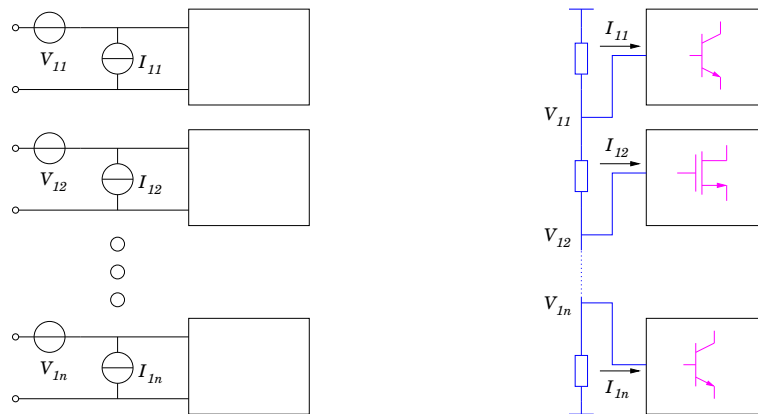


Figura 4.20: Polarización con diferentes niveles de voltaje y corriente.

En el caso de que se requieran diferentes corrientes de polarización de forma independiente entonces es necesario diseñar otro(s) divisor(es) de voltaje tal que satisfagan las condiciones de voltaje y corriente de cada dispositivo. La fig. 4.21 presenta un esquema, donde  $(I_{11} \neq I_{12} \neq \dots \neq I_{1n})$ . El número de divisores de voltaje depende de la cantidad de diferentes corrientes de polarización para cada dispositivo.

En estos esquemas se debe asegurar que los valores del divisor de voltaje no sean afectados por el consumo de corriente, ya que una fuente de voltaje ideal

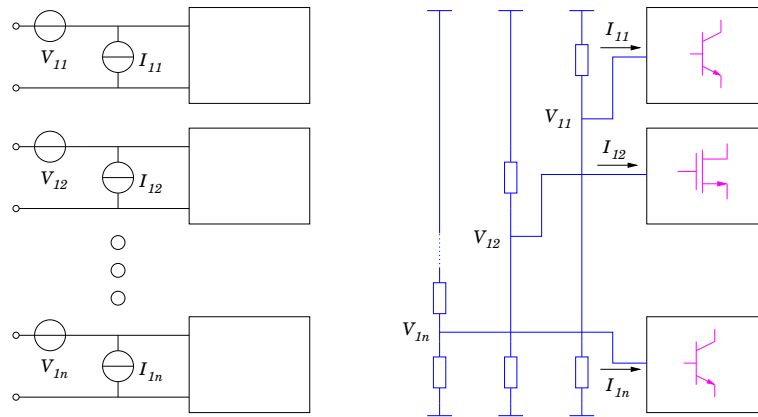


Figura 4.21: Polarización con diferentes niveles de corriente y voltaje.

ha sido substituida por una relación de la fuente de polarización ( $V_{CC}$ ) y un par de resistores ( $R_{B1}, R_{B2}$ ). La función resultante describe una pendiente (no una constante como una fuente ideal), debido a que ahora el nivel de voltaje es dependiente de la corriente absorbida por la carga, en la cual, si la corriente del divisor no es suficiente grande los niveles de voltaje pueden sufrir una caída, debido a una falta de corriente demandada por la carga. Esto es difícil que suceda en la malla BE o GS de transistores BJT ó MOS, ya que el consumo de corriente en la base o compuerta es del orden de los micro o pico amperes. Sin embargo en un divisor que se utilice para polarizar las mallas de  $CE$  ó  $DS$ , entonces es necesario poner atención en la corriente demandada por la carga del divisor para evitar dicho problema.

La fig. 4.22 muestra cómo se realiza la reducción del número de fuentes de voltaje del amplificador de transconductancia. El nodo de mayor valor en el grafo ha sido utilizado para generar una trayectoria a tierra formada por dos ramas que representan a un divisor de voltaje ( $R_{B1}, R_{B2}$ ) el cual sustituye la fuente de polarización  $V_{BB}$  junto con el resistor  $R_B$ . Los resistores deben ser calculados para cumplir con el teorema de Thévenin para que la polarización no sea modificada.

La fig. 4.23 muestra el esquemático final del amplificador de transconductancia que se ha trabajado durante la metodología. Este esquema final es muy parecido

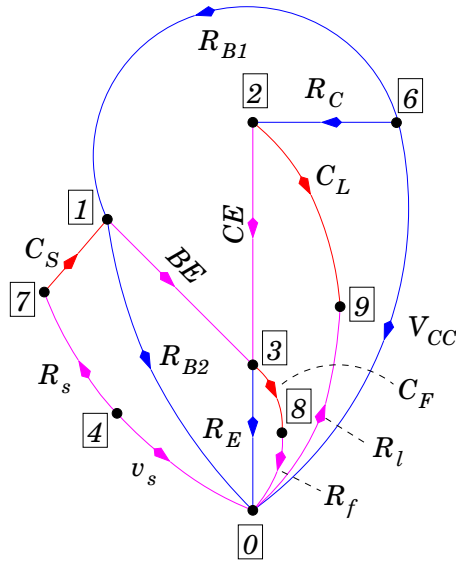


Figura 4.22: Grafo del amplificador de transconductancia con reducción de fuentes.

al diagrama esquemático de un transistor BJT autopolarizado con filtros de desacoplamiento encontrado en varias referencias, pero este diagrama presenta una diferencia fundamental en el resistor  $R_F$  y el capacitor  $C_F$ . Este pequeño cambio hace que la ganancia sólo sea dependiente del elemento  $R_F$  y la polarización sea independiente de los parámetros de pequeña señal.

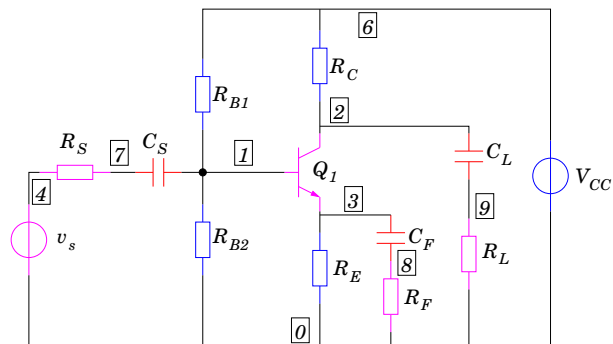


Figura 4.23: Esquemático del amplificador de transconductancia polarizado.

### 4.6.2. Sustitución de fuentes de corriente

Una fuente de corriente es definida como un dispositivo electrónico capaz de proporcionar una corriente constante ( $I$ ) a un circuito, independientemente del valor de voltaje que sea demandado por el mismo. La fig. 4.24 muestra de manera gráfica la función que representa el comportamiento de una fuente de corriente.

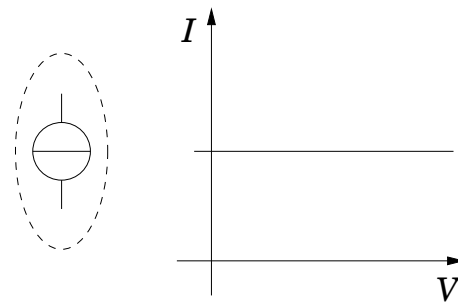


Figura 4.24: Fuente de corriente y curva característica.

En muchos de los diseño las fuentes de corriente son sustituidas por espejos de corriente en su versión BJT o MOS. La ventaja del uso de transistores MOS es que son muy pequeños y pueden ser integrados fácilmente en un dado.

Los espejos de corriente pueden ser vistos como una sola rama de polarización, debido a que las terminales de drenaje y compuerta son corto circuitadas, esto hace que el transistor MOS pueda verse como un dispositivo de 2 terminales que proporciona la corriente de polarización. La fig. 4.25 muestra la representación de un transistor funcionando como un espejo de corriente y su representación en forma de grafo.

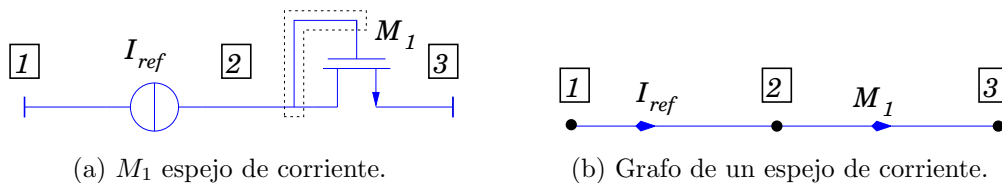


Figura 4.25: Espejo de corriente y grafo.

Para la polarizar un circuito por corriente cuando se tienen diferentes corrien-



tes de polarización el esquema puede ser representado como trayectorias de AC abiertas, donde es necesario agregar una rama de DC (el espejo de corriente) a tierra o  $V_{CC}$  para polarizar dicha rama y por tanto todos los dispositivos que se encuentren en esa trayectoria quedarán alimentados. A esa rama le es asignado un peso  $K_x$ , el cual es un factor proporcional a una corriente de referencia que indica el escalamiento del transistor para controlar la corriente de polarización. La 4.26 muestra la representación esquemática y el grafo de como realizar la polarización un circuito de pequeña señal por medio de espejos de corriente.

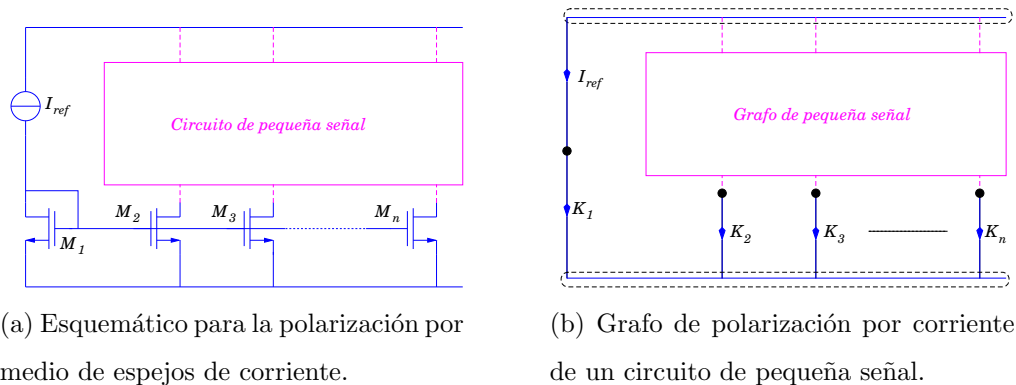


Figura 4.26: Polarización por medio de espejos de corriente.

## 4.7. Casos especiales de polarización

Los circuitos analizados hasta el momento son configuraciones de una etapa, en las cuales sólo polarizamos un transistor, pero la mayoría de amplificadores utilizan etapas diferenciales, cascode o darlington para incrementar la ganancia, impedancias y ancho de banda para alcanzar las especificaciones de diseño. Por ello es necesario explicar como se realiza la polarización de etapas con dos o más transistores.

### 4.7.1. Etapas diferenciales

Los amplificadores diferenciales además de proporcionar mejoras en ganancia, ancho de banda, ruido, rechazo en modo común, etc, respecto al desempeño de un amplificador de etapa simple, permiten implementar algunos tipos de amplificadores que no son posibles realizar con un solo transistor. En el caso de un amplificador de voltaje como el mostrado en la fig. 4.27(a), si se sustituye al nullor por una etapa simple de emisor común se observa que la impedancia de retroalimentación  $Z_2$  esta corto circuitada esto hace que la ganancia del amplificador sea nula. En cambio si el nullor es remplazado por una etapa emisor común diferencial, se observa que la impedancia  $Z_2$  está desacoplada, por tanto esta configuración es adecuada para su implementación.

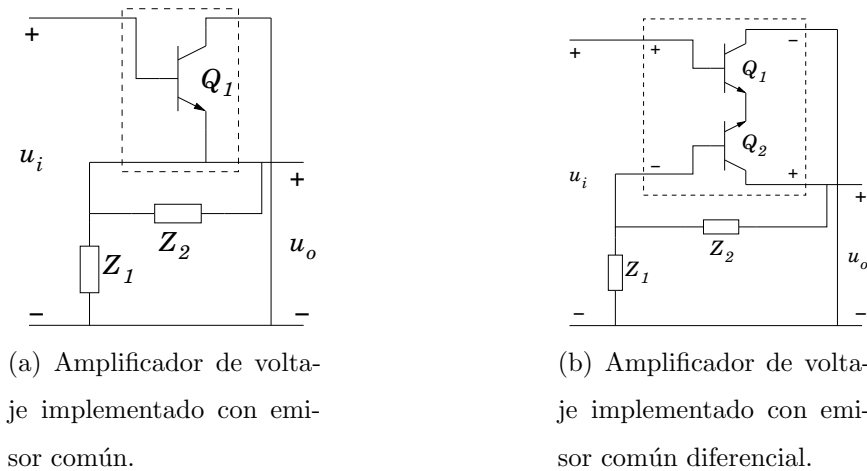


Figura 4.27: Amplificador de voltaje implementado con etapa simple y diferencial.

Al igual que existen diferentes tipos de configuraciones para un transistor, como lo son: base común (BC), colector común(CC) y emisor común (EC), también estas configuraciones son aplicables para etapas diferenciales. Estos esquemas son mostrados en la fig. 3.5, donde cada configuración ofrece diferentes características dependiendo del tipo de amplificador que es diseñado.

El proceso de polarización de la etapas diferenciales es descrito a continuación: Inicialmente se tiene la configuración del amplificador emisor común diferencial.

Esta configuración es transformada a grafos para continuar con el proceso de polarización, esto es mostrado en la fig. 4.28

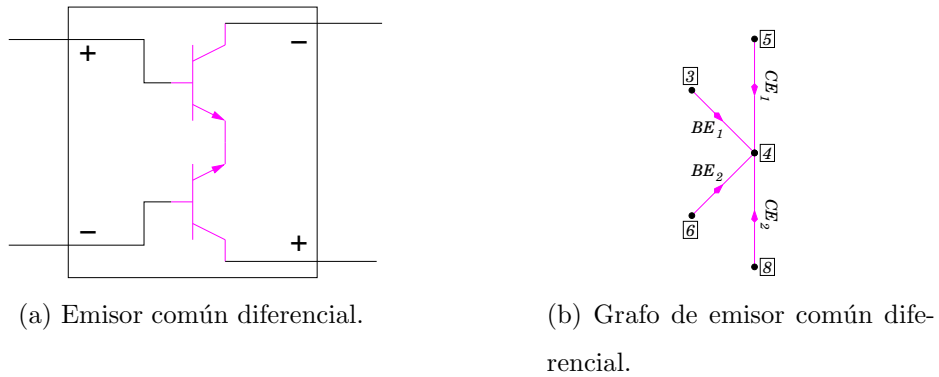
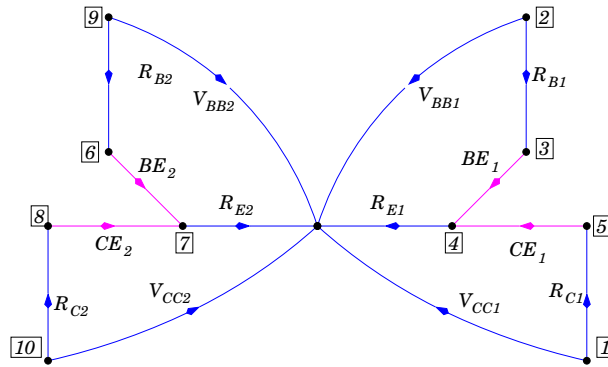


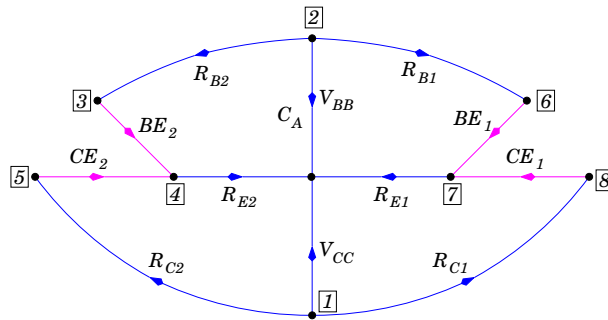
Figura 4.28: Emisor común diferencial y grafo (I).

Cada transistor debe ser polarizado con sus fuentes o mallas de polarización, fig. 4.29 (a). Al ser una etapa diferencial deben de tener el mismo nivel de voltaje, por lo cual el nodo  $\boxed{1}$  y el nodo  $\boxed{10}$  puede compartir una fuente ( $V_{CC1}$ ), eliminando la fuente ( $V_{CC2}$ ). Lo mismo sucede con el nodo  $\boxed{2}$  y  $\boxed{9}$ . La representación después de estos pasos es mostrada en la fig. 4.29 (b).

Finalmente se observa en el grafo que los nodos  $\boxed{4}$  y  $\boxed{7}$  no están corto circuitados como en el diagrama de pequeña señal inicial. Este inconveniente puede solucionarse si se coloca un capacitor de acoplamiento entre estos nodos, de modo que al trabajar con señales de mediana y alta frecuencia el capacitor se vea como un corto circuito y el comportamiento en AC sea igual al del diagrama inicial. Esta última modificación y su representación esquemática es mostrada en la fig. 4.30.

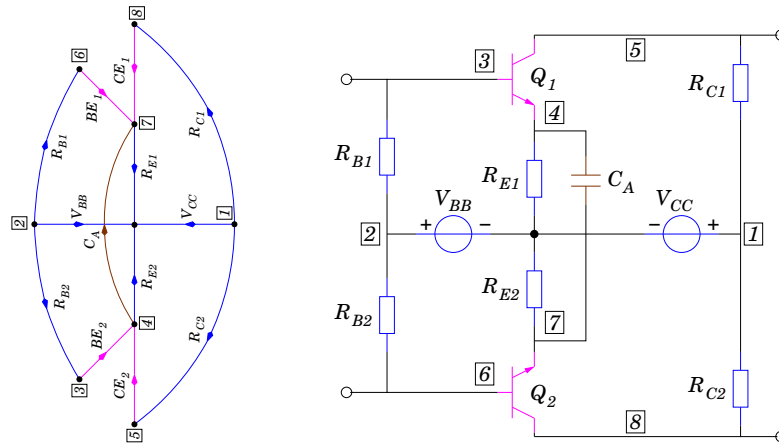


(a) Polarización de cada transistor.



(b) Reducción de fuentes.

Figura 4.29: Emisor común diferencial y grafo (II).



(a) Grafo de emisor común diferencial polarizado.

(b) Emisor común diferencial polarizado.

Figura 4.30: Emisor común diferencial polarizado y grafo.

Este mismo procedimiento es utilizado para realizar los esquemas de polarización de las otras 2 configuraciones mostrados en las figs. 4.31 y 4.32. Por simplicidad solo se muestra el grafo y el esquema del circuito final despues de aplicar este método.

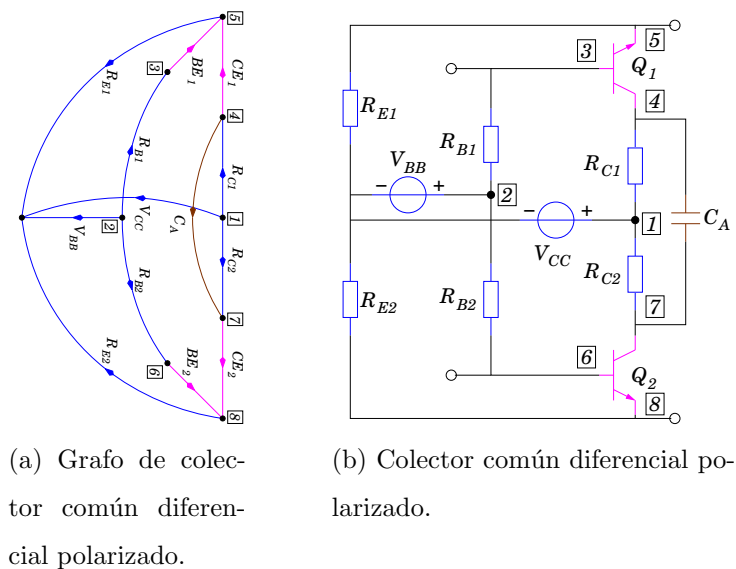


Figura 4.31: Colector común diferencial polarizado y grafo.

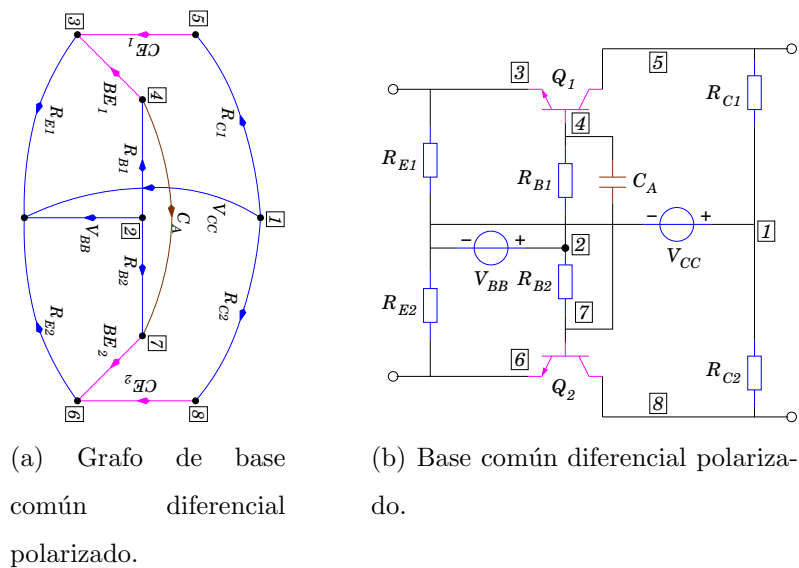


Figura 4.32: Base común diferencial polarizado y grafo.

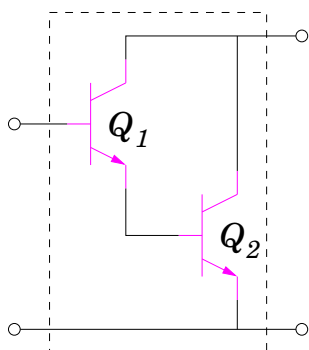
### 4.7.2. Configuración Darlington

Una de las configuraciones de transistores más utilizadas en el diseño de circuitos es la darlington debido a que proporciona una gran ganancia de corriente. La ganancia total de esta etapa es el producto de la ganancia de los transistores individuales ( $\beta_{Darlington} = \beta_1 \cdot \beta_2$ ). Unas de las desventajas de esta configuración es que tiene un mayor desplazamiento de fase en altas frecuencias, de ahí que puede convertirse fácilmente en inestable.

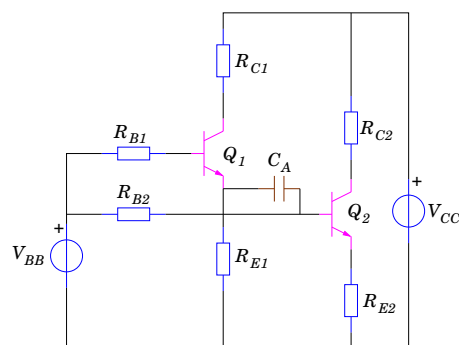
Respecto a la polarización de esta etapa, la configuración necesita al menos un nivel de voltaje de  $2V_{BE}$  debido a los 2 transistores. Para que ambos transistores estén en la región activa directa, su región  $BC$  debe permanecer polarizada en inversa. Por lo tanto el segundo transistor necesita un voltaje que cumpla con las ecuaciones:

$$V_{C2} = V_{BE2} + V_{E1} \quad \therefore \quad V_{C2} > V_{B2} \quad (4.14)$$

La polarización de esta configuración parte de su diagrama de pequeña señal, donde el circuito es transformado en un grafo y posteriormente se polariza cada transistor con el método aplicado a las etapas diferenciales. El diagrama inicial y final es mostrado en la fig. 4.33



(a) Configuración Darlington.



(b) Configuración Darlington polarizada.

Figura 4.33: Configuración Darlington.

Sin embargo, el esquema de polarización mostrado puede ser reducido, si se realizan las siguientes suposiciones: El voltaje ( $V_{C1} = V_{C2}$ ), el valor del resistor  $R_{E1} = r_{\pi 2} + \beta_2 R_E$  y es respetada la ec. 4.14. Entonces el diagrama de polarización puede ser reducido a la forma de la fig. 4.34(b).

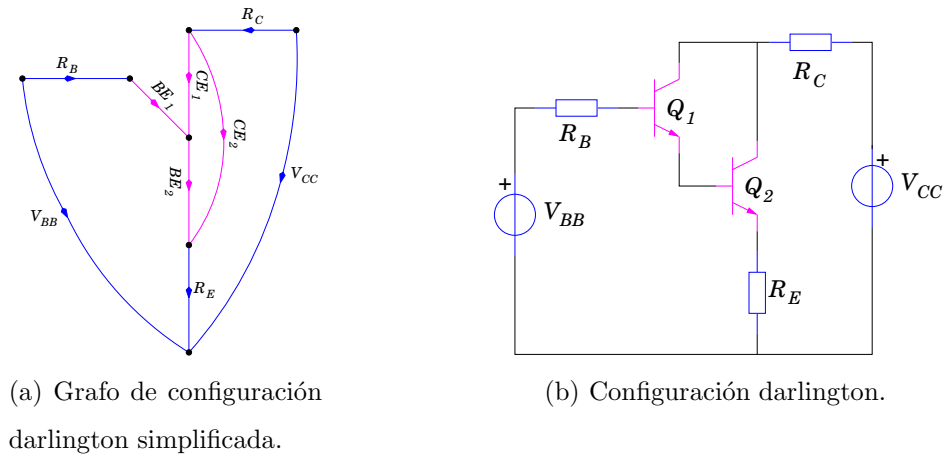


Figura 4.34: Configuración darlington simplificada.

### 4.7.3. Configuración Cascode

La configuración cascode mejora algunas características del amplificador de emisor o fuente común. Este amplificador es la mejor opción en aplicaciones de altas frecuencias, sin embargo su desventaja es su muy baja impedancia de entrada. La configuración cascode se encarga de aumentar la impedancia de entrada manteniendo la utilidad de la configuración de base común. Para lograr este propósito esta configuración consta de una entrada en emisor común y una salida de base común [26, 31].

La fig.4.35 (a) muestra el diagrama de pequeña señal de una etapa cascode.

La polarización de este esquema a diferencia de las configuraciones anteriores es que en este caso el diagrama de pequeña señal muestra una conexión entre las terminales  $(E_1, B_2)$  y  $(E_2, C_1)$ . Si el circuito trata de ser polarizado de forma directa se dará cuenta que este circuito no puede ser polarizado debido a que

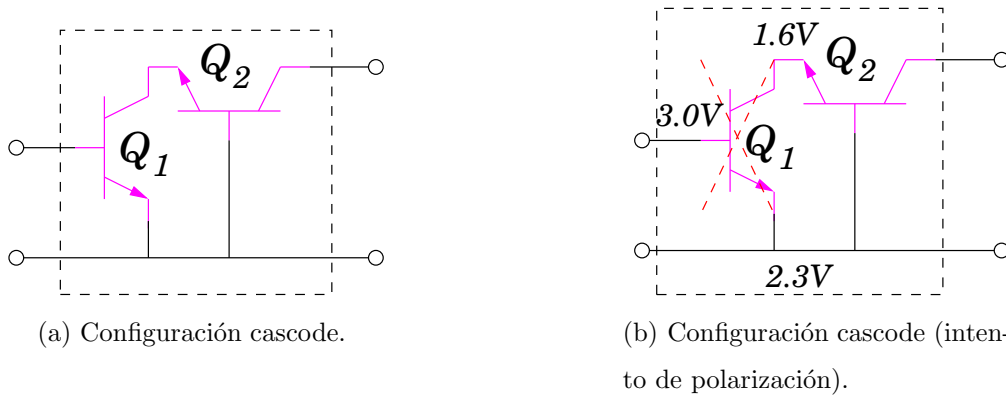


Figura 4.35: Configuración cascode.

en el esquema  $V_{B2} = V_{E1}$  y  $V_{E2} = V_{C1}$ . Esto no satisface las condiciones de operación para el transistor  $Q_1$ . Para explicar este problema se dará el siguiente ejemplo: el transistor  $Q_1$  es polarizado en la base con  $3V$ , y suponiendo una caída  $V_{BE} = 0,7$  en ambos transistores entonces  $V_{B2} = V_{E1} = 2,3V$  y por tanto el  $V_{E2} = V_{C1} = 1,6V$ , comparando con el voltaje  $V_{B1} = 3V$  se observa que la unión BC del transistor  $Q_1$  no está polarizada inversamente ( $V_{B1} > V_{C1}$ ), por lo cual el transistor  $Q_1$  no está trabajando en la región activa directa.

En este caso si ambos dispositivos son polarizados independientemente con su malla de polarización es posible encontrar un esquema de polarización adecuado. El resultado es mostrado en la fig. 4.37 (a).

Este esquema puede ser reducido, si se hacen las siguientes suposiciones:  $R_{E2} = r_{o1} + R_{E1}$  y  $R_{C1} = r_{o2} + R_{C2}$ . El tratamiento para la polarización de este grafo no puede ser iniciada simplemente representando las uniones del transistor como ramas como en otras ocasiones. En este caso es necesario desacoplar la unión de  $(E_1, B_2)$ , dejando a la base del transistor 2 como un vértice libre para ser polarizada por una fuente o divisor de voltaje. Este mismo procedimiento es útil para configuraciones las cuales en el diagrama de pequeña señal no cumplan con las especificaciones para realizar la polarización de forma directa. El procedimiento es mostrado en la fig. 4.36(a). La polarización del grafo se realiza en la fig. 4.36(b)



donde el circuito debe cumplir con las ecuaciones 4.15:

$$\begin{aligned} V_{C1} > V_{B1} & \quad V_{B1} > V_{E1} \\ V_{C2} > V_{B2} & \quad V_{B2} > V_{E2} \quad V_{E2} = V_{C1} \end{aligned} \quad (4.15)$$

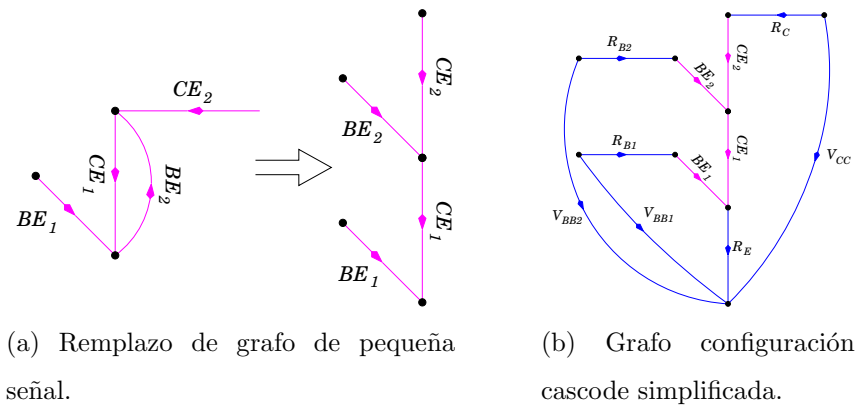


Figura 4.36: Grafos para polarización cascode.

El resultado después de tomar las condiciones mencionadas muestra un esquema de polarización simplificado, el cual es mostrado en la fig. 4.37 (b).

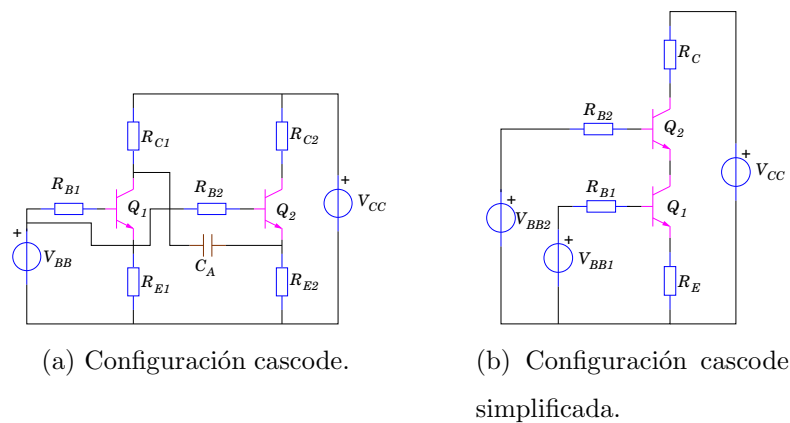


Figura 4.37: Configuración cascode polarizada.

## 4.8. Algoritmo de la metodología

El proceso de polarización puede resumirse en el siguiente algoritmo. En este algoritmo,  $n_{max}$  representa al total de nodos del circuito.

---

**Algorithm 1** Metodología de polarización

---

**Require:** Un circuito de pequeña señal

**Ensure:**  $V_{BEQ}, V_{CEQ}, I_{BQ}, I_{CQ} \forall$  transistores.

- 1: Obtener  $G_{AC} = G_{señal} \cup G_{red-ac} \cup G_{carga}$  (Grafo de AC).
  - 2: Identificar y crear las mallas de DC para los dispositivos activos (Grafo de DC).
  - 3: Sobreponer los grafos (Grafo de AC y DC).
  - 4:  $n \leftarrow 1$
  - 5: **while**  $n \leq n_{max}$  **do**
  - 6:   **if** existen corrientes de AC y DC en un nodo **then**
  - 7:     añadir una rama de filtros a alguna de las ramas de AC o DC.
  - 8:      $n \leftarrow n + 1$
  - 9:   **else**
  - 10:      $n \leftarrow n + 1$
  - 11:   **end if**
  - 12: **end while**
  - 13: Reducir las fuentes de corriente y voltaje por medio de espejos de corriente o divisores de voltaje.
  - 14: Obtener el circuito esquemático.
  - 15: Crear las ecuaciones de malla para polarizar y obtener los valores de  $R_{11}, R_{22}, R_{33}, V_{11}, V_{22} \forall$  transistores.
-

# Capítulo 5

## Ejemplos de polarización

En esta sección se muestran el uso de esta metodología por medio de algunos ejemplos. La sección 5.1 indica el procedimiento general realizado para los diferentes amplificadores. Cada sección polariza los siguientes circuitos: 5.2 un amplificador de transconductancia, 5.3 configuración darlington, 5.4 configuración cascode, 5.5 amplificador de voltaje con etapa diferencial, 5.6 un amplificador de transimpedancia polarizado que se encuentra en la ref. [1], y en 5.7 un amplificador de corriente de una etapa con transistor MOS.

### 5.1. Descripción general para ejemplos

El procedimiento para la polarización de los ejemplos mostrados en este capítulo es descrito a continuación:

1. Tomar un circuito de pequeña señal  $C_{SS}$  (amplificador).
2. Introducir el circuito a Analog Insydes [32] para realizar el cálculo de ganancia e impedancias del circuito  $C_{SS}$ .
3. Verificar que el resultado obtenido corresponda al que se indica mediante reducciones en la función de transferencia utilizando aproximaciones del nullor en cada tipo de amplificador.

4. Obtener la gráfica de Bode del nodo de salida del circuito.

Nota: El modelo de pequeña señal es simulado con los parámetros de pequeña señal obtenidos del archivo de salida de PSpice.

La fig.5.1 muestra el esquema del procedimiento para obtener la gráfica y función de transferencia del circuito de pequeña señal.

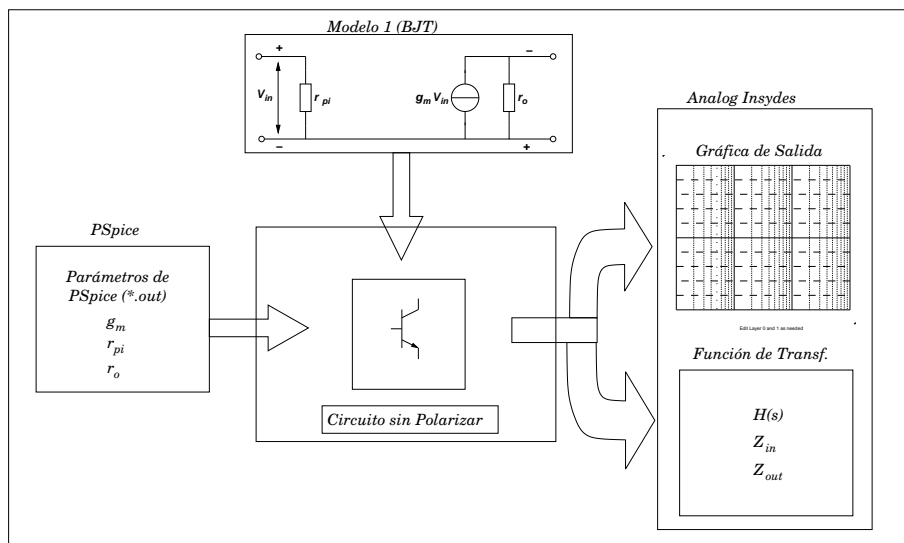


Figura 5.1: Bloques utilizados para obtener la FT e impedancias del circuito  $C_{SS}$ .

5. Una vez obtenidos los resultados, el circuito  $C_{SS}$  es transformado a su grafo correspondiente y se realiza el tratamiento como grafo hasta tener un grafo final polarizado  $G_{C_{bias}}$ .
6. Se realiza la representación circuital del grafo  $G_{C_{bias}}$  y se obtiene el circuito polarizado  $C_{bias}$ .
7. Se analiza el circuito para encontrar las ecuaciones de malla y nodo para obtener los valores de los elementos de polarización.
8. El circuito  $C_{bias}$  es simulado en PSpice [33] y se obtiene la gráfica de salida.

9. El circuito  $C_{bias}$  es introducido a Analog Insydes (AI) y se realiza el cálculo de ganancia e impedancias utilizando el modelo del transistor “Simplified-Models” de AI y se generan gráficas de salida.
10. El mismo circuito es analizado por AI utilizando los modelos 1 y 2 del capítulo 2 para obtener la ganancia e impedancias del circuito y se obtienen sus gráficas de salida.
11. La gráfica de ganancia de todos los modelos mencionados es comparada en una gráfica final para verificar el funcionamiento de la metodología.
12. Finalmente todas las funciones de transferencia e impedancias son reducidas por un método de aproximación el cual, para todos los casos, se toma un error máximo del 10% respecto a la ganancia ideal de cada amplificador.

Nota: Los modelos y parámetros de pequeña señal de AI, así como las ecuaciones para la polarización de todos los ejemplos son mostrados en los apéndices A,B, y C.

La fig. 5.2 muestra el procedimiento para verificar que la polarización es adecuada por medio de la función de transferencia.

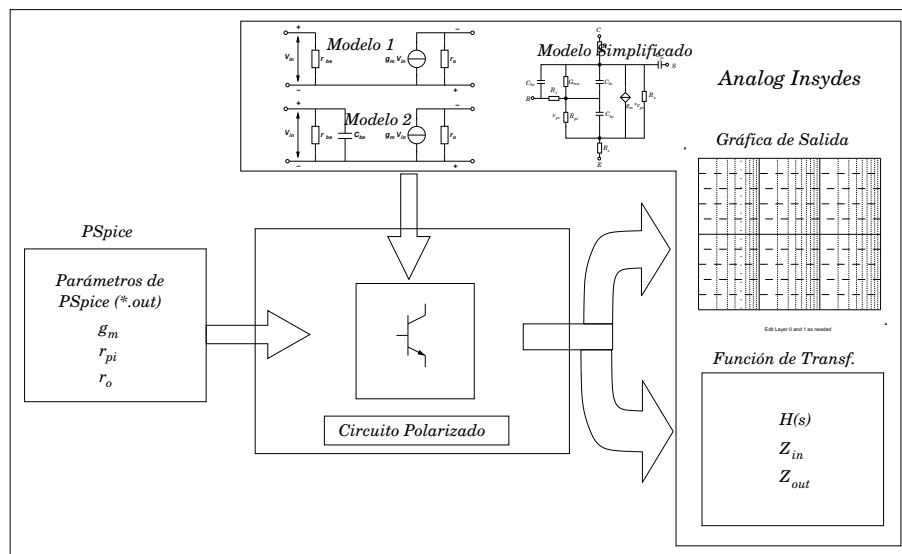


Figura 5.2: Bloques utilizados para obtener la FT e impedancias del circuito  $C_{bias}$ .

## 5.2. Amplificador de Transconductancia

A continuación se presenta la polarización de un amplificador de transconductancia. La fig. 5.3 muestra la topología de este amplificador utilizando un nullor y posteriormente este elemento es sintetizado hasta llegar a un circuito de pequeña señal con dispositivos activos (transistores).

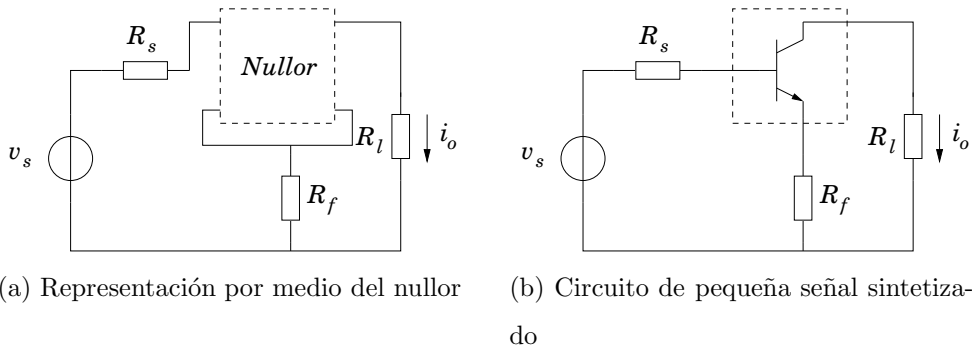


Figura 5.3: Amplificador de transconductancia I.

### Función de Transferencia

La función de transferencia e impedancias del circuito de pequeña señal son mostradas a continuación:

$$\frac{i_o}{v_s} = \frac{R_F - g_m r_o r_\pi}{(R_L + r_o)(r_\pi + R_S) + R_F(R_L + r_o + r_\pi + g_m r_o r_\pi + R_S)} \quad (5.1)$$

$$Z_{in} = R_F + r_\pi$$

$$Z_{out} = \frac{R_F r_o + R_F r_\pi + r_o r_\pi + g_m R_F r_o r_\pi}{R_F + r_\pi}$$

En la ec. 5.1 se puede ver que si la transconductancia y la resistencia de salida  $g_m, r_o \rightarrow \infty$ , entonces la función de transferencia es reducida hasta llegar a la forma que se muestra a continuación:

$$\begin{aligned}
 T_{ideal} &= \left. \frac{i_o}{v_s} \right|_{r_o, g_m \rightarrow \infty} \\
 \left. \frac{i_o}{v_s} \right|_{r_o \rightarrow \infty} &= \frac{-g_m r_\pi}{R_F + r_\pi + g_m R_F r_\pi + R_S} \\
 \left. \frac{i_o}{v_s} \right|_{g_m \rightarrow \infty} &= \frac{-r_\pi}{R_F r_\pi} \\
 \left. \frac{i_o}{v_s} \right|_{ideal} &= -\frac{1}{R_F}
 \end{aligned}$$

Uno puede fácilmente comprobar que la ganancia ideal  $\frac{i_o}{v_s} = \frac{1}{R_F}$  se cumple cuando el transistor es modelado con las características del nullor.

Del mismo modo despreciando los términos menos significativos en las impedancias de entrada y salida se tiene que:

$$Z_{in} = R_F + r_\pi$$

$$Z_{out} = r_o + g_m R_F r_o$$

### Especificaciones de polarización

El amplificador de transconductancia es diseñado con los siguientes niveles de polarización.

$V_{CE} = 1,5V$	$I_C = 50\mu A$	$\beta = 100$
$V_{BE} = 0,65V$	$I_B = 0,50\mu A$	$V_{CC} = 5V$

$$R_F = 5k\Omega$$

### Metodología de polarización

Los diferentes grafos obtenidos durante el desarrollo de la metodología se presentan a continuación:

---

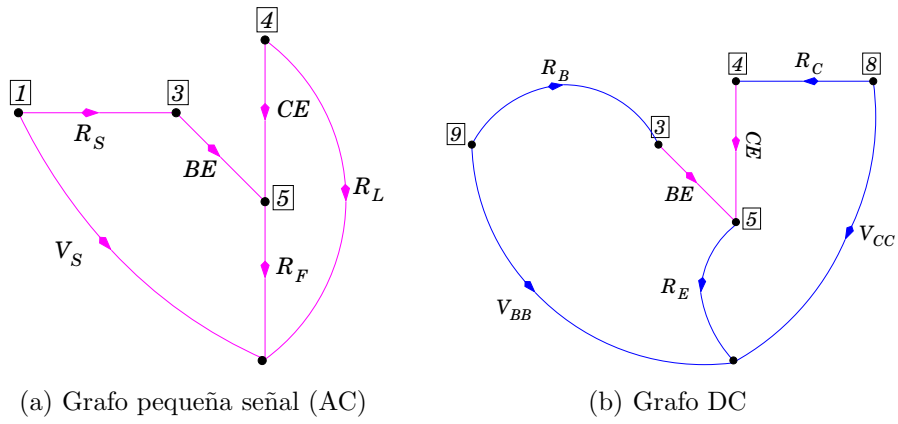


Figura 5.4: Amplificador de transconductancia II.

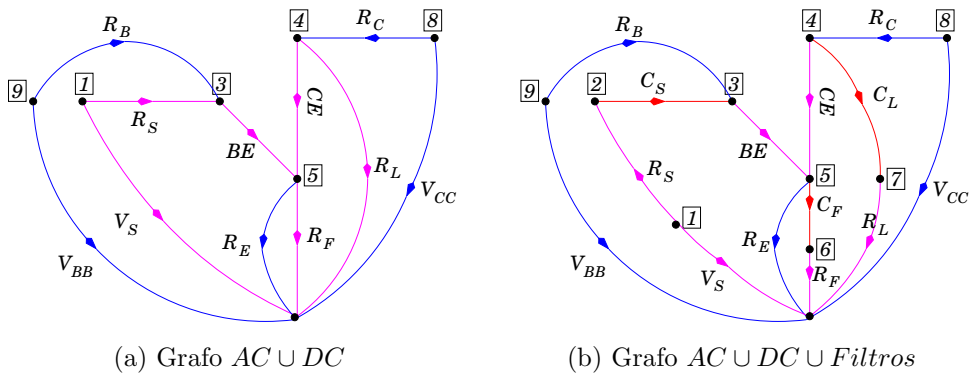


Figura 5.5: Amplificador de transconductancia III.

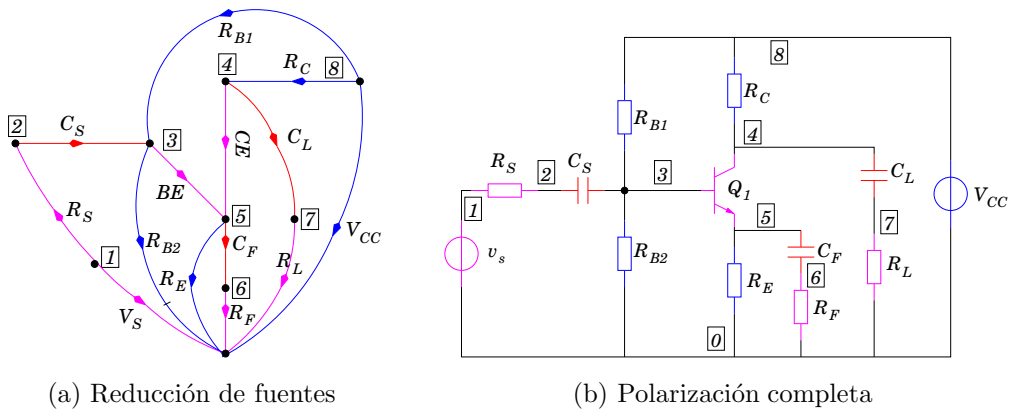


Figura 5.6: Amplificador de transconductancia IV.

### Condiciones necesarias para polarizar

La ganancia no es afectada por el proceso de polarización si se cumplen las siguientes condiciones para los elementos de polarización.



$$\left[ \frac{i_o}{v_s} \rightarrow -\frac{1}{R_F} \right] \Leftrightarrow \left| \frac{1}{gm} < \frac{R_F}{10}, R_E > 10R_F < r_o, R_{B1} \parallel R_{B2} > 10R_F, C_x > 1\mu F \right|$$

### Gráficas

La respuesta de salida que se presentan antes y despues de la polarización son mostradas en la siguiente gráfica:

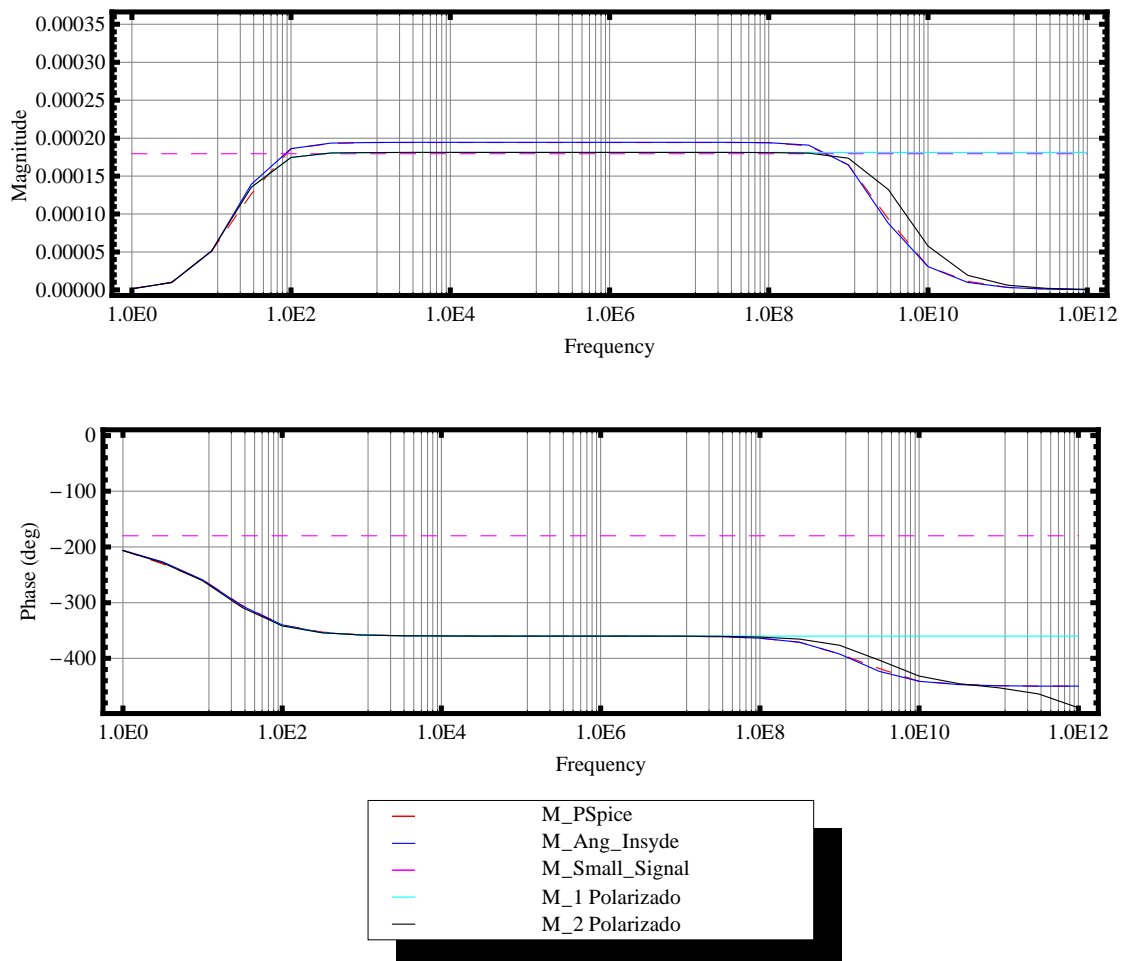


Figura 5.7: Amp. de transconductancia gráfica de Bode (Magnitud y Fase).

En la gráfica los modelos de Analog Insydes, Pspice y el modelo 2 presentan una respuesta parecida y que coincide con la ganancia ideal en la banda media. En bajas y altas frecuencias presentan una pérdida de ganancia debido a los capacitores de paso y los capacitores  $C_\pi$  y  $C_\mu$ . La ganancia de pequeña señal se ve como una línea recta debido a que en ese modelo no existen los capacitores de paso, ni se toman en cuenta los capacitores intrínsecos del transistor. El modelo 1 polarizado no presenta la caída de ganancia en altas frecuencias debido a que en ese modelo no se incluye el capacitor  $C_\mu$ .

### 5.3. Amplificador Darlington

En el siguiente ejemplo se muestra el procedimiento para realizar la polarización de un amplificador de transimpedancia en configuración darlington, la topología de este amplificador y el diagrama de pequeña señal se presenta en la siguiente figura:

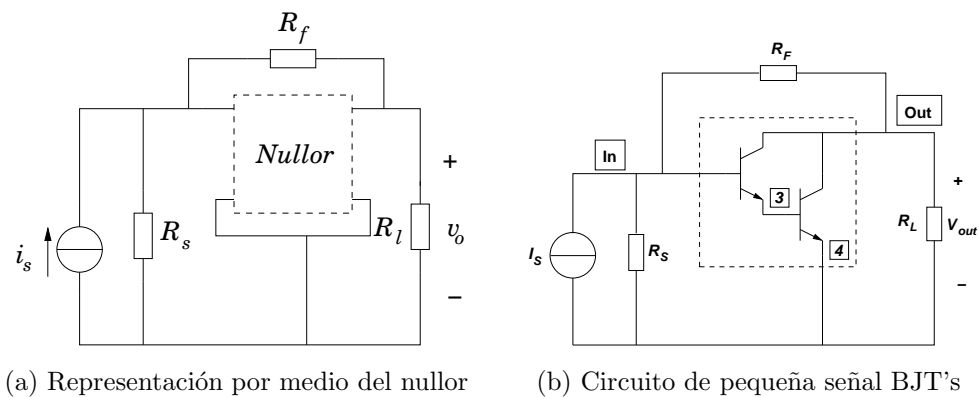


Figura 5.8: Amplificador Darlington de transimpedancia I.

### Función de Transferencia

La función de transferencia de este amplificador es un poco extensa por lo cual se utilizan la asignación de nuevas variables para representar los terminos a las que estan igualadas. Esta función es presentada a continuación:

$$\begin{aligned}
A &= (r_{\pi 2} + R_S + g_{m2}r_{\pi 2}R_S + r_{\pi 1}(1 + g_{m1}(r_{\pi 2} + R_S + g_{m2}r_{\pi 2}R_S))) \\
B &= (r_{\pi 1}r_{\pi 2} + (r_{\pi 1} + r_{\pi 2} + g_{m1}r_{\pi 1}r_{\pi 2})r_{o1}(r_{\pi 1} + r_{\pi 2} + g_{m1}r_{\pi 1}r_{\pi 2})) \\
D &= (r_{\pi 2}(r_{\pi 1} + R_S) + r_{o1}(r_{\pi 1} + r_{\pi 2} + g_{m1}r_{\pi 1}r_{\pi 2} + R_S)) \\
E &= (r_{\pi 2}(r_{\pi 1} + R_S) + r_{o1}(r_{\pi 1} + r_{\pi 2} + g_{m1}r_{\pi 1}r_{\pi 2} + R_S) + r_{o2}F) \\
F &= (r_{\pi 1} + r_{\pi 2} + g_{m2}r_{\pi 1}r_{\pi 2} + R_S + g_{m2}r_{\pi 2}R_S) \\
G &= (-1 + g_{m1}(R_F - r_{\pi 2} + g_{m2}R_Fr_{\pi 2})) \\
H &= ((r_{\pi 1} + r_{\pi 2} + g_{m1}r_{\pi 1}r_{\pi 2})R_S + r_{o2}A) \\
I &= (r_{\pi 2} + R_S + g_{m2}r_{\pi 2}R_S) \\
\frac{v_s}{i_o} &= \frac{R_Lr_{o2}(-(R_F + r_{\pi 1})r_{\pi 2} + r_{o1}((-1 + g_{m2}R_F)r_{\pi 2} + r_{\pi 1}G))R_S}{r_{o2}BR_S + R_F(r_{o2}D + R_LE) + R_L(r_{\pi 1}(r_{\pi 2}R_S + r_{o2}I) + r_{o1}H)} \\
Z_{in} &= \frac{r_{o1}r_{o2}(1 + g_{m1}r_{\pi 2}) + R_F(r_{o1} + g_{m1}r_{o1}r_{\pi 2} + g_{m2}r_{o2}r_{\pi 2})}{g_{m1}g_{m2}r_{o1}r_{o2}r_{\pi 2}} \\
Z_{out} &= \frac{R_Fr_{o1}r_{o2}(1 + g_{m1}r_{\pi 2})}{r_{o1}r_{o2}(1 + g_{m1}r_{\pi 2}) + R_F(r_{o1} + g_{m1}r_{o1}r_{\pi 2} + g_{m2}r_{o2}r_{\pi 2})}
\end{aligned}$$

Se puede observar que si la función de transferencia es evaluada con las características del nullor para cada transistor la función puede reducirse de la siguiente forma:

$$T_{ideal} = \left. \frac{v_s}{i_o} \right|_{r_{o1}, r_{o2}, g_{m1}, g_{m2} \rightarrow \infty}$$

$$A = (r_{\pi 1} + r_{\pi 2} + g_{m1} r_{\pi 1} r_{\pi 2})$$

$$B = (r_{\pi 1} + r_{\pi 2} + g_{m1} r_{\pi 1} r_{\pi 2} + R_S)$$

$$D = (r_{\pi 2} + R_S + g_{m2} r_{\pi 2} R_S + r_{\pi 1} (1 + g_{m1} (r_{\pi 2} + R_S + g_{m2} r_{\pi 2} R_S)))$$

$$E = (r_{\pi 2} + R_S + g_{m2} r_{\pi 2} R_S)$$

$$\left. \frac{v_s}{i_o} \right|_{r_{o1} \rightarrow \infty} = \frac{R_L r_{o2} ((-1 + g_{m2} R_F) r_{\pi 2} + r_{\pi 1} (-1 + g_{m1} (R_F - r_{\pi 2} + g_{m2} R_F r_{\pi 2}))) R_S}{r_{o2} A R_S + R_F (R_L + r_{o2}) B + R_L (A R_S + r_{o2} D)}$$

$$\left. \frac{v_s}{i_o} \right|_{r_{o2} \rightarrow \infty} = \frac{R_L ((-1 + g_{m2} R_F) r_{\pi 2} + r_{\pi 1} (-1 + g_{m1} (R_F - r_{\pi 2} + g_{m2} R_F r_{\pi 2}))) R_S}{A R_S + R_F B + R_L (r_{\pi 2} + R_S + g_{m2} r_{\pi 2} R_S + r_{\pi 1} (1 + g_{m1} E))}$$

$$\left. \frac{v_s}{i_o} \right|_{g_{m1} \rightarrow \infty} = \frac{R_L r_{\pi 1} (R_F - r_{\pi 2} + g_{m2} R_F r_{\pi 2}) R_S}{r_{\pi 1} (R_F r_{\pi 2} + r_{\pi 2} R_S + R_L E)}$$

$$\left. \frac{v_s}{i_o} \right|_{g_{m2} \rightarrow \infty} = \frac{R_F R_L r_{\pi 1} r_{\pi 2} R_S}{R_L r_{\pi 1} r_{\pi 2} R_S}$$

$$\left. \frac{v_s}{i_o} \right|_{r_{o1}, r_{o2}, g_{m1}, g_{m2} \rightarrow \infty} = R_F$$

Mientras que las impedancias pueden reducirse si:  $g_{m1} \rightarrow \infty$

$$Z_{in} = \frac{r_{o1} (R_F + r_{o2}) r_{\pi 2}}{g_{m2} r_{o1} r_{o2} r_{\pi 2}}$$

$$Z_{out} = \frac{R_F r_{o1} r_{o2} r_{\pi 2}}{r_{o1} (R_F + r_{o2}) r_{\pi 2}}$$

### Especificaciones de polarización

El amplificador de transimpedancia es diseñado con los siguientes niveles de polarización:

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$
$Q_1$	0,7V	1,8V	1 $\mu$ A	10 $\mu$ A	100
$Q_2$	0,7V	2,5V	100 $\mu$ A	10mA	100

$$V_{CC} = 5V$$

$$R_F = 2k\Omega$$

### Metodología de polarización

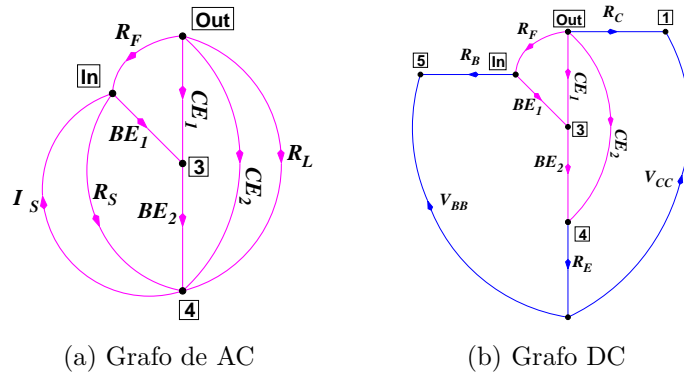


Figura 5.9: Amplificador Darlington de transimpedancia II.

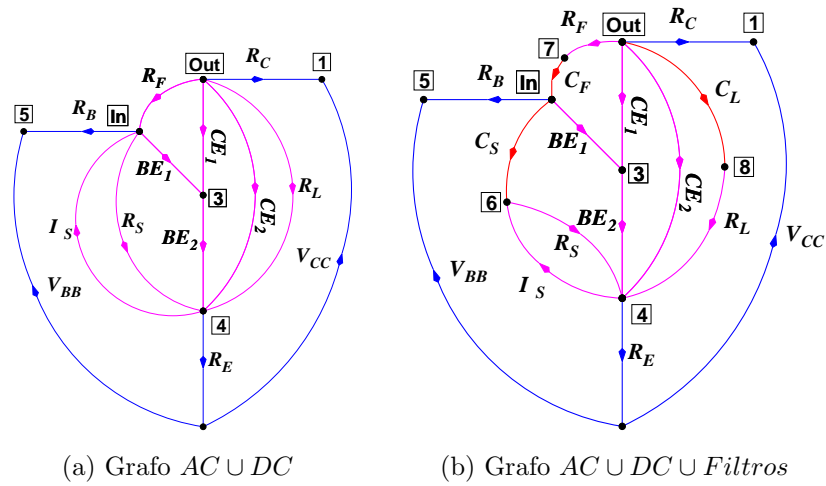


Figura 5.10: Amplificador Darlington de transimpedancia III.

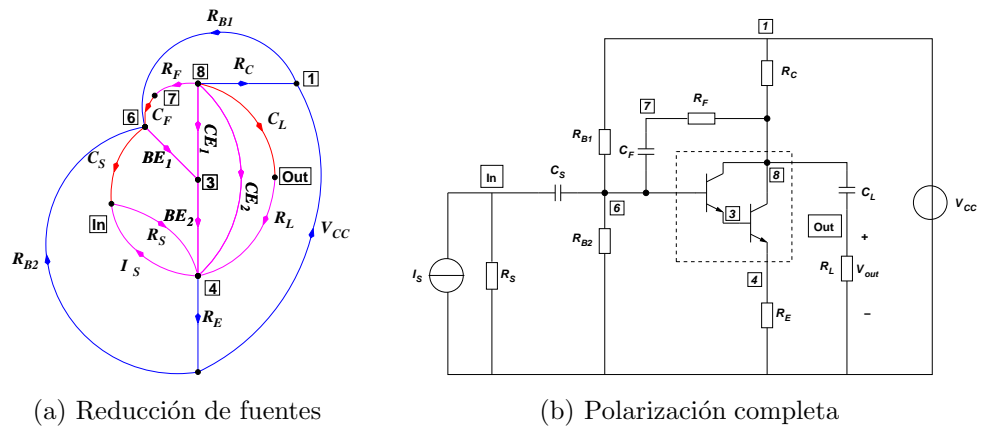


Figura 5.11: Amplificador Darlington de transimpedancia IV.

### Condiciones necesarias para polarizar

La ganancia tiende a  $R_F$  si se cumplen las siguientes condiciones para los elementos de polarización.

$$\left[ \frac{v_o}{i_s} \rightarrow R_F \right] \Leftrightarrow \left[ R_{B1} \parallel R_{B2} \gg R_F, [r_{\pi 1} + r_{\pi 2} + (R_E \parallel r_{o2})] \gg R_F, \frac{1}{g_{m2}} \gg R_F \right]$$

### Gráficas

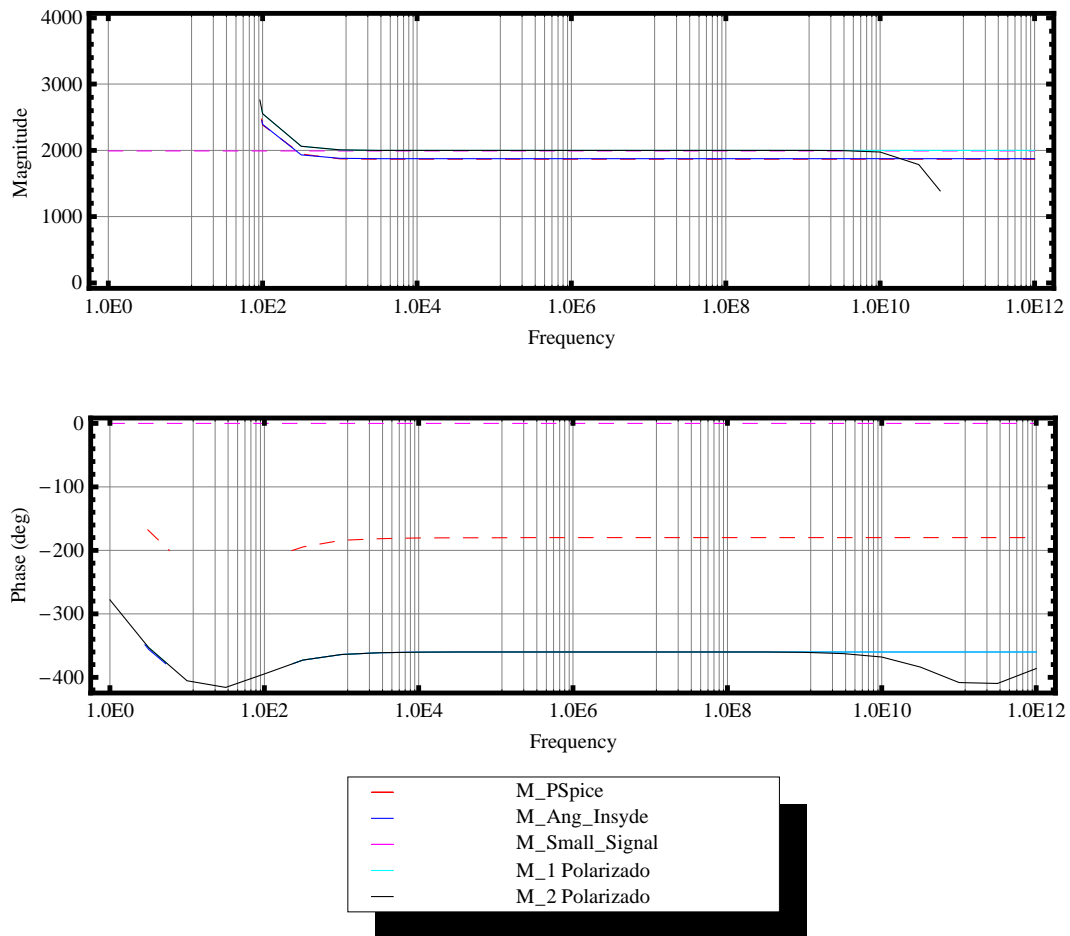


Figura 5.12: Amp. Darlington gráfica de Bode (Magnitud y Fase).

En la gráfica se puede ver que la respuesta en la banda media es aproximada a la ganancia ideal. Se observa una pérdida en la magnitud de  $0 - 100Hz$  debido al capacitor que se ha introducido en serie con la resistencia de retroalimentación, el valor del capacitor es alto por lo cual introduce un cero muy cerca del origen provocando que la ganancia en  $0Hz$  tienda a infinito y decaiga con la frecuencia hasta llegar el valor esperado en la banda media. Se observa que el ancho de banda es mejorado respecto al amplificador de transconductancia visto en el ejemplo anterior.

## 5.4. Amplificador Cascode

Se presenta el procedimiento de polarización para un amplificador de transconductancia en configuración cascode. La fig.5.18 muestra la topología y el diagrama de pequeña señal utilizado por este tipo de amplificador.

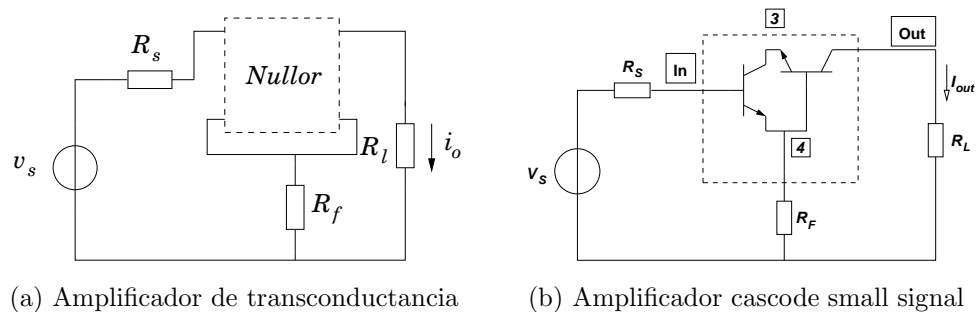


Figura 5.13: Amplificador cascode de transconductancia I.

### Función de Transferencia

La función de transferencia e impedancias del amplificador de la fig.5.18 son mostradas a continuación:

$$\begin{aligned}
 A &= (r_{o2}r_{\pi2} + R_L(r_{o1} + r_{\pi2}) + r_{o1}(r_{o2} + r_{\pi2} + g_{m2}r_{o2}r_{\pi2})) \\
 B &= (r_{o2} + r_{\pi1} + r_{\pi2} + g_{m2}r_{o2}r_{\pi2} + g_{m1}r_{\pi1}r_{\pi2} + g_{m1}g_{m2}r_{o2}r_{\pi1}r_{\pi2} + R_S) \\
 \frac{i_o}{v_s} &= \frac{-g_{m1}r_{o1}(1 + g_{m2}r_{o2})r_{\pi1}r_{\pi2} + R_F(r_{o1} + r_{\pi2})}{A(r_{\pi1} + R_S) + R_F(R_L(r_{o1} + r_{\pi2}) + r_{\pi2}(r_{o2} + r_{\pi1} + R_S) + r_{o1}B)} \\
 Z_{in} &= R_F + r_{\pi1} \\
 Z_{out} &= \frac{g_{m2}(1 + g_{m1}R_F)r_{o2}r_{\pi1}r_{\pi2}}{R_F + r_{\pi1}}
 \end{aligned}$$

Para calcular la función de transferencia ideal entonces es necesario realizar aproximaciones de acuerdo a las características del nullor:

$$\begin{aligned}
 T_{ideal} &= \left. \frac{i_o}{v_s} \right|_{r_{o1}, r_{o2}, g_{m1}, g_{m2} \rightarrow \infty} \\
 A &= (R_L + r_{o2} + r_{\pi2} + g_{m2}r_{o2}r_{\pi2}) \\
 B &= R_L + r_{o2} + r_{\pi1} + r_{\pi2} + g_{m2}r_{o2}r_{\pi2} \\
 \left. \frac{i_o}{v_s} \right|_{r_{o1} \rightarrow \infty} &= \frac{R_F - g_{m1}(1 + g_{m2}r_{o2})r_{\pi1}r_{\pi2}}{A(r_{\pi1} + R_S) + R_F(B + g_{m1}r_{\pi1}r_{\pi2} + g_{m1}g_{m2}r_{o2}r_{\pi1}r_{\pi2} + R_S)} \\
 \left. \frac{i_o}{v_s} \right|_{r_{o2} \rightarrow \infty} &= \frac{-g_{m1}g_{m2}r_{\pi1}r_{\pi2}}{R_F(1 + g_{m2}(r_{\pi2} + g_{m1}r_{\pi1}r_{\pi2})) + (1 + g_{m2}r_{\pi2})(r_{\pi1} + R_S)} \\
 \left. \frac{i_o}{v_s} \right|_{g_{m1} \rightarrow \infty} &= \frac{-g_{m2}r_{\pi1}r_{\pi2}}{g_{m2}R_F r_{\pi1}r_{\pi2}} \\
 \left. \frac{i_o}{v_s} \right|_{g_{m2} \rightarrow \infty} &= \frac{-r_{\pi1}r_{\pi2}}{R_F r_{\pi1}r_{\pi2}} \\
 \left. \frac{i_o}{v_s} \right|_{r_{o1}, r_{o2}, g_{m1}, g_{m2} \rightarrow \infty} &= -\frac{1}{R_F}
 \end{aligned}$$

Las impedancias de entrada y salida pueden ser reducidas sí:

$$\begin{aligned}
 Z_{in} &= R_F + r_{\pi1} \\
 Z_{out} &= \frac{g_{m2}(1 + g_{m1}R_F)r_{o2}r_{\pi1}r_{\pi2}}{R_F + r_{\pi1}}
 \end{aligned}$$



Especificaciones de polarización

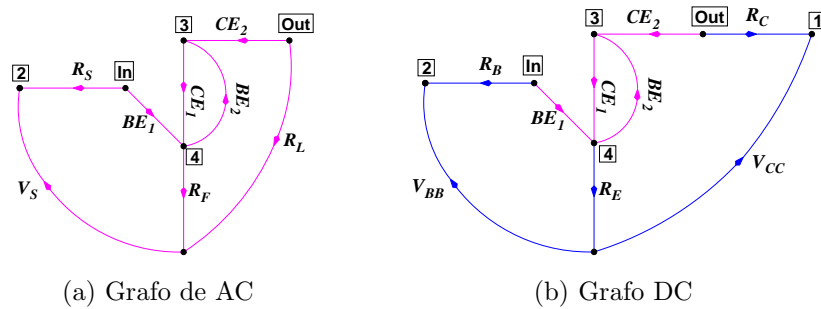
El amplificador cascode es diseñado con los siguientes niveles de polarización:

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$
$Q_1$	0,7V	2V	$5\mu A$	$500\mu A$	100
$Q_2$	0,7V	2V	$5\mu A$	$500\mu A$	100

$V_{CC} = 10V$
$R_F = 500\Omega$

Metodología de polarización

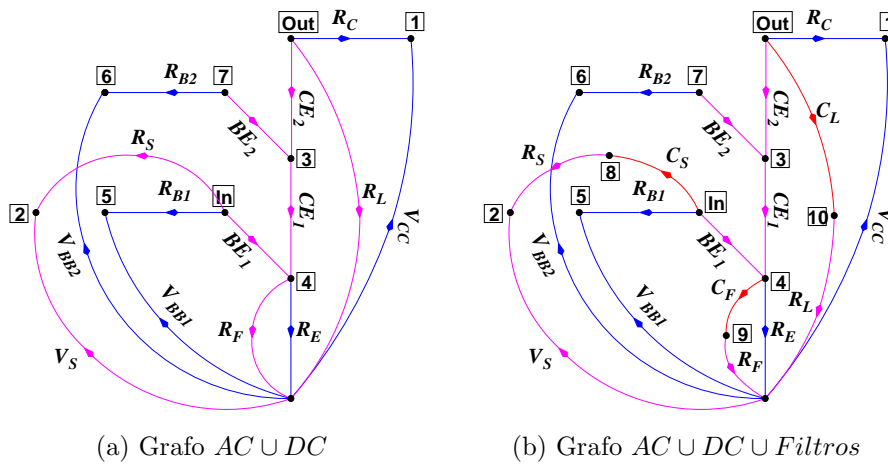
Los siguientes grafos son obtenidos para la polarización del circuito:



(a) Grafo de AC

(b) Grafo DC

Figura 5.14: Amplificador cascode de transconductancia II.



(a) Grafo  $AC \cup DC$

(b) Grafo  $AC \cup DC \cup Filtros$

Figura 5.15: Amplificador cascode de transconductancia III.

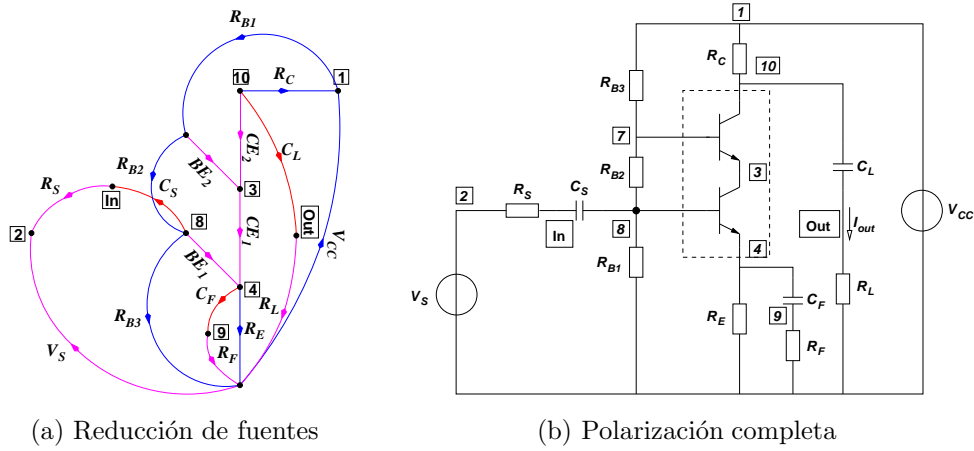


Figura 5.16: Amplificador cascode de transconductancia IV.

### Condiciones necesarias para polarizar

La ganancia tiende a  $-\frac{1}{R_F}$  si se cumplen las siguientes condiciones para los elementos de polarización.

$$\left[ \frac{v_o}{i_s} \rightarrow -\frac{1}{R_F} \right] \Leftrightarrow \left[ R_F \gg R_E, R_F \gg [r_{\pi 1} + R_{B3} \parallel (R_{B1} + R_{B2})], R_F \ll r_{o1} \wedge r_{o2} \right]$$

### Gráficas

La gráfica obtenida presenta los resultados de ganancia y fase del amplificador cascode, se observa que la ganancia en la banda media tiende al valor esperado. Las curvas del modelo de Analog Insydes y Pspice coinciden en la respuesta, sin embargo el modelo 2 presenta un error en el margen de ancho de banda, esto es debido a que el modelo 2 toma en cuenta menos parámetros que los modelos de los programas mencionados.

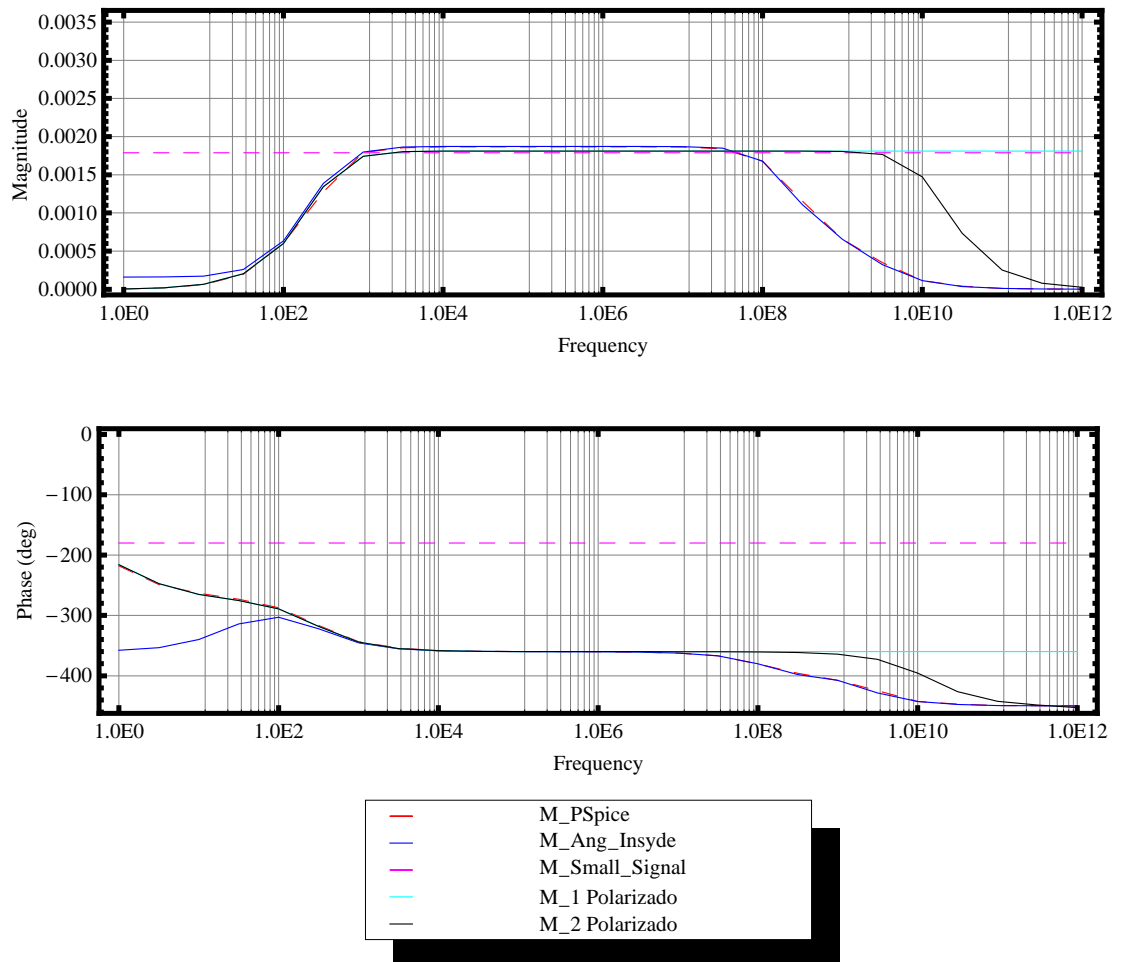


Figura 5.17: Amp. Cascode gráfica de Bode (Magnitud y Fase).

## 5.5. Amplificador de Voltaje

La metodología desarrollada para polarizar un amplificador de voltaje utilizando una etapa diferencial es mostrada en esta sección. Inicialmente se parte de la síntesis del nullor y el diagrama de pequeña señal. La fig. 5.18 muestra estos dos diagramas previos a la metodología.

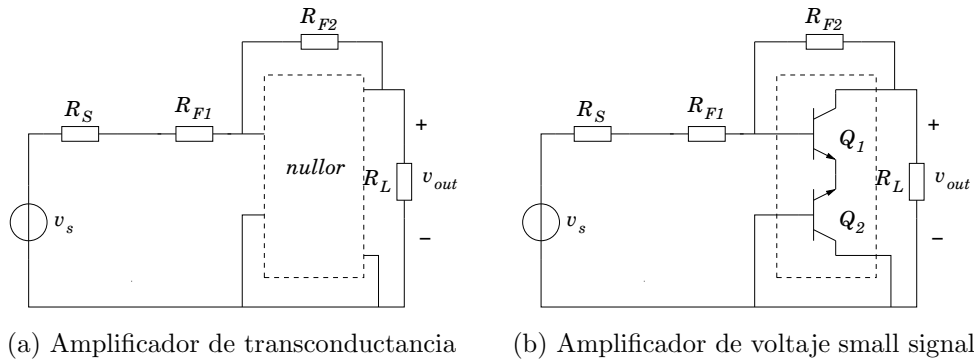


Figura 5.18: Amplificador de voltaje I.

### Función de Transferencia

La función de transferencia ideal e impedancias reducidas de este amplificador son mostradas directamente, ya que estas son demasiado extensas para mostrarlas en este documento.

$$\frac{v_o}{v_s} = -\frac{R_{F2}}{R_{F1}}$$

$$Z_{in} = \frac{1}{g_{m1}} + \frac{1}{g_{m2}}$$

$$Z_{out} = g_{m1}R_{F1}R_{F2}$$

La función de transferencia es presentada a continuación y reducida aplicando los criterios de evaluación del nullor. Se tiene que la función se reduce hasta llegar a su expresión final que concuerda con la transferencia ideal bajo la condición presentada.

$$T_{ideal} = \frac{v_o}{v_s} \Big|_{r_{o1}, r_{o2}, g_{m1}, g_{m2} \rightarrow \infty}$$

$$A = R_L r_{o2} r_{\pi 1} + R_L r_{o2} r_{\pi 2} + R_L r_{\pi 1} r_{\pi 2} + g_{m1} R_L r_{o2} r_{\pi 1} r_{\pi 2} + g_{m2} R_L r_{o2} r_{\pi 1} r_{\pi 2}$$

$$B = r_{o2} r_{\pi 1} + r_{o2} r_{\pi 2} + r_{\pi 1} r_{\pi 2} + g_{m1} r_{o2} r_{\pi 1} r_{\pi 2} + g_{m2} r_{o2} r_{\pi 1} r_{\pi 2}$$

$$D = (r_{o2} + r_{\pi 2} + g_{m2} r_{o2} r_{\pi 2})$$

$$E = A + R_{F1}(B + R_{F2}D + R_L(1 + g_{m1}r_{\pi 1})D) + R_L r_{o2} R_S + r_{o2} r_{\pi 1} R_S$$

$$F = g_{m1} R_L r_{o2} r_{\pi 1} R_S + R_L r_{\pi 2} R_S + r_{o2} r_{\pi 2} R_S + g_{m2} R_L r_{o2} r_{\pi 2} R_S + r_{\pi 1} r_{\pi 2} R_S$$

$$G = g_{m1} R_L r_{\pi 1} r_{\pi 2} R_S + g_{m1} r_{o2} r_{\pi 1} r_{\pi 2} R_S + g_{m2} r_{o2} r_{\pi 1} r_{\pi 2} R_S + g_{m1} g_{m2} R_L r_{o2} r_{\pi 1} r_{\pi 2} R_S$$

$$H = (r_{\pi 1} + r_{\pi 2} + g_{m1} r_{\pi 1} r_{\pi 2} + g_{m2} r_{\pi 1} r_{\pi 2} + R_S + g_{m2} r_{\pi 2} R_S)$$

$$I = R_L r_{\pi 1} + R_L r_{\pi 2} + g_{m1} R_L r_{\pi 1} r_{\pi 2} + g_{m2} R_L r_{\pi 1} r_{\pi 2}$$

$$J = (R_{F2} + r_{\pi 1} + r_{\pi 2} + g_{m2} R_{F2} r_{\pi 2} + g_{m1} r_{\pi 1} r_{\pi 2} + g_{m2} r_{\pi 1} r_{\pi 2} + R_L(1 + g_{m1} r_{\pi 1})(1 + g_{m2} r_{\pi 2}))$$

$$K = I + R_{F1} J + R_L R_S + r_{\pi 1} R_S + g_{m1} R_L r_{\pi 1} R_S + r_{\pi 2} R_S + g_{m2} R_L r_{\pi 2} R_S + g_{m1} r_{\pi 1} r_{\pi 2} R_S$$

$$\frac{v_o}{v_s} \Big|_{r_{o1} \rightarrow \infty} = \frac{R_L((1 - g_{m1} R_{F2}) r_{\pi 1} r_{\pi 2} + r_{o2}(r_{\pi 2} + r_{\pi 1}(1 + g_{m2} r_{\pi 2} - g_{m1}(R_{F2} - r_{\pi 2} + g_{m2} R_{F2} r_{\pi 2}))))}{E + F + G + R_{F2}(r_{\pi 2}(r_{\pi 1} + R_S) + r_{o2} H)}$$

$$\frac{v_o}{v_s} \Big|_{r_{o2} \rightarrow \infty} = \frac{R_L(r_{\pi 2} + r_{\pi 1}(1 + g_{m2} r_{\pi 2} - g_{m1}(R_{F2} - r_{\pi 2} + g_{m2} R_{F2} r_{\pi 2})))}{K + g_{m2} r_{\pi 1} r_{\pi 2} R_S + g_{m1} g_{m2} R_L r_{\pi 1} r_{\pi 2} R_S + R_{F2} H}$$

$$\frac{v_o}{v_s} \Big|_{g_{m1} \rightarrow \infty} = \frac{-R_L r_{\pi 1}(R_{F2} - r_{\pi 2} + g_{m2} R_{F2} r_{\pi 2})}{r_{\pi 1}(R_{F2} r_{\pi 2} + R_L r_{\pi 2} + R_{F1}(R_L + r_{\pi 2} + g_{m2} R_L r_{\pi 2}) + R_L R_S + r_{\pi 2} R_S + g_{m2} R_L r_{\pi 2} R_S)}$$

$$\frac{v_o}{v_s} \Big|_{g_{m2} \rightarrow \infty} = \frac{-R_{F2} R_L r_{\pi 1} r_{\pi 2}}{R_L r_{\pi 1} r_{\pi 2}(R_{F1} + R_S)}$$

$$\frac{v_o}{v_s} \Big|_{r_{o1}, r_{o2}, g_{m1}, g_{m2} \rightarrow \infty} = \frac{-R_{F2}}{R_{F1} + R_S} \rightarrow -\frac{R_{F2}}{R_{F1}} \Big|_{R_{F1} \gg R_S}$$

### Especificaciones de polarización

El amplificador cascode es diseñado con los siguientes niveles de voltaje y corriente para su polarización:

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$
$Q_1$	0,7V	2,5V	$10\mu A$	1mA	100
$Q_2$	0,7V	2,5V	$10\mu A$	1mA	100

$V_{CC} = 10V$
$R_{F1} = R_{F2} = 10k\Omega$

### Metodología de polarización

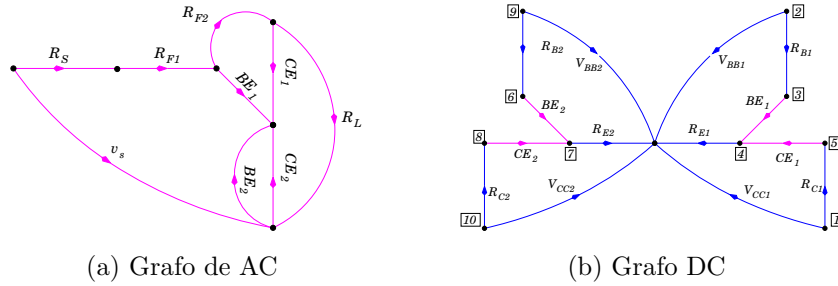


Figura 5.19: Amplificador de voltaje II.

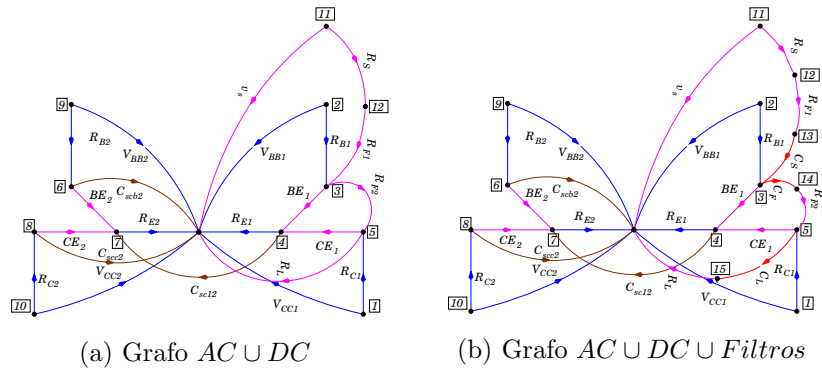


Figura 5.20: Amplificador de voltaje III.

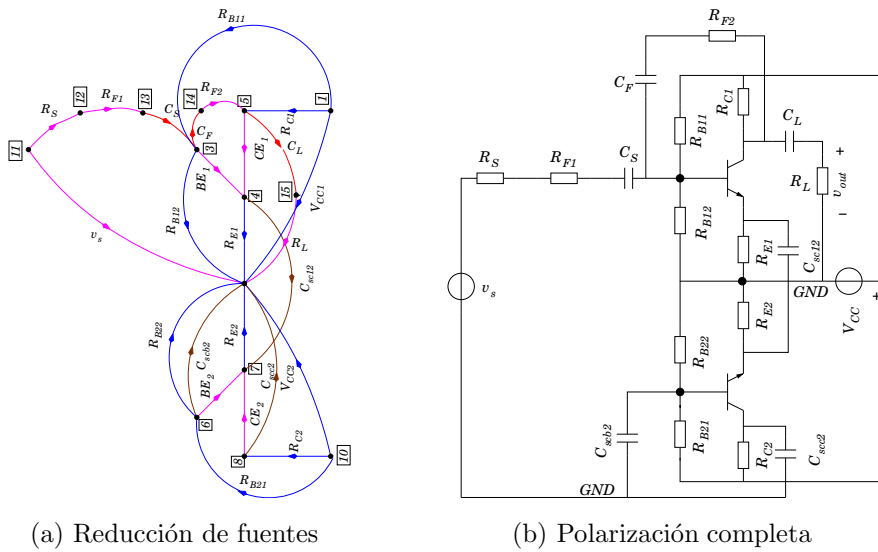


Figura 5.21: Amplificador de voltaje IV.

### Condiciones necesarias para polarizar

La ganancia tiende a  $-\frac{R_{F2}}{R_{F1}}$  si se cumplen las siguientes condiciones para los elementos de polarización.

$$\left[ \frac{v_o}{v_s} \rightarrow -\frac{R_{F2}}{R_{F1}} \right] \Leftrightarrow \left| R_{F1} \gg R_S, R_{F1} \gg \frac{10}{g_{m1}}, R_{F2} \gg \frac{10}{g_{m2}}, R_{F2} \ll r_{o1} \right|$$

### Gráficas

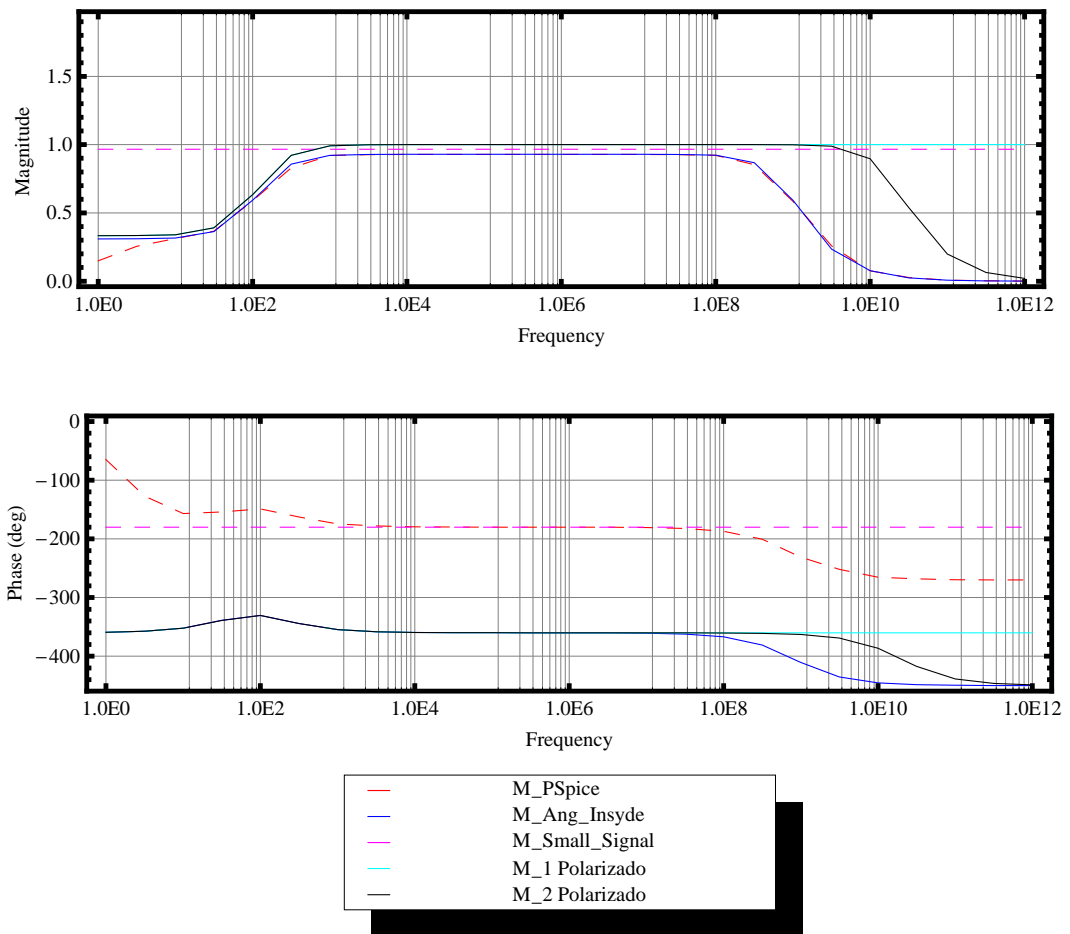


Figura 5.22: Amplificador de voltaje gráfica de Bode (Magnitud y Fase).

La gráfica presenta la respuesta del amplificador, en la cual se observa que la ganancia tiende al valor  $-\frac{R_{F2}}{R_{F1}}$  en la banda media. En bajas y altas frecuencias se presenta una pérdida de ganancia debido a los capacitores de paso y los capacitores intrínsecos del transistor.

## 5.6. Amplificador de 3 etapas

En esta sección se presenta la polarización de un amplificador de transimpedancia de 3 etapas. Este amplificador es comparado con el ejemplo del capítulo 10 de la ref. [1]. La fig. 5.23 muestra la representación del amplificador de transimpedancia y a su lado se presenta el circuito de pequeña señal que es polarizado.

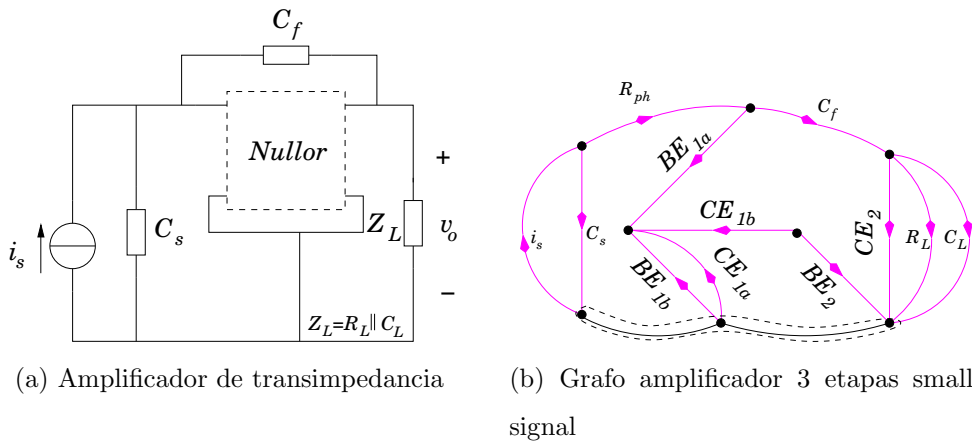


Figura 5.23: Amplificador de 3 etapas I.

### Función de Transferencia

La función de transferencia e impedancias del amplificador son mostradas a continuación:



$$\begin{aligned}
A &= (C_F + C_L + C_F C_L R_{ph} s) \\
B &= (g_{m2}(1 + g_{m1a} r_{\pi 1a}) r_{\pi 2} (1 + C_S R_{ph} s) + r_{\pi 1a} s (C_L + C_S + C_L C_S R_{ph} s)) \\
D &= (1 + C_L C_S r_{o2} r_{\pi 1a} s^2 + C_F r_{o2} s B) \\
E &= (r_{\pi 1a} + C_F r_{o2} r_{\pi 1a} s + C_F g_{m2} r_{o2} R_{ph} r_{\pi 2} s) \\
\frac{v_s}{i_o} &= \frac{R_L r_{o2} (C_F g_{m1a} r_{\pi 1a} s - g_{m1b} (g_{m2} (r_{\pi 2} + g_{m1a} r_{\pi 1a} r_{\pi 2}) - C_F r_{\pi 1a} s))}{C_S g_{m1a} R_L r_{o2} r_{\pi 1a} s^2 A + g_{m1b} (r_{o2} + R_L D)} \\
Z_{in} &= \frac{g_{m1b} E + g_{m1a} r_{\pi 1a} (1 + C_F r_{o2} (1 + g_{m1b} g_{m2} R_{ph} r_{\pi 2}) s)}{g_{m1b} (1 + C_F g_{m2} r_{o2} (1 + g_{m1a} r_{\pi 1a}) r_{\pi 2} s)} \\
Z_{out} &= \frac{r_{o2} (g_{m1b} + C_F g_{m1a} r_{\pi 1a} s + C_F g_{m1b} r_{\pi 1a} s)}{g_{m1b} (1 + C_F g_{m2} r_{o2} (1 + g_{m1a} r_{\pi 1a}) r_{\pi 2} s)}
\end{aligned}$$

Donde evaluando la función de transferencia con las condiciones ideales del nullor, la función se aproxima a la ganancia:

$$\begin{aligned}
T_{ideal} &= \left. \frac{v_o}{i_s} \right|_{r_{o1a}, r_{o1b}, r_{o2}, g_{m1a}, g_{m1b}, g_{m2} \rightarrow \infty} \\
A &= (C_F + C_L + C_F C_L R_{PH} s) \\
B &= (C_L + C_S + C_L C_S R_{PH} s) \\
D &= (1 + C_L C_S R_L r_{\pi 1a} s^2 + C_F R_L s (g_{m2} (1 + g_{m1a} r_{\pi 1a}) r_{\pi 2} (1 + C_S R_{PH} s) + r_{\pi 1a} s B)) \\
\left. \frac{v_o}{i_s} \right|_{r_{o2} \rightarrow \infty} &= \frac{R_L (C_F g_{m1a} r_{\pi 1a} s - g_{m1b} (g_{m2} (r_{\pi 2} + g_{m1a} r_{\pi 1a} r_{\pi 2}) - C_F r_{\pi 1a} s))}{C_S g_{m1a} R_L r_{\pi 1a} s^2 A + g_{m1b} D} \\
\left. \frac{v_o}{i_s} \right|_{g_{m1a} \rightarrow \infty} &= \frac{R_L (-g_{m1b} g_{m2} r_{\pi 1a} r_{\pi 2} + C_F r_{\pi 1a} s)}{R_L r_{\pi 1a} s (C_L C_S s + C_F (C_S s (1 + C_L R_{PH} s) + g_{m1b} g_{m2} r_{\pi 2} (1 + C_S R_{PH} s)))} \\
\left. \frac{v_o}{i_s} \right|_{g_{m1b} \rightarrow \infty} &= \frac{-g_{m2} R_L r_{\pi 1a} r_{\pi 2}}{C_F g_{m2} R_L r_{\pi 1a} r_{\pi 2} s (1 + C_S R_{PH} s)} \\
\left. \frac{v_o}{i_s} \right|_{g_{m2} \rightarrow \infty} &= \frac{-R_L r_{\pi 1a} r_{\pi 2}}{C_F R_L r_{\pi 1a} r_{\pi 2} s (1 + C_S R_{PH} s)} \\
\left. \frac{v_o}{i_s} \right|_{r_{o1a}, r_{o1b}, r_{o2}, g_{m1a}, g_{m1b}, g_{m2} \rightarrow \infty} &= -\frac{1}{s C_F (1 + C_S R_{PH} s)} \rightarrow -\frac{1}{s C_F} \Big|_{C_S R_{PH} s \ll 1}
\end{aligned}$$

Las impedancias de entrada y salida haciendo aproximaciones se reducen a:

$$Z_{in} \Big|_{g_{m1a}, m1b, m2 \rightarrow \infty} = \frac{C_F r_{o2} R_{PH} r_{\pi 1a} r_{\pi 2s}}{C_F r_{o2} r_{\pi 1a} r_{\pi 2s}}$$

$$Z_{out} \Big|_{g_{m1a} \rightarrow \infty} = Z_{out} = \frac{C_F r_{o2} r_{\pi 1a} s}{C_F g_{m1b} g_{m2} r_{o2} r_{\pi 1a} r_{\pi 2s}}$$

### Especificaciones de polarización

El amplificador cascode es diseñado con los siguientes niveles de polarización:

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$	Modelo
$Q_{1a}$	0,63V	$\geq 0,63V$	$0,5\mu A$	$90\mu A$	180	Q2N3904
$Q_{1b}$	0,67V	$\geq 0,67V$	$2,8\mu A$	$500\mu A$	120	Q2N3904
$Q_2$	0,73V	$> 1,4V$	$23\mu A$	$3,6mA$	156	Q2N3904

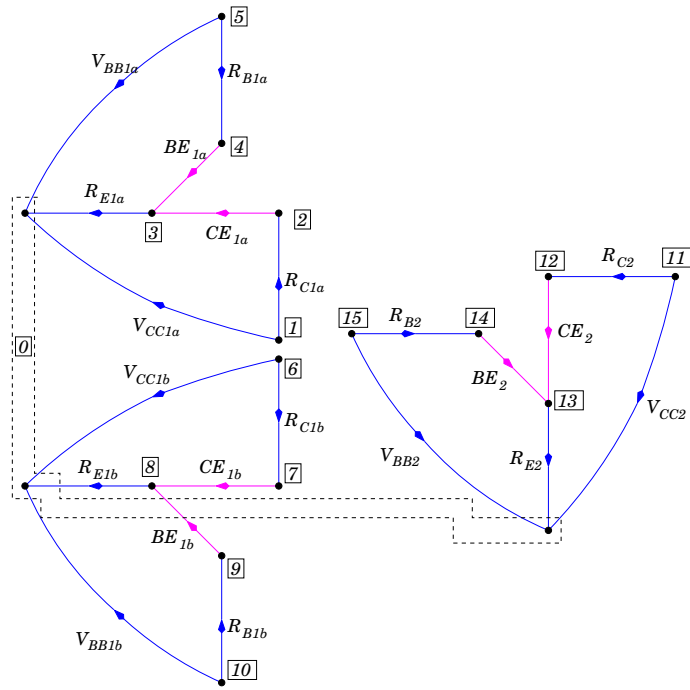
$V_{CC} = 4V$
$Z_F = \frac{1}{sC_F}$

### Metodología de polarización

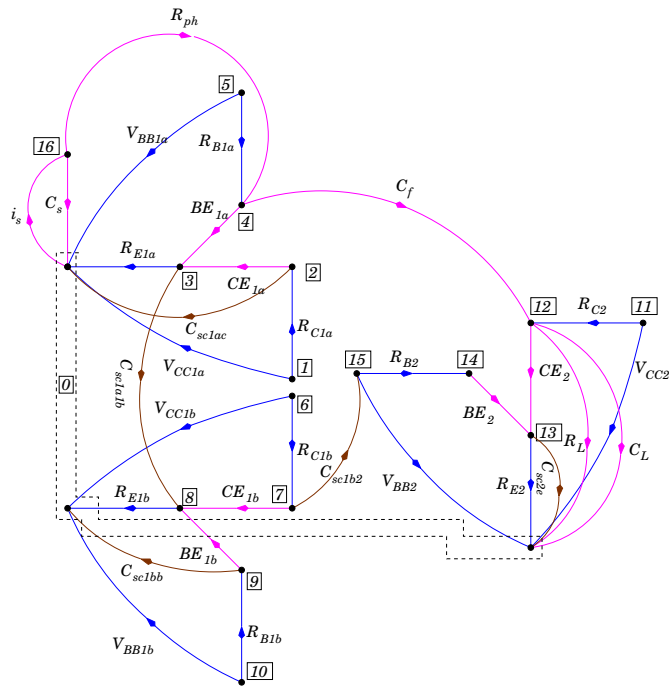
Los grafos obtenidos mediante el desarrollo de la metodología se presentan a continuación:

- Grafo de DC.
- Grafo  $AC \cup DC$ .
- Grafo  $AC \cup DC \cup Filtros$ .
- Grafo  $AC \cup DC \cup Filtros$  rotado  $90^\circ$ .
- Grafo de reducción de fuentes.
- Grafo de polarización completa.
- Esquemático polarizado amplificador de 3 etapas.

El circuito resultado de esta metodología es comparado con el del ejemplo mencionado, para verificar cual es su respuesta.

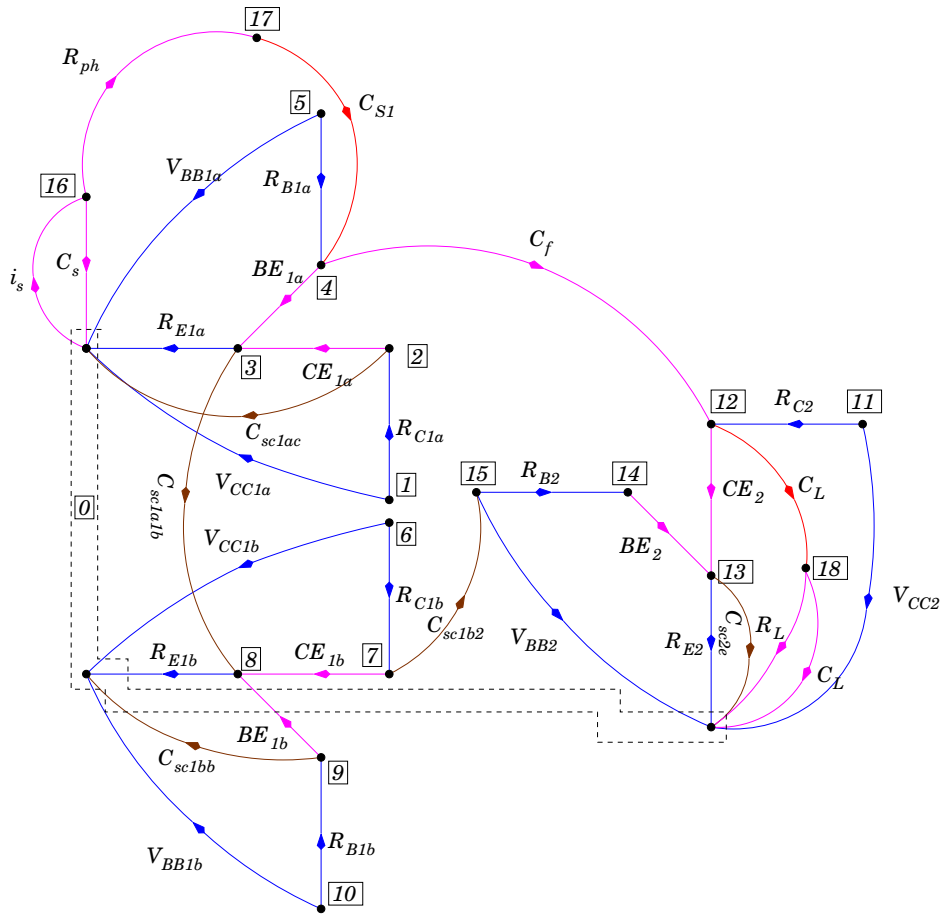


(a) Grafo de DC

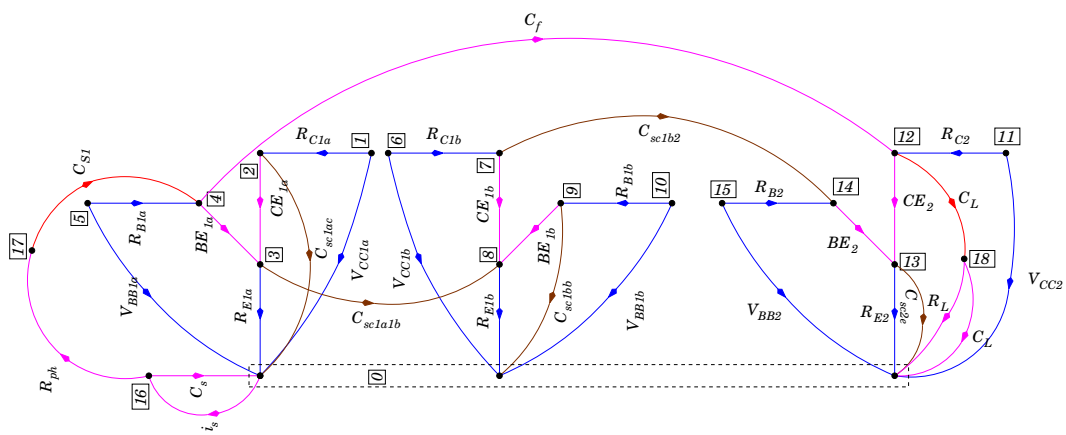


(b) Grafo  $AC \cup DC$

Figura 5.24: Amplificador de 3 etapas II.

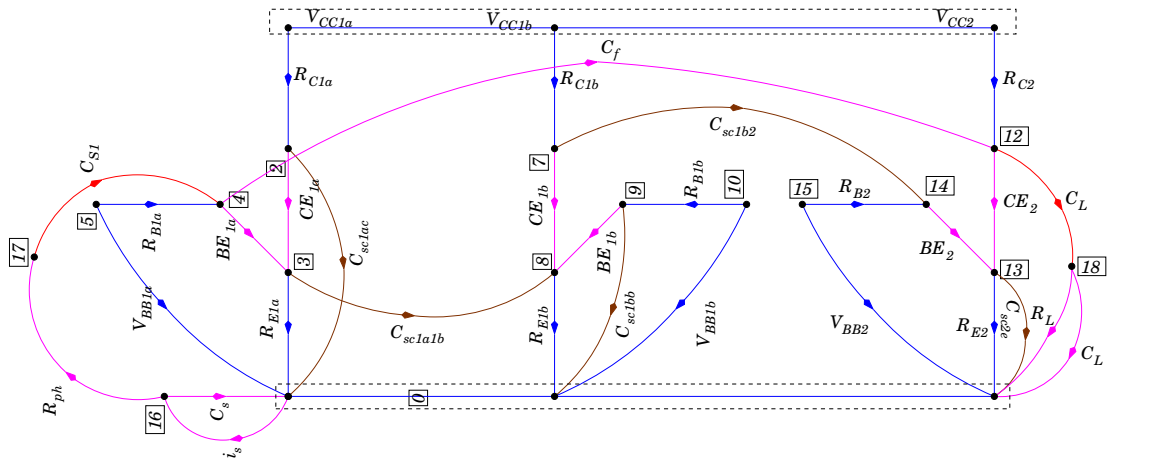


(a) Grafo  $AC \cup DC \cup Filtros$

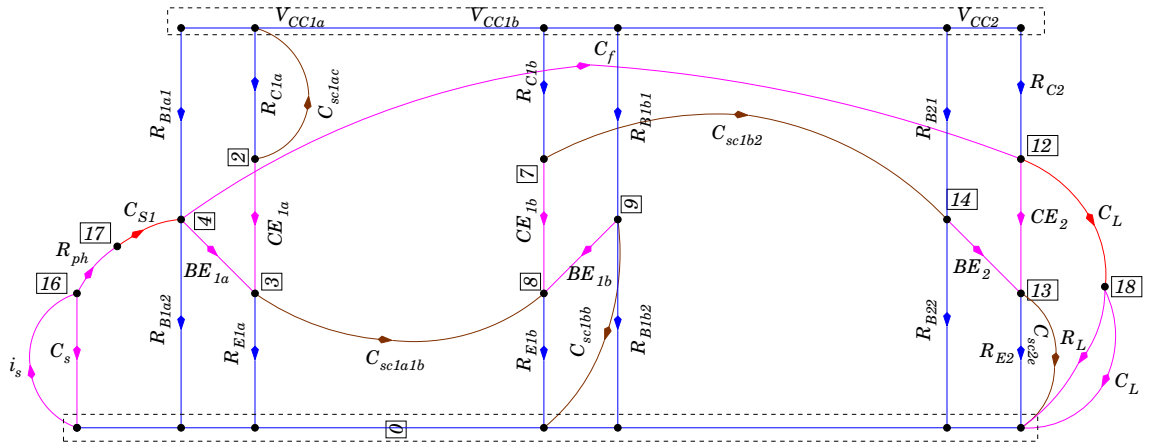


(b) Grafo  $AC \cup DC \cup Filtros$

Figura 5.25: Amplificador de 3 etapas III.



(a) Reducción de fuentes



(b) Polarización completa

Figura 5.26: Amplificador de 3 etapas IV.

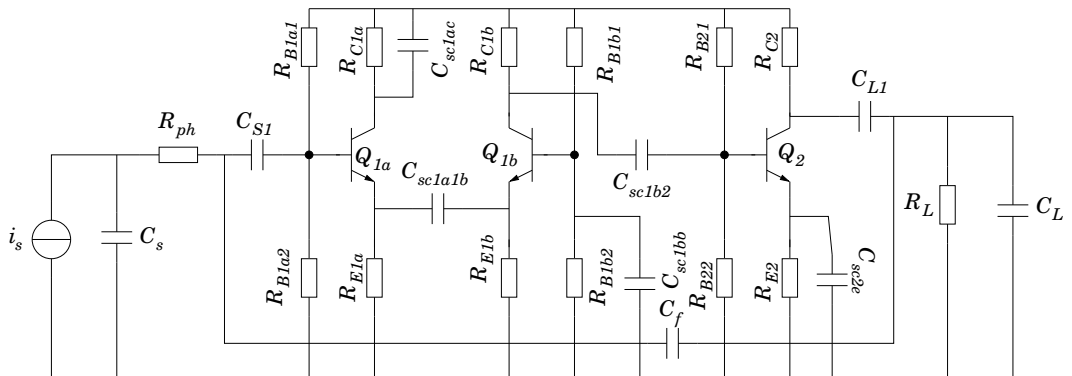


Figura 5.27: Esquemático polarizado amplificador de 3 etapas.

## Gráficas

En la gráfica se puede observar la respuesta del circuito para los modelos

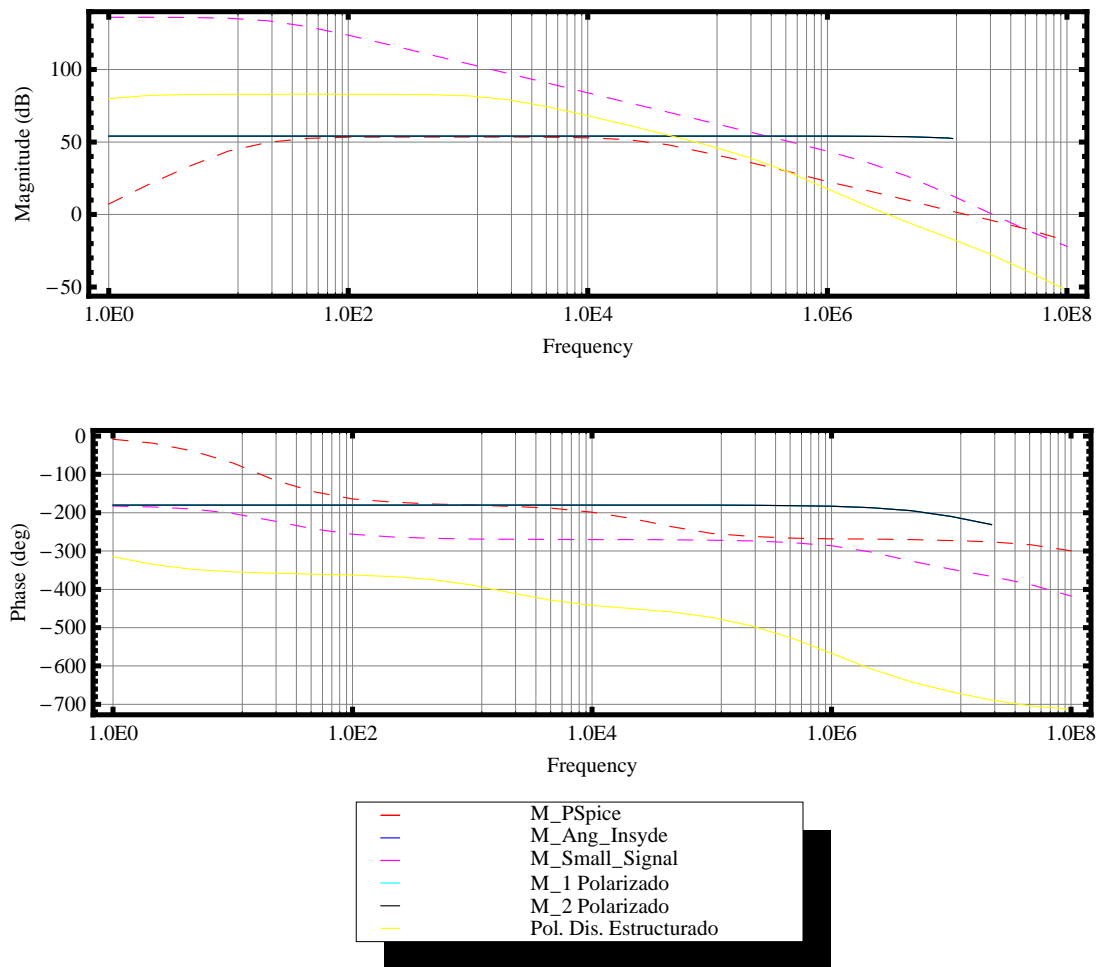


Figura 5.28: Amplificador de 3 etapas gráfica de Bode (Magnitud y Fase).

utilizados en los ejemplos anteriores y se anexa una nueva curva a la gráfica, la cual es simulado en PSpice y representa el comportamiento del circuito encontrado en el ejemplo de la ref. [1]. Se puede observar que el comportamiento del modelo de Pspice y los modelos 1 y 2 es similar en la banda media y banda alta. A frecuencias bajas la respuesta que presenta el ejemplo es mas aproximado a la respuesta ideal,

respecto a los modelos mencionados de Pspice, 1 y 2. Esta deficiencia se debe a que en la metodología de polarización se utilizan mas capacitores de paso que en el del ejemplo.

## 5.7. Amplificador de Corriente

El último ejemplo que se muestra es un amplificador de corriente con dispositivos MOS. La topología de este circuito vista desde el nullor se muestra en la fig.5.29, donde se observa que una terminal esta flotando, para que la topología consiga llegar a la función de transferencia ideal. El circuito de pequeña señal es mostrado en la misma figura.

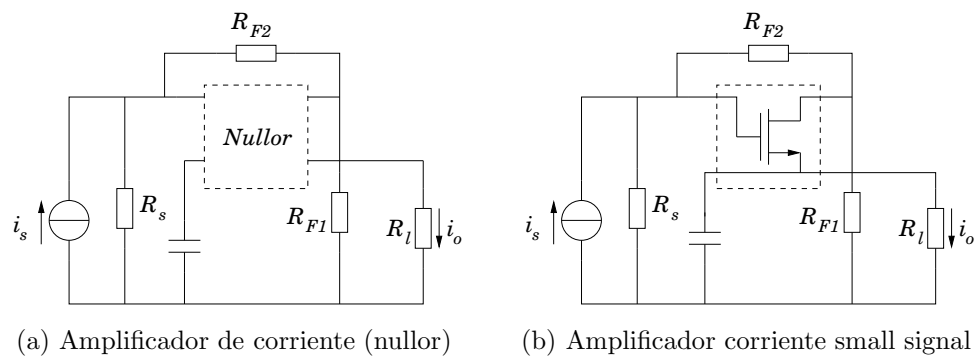


Figura 5.29: Amplificador de corriente I.

### Función de Transferencia

La función de transferencia e impedancias del amplificador son mostradas a continuación:

$$\begin{aligned}
 A &= ((1 + g_m R_L)(R_{F2} + R_S) + R_{F1}(1 + g_m(R_L + R_S))) \\
 \frac{i_o}{i_s} &= -\frac{((R_{F1} + g_m r_d R_{F1} + g_m r_d R_{F2})R_S}{R_L(R_{F2} + R_S) + R_{F1}(R_{F2} + R_L + R_S) + r_d A)} \\
 Z_{in} &= R_{F1} + R_{F2} \\
 Z_{out} &= \frac{R_S + g_m R_{F1} R_S}{g_m R_{F2} + g_m R_S}
 \end{aligned}$$

Donde evaluando la función de transferencia e impedancias con parámetros ideales del nullor, las funciones se a:

$$\begin{aligned}
 T_{ideal} &= \left. \frac{i_o}{i_s} \right|_{g_m, r_d \rightarrow \infty} \\
 \left. \frac{i_o}{i_s} \right|_{g_m \rightarrow \infty} &= \frac{r_d(R_{F1} + R_{F2})R_S}{r_d(R_L(R_{F2} + R_S) + R_{F1}(R_L + R_S))} \\
 \left. \frac{i_o}{i_s} \right|_{r_d \rightarrow \infty} &= \frac{(R_{F1} + R_{F2})R_S}{R_L(R_{F2} + R_S) + R_{F1}(R_L + R_S)} \\
 \left. \frac{i_o}{i_s} \right|_{g_m, r_d \rightarrow \infty} &= -\left. \frac{R_{F2}}{R_{F1}} \right|_{g_m R_{F1} \gg 1} \\
 Z_{in} &= R_{F1} + R_{F2} \\
 Z_{out} \Big|_{g_m \rightarrow \infty} &= \frac{R_{F1} R_S}{R_{F2} + R_S}
 \end{aligned}$$

### Especificaciones de polarización

El amplificador cascode es diseñado con los siguientes niveles de polarización:

	$V_{GS}$	$V_{DS}$	$I_D$	$g_m$
$M_1$	1,5V	1,5V	1mA	3mA/V <sup>2</sup>

$V_{CC} = 3,3V$
$R_{F1} = 2k\Omega, R_{F2} = 20k\Omega$

### Metodología de polarización

Los grafos obtenidos durante el desarrollo de la metodología son presentados a continuación:



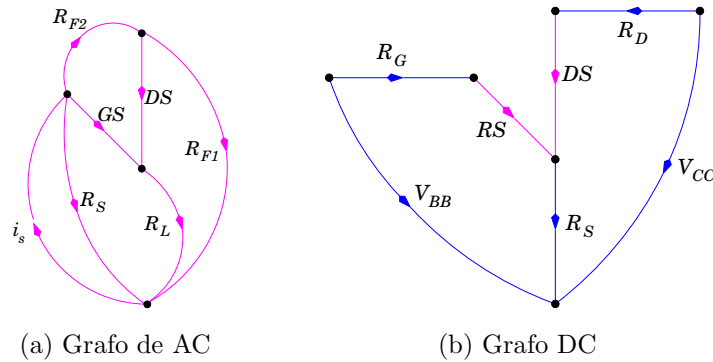


Figura 5.30: Amplificador de corriente II.

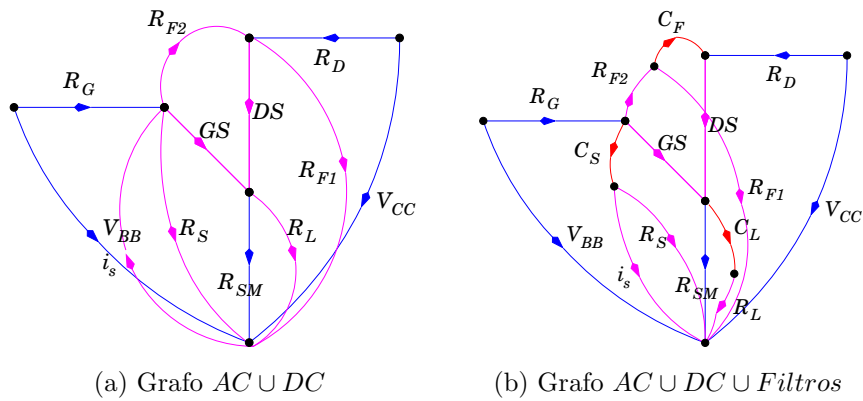


Figura 5.31: Amplificador de corriente III.

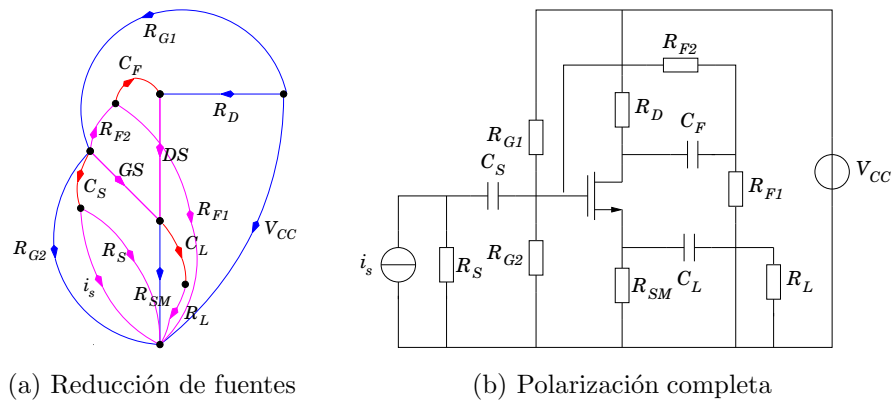


Figura 5.32: Amplificador de corriente IV.

Gráficas

La gráfica de respuesta presenta como en los resultados anteriores que la ganancia tiende a  $-\frac{R_{F2}}{R_{F1}}$  en la banda media, mientras que a frecuencias altas y bajas

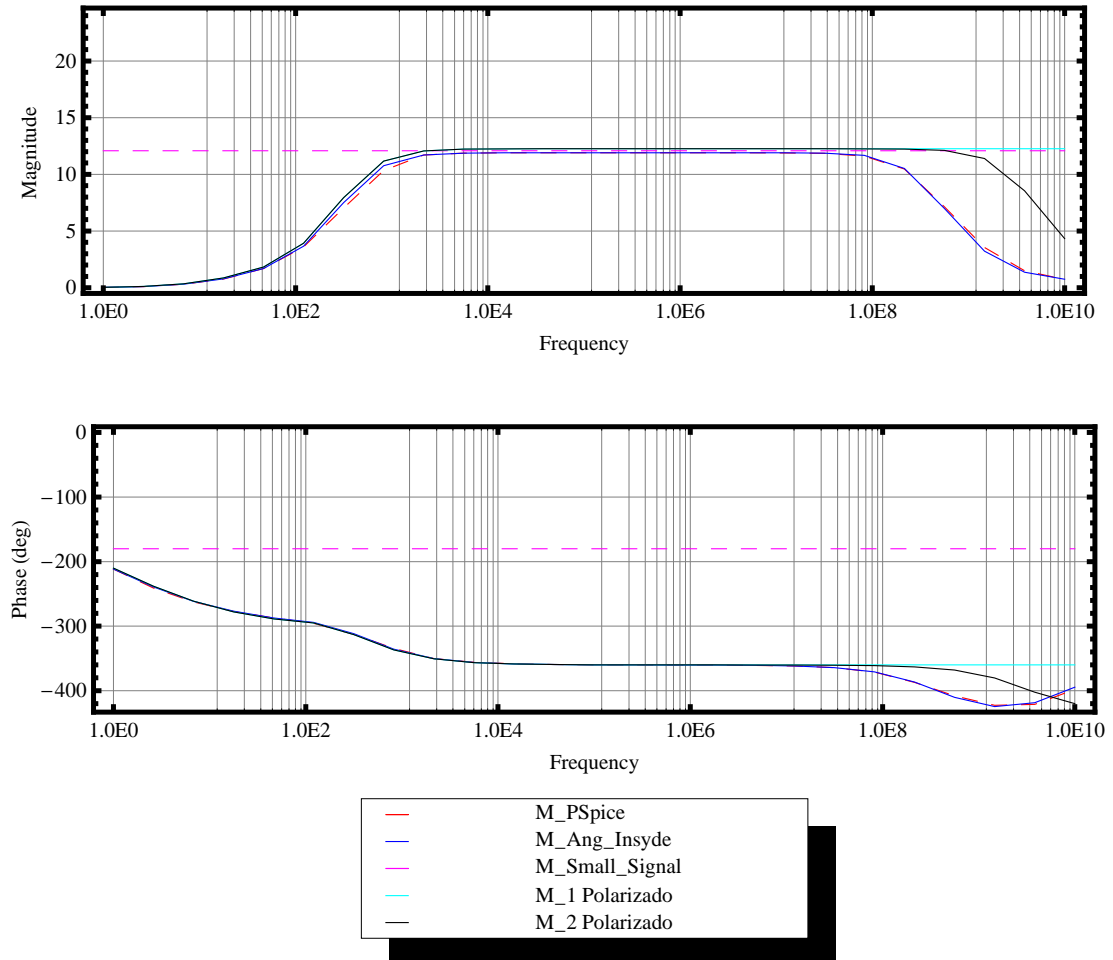


Figura 5.33: Amplificador de corriente (MOS) (Magnitud y Fase).

presenta un comportamiento similar a los ejemplos anteriores.

# Capítulo 6

## Conclusiones y trabajo futuro

### Conclusiones

Se ha presentado una metodología de polarización que se ha enfocado a determinar el esquema correcto de polarización para circuitos amplificadores de retroalimentación negativa cuyo diseño en señal está basado en el uso del nullor como celda básica.

La metodología de polarización trata de dar respuesta a la pregunta siguiente: dado un circuito de señal, ¿es posible determinar su circuitería de polarización, tal que se obtenga una correcta polarización y además su respuesta en señal permanezca apegada al circuito original? — en particular, esta tesis ha abordado el problema para amplificadores del tipo mencionado en el párrafo anterior.

Con la idea de obtener la metodología de polarización en una forma sistemática y estructurada, se ha recurrido al uso de conceptos de grafos. Así, el grafo de circuito se descompone en grafo de AC, grafo de DC y grafo de filtrado o acoplamiento. El grafo de AC corresponde al grafo de circuito de señal, el cual hace uso de modelos de pequeña señal para los dispositivos utilizados en la síntesis del nullor, es decir transistores. El grafo de DC consiste en el conjunto de ramas y vértices que constituyen el patrón de interconexión de la circuitería de polari-

zación, la cual consiste en elementos que permiten establecer los niveles de DC de los dispositivos. Adicionalmente, el grafo de filtrado consiste en simples combinaciones de circuitos dinámicos que permiten desacoplar elementos de DC de elementos de AC.

La metodología ha sido ampliamente ilustrada con varios ejemplos de amplificadores con retroalimentación negativa. Los resultados obtenidos demuestran, como ya se expuso, que la circuitería añadida de polarización permite que la ganancia de lazo abierto así como las impedancias de entrada y salida de los amplificadores mantengan sus especificaciones a nivel de señal.

## Trabajo Futuro

Si bien se ha demostrado que la metodología de polarización es factible y correcta, es posible establecer varias acciones a futuro.

Primeramente, sería deseable tener esta metodología integrada en un ambiente de diseño de amplificadores basado en nullos. También se puede extender esta metodología a otro tipo de circuitos como son filtros, osciladores y amplificadores de alta-ganancia en lazo abierto.

Adicionalmente, se puede extender la verificación del impacto del esquema de polarización diseñado a otras especificaciones funcionales tales como: ancho de banda, margen de fase, margen de ganancia, ruido total y distorsión.

Por último, es necesario evitar la aparición de múltiples puntos de operación como resultado de la circuitería de DC añadida.

---

# Apéndices



# Apéndice A

## Modelos y parámetros de los dispositivos utilizados en al tesis

### A.1. Modelos y parámetros de transistor BJT

El modelo que incluye Analog Insydes en sus librerías y es utilizado para obtener las gráficas de salida se presenta a continuación:

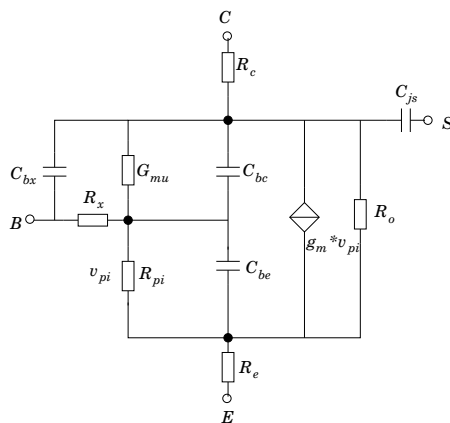


Figura A.1: Modelo BJT de Analog Insydes.

símbolo	valor pred AI	valor (modelo)	nombre del parámetro
$B_F$	100,0	100,0	ideal maximum forward current gain
$B_R$	1,0	1,0	ideal maximum reverse current gain
$I_S$	$1,0 \times 10^{-16}[A]$	$1,0 \times 10^{-16}[A]$	transport saturation current
$V_{AF}$	$\infty[V]$	100[V]	forward early voltage
$R_B$	0[ $\Omega$ ]	10[ $\Omega$ ]	zero-bias base ohmic resistance
$C_{JS}$	0[F]	$1 \times 10^{-15}[F]$	substrate capacitance

Parámetros Analog Insydes y Modelo utilizado (QNP.N.T y QPNP.T)

símbolo-valor	símbolo-valor	símbolo-valor
$I_s = 6,734 \times 10^{-15}$	$Br = 0,7371$	$C_{je} = 4,493 \times 10^{-12}$
$X_{ti} = 3$	$N_c = 2$	$M_{je} = 0,2593$
$E_g = 1,11$	$I_{sc} = 0$	$V_{je} = 0,75$
$V_{af} = 74,03$	$I_{kr} = 0$	$Tr = 239,5 \times 10^{-9}$
$B_f = 416,4$	$R_c = 1$	$Tf = 301,2 \times 10^{-12}$
$N_e = 1,259$	$C_{jc} = 3,638 \times 10^{-12}$	$Itf = 0,4$
$I_{se} = 6,734 \times 10^{-15}$	$M_{jc} = 0,3085$	$V_{tf} = 4$
$I_{kf} = 66,78 \times 10^{-3}$	$V_{jc} = 0,75$	$X_{tf} = 2$
$X_{tb} = 1,5$	$F_c = 0,5$	$R_b = 10$

Modelo transistor Q2N3904



## A.2. Modelos y parámetros de transistor MOS

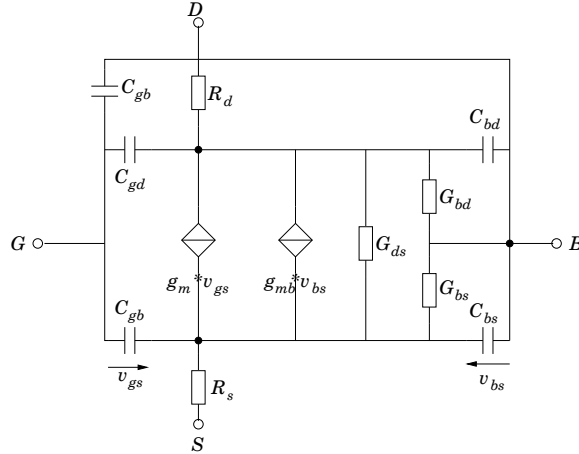


Figura A.2: Modelo del transistor MOS de Analog Insydes.

símbolo-valor	símbolo-valor	símbolo-valor
	$Level = 1$	
$V_{TO} = 0,7$	$\gamma = 0,5$	$\phi = 0,8$
$L_D = 0,08E - 06$	$W_D = 0$	$U_O = 460$
$\lambda = 0,1$	$T_{OX} = 9,5E - 9$	$P_B = 0,9$
$C_J = 0,57E - 3$	$C_{JSW} = 120E - 12$	$MJ = 0,5$
$MJ_{SW} = 0,4$	$C_{GDO} = 0,4E - 9$	$J_S = 10E - 9$
$C_{GBO} = 0,38E - 9$	$C_{GSO} = 0,4E - 9$	

Modelo para Tecnología CMOS  $0.5 \mu m$

parameter name	FullModels	SimplifiedModels	BasicModels
$C_{gb}$	used	ignored	ignored
$G_{bd}$	used	used	ignored
$G_{bs}$	used	used	ignored
$g_{mb}$	used	used	ignored
$R_d$	used	ignored	ignored
$R_s$	used	ignored	ignored

Parámetros utilizados para el modelo del nivel 1-3.



# Apéndice B

## Ecuaciones de polarización de dispositivos semiconductores

### B.1. Ecuaciones para transistores BJT

La siguiente figura muestra la polarización de un BJT por medio de elementos resistivos y una fuente de voltaje.

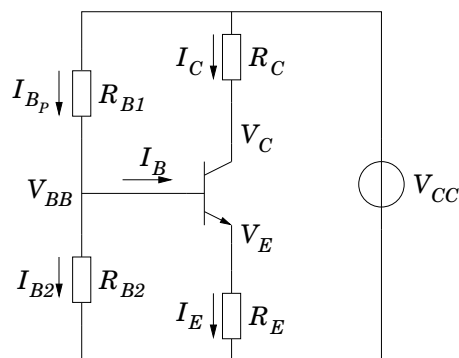


Figura B.1: Transistor BJT autopolarizado.

La topología mostrada en la fig. B.1 muestra las ecuaciones de malla para obtener los valores de los resistores de polarización. Esta forma de conexión es similar a los ejemplos mostrados en el capítulo 5.

Se puede observar que los valores de los resistores de la malla  $CE$  y  $BE$  se pueden calcular mediante las siguientes ecuaciones:

$$R_E = \frac{V_E}{I_E} \quad R_C = \frac{V_{CC} - V_C}{I_C}$$

Si  $I_B \neq 0$  (caso BJT)

$$R_{TH} = R_{B1} \parallel R_{B2}$$

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC}$$

$$I_{B_P} = I_B + I_{B_2}$$

$$R_{B1} = \frac{V_{CC} - V_B}{I_{B_P}}$$

$$R_{B2} = \frac{V_B}{I_{B_2}}$$

donde  $I_{B_P}$  es una corriente propuesta por el diseñador, la cual es mayor a la corriente de base  $I_B$  del transistor.

## B.2. Ecuaciones para transistores MOS

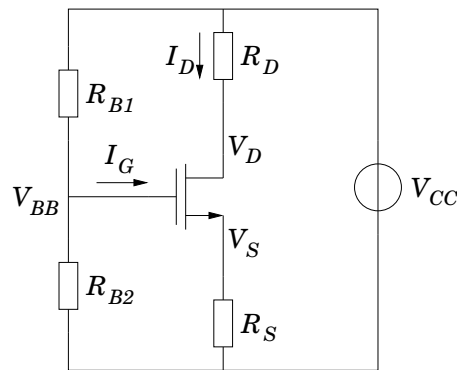


Figura B.2: Transistor MOS autopolarizado.

Para la malla  $DS$  y  $GS$  los valores de los resistores se pueden calcular mediante las siguientes ecuaciones:

$$R_S = \frac{V_S}{I_D} \quad R_D = \frac{V_{CC} - V_D}{I_D}$$

Si  $I_G \rightarrow 0$  (caso MOS)

$$R_{TH} = R_{B1} \parallel R_{B2}$$

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC}$$

$$R_{B2} = \frac{V_{BB}}{V_{CC}} (R_{B1} + R_{B2})$$

$$R_{B1} = R_{TH} - R_{B2}$$

---



# Apéndice C

## Ejemplos de polarización de amplificadores

### C.1. Amplificador de Transconductancia

$V_{CE} = 1,5V$	$I_C = 50\mu A$	$\beta = 100$
$V_{BE} = 0,65V$	$I_B = 0,50\mu A$	$V_{CC} = 5V$

Parámetros de pequeña señal

$$R_F = 5k\Omega \quad R_S = 100\Omega \quad R_L = 100\Omega$$

Parámetros de polarización

$$R_E = \frac{V_E}{I_E} \approx \frac{2,5V}{50\mu A} = 50k\Omega$$

$$R_C = \frac{V_{CC} - V_C}{I_C} = \frac{1V}{50\mu A} = 20k\Omega$$

$$I_{B_P} = 10\mu A \quad I_B = \frac{I_C}{\beta} = \frac{50\mu A}{100} = 0,5\mu A$$

$$I_{B_2} = I_{B_P} - I_B = 9,5\mu A$$

$$R_{B_2} = \frac{V_{BB}}{I_{B_2}} = 336,8k\Omega \quad R_{B_1} = \frac{V_{CC} - V_{BB}}{I_{B_P}} = 180k\Omega$$

$$V_C = 4V \quad V_E = 2,5V \quad V_{BB} = 3,2V$$

## C.2. Amplificador Darlington

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$
$Q_1$	0,7V	1,8V	$1\mu A$	$10\mu A$	100
$Q_2$	0,7V	2,5V	$100\mu A$	$10mA$	100

$V_{CC}$	5V
----------	----

Párametros de pequeña señal

$$R_F = 2k\Omega \quad R_S = 100k\Omega \quad R_L = 100k\Omega$$

Párametros de polarización

$$R_E = \frac{V_E}{I_E} \approx \frac{2,5V}{10mA} = 250\Omega$$

$$I_{B_P} = 10\mu A \quad I_B = \frac{I_C}{\beta^2} = \frac{10mA}{10^4} = 1\mu A$$

$$I_{B2} = I_{B_P} - I_B = 9\mu A$$

$$R_{B2} = \frac{V_{BB}}{I_{B2}} = 443,3k\Omega \quad R_{B1} = \frac{V_{CC} - V_{BB}}{I_{B_P}} = 110k\Omega$$

$$V_C = 5V \quad V_{E1} = 3,2V \quad V_{E2} = 2,5V \quad V_{BB} = 3,9V$$

## C.3. Amplificador Cascode

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$
$Q_1$	0,7V	2V	$5\mu A$	$500\mu A$	100
$Q_2$	0,7V	2V	$5\mu A$	$500\mu A$	100

$V_{CC}$	10V
----------	-----



Párametros de pequeña señal

$$R_F = 500\Omega \quad R_S = 100\Omega \quad R_L = 100\Omega$$

Párametros de polarización

$$R_E = \frac{V_E}{I_E} \approx \frac{3V}{500\mu A} = 6k\Omega$$

$$R_C = \frac{V_{CC} - V_C}{I_C} = \frac{3V}{500\mu A} = 6k\Omega$$

$$I_{B_P} = 20\mu A \quad I_{B1} = I_{B2} = \frac{I_C}{\beta} = \frac{500\mu A}{100} = 5\mu A$$

$$I_{RB2} = I_{B_P} - I_{B2} \quad I_{RB1} = I_{RB2} - I_{B1}$$

$$R_{B1} = \frac{V_{CC} - V_{BB2}}{I_{B_P}} = \frac{4,3V}{20\mu A} = 215k\Omega$$

$$R_{B2} = \frac{V_{BB2} - V_{BB1}}{I_{RB2}} = \frac{2V}{15\mu A} = 133,3k\Omega$$

$$R_{B3} = \frac{V_{BB1}}{I_{RB1}} = \frac{3,7V}{10\mu A} = 370k\Omega$$

$$V_C = 7V \quad V_E = 3V \quad V_{BB1} = 3,7V \quad V_{BB2} = 5,7V \quad V_{C1} = V_{E2} = 5V$$

#### C.4. Amplificador de Voltaje

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$
$Q_1$	0,7V	2,5V	10 $\mu A$	1mA	100
$Q_2$	0,7V	2,5V	10 $\mu A$	1mA	100

$V_{CC}$	10V
----------	-----

Parámetros de pequeña señal

$$R_{F1} = 10k\Omega \quad R_{F2} = 10k\Omega \quad R_S = 100\Omega \quad R_L = 100k\Omega$$

Parámetros de polarización

$$R_{E1,2} = \frac{V_E}{I_E} \approx \frac{2,5V}{1mA} = 2,5k\Omega$$

$$R_{C1,2} = \frac{V_{CC} - V_C}{I_C} = \frac{5V}{1mA} = 5k\Omega$$

$$I_{B_P} = 15\mu A \quad I_B = \frac{I_C}{\beta} = \frac{1mA}{100} = 10\mu A$$

$$I_{B2} = I_{B_P} - I_B = 5\mu A$$

$$R_{B2,2} = \frac{V_{BB}}{I_{B2}} = 640k\Omega \quad R_{B1,2} = \frac{V_{CC} - V_{BB}}{I_{B_P}} = 453k\Omega$$

$$V_{C1,2} = 5V \quad V_{E1,2} = 2,5V \quad V_{BB1,2} = 3,2V$$

## C.5. Amplificador de 3 etapas

	$V_{BE}$	$V_{CE}$	$I_B$	$I_C$	$\beta$	Modelo
$Q_{1a}$	0,63V	$\geq 0,63V$	$0,5\mu A$	$90\mu A$	180	Q2N3904
$Q_{1b}$	0,67V	$\geq 0,67V$	$2,8\mu A$	$500\mu A$	120	Q2N3904
$Q_2$	0,73V	$> 1,4V$	$23\mu A$	$3,6mA$	156	Q2N3904

$V_{CC}$	4V
----------	----

Párametros de pequeña señal

$$C_L = 1nF \quad C_S = 10nF \quad R_{PH} = 1\Omega \quad R_L = 10k\Omega \quad C_F = 1nF$$

Párametros de polarización

Transistor  $Q_{1a}$

$$V_{C_{1a}} = 1,33V \quad V_{B_{1a}} = 0,93V \quad V_{E_{1a}} = 0,26V$$

$$I_{R_{B1-1a}} = 5\mu A \quad I_{R_{B2-1a}} = I_{R_{B1-1a}} - I_{B_{1a}} = 4,5\mu A$$

$$R_{C_{1a}} = \frac{V_{CC} - V_{C_{1a}}}{I_{C_{1a}}} = \frac{2,67V}{90\mu A} = 29,6k\Omega$$

$$R_{E_{1a}} = \frac{V_{E_{1a}}}{I_{E_{1a}}} \approx \frac{0,26V}{90,5\mu A} = 2,87k\Omega$$

$$R_{B_{11a}} = \frac{V_{CC} - V_{BB_{1a}}}{I_{R_{B1-1a}}} = \frac{3,07V}{5\mu A} = 614k\Omega$$

$$R_{B_{21a}} = \frac{V_{BB_{1a}}}{I_{R_{B2-1a}}} = \frac{0,93V}{4,5\mu A} = 206k\Omega$$

Transistor  $Q_{1b}$

$$V_{C_{1a}} = 1,33V \quad V_{B_{1b}} = 0,93V \quad V_{E_{1b}} = 0,26V$$

$$I_{R_{B1-1b}} = 10\mu A \quad I_{R_{B2-1b}} = I_{R_{B1-1b}} - I_{B_{1b}} = 7,2\mu A$$

$$R_{C_{1b}} = \frac{V_{CC} - V_{C_{1b}}}{I_{C_{1b}}} = \frac{2,67V}{500\mu A} = 5,34k\Omega$$

$$R_{E_{1b}} = \frac{V_{E_{1b}}}{I_{E_{1b}}} \approx \frac{0,26V}{505\mu A} = 515\Omega$$

$$R_{B_{11b}} = \frac{V_{CC} - V_{BB_{1b}}}{I_{R_{B1-1b}}} = \frac{3,07V}{10\mu A} = 307k\Omega$$

$$R_{B_{21b}} = \frac{V_{BB_{1b}}}{I_{R_{B2-1b}}} = \frac{0,93V}{7,2\mu A} = 129,2k\Omega$$

---

Transistor  $Q_2$

$$V_{C_2} = 2,0V \quad V_{B_2} = 1,33V \quad V_{E_2} = 0,6V$$

$$I_{R_{B1-2}} = 50\mu A \quad I_{R_{B2-2}} = I_{R_{B1-2}} - I_{B_2} = 27\mu A$$

$$R_{C_2} = \frac{V_{CC} - V_{C_2}}{I_{C_2}} = \frac{2V}{3,6mA} = 555,5\Omega$$

$$R_{E_2} = \frac{V_{E_2}}{I_{E_2}} \approx \frac{0,6V}{3,62mA} = 165\Omega$$

$$R_{B1_2} = \frac{V_{CC} - V_{BB_2}}{I_{R_{B1-2}}} = \frac{2,67V}{50\mu A} = 53,4k\Omega$$

$$R_{B2_2} = \frac{V_{BB_2}}{I_{R_{B2-2}}} = \frac{1,33V}{27\mu A} = 49,26k\Omega$$

## C.6. Amplificador de Corriente

	$V_{GS}$	$V_{DS}$	$I_D$	$gm$
$M_1$	1,5V	1,5V	1mA	3mA/V <sup>2</sup>

$V_{CC}$	3,3V
----------	------

Párametros de pequeña señal

$$R_{F1} = 2k\Omega \quad R_{F2} = 20k\Omega \quad R_S = 100k\Omega \quad R_L = 100\Omega$$

Párametros de polarización

$$R_{Sm} = \frac{V_S}{I_D} \approx \frac{0,5V}{1mA} = 500\Omega$$

$$R_D = \frac{V_{CC} - V_D}{I_D} = \frac{1,3V}{1mA} = 1,3k\Omega$$

$$I_{GP} = 1\mu A \quad K_n = 167,2 \frac{\mu A}{V^2} \quad \frac{W}{L} = \frac{I_D}{K_n (V_{ov})^2} = \frac{20\mu m}{1\mu m}$$

$$R_{G2} = \frac{V_G}{I_{GP}} = 200k\Omega \quad R_{G1} = \frac{V_{CC} - V_G}{I_{GP}} = 130k\Omega$$

$$V_C = 2,0V \quad V_E = 0,5V \quad V_{BB} = 2,0V$$

# Bibliografía

- [1] C.J.M. Verhoeven, A. Van Staveren, G.L.E. Monna, M.H.L. Kouwenhove, and E. Yildiz. *Structured Electronic Design*. Kluwer Academic Publishers, 2003.
- [2] E. Tlelo-Cuautle and L.A. Sarmiento-Reyes. Biasing analog circuits using the nullor concept. In *SSMSD. 2000 Southwest Symposium on Mixed-Signal Design, 2000*, 2000.
- [3] C.J.M. Verhoeven and A Van Staveren. Systematic biasing of negative feedback amplifiers. In *Proceedings Design, Automation and Test in Europe Conference and Exhibition 1999*, 1999.
- [4] R. Hashemian. New analysis and design technique for analog circuits. In *MWSCAS 49th IEEE International Midwest Symposium on Circuits and Systems, 2006*, 2006.
- [5] R. Hashemian. Analog circuit design with linearized dc biasing. In *IEEE International Conference on Electro/information Technology, 2006*, 2006.
- [6] R. Hashemian. Designing analog circuits with reduced biasing power. In *ICECS 13th IEEE International Conference on Electronics, Circuits and Systems, 2006*, 2006.

- 
- [7] R. Hashemian. Local biasing and the use of nullator-norator pairs in analog circuits designs. In *MWSCAS 2008. 51st Midwest Symposium on Circuits and Systems, 2008*, 2008.
- [8] R. Hashemian. Partial local biasing, a new method to modify/tune amplifiers for a desirable performance. In *IEEE International Conference on Electro/Information Technology, IIT, 2007*, 2007.
- [9] L.A. Sarmiento-Reyes, E. Yildiz, C.J.M. Verhoeven, and A. Van Staveren. A cad-oriented method for optimal biasing of amplifiers. In *ISCAS 2002. IEEE International Symposium on Circuits and Systems, 2002*, 2002.
- [10] L.A. Sarmiento-Reyes, C.J.M. Verhoeven, and A. Van Staveren. Determination of voltage sources values in modern biasing techniques of analog circuits. In *ISCAS 2002. IEEE International Symposium on Circuits and Systems, 2002*, 2002.
- [11] L.A. Sarmiento Reyes. *A partition method for the determination of multiple DC operating points*. Delft University Press, 1994.
- [12] I.W. Sandberg and A.N. Wilson Jr. Topological criteria for establishing the uniqueness of solutions to the dc equations of transistor networks. *IEEE Transactions on Circuits and Systems*, 24(7):349–362, 1977.
- [13] L. Hernández Martínez. *Assessing the uniqueness of the DC solutions of nonlinear resistive circuits by topology-oriented methods*. PhD thesis, National Institute for Astrophysics, Optics and Electronics, 2001.
- [14] T. Nishi and L.O. Chua. Topological criteria for nonlinear resistive circuits containing controlled sources to have a unique solution. *IEEE Transactions on Circuits and Systems*, 31(8):722–741, 1986.
-

- 
- [15] T. Nishi and L.O. Chua. Uniqueness of solution for nonlinear resistive circuits containing ccc's or vcvs's whose controlling coefficients are finite. *IEEE Transactions on Circuits and Systems*, 33(4):381–397, 1996.
- [16] T. Nishi and L.O. Chua. Topological conditions for a resistive circuit containing negative non-linear resistors to have a unique solution. *International Journal on Circuit Theory and Applications*, 15:193–210, 1987.
- [17] M. Hasler and M. Fosséprez. *Non-linear circuits*. John Wiley & Sons, 1989.
- [18] M.A. Gutierrez de Anda. A tool for manipulating circuit graphs. Master's thesis, National Institute for Astrophysics, Optics and Electronics, 1998.
- [19] L.A. Sarmiento-Reyes, M.A. Gutiérrez de Anda, and V. Champac. A graph oriented cad tool for establishing the topological diagnostic conditions of analogue circuits. In *Proceedings of the XI Brazilian Symposium on Integrated Circuit Design*, 1998.
- [20] L.A. Sarmiento-Reyes, R. Vargas-Bernal, L. Hernández-Martínez, M.A. Gutiérrez de Anda, and M.E. Miranda-Varela. A symbolic-oriented generator of graphs emanating from electric networks. In *Proceedings of the 6th International Workshop on Symbolic Methods and Applications in Circuit Design (SMACD 2000)*, 2000.
- [21] E. Yildiz, C.J.M. Verhoeven, A. van Staveren, M.A. Gutiérrez de Anda, L.A. Sarmiento-Reyes, and L. Hernández-Martínez. Inter: A graph tool for the smart placement of bias sources in negative feedback amplifiers. In *Proceedings of the 9th International Conference on Electronics, Circuits and Systems (ICECS 2002)*, 2002.
- [22] J.L. Gross and J. Yellen. *Handbook of Graph Theory*. Kenneth H. Rosen, 2004.
-

- [23] J.A. Bondy and U.S.R. Murty. *Graph Theory with Applications*. Elsevier Science Publishing Co., 1982.
- [24] R. Diestel. *Graph Theory*. Springer-Verlag Heidelberg, 2005.
- [25] M. Skandera. *Introduction to Combinatorics and Graph Theory*. Dartmouth College, 2003.
- [26] A.S. Sedra and K.C. Smith. *Microelectronic Circuits*. Oxford University Press, 1997.
- [27] B. Razavi. *Fundamentals of Microelectronics*. Wiley, 2006.
- [28] H.S. Black. Stabilized feed-back amplifiers. *Proceedings of the IEEE*, 89(2):379–385, 1999.
- [29] B. Friedland. Introduction to "stabilized feed-back amplifiers". *Proceedings of the IEEE*, 89(2):376–378, 1999.
- [30] E. Tlelo-Cuautle. *Development of an efficient bias method within an environment of desing automation for analog electronic circuits*. PhD thesis, National Institute for Astrophysics, Optics and Electronics, 2000.
- [31] R.L. Boylestad and L.Ñashelsky. *Electrónica: Teoría de Circuitos*. Prentice Hall, 1997.
- [32] J. Broz and A. Dreyer. *Analog Insydes Version 2 Manual*. Fraunhofer-Institut für Techno- und Wirtschaftsmathematik (ITWM), 2000–2005.
- [33] MicroSim. *MicroSim PSpice User's Guide*, 1997.
-