



**I  
N  
A  
O  
E**

# **Diseño de Filtros Analógicos en Modo Corriente, basados en FVFCs**

por

Alberto Jesús Gutiérrez Aguayo

Tesis sometida como requisito parcial, en el departamento de  
Electrónica, para obtener el grado de

**MAESTRO EN CIENCIAS EN LA ESPECIALIDAD DE  
ELECTRÓNICA**

En el

Instituto Nacional de Astrofísica Óptica y Electrónica

Agosto 2009

Tonantzintla, Puebla

Supervisada por:

Dr. Alejandro Díaz Sánchez, INAOE

Dr. Sergio Alfredo Solís Bustos, INTEL

©**INAOE 2009**

**Derechos reservados**

**El autor otorga al INAOE el permiso de reproducir  
y distribuir copias de esta tesis en su totalidad o en partes**



# **Diseño de Filtros Analógicos en modo corriente, basados en FVFCS**

Presenta:

**Alberto Jesús Gutiérrez Aguayo**

Tesis sometida como requisito parcial para  
obtener el grado de  
Maestro en Ciencias en la especialidad de  
Electrónica, en el  
Instituto Nacional de Astrofísica, Óptica y  
Electrónica

Supervisada por:

**Dr. Alejandro Díaz Sánchez  
Dr. Sergio Alfredo Solís Bustos**

Tonantzintla, Puebla, Julio de 2009

# Abstract

Usually the current mode filter has been designed with current conveyors or OTAs and OPAMs basic building blocks.

In this work are proposed current mode cells, those cells built with FVFCS, the FVFCS electric characteristic helped in the construction of Leapfrog and ladder filters. It proposed a biquadratics modules, an active inductor.

It was made an low pass filter with cut frequency in 9.5Mhz, and 1dB.atenuation in the pass band, a band pass filter made with biquad modules array, with central frequency in 27.5Mhz and quality factor of 4. High pass filter was made like band pass filter with biquad modules, cut frequency is in 450Mhz.

The layout of these circuits was implemented after the AC and transient simulations.

The active inductor is used in ladder high pass filter it didn't make layout of this filter only the simulations and the demonstration.

It was realized parameters variation and distortion simulations for efficient prove-

And is demonstrated the fact of current mode filters can be realized with FVFCS, with low sensitivity in process variations.

# Resumen

Los filtros en modo corriente usualmente se realizan usando current conveyors, o con estructuras formadas con OTAs o con OPAMs, no es común encontrar filtros realizados con amplificadores de corriente, o con espejos dispuestos de forma distinta a current conveyors.

En el presente trabajo se proponen celdas basadas en FVFCS, estas celdas tienen características eléctricas que son aprovechadas en la realización de los filtros. Se proponen un amplificador de corriente, módulos biquadráticos, y un inductor activo. Con estas celdas se realizan filtros leapfrog y un filtro escalera.

Se realizó un filtro pasa-bajas cuya frecuencia de corte de 9.5 Mhz, y presenta una atenuación de 1dB en la banda de paso, un filtro pasabandas leapfrog fue implementado con un arreglo de módulos biquadráticos, su frecuencia central es de 27.5Mhz, presenta un factor de calidad de 4. De igual forma se realizó un filtro pasa-altas, realizado con un bloque biquadrático, tiene una frecuencia de corte de 450Mhz.

Fue realizado el layout de cada uno de estos filtros, después de haber realizado simulaciones de AC y transientes.

El inductor que se diseñó fue empleado en la realización de un filtro escalera pasa-altas, la frecuencia de corte del filtro es de 8.5 Mhz, a diferencia de los otros filtros no se realizó el layout, solo se propuso la estructura.

Se realizaron simulaciones ante variaciones de proceso y distorsión para probar la eficiencia de los filtros.

Se muestra que es factible la realización de filtros analógicos con FVFCS, muestran bajos niveles de sensibilidad ante variaciones de proceso.

# Prefacio

Es natural en la mayoría de las aplicaciones electrónicas tratar de obtener una señal libre de componentes adicionales, que afectarían el desempeño de un sistema, es entonces donde se recurre al uso de filtros. En las entradas o salidas de los sistemas electrónicos son necesarios, para poder trabajar con la señal de interés. El desarrollo de los filtros se ha venido dando paulatinamente, como consecuencia de numerosas investigaciones, que la historia de la ingeniería puede testificar.

Tuvo sus orígenes con la aparición de la teoría de síntesis de redes. Con redes lineales invariantes en el tiempo, para circuitos RLC (Resistivos, Inductivos y Capacitivos) [1]. El análisis de circuitos determina el comportamiento de un circuito dado, mientras que la síntesis de redes, es lo inverso y determina los circuitos que puedan realizar funciones deseadas, dadas ciertas características [2]. Se requirió del desarrollo del análisis de circuitos antes del desarrollo de síntesis de redes debido a los problemas que aparecieron con los cables submarinos y las líneas de transmisión. Gracias a los trabajos desarrollados por Heaviside quien tuvo importancia de 1920 – 1929 [3], se tuvo un inicio en las teorías que posteriormente aportarían la información necesaria para poder realizar filtros. Con el advenimiento de los modelos de parámetros concentrados y distribuidos de las líneas de carga surgieron los filtros pasa – bajos [2]. Otto Zobel introdujo el concepto de filtros por secciones, impedancias imagen, atenuación y fase imagen. El uso de secciones repetidas interconectadas. Más adelante en la década de 1930 los trabajos de Bode, Piloty y Cauer dieron al conocimiento público aproximaciones más sistemáticas.

Los análisis sobre guías de onda e integridad de señal, canales de transmisión, transformadores, según relata Darlington [1], plasmaron el inicio y estudio de filtros.

Hoy en día los estudios y trabajos realizados en filtrado han dejado cientos de circuitos y técnicas para seleccionar, que con anterioridad en los años de 1930's eran objeto de estudio y por lo tanto encontrar algún filtro que pudiera cumplir con las necesidades de los ingenieros representaba una dificultad extra. Hay cientos de técnicas y procedimientos como son (redes pasivas R, L, C, electromecánicos, RC OPAMS (en cualquiera de sus distintas configuraciones), digitales, capacitores conmutados, transversales, en modo voltaje, en modo corriente, etc).

Pensar que el estudio de la integridad de señales y el procesamiento de las mismas no siguen teniendo importancia de estudio, es una afirmación falsa. Si bien es cierto que ya existen muchos trabajos y técnicas, que resolvieron problemas específicos, conforme la tecnología avanza se generan problemas nuevos, uno muy importante es la integración de sistemas completos en chips, ya que las frecuencias que pueden ser alcanzadas esta estrechamente relacionado con el escalamiento de la tecnología. Para el caso de filtros es cierto que se logren alcanzar frecuencias altas para el diseño de filtros, pero, ¿qué es de las frecuencias medias o bajas?

La presente tesis explora las posibilidades de emplear filtros en modo corriente ver la factibilidad de diseño y ver los parámetros que permitirían controlar para lograr operar en las frecuencias deseadas. El estudio de las celdas en modo corriente tuvo impacto en la historia con la aparición del current conveyor, celda que fue propuesta por K. Smith y A. Sedra [4], la cual se presentó formalmente como el primer bloque para el procesamiento en modo corriente.

En 1970 surgió una versión mejorada del current-conveyor [5]. Ninguno de estos circuitos tuvo popularidad debido a que en ese tiempo se buscaba el amplificador operacional integrado. La relevancia de los circuitos en modo corriente no surgió repentinamente, de hecho su desarrollo ha sido paulatino por la versatilidad del amplificador operacional y porque las empresas enfocaron sus esfuerzos en conseguir el mayor provecho de esta celda.

En los años de 1980 los dispositivos bipolares de alta velocidad fueron introducidos a la industria de circuitos integrados. Fue en esa época cuando los grupos de desarrollo e investigación notaron que no todas las soluciones a problemas de diseño analógico estaban dadas en los circuitos en modo voltaje [8]; investigaciones posteriores presentaron soluciones de procesamiento de señales en modo corriente empleando current-conveyors, [9], [7]. En esa época un dispositivo fue puesto a disposición comercial, el amplificador operacional realimentado en corriente, cuyo alto valor de slew-rate y el amplio ancho de banda le permitieron ingresar a sistemas de amplificación para video [6].

La mayoría de los amplificadores retroalimentados en corriente y current-conveyors contaron con procesos de tecnología bipolar complementaria, fue entonces que se buscó emigrar a procesos más baratos como la tecnología CMOS y es entonces donde muchos principios de operación y topologías fueron requeridos [8]. En 1968 un espejo de corriente CMOS [7] fue establecido, habilitado para poder muestrear datos de circuitos analógicos usando únicamente transistores MOS. En 1989 surgieron circuitos de switched current, como solución alternativa a las técnicas de capacitores conmutados [8]

Luego estudios recientes como los realizados por Kimmo Koli en su tesis doctoral [11], dieron un mayor énfasis en el diseño de celdas de corriente y remarcaron las ventajas de estas celdas en cuanto a velocidad de

operación y acoplamiento de transistores, a su vez una extensa explicación sobre las aplicaciones de estas celdas, donde hace un análisis detallado de amplificadores en modo corriente con tecnología CMOS.

Las implementaciones de filtros en modo corriente con espejos o con amplificadores de corriente, todavía no son de uso muy común, por ello este trabajo pretende abordar el tema del filtrado en modo corriente.



# Agradecimientos

Quiero expresar mi más sincero agradecimiento al director de esta tesis

- Dr. Alejandro Díaz Sánchez, por su ayuda en el desarrollo del trabajo durante mi estancia en el INAOE.
- Dr. Sergio Alfredo Solís Bustos, por ser el co-asesor del presente trabajo, por sus consejos, ideas y sugerencias.
- Al comité evaluador: Dr. José Mariano Jiménez Fuentes, Dr. José David Báez López, Dr. Esteban Tlelo Cuautle, por sus comentarios y sugerencias.
- Al Instituto Nacional de Astrofísica Óptica y Electrónica por darme la oportunidad de ingresar a un programa de excelencia.
- A CONACYT por el apoyo económico que me brindo sin el cual no podría haber continuado mis estudios.

*Un agradecimiento en particular a:*

Mi madre, quien paso sus últimos días desvelándose conmigo, y quien me brindo su apoyo desde que nací.

A mi padre y mi hermana por el apoyo que siempre me dan.

Dr. José Miguel Rocha Pérez.

Dr. Ivan Rodrigo Padilla Cantolla.

Al grupo PYME ( Lyz, Andreas, Fabo, Fer, Dulce, Hugo, Ana, Toño, Alex, Abraham, Clarita )

Al grupo de comunicaciones (Erik, Gauss, Nacho, Vic, Don Contentito)

Al grupo de diseño (David, Ricardo, Fer (loco), Julio, Ivick)

Y en general a todo el personal del INAOE, los que hicieron de mi estancia, una experiencia grata.

# . Contenido

<b>Resumen</b> .....	ii
<b>Prefacio</b> .....	iii
<b>Agradecimientos</b> .....	vii

## **1 Introducción a los filtros en modo corriente**

1.1 Planteamiento del Problema .....	1
1.2 Justificación .....	2
1.3 Objetivos .....	4
1.4 Organización de la Tesis .....	5

## **2 Fundamentos para la realización de filtros Leapfrog y Escalera**

2.1 Introducción .....	7
2.2 Realimentación .....	8
2.2.1 Polaridad de la realimentación .....	11
2.2.2 Topología de la realimentación en corriente .....	11
2.3 Espejos de corriente .....	15
2.4 Diagramas de flujo de señal .....	18
2.4.1 Propiedades de los diagramas de flujo .....	20
2.4.2 Algebra de flujo de señal .....	21
2.4.3 Construcción de los diagramas de flujo .....	24
2.5 Descripción de la técnica Leapfrog .....	25

2.6 Descripción de la técnica Redes escalera .....	28
--	----

### **3 Celdas propuestas en modo corriente**

3.1 Introducción .....	29
3.2 FVFCs Sensor de corriente de bajo voltaje .....	29
3.2.1 Respuesta en pequeña señal del sensor de bajo voltaje .....	34
3.3 Celda para generar módulos bicuadráticos .....	37
3.3.1 Respuesta en frecuencia de la celda para generar módulos bicuadráticos .....	40
3.4 Inductor Activo .....	47

### **4 Resultados: Filtros Leapfrog y filtro escalera**

4.1 Introducción .....	48
4.2 Modelos de tolerancias Monte Carlo y Esquinas .....	49
4.3 Pasa-bajas Leapfrog .....	49
4.3.1 Análisis de esquinas, distorsión del Filtro pasa-bajas	54
4.3.2 Layout del Filtro pasa- bajas y simulación post Layout .....	56
4.4 Filtro Leapfrog Pasa-banda .....	58
4.4.1 Análisis de esquinas, distorsión del Filtro pasa-bandas Leapfrog. ....	62
4.4.2 Layout del Filtro pasa-bandas y simulación post Layout .....	64
4.5 Filtro Leapfrog pasa-altas	66
4.5.1 Análisis de esquinas, distorsión del filtro pasa-altas Leapfrog .....	69
4.5.2 Layout Filtro Pasa-altas y simulación post Layout ...	72

4.6 Filtro pasa- altas escalera .....	73
4.6.1 Análisis de esquinas, distorsión del filtro pasa-altas escalera .....	77

## **5 Conclusiones**

Conclusiones .....	80
Trabajo Futuro .....	82

<b>Bibliografía .....</b>	<b>84</b>
---------------------------	-----------

# Capítulo 1

## Introducción a los filtros en modo corriente.

### 1.1 Planteamiento del Problema.

De acuerdo a lo antes mencionado se puede ver que el uso de filtros en tiempo continuo es vigente y por tanto la tecnología busca nuevas alternativas debido a las limitantes, tales como: Rangos de frecuencia y el consumo de potencia; por mencionar algunos de los requerimientos que se pretenden cubrir con las nuevas tecnologías.

Como ya se abordó anteriormente, los CC's (Current Conveyors) son celdas en modo corriente que se han empleado también en el diseño de filtros. Han surgido resultados y se siguen buscando soluciones circuitales, con lo que se afirma que todavía son un objeto de estudio y cuyas aplicaciones se siguen desarrollando. Sin embargo en la búsqueda de soluciones, permite emigrar a otro tipo de topologías circuitales que logren resolver los problemas de diseño.

Existe una celda que es muy versátil por sus características llamada FVF (Flipped Voltage Follower) [12] . Esta celda se ha empleado en distintas configuraciones como son: FFVF (Folded Flipped Voltage Follower), LSFVF (Level Shifter Flipped Voltage Follower), CFVF (Cascode Flipped Voltage Follower), ha sido usada por tener un amplio ancho de banda y por el nodo de baja impedancia propio de estas configuraciones, es empleada en la etapa de entrada de amplificadores operacionales, en el diseño de amplificadores de transconductancia,

divisores de señal, estimadores RMS, multiplicadores, etc.; al mismo tiempo ha sido empleada en diseños de bajo voltaje [13], [14], [15], [16]. Dentro de esos diseños surgió el FVFCS y espejo el espejo de bajo voltaje, los cuales son usados en este trabajo.

La presente tesis pretende demostrar que empleando espejos de bajo voltaje basados en FVF, se pueden desarrollar filtros en modo corriente, aprovechando las características propias del circuito, como son su nodo de baja impedancia que permite realizar suma de corrientes. Con el propósito de manipular un mayor número de parámetros de diseño y en trabajos posteriores realizar filtros de muy baja frecuencia para aplicaciones médicas.

## **1.2 Justificación.**

Los filtros han sido uno de los tópicos más estudiados en diseño de circuitos integrados [17], [18], [19], [20], [22], [23], [24]; diversas técnicas y metodologías de diseño han surgido en base a las investigaciones realizadas. El propósito de filtrar una señal surge cuando ésta se encuentra inmersa entre otras señales que no son relevantes para la manipulación de la misma, en la mayoría de los casos son señales de otros canales o del medio en el que está la señal de interés, o el ruido que insertan los instrumentos con los que se captura [19].

Para eliminar dichas componentes se requiere de circuitos que limiten las frecuencias de interés acotándolas, y atenuando aquellas componentes que no contienen la información deseada.

Las técnicas de diseño de filtros han sido ampliamente estudiadas [1], [2], [17] desde los inicios de la misma electrónica. Dos de esas técnicas empleadas que se han revisado en la presente tesis son: Las redes salto

de rana (Leap Frog) y las redes Escalera, ambas técnicas caracterizadas por tener niveles bajos de sensibilidad en variaciones de los valores de los elementos que conforman la red [17].

Existe siempre la interrogante del porque emplear filtros en tiempo continuo, y si bien es verdad que hoy en día el mundo tiene muchas herramientas que trabajan de forma digital, la interfaz con el mundo externo es siempre de forma analógica. Después de haber procesado la señal se necesita regresar al espacio analógico por lo que tiene que pasar por un filtro de reconstrucción que también es analógico [19], esto hace que los filtros analógicos se usen bajo la premisa de que los procesos y medio donde se encuentra una señal son siempre continuos. La selección de canales en un sistema de RF también requiere del uso de filtros analógicos, ya que hay que limitar la banda de frecuencias donde se trabaja, y es donde se requiere de Filtros Anti-Aliasing [25].

Usualmente para el diseño de filtros Analógicos se emplean amplificadores operacionales y amplificadores de transconductancia. Estos amplificadores, siendo las celdas básicas para el diseño de filtros analógicos activos, tienen algunas características importantes que hay que tomar en cuenta a la hora del diseño, como el hecho de que el ancho de banda está limitado.

Hoy en día el consumo de potencia y los niveles de voltaje se han convertido en otros nuevos parámetros de interés, pues la idea es obtener la misma funcionalidad con un consumo mínimo de energía. Cuando las señales se emplean en modo voltaje, los nodos de alta impedancia se cargan y descargan con el swing de voltaje completo; y esto hace que el circuito tenga limitantes de velocidad e incremento en el consumo de potencia. Los circuitos en modo corriente no están exentos de estos niveles de voltaje, pero contienen un mayor número de nodos de baja impedancia [8].



La importancia de trabajar en modo corriente radica principalmente en esas limitantes del amplificador operacional [8]. Por eso cuando se requiere de amplio ancho de banda, bajo consumo de potencia y bajo voltaje, el diseño de amplificadores de voltaje se vuelve más difícil, es entonces cuando se recurre al manejo de señales en modo corriente.

Los transistores MOS son adecuados para procesar corrientes, debido a que su funcionamiento es el de un transconductor, con una alta impedancia de entrada y una salida en corriente. Además los espejos de corriente MOS, permiten trabajar las celdas en lazo abierto si se desea, se puede maximizar el ancho de banda. Gracias a las técnicas para acoplar transistores en el layout se pueden obtener buenas copias de corriente, consiguiendo un mínimo de variación en la respuesta de salida.

El escalamiento agresivo de la tecnología hace que se busquen diseños alternativos que en primera instancia da pauta a que las técnicas en modo corriente podrían ser una de las soluciones útiles en el futuro. Un ejemplo de ello es que algunas aplicaciones de RF tienen impedancias muy bajas de entrada típicamente alrededor de  $50\Omega$ , impedancias que solo celdas en modo corriente podrán ser capaces de proporcionar, conjunto con el hecho que se puede obtener un mayor ancho de banda y que se puedan trabajar en lazo en lazo abierto, si se desea, hacen que sea un recurso más para el diseño analógico.

En cuanto al uso de las técnicas Leap-Frog y escalera, se seleccionaron, entre KHN (Kerwin Huelsman Newcomb), Thow Thomas, variables de estado. La realización de estas redes, según [17], [19], [26], es mucho más simple, por ejemplo en comparación a variables de estado, pues el uso de ecuaciones en el dominio de Laplace, en ves del dominio del tiempo hacen que sean técnicas de uso simple, pues se manejan ecuaciones algebraicas, de hecho se pueden llegar a los mismos circuitos

o esquemas. Y que a diferencia de las otras técnicas son menos sensibles ante variaciones de proceso en la banda de paso [19]

### **1.3 Objetivos.**

Esta tesis tiene como objetivo el realizar filtros en modo corriente por medio de la técnica leapfrog usando bloques básicos en modo corriente.

La realización de filtros en modo corriente con redes escalera es otra de las partes contempladas en la presente tesis, ya que como se mencionó, este tipo de filtros tienen un tipo de respuesta óptima respecto a sensibilidad ante variaciones de valores de los componentes en el proceso de fabricación. Sin embargo presentan la desventaja de que pues los componentes que se emplean no son integrables, por lo que en la búsqueda de hacerlos integrables, surge la necesidad de buscar formas alternativas para la implementación de los mismos.

### **1.4 Organización de la Tesis.**

El orden de los capítulos es el siguiente:

En el capítulo 2, se presenta el sustento teórico de la tesis; retroalimentación en corriente. Como saber el signo de la retroalimentación; como se ve afectado el sistema retroalimentado. Los espejos de corriente sus características eléctricas, que condiciones se requieren para polarizarlos. La teoría de grafos y la forma en la que se plantean las redes leapfrog y escalera para los filtros analógicos.

El capítulo 3, contiene la descripción de los bloques básicos; el espejo de bajo voltaje, sus características eléctricas, y condiciones de polarización, la red retroalimentada para generar funciones bicuadráticas; así mismo una celda para un inductor aterrizado.

Capítulo 4, contiene los resultados obtenidos de las distintas configuraciones que se realizaron. Así mismo las gráficas pertinentes para ilustrar su comportamiento y se presentarán los layouts de los circuitos.

Capítulo 5, contiene las conclusiones de la tesis y los trabajos futuros que se derivan de la tesis.

# Capítulo 2

## Fundamentos para la realización de filtros Leapfrog y Escalera.

### 2.1 Introducción

Una revisión a la literatura, muestra que existen muchas topologías utilizando OPAMs y OTAs , para el diseño de filtros; sin embargo, muy poco existe sobre el uso de espejos de corriente para construir filtros. Para realizar el trabajo se realizó una búsqueda de principios en análisis de redes eléctricas, que sirvieron para proporcionar la metodología de diseño [23], [27], [28], [29]. Surgen algunas topologías y estudios como los que se encontraron en el trabajo de E. Johnson y B. A. Molin en la referencia [31], muestran el uso de estos en la implementación de filtros.

Estos principios incluyen retroalimentación en corriente, los conceptos generales de los espejos de corriente, que darán paso a la justificación del uso del espejo de bajo voltaje y las celdas propuestas, los diagramas de flujos de señal que son útiles en la implementación de filtros, y la implementación de las topologías realizadas en la presente tesis. Quedando organizado este capítulo de la siguiente manera.

En la sección 2.2 se hace una introducción a la realimentación; el esquema general y la interpretación de la realimentación. Así mismo se estudia como reconocer el signo de la realimentación, como se sensa la salida, como se regresa la señal a la entrada, y el tipo de topología para la realimentación en corriente.

En la sección 2.3 se presenta el estudio de los espejos de corriente sus características; se justifica el uso de éstos, en base a su comportamiento circuital, condiciones de polarización y función de transferencia.

En la sección 2.4 se estudian los diagramas de flujo de señal; propiedades básicas en el algebra de flujos de señal.

La sección 2.5 estudia las redes leapfrog, como se implementan en base a los diagramas de flujo de señal

Por último la sección 2.6 presenta el estudio de las redes escalera, y las condiciones que se necesitan para poder realizarlas.

## 2.2 Realimentación

La realimentación es un mecanismo, un proceso cuya señal se mueve dentro de un sistema, y vuelve al principio de éste sistema ella misma como en un bucle. Este bucle se llama "bucle de realimentación". En un sistema de control, éste tiene entradas y salidas del sistema; cuando parte de la señal de salida del sistema, vuelve de nuevo al sistema como parte de su entrada, a esto se le llama "realimentación".

La realimentación y la autorregulación están íntimamente relacionadas. La realimentación negativa, que es la más común, ayuda a mantener un cierto grado de estabilidad en un sistema a pesar de los cambios externos.

El proceso de realimentación es el siguiente: el sistema principal se denomina planta, el cual en lazo abierto no tiene bien definido un control en su ganancia; es este sistema el que se desea controlar de cual se pretende lograr estabilidad, insensibilizando su ganancia a cambios externos debidos a la entrada éste será el *sistema realimentado*. El sistema realimentado genera una señal al introducir un estímulo en la entrada, cual se *sensa en la salida*; esta es la entrada de la *Red de*

*realimentación*. La red de realimentación es la encargada de proporcionar la señal  $X_F$ , en base al factor de realimentación  $K$ ; con esto se obtiene una señal de error,  $E=X-X_F$  al comparar la salida con la entrada; con la finalidad de establecer un control a la planta, un control principalmente de la ganancia en lazo abierto. El esquema a bloques de la Figura 2.1 permite visualizar lo antes descrito.

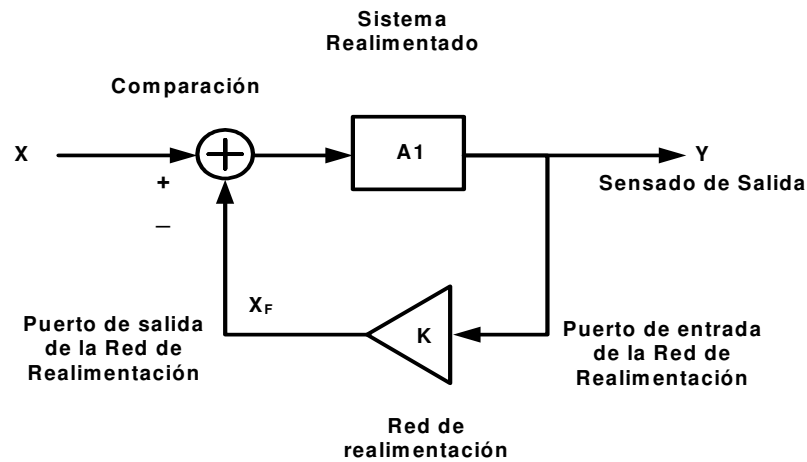


Fig. 2.1.- Sistema general de realimentación

La realimentación se llama negativa porque  $X_F$  es sustraída de  $X$ . Si  $K \leq 0$  la realimentación es positiva, como se muestra en la función de transferencia:

$$\frac{Y}{X} = \frac{A_1}{1 + KA_1} \quad (1)$$

Donde se puede apreciar que la ganancia de  $A_1$  se reduce por el factor  $1/(1 + KA_1)$ , esta pérdida de ganancia, se ve retribuida en lograr estabilidad en el sistema para veneficiar las impedancias de entrada/salida y obtener un mayor ancho de banda, entre otras

*Desensibilización de la ganancia.* Si se supone que  $A_1$  es un amplificador cuya ganancia esta pobremente controlada, si de (1),  $KA_1 \gg 1$

$$\frac{Y}{X} \approx \frac{1}{K} \quad (2)$$

Como se aprecia, se obtiene una expresión prácticamente independiente de la ganancia intrínseca  $A_1$ . Otra forma de verlo es la siguiente, si el producto  $KA_1 \gg 1$  provoca que el error generado  $E$  sea igual a  $X/KA$ , esto quiere decir que si el factor  $KA$  es grande el error tiende a 0, entonces  $Y$  tiende a  $X/K$ . Si  $K$  se define con precisión, entonces el impacto de  $A_1$  es despreciable.

*Extensión del ancho de banda.* Si se considera un polo en lazo abierto de tal forma que

$$A_1(s) = \frac{A_0}{1 + \frac{s}{\omega_0}} \quad (3)$$

Donde  $A_0$  denota la ganancia de baja frecuencia, y  $\omega_0$  la frecuencia de corte o el ancho de banda a -3dB.

Sustituyendo (3) en (1).

$$\frac{Y}{X} = \frac{A_1(s)}{1 + KA_1(s)} \quad (4)$$

Y reduciendo

$$\frac{Y}{X} = \frac{\frac{A_0}{1 + KA_0}}{1 + \frac{s}{(1 + KA_0)\omega_0}} \quad (5)$$

De donde se tiene que el numerador de (5) es la ganancia en lazo cerrado y  $(1 + KA_0)\omega_0$  es el ancho de banda del sistema.

Para poder introducirnos en la realimentación en corriente es necesario tomar en cuenta el principio general.

### **2.2.1 Polaridad de la retroalimentación**

A diferencia de la Figura 2.1 que revela el signo de la señal retroalimentada, un circuito retroalimentado podría no tener explícito el signo; existen tres pasos para poder determinar el signo de la retroalimentación: a) Asumir los dos casos de la señal de entrada; si es una señal alterna variante en el tiempo, el caso uno es cuando la señal tiende a un valor positivo, y el caso dos es cuando la señal tiende a un valor negativo; b) seguir los cambios a través del sistema retroalimentado y la red de retroalimentación; c) determine si la cantidad que regresa incrementa o disminuye el efecto original producido por el cambio en la entrada cuando esta es positiva o negativa.

### **2.2.2 Topología de la realimentación en corriente**

Para poder realizar el sensado de señal en corriente se requiere una red de retroalimentación cuya entrada sea en corriente [32], y por tanto la impedancia sea muy baja. Para poder dar la señal de retorno en corriente a la entrada, de hacerse pensando en que se requiere una comparación, lo que implica una suma de las señales en corriente; en el caso de las corrientes la suma se realiza en paralelo véase Figura 2.2



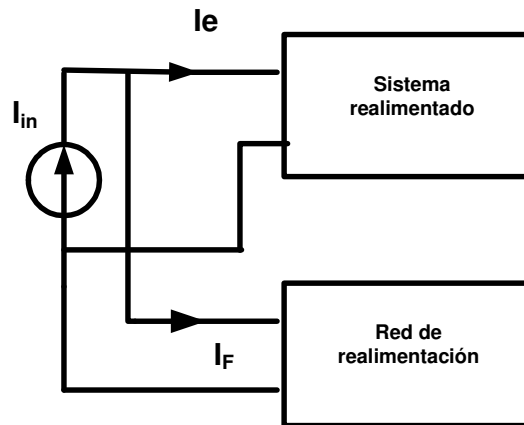


Fig. 2.2.- Retorno de la señal de corriente a la entrada para la comparación

En la Figura 2.2 se tiene

$$I_e = I_{in} - I_F \quad (6)$$

Es en la ecuación donde se hace la observación de la dirección de las corrientes ya que es lo que establece el signo de la realimentación.

En las secciones anteriores se presento que la corriente a la salida se sensa en serie y se regresa en paralelo a la entrada. Como muestra la Figura 2.3; sistema retroalimentado con ganancia A, es controlado por la red con ganancia K, teniendo como entrada la corriente de salida de la planta y generando la señal  $I_F$  que es comparada con la entrada generando la señal de error  $I_e$ .

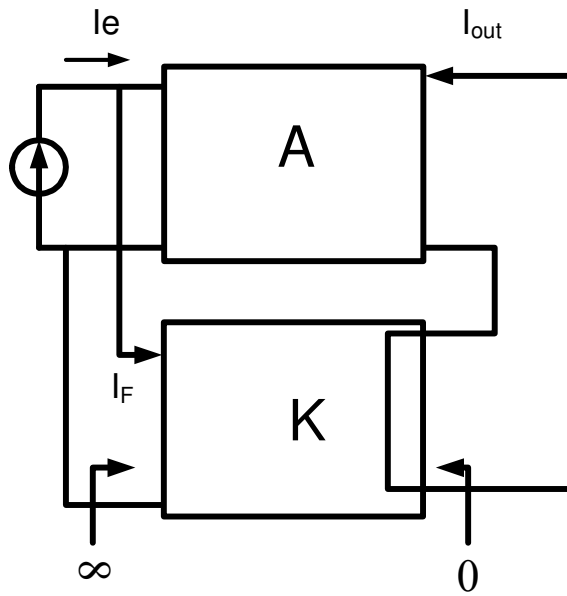


Fig. 2.3.- Realimentación corriente-corriente

Se tiene que

$$I_{out} = A(I_{in} - I_F) = A(I_{in} - KI_{out}) \quad (7)$$

De donde se concluye

$$\frac{I_{out}}{I_{in}} = \frac{A}{1 + KA} \quad (8)$$

Ahora como se sabe la impedancia de entrada/salida se modifican quedando las siguientes expresiones; véase las Figuras 2.4 y 2.5.

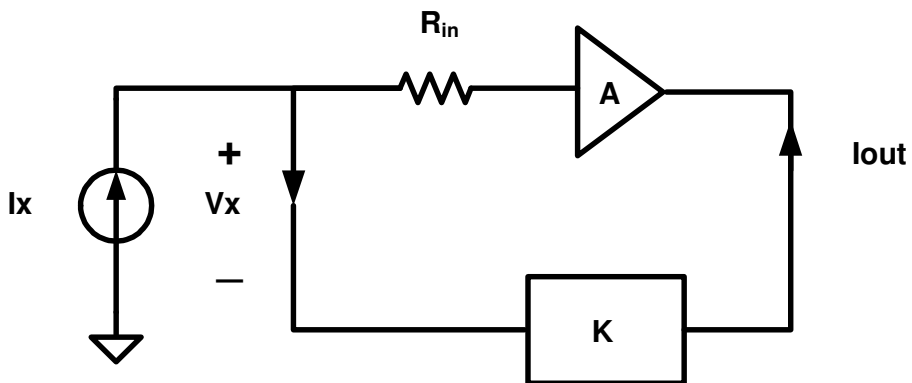


Fig. 2.4.- Cálculo de la Impedancia de entrada

Donde:

$$Z_{in} = \frac{R_{in}}{1 + KA} \quad (9)$$

Para el cálculo de la impedancia de salida se emplea el esquema de la Figura 2.5, donde se hace notar que la fuente de entrada se iguala a cero y se coloca un voltaje de prueba  $V_x$  en serie, al puerto de salida.

Despejando para  $I_x$  se tiene

$$Z_{out} = R_{out}(1 + KA) \quad (10)$$

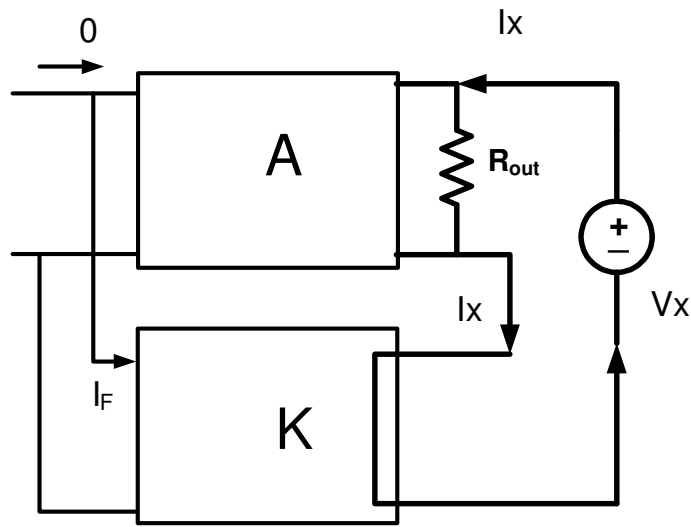


Fig. 2.5.- Cálculo de la Impedancia de salida

Como se estudió en las ecuaciones (9) y (10) existe el beneficio de la retroalimentación a las impedancias de entrada y salida que provocan un efecto benéfico en el sistema en lazo cerrado.

Muchos de los circuitos que se han realizado en modo corriente, emplean la realimentación, este trabajo no es la excepción, pues en el diseño del amplificador y de los filtros se requirió de los conocimientos de la retroalimentación, solo que en el caso de los filtros el propósito no es controlar la ganancia en lazo abierto, como se mencionó los circuitos en modo corriente pueden trabajar en lazo abierto sin problema, si no que se empleo para poder comparar señales o en su defecto generar una variable más, para tener libertad en el diseño.

### 2.3 Espejos de corriente

Los espejos de corriente son frecuentemente usados para la polarización de circuitos [32], [33], [34], [35], [36], [37], [38] para generar referencias de corriente, se ha empleado también en convertidores digital

– analógico [38], en la mayoría de los circuitos electrónicos se encuentra presente esta celda básica. En esta sección se revisa el principio de copia de corrientes y las características propias de la celda.

La idea general que un circuito realice el sensado de una corriente de referencia  $I_{ref}$ , la cual se encuentra definida externamente, sea transmitida a un circuito el cual presente esa señal copia a la salida. El problema se centra en como realizar una copia de una corriente, generalmente los espejos de corriente tienen dos secciones una parte es la que se encarga de realizar el sensado  $I_{ref}$  y la otra es la encargada de transmitirla a una carga véase la Figura 2.6.

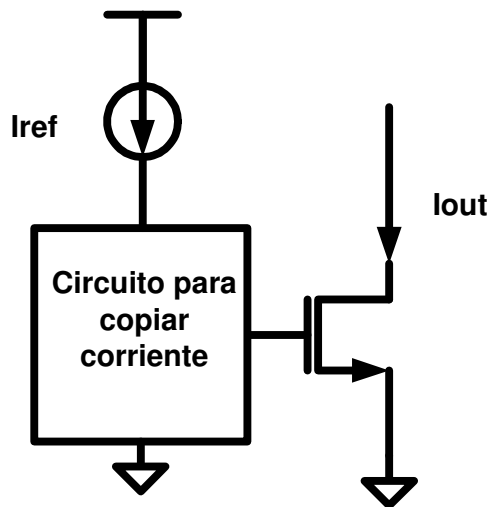


Fig 2.6.- Ilustración del concepto de copia de corrientes

El punto es que si dos celdas MOS las cuales operan en saturación y que tienen el mismo voltaje entre las terminales gate y source tienen las mismas corrientes, despreciando el efecto de modulación de canal.

Entonces se espera que si se tiene

$$I_{ref} = \frac{1}{2} \mu_n C_{ox} \left( \frac{W}{L} \right)_1 (V_{GS} - V_{th})^2 \quad (11)$$

$$I_{out} = \frac{1}{2} \mu_n C_{ox} \left( \frac{W}{L} \right)_2 (V_{GS} - V_{th})^2 \quad (12)$$

$$I_{out} = \frac{W_2}{W_1} I_{ref} \quad (13)$$

Siendo  $L_1 = L_2$  se puede ver que el modelo es independiente de parámetros de proceso, como son  $\mu_{Cox}$ ,  $V_{TH}$ ,  $V_{GS}$ , y polarización, solo depende de las dimensiones en una primera aproximación. Pero como todo modelo ideal existen algunos efectos que hacen que este modelo tenga puntos en consideración como muestra la ecuación (14). Donde  $\lambda$  es el coeficiente de modulación de la longitud del canal, esto afecta a la copia de corrientes, debido a que la impedancia de entrada no es exactamente igual a cero y la impedancia de salida no es infinita, haciendo que la copia de corrientes en si no sea exacta.

$$I_{out} = \frac{W_2}{W_1} \cdot \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} I_{ref} \quad (14)$$

Esto indica que mientras el circuito que se encarga de sensar  $I_{ref}$  que usualmente es una configuración en diodo; que implica que  $V_{DS1} = V_{GS1} = V_{GS2}$ ; no necesariamente el voltaje drain-source de la etapa de salida sea igual, por lo que etapas cascode se emplean para poder fijar los potenciales y tratar reducir el efecto de modulación de canal.

El ancho de banda no es infinito la ecuación (15), muestra en el denominador que valor tendría el ancho de banda.

$$\frac{I_{out}}{I_{ref}} = \frac{1}{\left( \frac{1}{r_{o1} g_{m1}} \right) + s \frac{C}{g_{m1}} + 1} \approx \frac{1}{s \frac{C}{g_{m1}} + 1} \quad (15)$$

Suponiendo que  $gm_1$  y  $gm_2$  son iguales la ecuación de puede simplificar de esa forma.

Como se observa para ese caso

$$BW = \frac{gm_1}{C} \quad (16)$$

Donde la  $BW$  es el ancho de banda y  $C$  es la suma de todas las capacitancias contenidas en el nodo que comparten las dos etapas, es decir el  $V_{gs}$  principal encargado de la copia de corriente.

En realidad como común mente el valor de  $C$  es pequeño generalmente en el orden de los femtofaradios [33], entonces se obtiene un alto valor para  $BW$ .

Esta característica se conserva en la mayoría de los espejos en corriente, se podrá observar más adelante en el FVFCs, el cual presenta una característica similar.

## 2.4 Diagramas de flujo de señal

El diagrama de flujo representa un conjunto de ecuaciones lineales algebraicas simultáneas [27], cuando se aplica el método de diagramas de flujo se deben transformar todas las ecuaciones diferenciales lineales en ecuaciones algebraicas en el dominio de Laplace, es decir en términos de la variable  $s$  [29].

Consiste esencialmente en una red donde los nodos están conectados por ramas; cada nodo es una variable del sistema y cada rama que conecta dos nodos representa una señal multiplicadora.

Es importante hacer notar que los flujos de señal van en una sola dirección, es por ello que la dirección se indica con una flecha. Esto es la

representación de una señal que va de un punto a otro relacionados por un factor que es la ganancia de la rama.

Es muy usual que para poder obtener la función de transferencia emplear la formula de ganancia de Mason y evitar la reducción o síntesis de la red en cuestión.

Es importante dejar claras algunas definiciones para poder emplearlos adecuadamente [27].

- **Nodo.**- Un nodo es un punto que representa una variable o señal
- **Transmitancia.**- Es una ganancia real o compleja entre dos nodos. Tales ganancias se pueden representar en termino de su función de transferencia entre dos nodos
- **Rama.**- Es un segmento lineal con dirección que une dos nodos, la ganancia de una rama es una transmitancia.
- **Entrada al nodo o fuente.**- Una entrada al nodo o fuente es un nodo que solo tiene una rama saliente. Y esto corresponde a una variable independiente.
- **Nodo salida o sumidero.**- Es un solo que solamente tiene señales entrantes esto corresponde a una variable dependiente o salida de una red.
- **Nodo mixto.**- Es un nodo que tiene tanto señales entrantes como señales de salida.
- **Camino.**- Es una trayectoria seguida por una serie de ramas conectadas, si no se atraviesa ningún nodo, más de una vez el camino es abierto, si el camino termina en el mismo nodo en que comenzó sin que algún nodo atravesase cualquier otro más de una vez es un camino cerrado. Si un camino atraviesa algún otro nodo más de una vez y no termina en el nodo en que comenzó no es ni abierto ni cerrado.



- Lazo.- Lazo es un camino cerrado.
- Ganancia de lazo es el producto de la transmitancia de las ramas de un lazo.
- Lazos que no se tocan.- Son los lazos que no tienen nodos en común.
- Camino directo. Un camino directo es un camino desde un nodo fuente hasta un nodo de salida o sumidero que no atraviesa ningún nodo más de una vez
- Ganancia del camino directo.- Es el producto de la transmitancia de las ramas de un camino directo.

Como se ilustra en la Figura 2.7 se puede poner un ejemplo de la representación de señales con diagramas de flujo.

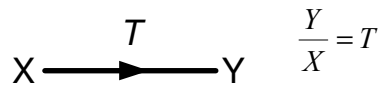


Fig. 2.7.- Definición de una rama

### 2.4.1 Propiedades de los diagramas de flujo

- Una rama indica la dependencia de una señal respecto de otra y solo pasa a través de la dirección que esta definida en la rama.
- Un nodo suma las señales de todas las ramas entrantes y transmite esta suma a las ramas salientes.
- Un nodo mixto que posee ramas entrantes y salientes se puede tratar como nodo de salida sumando una rama saliente de transmitancia unidad como se aprecia en la siguiente figura. Se observa que la rama con transmitancia unidad se dirige de X3 a otro nodo también siendo X3 y que no se puede cambiar por una rama entrante o fuente.

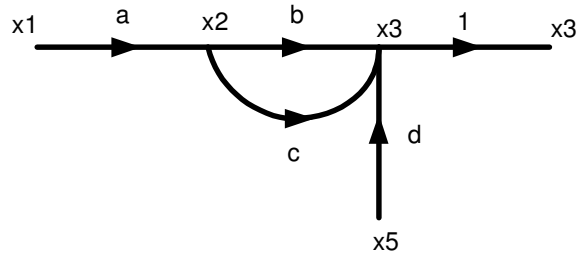


Fig. 2.8.- Nodo mixto tratado como nodo de salida

### 2.4.2 Algebra de flujo de señal

Un diagrama de flujo de señal se realiza usualmente teniendo los nodos de entrada o fuentes a la izquierda y los nodos de salida o sumideros a la derecha, la transmitancia serán los coeficientes de las ecuaciones.

Para algunos casos se tendrán que hacer reducciones o modificaciones del diagrama para comodidad de la implementación por lo que se tienen que tener en cuenta las siguientes manipulaciones algebraicas.

- Como se observa en la figura 2.9 el valor de una rama es  $Y=TX$
- La transmitancia total de ramas en cascada es igual al producto de todas las transmitancias de todas las ramas, así se pueden combinar todas las transmitancia en una sola rama como se muestra continuación.

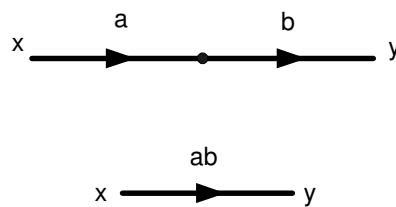
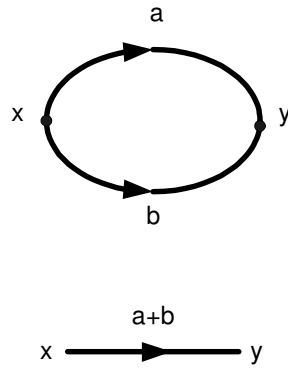


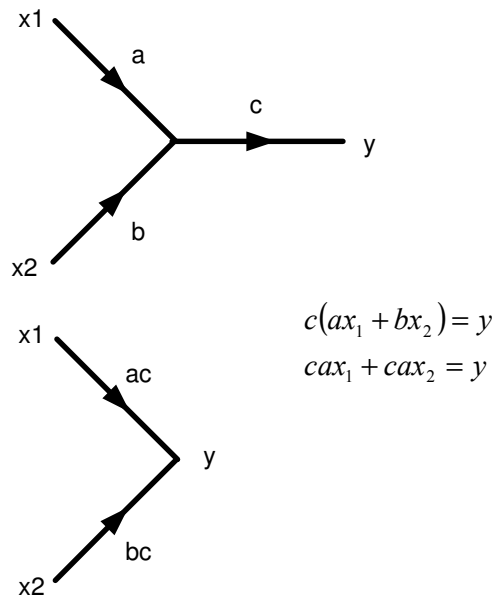
Fig.2.9.- Multiplicación de ramas en cascada y su equivalencia

- Las ramas en paralelo se pueden combinar sumando las transmitancias como se muestra en la Figura 2.10.



**Fig. 2.10.- Combinación de ramas en paralelo y su equivalencia**

- Un nodo mixto se elimina como muestra la figura 2.11



**Fig. 2.11.- Como eliminar un nodo mixto y su equivalencia algebraica siguiendo la definición de rama**

- Un lazo se simplifica de tal forma que resulta una sola trayectoria como muestra la Figura 2.12

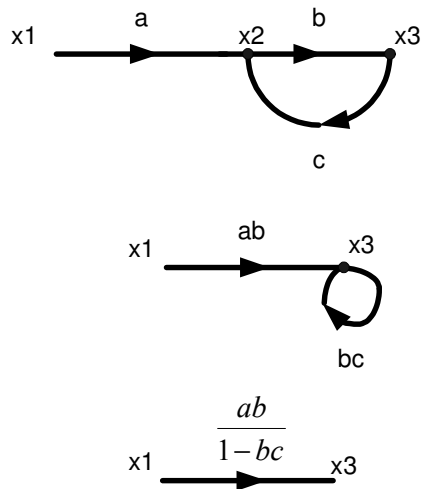


Fig. 2.12.- Como se elimina un lazo, basándose en la propiedad de la Figura 2.11

La simplificación final de la figura 2.12 surge de las siguientes ecuaciones

$$x_3 = ab \cdot x_1 + bc \cdot x_3 \quad (17)$$

$$x_3 = \frac{ab}{1 - bc} x_1 \quad (18)$$

En un diagrama de flujos se pueden hacer cambios internos sin que esto afecte la función de transferencia [22]. Esto puede ser realizado dibujando una superficie cerrada arbitraria que intersecte un número de ramas y caminos. Si todas las transmitancias dirigidas dentro de las

superficie son multiplicadas por un factor y al mismo tiempo todas las transmitancias dirigidas fuera de la superficie son multiplicadas por el recíproco de ese mismo factor el funcionamiento total del sistema permanece sin cambios.

Este tipo de manipulación algebraica se puede hacer repetidas veces y no afectará la respuesta del sistema; el factor puede ser constante, también positivo o negativo o una función de  $s$ . Estos cambios permiten modificar las constantes de tiempo del sistema, ecualizar las señales fuertes en el sistema en orden de maximizar el rango dinámico o invertir el signo de algunas señales en los caminos del sistema, además de que permite hacer cambios externos y no directamente sobre los amplificadores.

### **2.4.3 Construcción de los diagramas de flujo**

Como se sabe todo circuito se rige por las leyes básicas de circuitos y estas son las leyes de Kirchhoff. Para poder considerar la construcción de los diagramas se debe considerar una red, la cual tenga como árbol todas las fuentes voltajes, entiéndase por árbol aquel subgrafo que contiene todos los nodos del grafo original y no presenta lazos, es decir que son un conjunto de ramas en el esquema circuital que unen los nodos, pero que no forman un lazo, y todas las fuentes de corriente en el coárbol, entiéndase por coárbol como el complemento del árbol [20].

Procedimiento para redes lineales sin fuentes controladas

- Paso 1. Aplicar LVK para expresar los voltajes de las ramas en el coárbol
- Paso 2. Aplicar LCK para expresar cada corriente en las ramas del árbol

- Paso 3. Para cada rama del árbol el voltaje se debe considerar como el producto de la corriente de la rama por su impedancia.
- Paso 4. Para cada rama del coárbol, considere la corriente como el producto de su admitancia por su corriente.

#### Procedimiento para redes lineales con fuentes controladas

- Paso 1. Temporalmente reemplazar cada fuente controlada de voltaje por una fuente independiente de voltaje, y cada fuente controlada de corriente por una fuente independiente de corriente, manteniendo la dirección original de referencia. El circuito resultante no debe tener fuentes dependientes.
- Paso 2. Realizar el diagrama de flujo como en el procedimiento anterior, con el circuito resultante del paso1.
- Paso 3. Expresar las salidas deseadas y todas las variables de control, si estas no están presentes en el diagrama de flujo en términos de las cantidades presentadas en el diagrama.
- Paso 4. Reestablecer las restricciones de las fuentes controladas.

De esta forma es como se puede expresar una red pasiva en flujo de señal; los métodos leapfrog y escalera emplean este tipo de análisis para construirse.

### **2.5 Descripción de la técnica Leapfrog.**

La teoría de flujos es una herramienta útil para la manipulación de ecuaciones y de grafos de señal, puede simplificar o modificar un determinado sector de los diagramas, sin alterar la respuesta del circuito. Como se mencionó el uso de redes salto de rana o escalera, es el hecho de que son poco sensibles ante variaciones de proceso en la banda de

paso, y que se manejan de forma relativamente sencilla por emplear ecuaciones algebraicas simultáneas, es decir se manejan impedancias e inductancias en el dominio de Laplace. Otra ventaja importante es que se pueden realizar cambios de forma sencilla al modificar las ganancias de lazo [19], [20], [22] por medio de manipulaciones con el álgebra de flujos.

Empleando la teoría general para diagramas de flujo se puede uno evitar trayectorias muy complejas, para enunciar el método, primero se propondrá una red escalera general como se muestra a continuación.

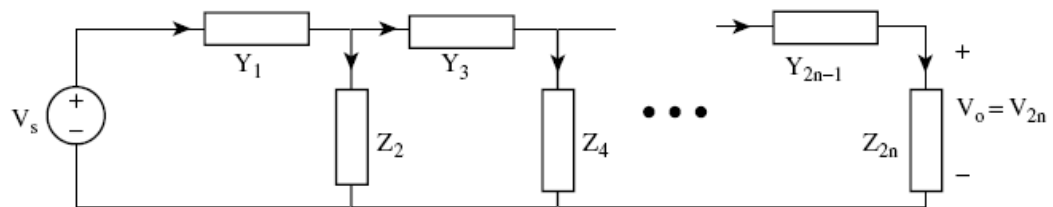


Fig. 2.13. Topología general de red escalera

Existe cierto tipo de convenciones para los circuitos entre las cuales están las siguientes

Se siguen las siguientes consideraciones.

- Todas las ramas en serie son numeradas impares y son caracterizadas por sus admitancias.
- Todas las ramas en paralelo son numeradas pares y caracterizadas por sus impedancias.
- Una flecha es usada para indicar la referencia de dirección para voltajes y corrientes de cada rama de la red. La convención pasiva de signos es usada

- Si la red LC tiene un elemento en paralelo en la carga del circuito entonces  $Z_{2n}$  representa ese elemento en paralelo con  $R_L$

Se presenta un ejemplo para cuatro elementos.

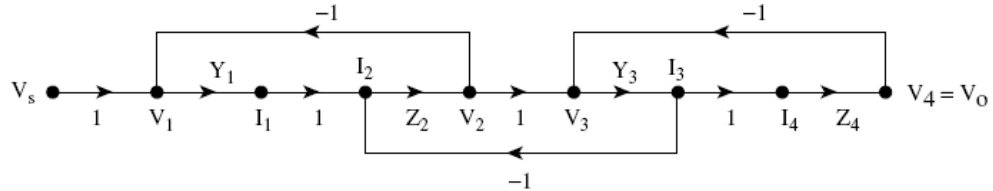


Fig. 2.14. Diagrama de flujo de señal

Paso 1.-  $V_1 = V_s - V_2$ ,  $V_3 = V_2 - V_4$ , . . . ,  $V_{2n-1} = V_{2n-1} - V_{2n}$

Paso 2.-  $I_2 = I_1 - I_3$ ,  $I_4 = I_3 - I_5$ , . . . ,  $I_{2n} = I_{2n-1}$

Paso 3.-  $V_2 = Z_2 I_2$ ,  $V_4 = Z_4 I_4$ , . . . ,  $V_{2n} = Z_{2n} I_{2n}$

Paso 4.-  $I_1 = Y_1 V_1$ ,  $I_3 = Y_3 V_3$ , . . . ,  $I_{2n-1} = Y_{2n-1} V_{2n-1}$

Se pueden emplear superficies para poder cambiar el signo de los integradores resultantes.

## 2.6 Descripción de la técnica Redes Escalera

- Paso 1.- Obtener la red pasiva normalizada a un radian de acuerdo el orden encontrado por medió, en base al tipo de aproximación del filtro y a las especificaciones necesarias para su desarrollo
- Paso 2.- Obtener los valores de los elementos para la red pasiva provistos en tablas como los proporcionados en [18]



- Paso 3.-Se procede a formar la red pasiva y desnormalizar los valores de los elementos para que el filtro trabaje a la frecuencia establecida, empleando

$$\Omega_f = \frac{\text{Frecuencia} \cdot \text{deseada}}{\text{Frecuencia} \cdot \text{que} \cdot \text{se} \cdot \text{tiene}} \quad (19)$$

- Paso 4.- Desnormalizar en impedancia para ajustar los valores para los elementos, sin modificar la frecuencia de operación.
- Paso 5.-Por medio de las ecuaciones de voltaje y corriente de acuerdo a como se estableció en el punto 2.4.3 se forma un diagrama de flujos con la estructura en escalera

Se puede realizar un filtro escalera también por sustitución de elementos equivalentes por lo que el paso 5; sería sustituir los elementos inductivos y/o capacitivos por las celdas activas correspondientes (inductores activos, capacitores activos, resistores).

# Capítulo 3

## Celdas propuestas en modo corriente

### 3.1 Introducción

La mayoría de los circuitos realizados en modo corriente emplean celdas, como son espejos, amplificadores de corriente, o como es en las topologías ya existentes el uso de OTAs. Uno de los objetivos de la tesis es el realizar filtros con el FVFCs, celda que es muy recurrida en el diseño de bajo voltaje, [12].

Se presenta entonces un amplificador en corriente, una celda bicuadrática en modo corriente, para poder emplearla en redes salto de rana con el propósito de emplearla en el diseño de un filtro pasa-bandas. Un inductor activo también empleando el FVFCs.

La estructura del capítulo es la siguiente. En la sección 3.2 se estudia el sensor de corriente de bajo voltaje; y la justificación del uso del mismo, como es que presenta un nodo de baja impedancia el cual será empleado para realizar la suma de corrientes. En la sección 3.3 se presenta una celda que permitirá generar un bloque bicuadrático, mientras la sección 3.4 muestra una celda cuya respuesta es similar a la de un inductor en un cierto rango de frecuencias.

### 3.2 FVFCs Sensor de corriente de bajo voltaje

La celda FVF, una celda que se usualmente se emplea como seguidor de voltaje (como indican sus siglas en ingles *flipped voltage follower*),

puede ser empleada como un circuito que sensa corriente [13] y, dependiendo de cómo se use, se puede implementar para lograr copias de la corriente de entrada o para la obtención de etapas clase AB [13].

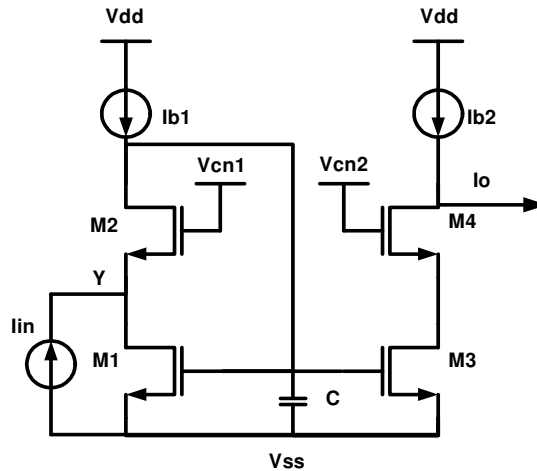


Fig. 3.1.- FVF Sensor de Corriente

Para definir las condiciones de polarización se puede dividir el circuito en dos secciones, de tal forma que primera etapa, pertenece a la estructura de un FVF, y la segunda es una etapa cascode.

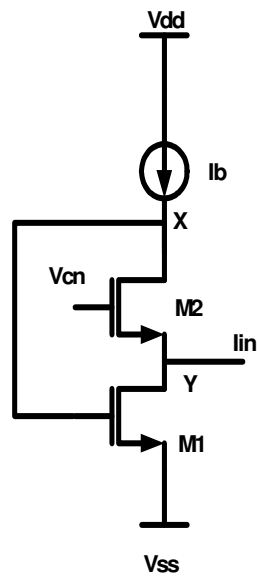


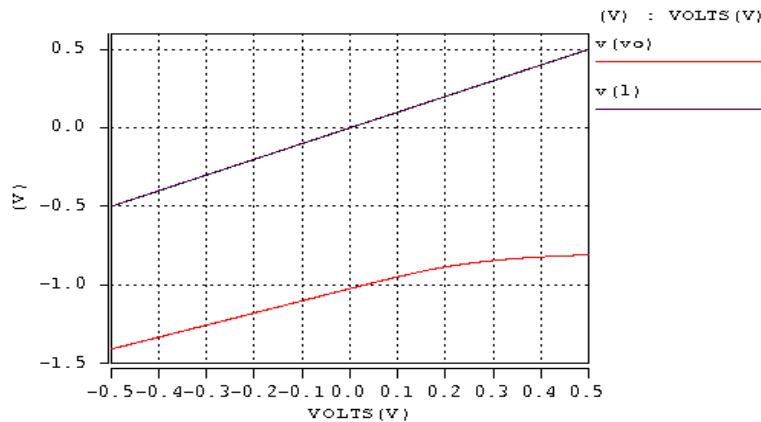
Fig. 3.2.- Flipped Voltaje Follower (Seguidor de Voltaje invertido)

El FVF es una celda que tiene una retroalimentación serie paralelo lo cual es una ventaja del circuito, ya que disminuye los requerimientos de voltaje y genera un nodo de baja impedancia, si se considera que todos los transistores operan en la región de saturación, se introduce una corriente lin por el nodo Y que se muestra en la Figura 3.1. Aunque esta corriente presente variaciones, la baja impedancia del nodo Y hace que el valor de voltaje no cambie y permanezca casi constante.

Las variaciones de corriente que existen en el nodo Y se traducen en cambios de voltaje presentes en el nodo X; los cuales pueden ser empleados para generar replicas de la corriente lin por medio de la etapa cascode.

Este circuito puede operar con bajos requerimientos de voltaje [12] [13], con  $V_{DD-SS} = V_{th} + 2V_{DSsat}$ .

El rango de voltaje de está celda se encuentra delimitado por  $V_x = V_{GS1} + V_{SS}$ , como se aprecia en la Figura 3.2. Esto presenta una ventaja en modo corriente, ya que con el escalamiento de la tecnología se reduce el rango en voltaje, ya que el voltaje de umbral se reduce.



**Fig. 3.3.- Análisis de DC del circuito de la Fig 3.2. en azul se muestra la entrada de voltaje que se introdujo en Vcn que es de  $\pm .5V$  y en rojo la salida.**

Se puede observar en la Figura 3.3 que el rango en voltaje de la entrada, esta delimitado por  $V_{GS1}$ , pero muestra que el nodo Y efectivamente tiene baja impedancia, la celda en ese caso es usada como seguidor de voltaje, por tal motivo se espera que tenga una baja impedancia de salida .

Las funciones de  $V_{cn1}$  y  $V_{cn2}$  son controlar los  $V_{DS}$  de los transistores M3 y M1; pues los requerimientos de conexión en ambas ramas pueden ser distintos.

La etapa cascode, mostrada en la Figura 3.4, es la encargada de tomar los cambios de  $V_{gs1}$  y presentar esas transiciones en la salida en forma de una corriente. Esta etapa lo que hace es proveer una mayor impedancia de salida y así lograr una mejor transferencia de corriente a la carga del circuito, como se muestra en las Figuras 3.5 y 3.7.

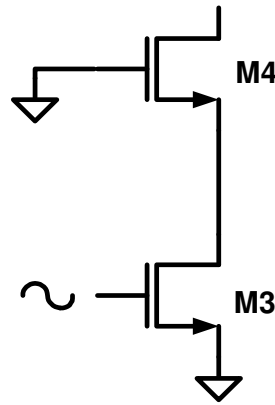


Fig. 3.4.- Etapa cascode

De esta forma, los potenciales que definen la polarización el circuito son los siguientes.

$$V_x = V_{GS1} + V_{SS} \quad (20)$$

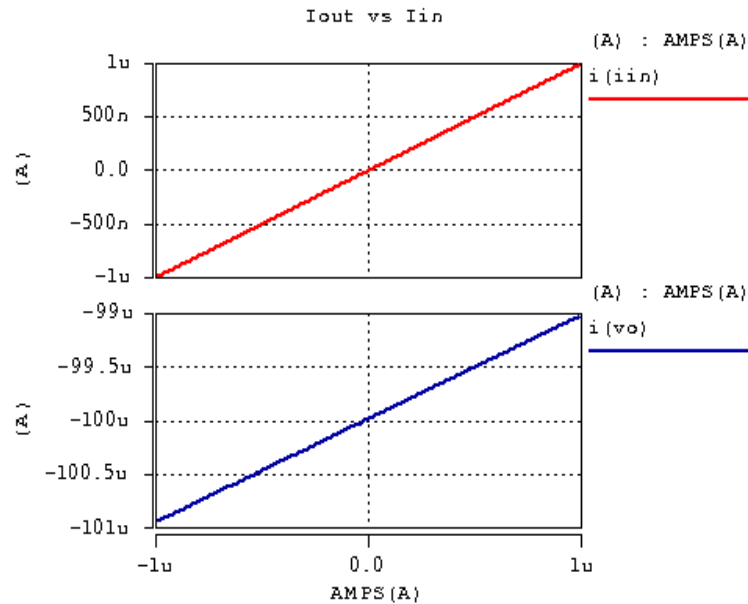
$$V_{G2} = V_{cn} + V_{ss} \quad (21)$$

$$V_y = V_{cn} - V_{GS2} + V_{ss} \quad (22)$$

El valor de la fuente de voltaje de polarización  $V_{cn}$  referenciada con  $V_{ss}$  es

$$V_{cn} \approx V_{GS2} + V_{DSsat} \quad (23)$$

Donde el valor de esta fuente tiene dependencia en un pequeño porcentaje del efecto cuerpo que tiene M2, que afecta el voltaje umbral  $V_{th}$  de M2 cambiando así el valor de  $V_{DSsat2}$ . Esto, a su vez, modifica el valor de  $V_{GS2}$  alrededor de un 10% a un 20% del valor calculado.



**Fig. 3.5.- Curvas de DC del espejo de bajo voltaje donde se observa la copia de corrientes. En azul se muestra el barrido de la corriente de entrada  $i_{in}$  y en rojo la corriente de salida del espejo**

### 3.2.1 Respuesta en pequeña señal del sensor de bajo voltaje.

Como ya se menciona, los cambios de corriente en pequeña señal que reciba M1 se verán reflejados directamente en  $V_{gs1}$ , lo cual quiere decir que el parámetro que tiene cambios es la transconductancia de M1, por lo cual su impedancia de fuente estará dada por la ecuación:

$$Z_x = 1/gm_1 \quad (24)$$

La impedancia de baja frecuencia en el nodo Y se puede calcular observando que el transistor M1 es el que tiene cambios respecto a su voltaje gate-source, mientras  $V_{GS2}$  M2 se encuentra fijo, debido a que la corriente de M2 es constante.

En el caso en el que el transistor M1 recibe los cambios debidos a la entrada, esto se puede visualizar en la Figura 3.6, donde se ha colocado una fuente arbitraria  $I_x$ .

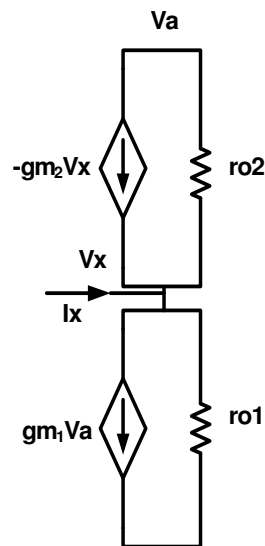


Fig. 3.6 Flipped Voltage Follower modelo a pequeña señal sin capacitancias parásitas

De acuerdo con [12] se tiene que la expresión para la impedancia en baja frecuencia en el nodo Y, en la celda es

$$\frac{V_x}{I_{in}} \approx \frac{1}{g_{m_2} g_{m_1} r_{o_1}} \quad (25)$$

De acuerdo con (25) el nodo "Y" que esta marcado en la Figura 3.2 tiene mas baja impedancia con respecto del nodo "X. Dado que la etapa cascode tiene una impedancia en baja frecuencia igual a

$$Z_{out} \approx g_{m_4} r_{o_4} r_{o_3} \quad (26)$$

La transferencia de corrientes es aceptable; hay una variación entre el 5% -10% del valor estimado para la corriente de salida, con respecto a la corriente de entrada como se puede observar en la Figura 3.7.

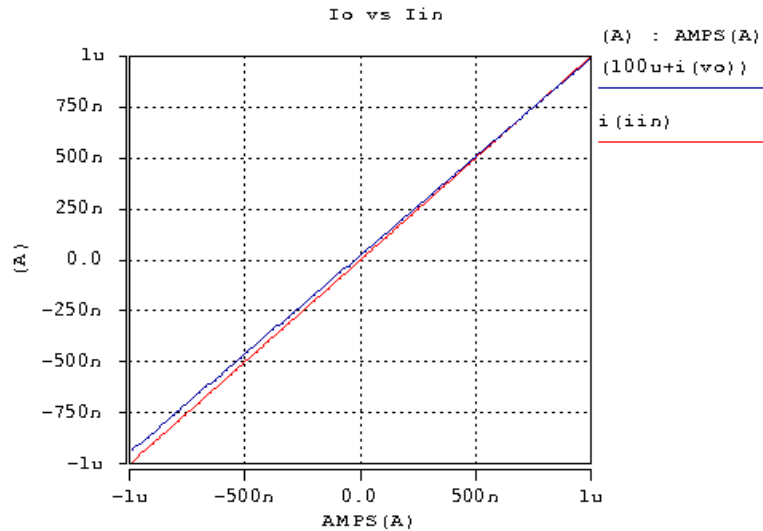


Fig. 3.7.- Error en la copia de corrientes  $\pm 10\%$  del valor estimado, en azul la corriente de entrada y en rojo la corriente de salida

Se considera en el nodo X la capacitancia asociada  $C=C_{gs1}+C_{gs3}+C_x$ ; donde  $C_x$  es una capacitancia lineal de carga para poder modificar la frecuencia de corte.



$$\frac{io}{i_{in}} = \frac{gm_1/C}{s + gm_1/C} \quad (27)$$

Esta respuesta se obtiene considerando que  $gm_3=gm_1$ ; reacomodando (27):

$$\frac{io}{i_{in}} = \frac{1}{s \frac{gm_1}{C} + 1} \quad (28)$$

Se observa la respuesta típica de un pasa-bajas cuya frecuencia de corte es,  $\omega_o = gm_1/C$  como se muestra en la Figura 3.8.

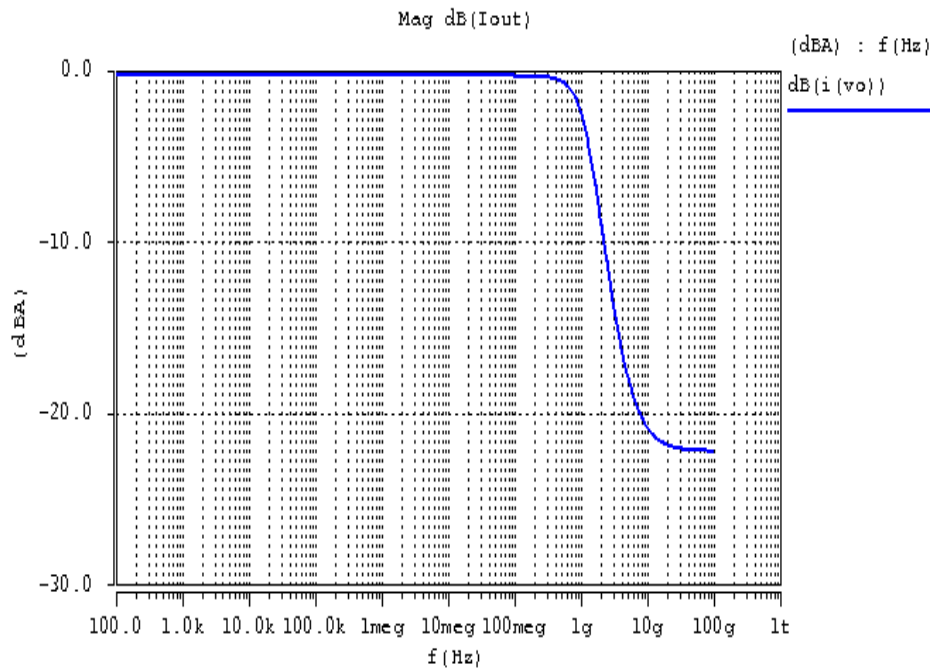


Fig. 3.8.- Respuesta AC del espejo de bajo voltaje

Como se muestra la ecuación (28) el denominador indica que el ancho de banda  $BW=gm_1/C$ .

### 3.3 Celda para generar módulos bicuadráticos

De acuerdo con el procedimiento para las redes leapfrog se suelen emplear funciones de transferencia para poder realizar alguna determinada función en algún lazo local. En esta sección se propone el siguiente esquema para la celda básica, que será utilizado para obtener funciones bicuadráticas para ser empleadas en la síntesis de redes leapfrog.

La Figura 3.9 muestra la celda diferencial propuesta, con entradas A y B.

Realizando el análisis de corrientes se obtienen las siguientes relaciones.

$$I_{D3} = \alpha I_{D1} \quad (29)$$

$$I_{D7} = \alpha I_{D5} \quad (30)$$

$$I_{d1} = Ib_1 + i_{in}^+ + I_{o2} \quad (31)$$

$$Id_3 = Ib_2 - io_1 \quad (32)$$

$$Id_5 = Ib_3 - io_1 + i_{in}^- \quad (33)$$

$$io_1 = Ib_2 - Id_3 \quad (34)$$

$$i_{o_2} = I_{b_4} - I_{d_7} \quad (35)$$

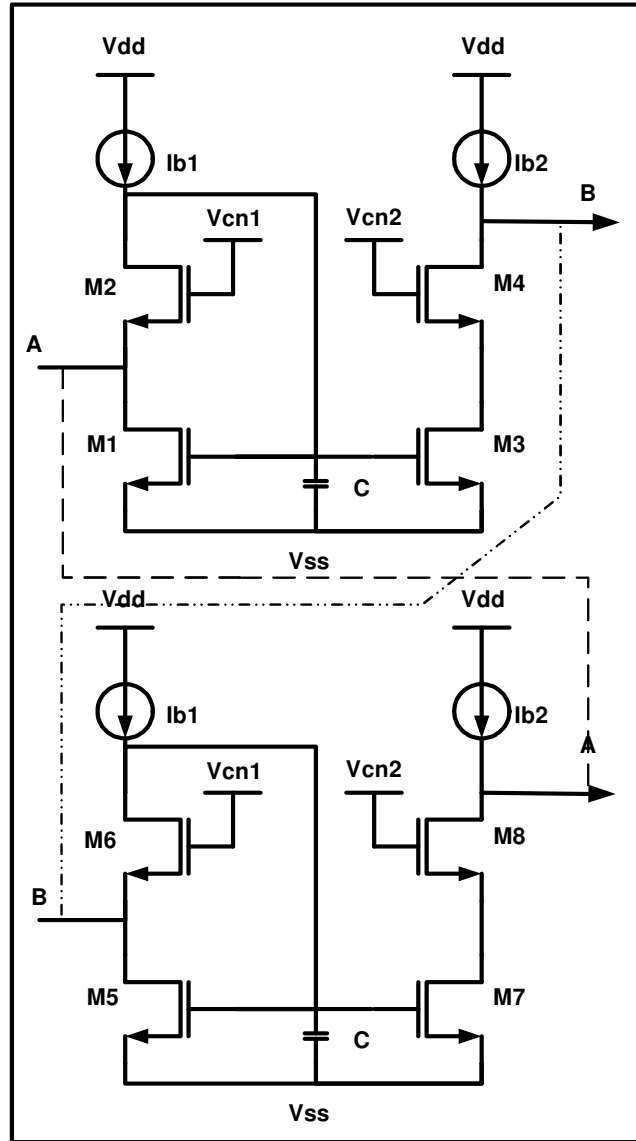


Fig. 3.9.- Celda básica en modo corriente

Ahora de las relaciones (29), (31), (34)

$$i_{o_1} = -\alpha i_{in}^+ - \alpha i_{o_2} \quad (36)$$

Lo mismo de las ecuaciones (29), (32), (35)

$$io_2 = -\alpha i_{in}^- + \alpha io_1 \quad (37)$$

De 29 y 30 se obtienen las siguientes relaciones

$$io_1 = \frac{-\alpha}{1+\alpha^2} (i_{in}^+ - \alpha i_{in}^-) \quad (38)$$

$$io_2 = \frac{-\alpha}{1+\alpha^2} (-\alpha i_{in}^+ + i_{in}^-) \quad (39)$$

De donde se obtiene dependiendo de las condiciones de  $\alpha = (gm_3/gm_1)$  que una señal es atenuada mientras la otra amplificada; además se observa que se puede obtener un cambio de signo, según se requiera; lo mismo con las salidas, estas son invertidas, una respecto de la otra.

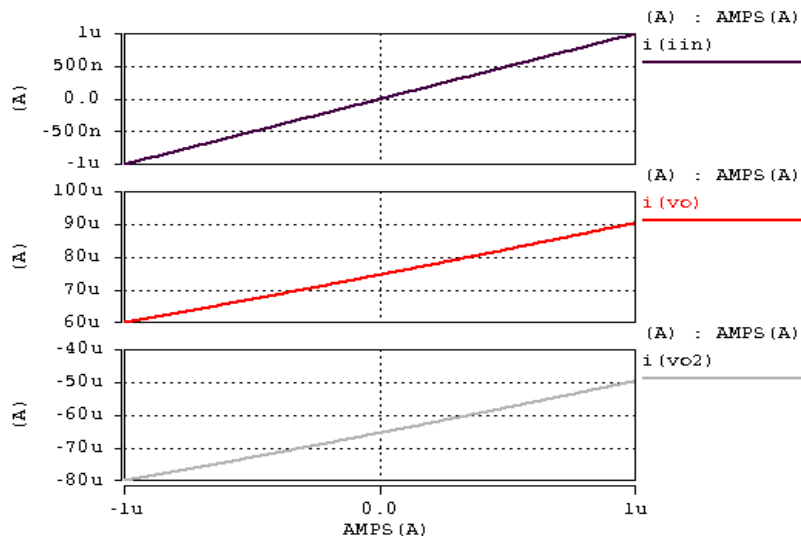


Fig. 3.10.- Curvas de DC de la celda de la Figura 3.9

### 3.3.1 Respuesta en frecuencia de la celda para generar módulos bicuadráticos

La respuesta en frecuencia del circuito esta dada por las expresiones:

$$I_{o_1}(s) = \frac{(1/gm_{1-5})}{s^2 + (2gm_1/C_x)s + (gm_1/C_x)^2} \quad (40)$$

$$I_{o_2}(s) = \frac{1/gm_{1-5}}{s^2 + (2gm_1/C_x)s + (gm_1/C_x)^2} \quad (41)$$

Como se puede observar en la Figura 3.11 la celda actúa como un amplificador de corriente con una ganancia de 60dB. El circuito es simétrico y con salida diferencial, como se aprecia en las gráficas de fase y magnitud.

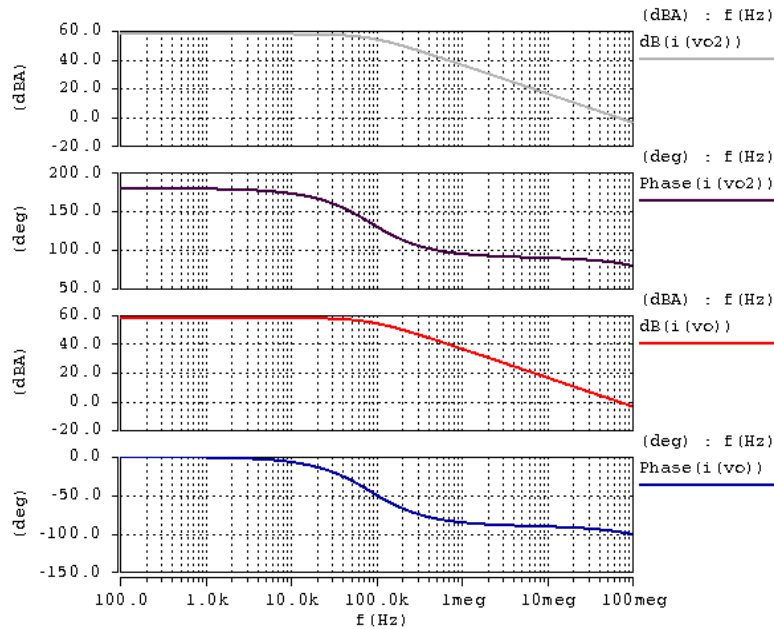


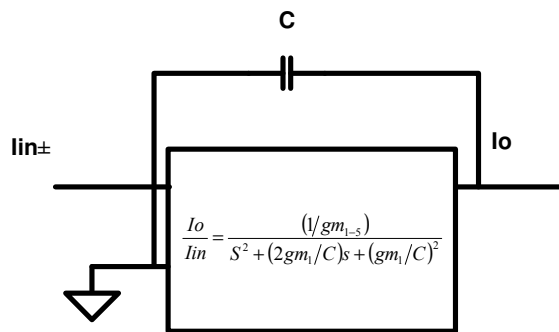
Fig3. 11.- Curvas de AC de la celda de la Figura 3.9

Para poder realizar los módulos bicuadráticos, se tiene que tomar en cuenta que la celda por si sola no proporciona un polinomio de la forma.

$$F(s) = \frac{\alpha s}{s^2 + \beta s + \gamma} \quad (42)$$

De acuerdo con [19] sería la función de transferencia esperada de un modulo bicuadrático. Por tanto hay que generar el cero del denominador para poder emplear la celda en la estructura leapfrog.

La configuración a bloques para la realización de la celda es la siguiente



**Fig. 3.12.- Estructura a bloques de la celda bicuadrática**

El capacitor C en la Figura 3.12 inserta un término en el numerador de (40), y se puede obtener una analogía para la función (42) que según con [19] es la respuesta de un módulo bicuadrático.

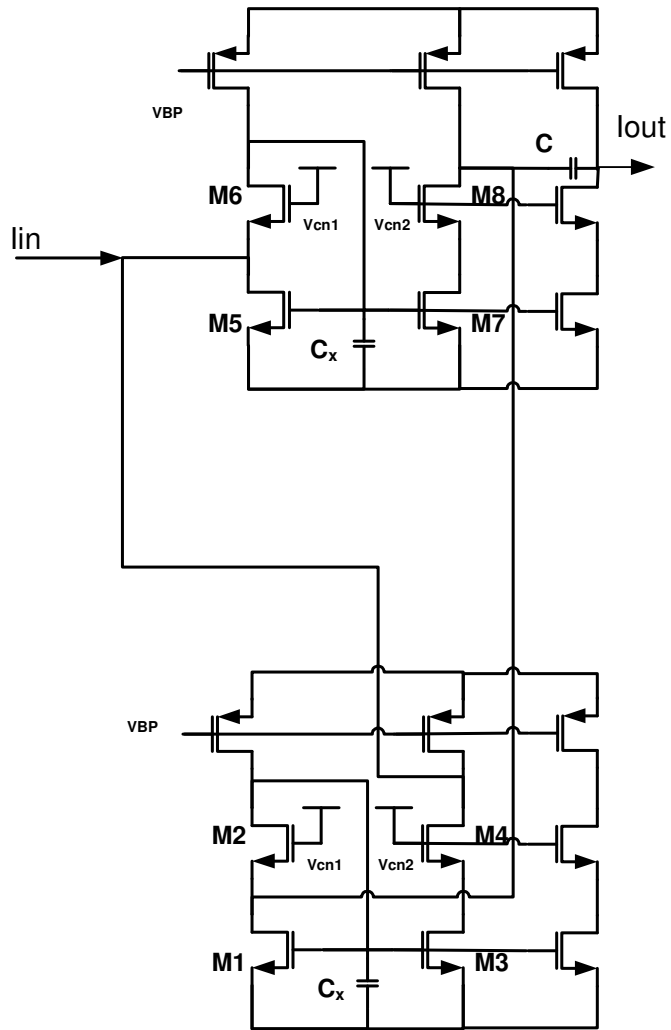


Fig. 3.14.- Diagrama celda Bicuadrática en modo corriente

De acuerdo con esto la influencia del capacitor se ve reflejada en la función de transferencia.

$$H(s) = \frac{s \left( \frac{gm_{1-5}}{C} \right)}{s^2 + (2 gm / C_x) s + (gm_1 / C_x)^2} \quad (43)$$

La respuesta del módulo bicuadrático en AC es la siguiente.

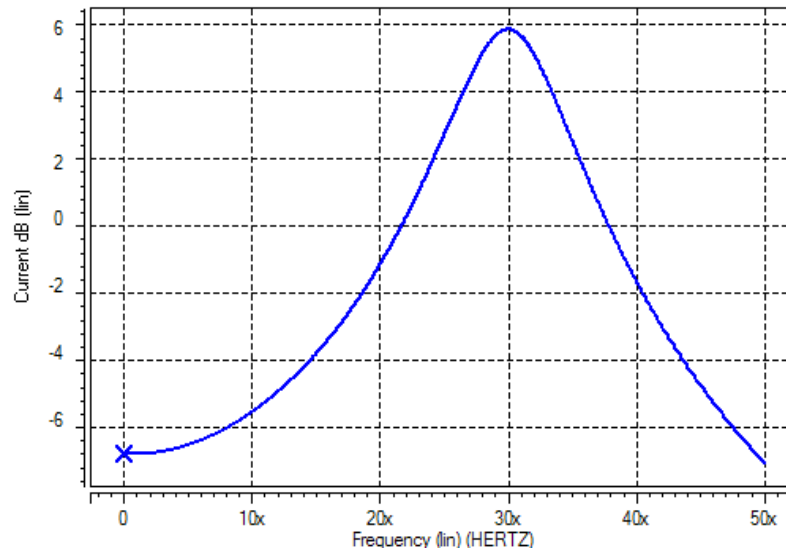


Fig. 3.15.- Gráfica de análisis de AC del módulo bicuadrático

Como se puede apreciar en la Fig. 3.15, se puede ver la influencia del cero de la ecuación (43), y la influencia de los polos complejos del denominador.

### 3.4 Inductor Activo

Se han revisado esquemas de inductores como los mostrados las referencias [19], [20], [21], [22].

Se revisaron las formas de implementar un inductor activo; una es empleando escaladores de impedancia y otra con giradores. Los principios para realizar un inductor activo se basan mucho en la definición dada por la matriz de transmisión, ya sea como un convertidor



generalizado de impedancias, o como un inversor generalizado de impedancias.

GIC.

$$\text{GII} \quad [A] = \begin{bmatrix} k & 0 \\ 0 & k/f(s) \end{bmatrix} \quad (44)$$

$$[A] = \begin{bmatrix} 0 & \pm 1/g_2 \\ \pm g_1 & 0 \end{bmatrix} \quad (45)$$

La estrategia que se siguió para esta celda fue directamente con el retardo de la señal por lo que se toma en cuenta la definición del inductor en el dominio de Laplace

$$V = sL \cdot I \quad (46)$$

Sustituyendo para (46)  $s=j\omega$  se puede observar que el voltaje esta defasado  $90^\circ$  respecto a la corriente.

Para poder realizar un circuito que tenga un desfase de  $90^\circ$  en la corriente, se requiere poner una constante de tiempo que permita retardar la respuesta en la corriente; esto se logra de la siguiente manera.

Partiendo del principio de que este circuito puede tener representación del voltaje de entrada como:

$$V_{in} = I_{in} \cdot Z_{in} \quad (47)$$

Al colocarse una entrada de la forma

$$I_{in} = A_o \text{sen}(\omega t) \quad (48)$$

Sustituyendo en (48)

$$V_{in} = A_o \text{sen}(\omega t) \cdot Z_{in} \quad (49)$$

La entrada del circuito no tiene un cambio de fase el cambio de fase se produce al desacoplar indirectamente la etapa de entrada con la de salida, como muestra la Figura 3.16.

Cuando se introduce una corriente  $I_{in}$ , en el nodo de baja impedancia "Y", el transistor M1 en la Figura 3.16 tiene cambios en el voltaje  $V_{gs1}$ ; si se puede realizar un retardo en ese punto, la influencia se manifestará en la salida, pues la trayectoria de la señal en ese punto es crucial, debido a que el nodo X es el que recibe los cambios de voltaje.

Con el buffer, al desacoplarlo se le permite al transistor M1 romper indirectamente la influencia del nodo X con la etapa de salida, obteniendo el retardo, generado por medio de la constante de tiempo formada por el capacitor "C" y el resistor "R" arbitrarios que se colocan en el nodo X.

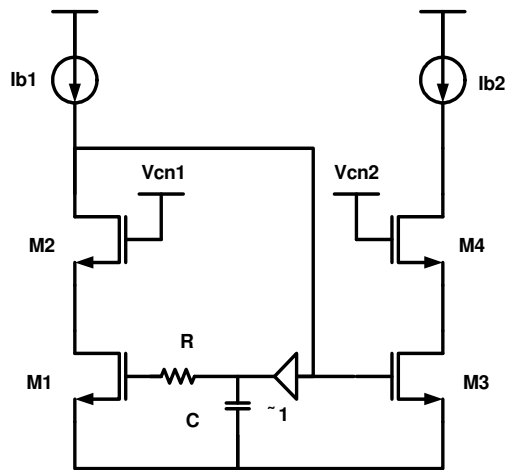


Fig. 3.16.- Inductor activo

La Figura 3.17 presenta la respuesta de magnitud y fase de la celda, donde se indica cual es el rango de frecuencias donde la celda opera como inductor, que es el rango comprendido entre 3MHz y 10MHz

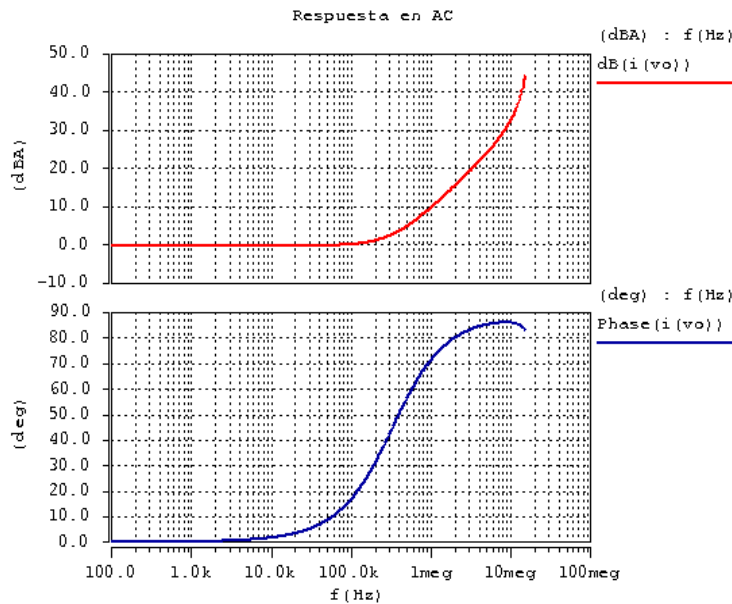


Fig. 3.17.- Análisis AC de la salida de la celda

El resultado esperado solo es en un rango; se puede ver en la Figura 3.17, el punto donde cumple casi con los 90° de desfase es solo para unas cuantas frecuencias. Se hace ver que en una primera aproximación la idea funciona, pero debido a que existen parásitos y no es ideal el circuito; pues hay efectos como los que describe la referencia [19].

En el caso de los efectos parásitos cuando se trabaja con la matriz de transmisión es debido a que los elementos  $a_{11}$  y  $a_{22}$  no son 0. Lo que provoca una función como dice [19] de la forma

$$Z_{eq} = \frac{sC + g_b}{g_a(sC + g_b) + g_1g_2} \quad (50)$$

Donde  $g_b$ ,  $g_a$  son admitancias diferentes de 0 en los puertos de entrada y salida de la red de dos puertos denominada girador, y  $g_1$ ,  $g_2$  son las admitancias mutuas de dicha red. Que como se podrá observar en la ecuación (51) se obtiene un tipo similar de respuesta.

Tomando en cuenta una primera aproximación y sabiendo que M2 y M4 son seguidores de corriente. Se tiene que

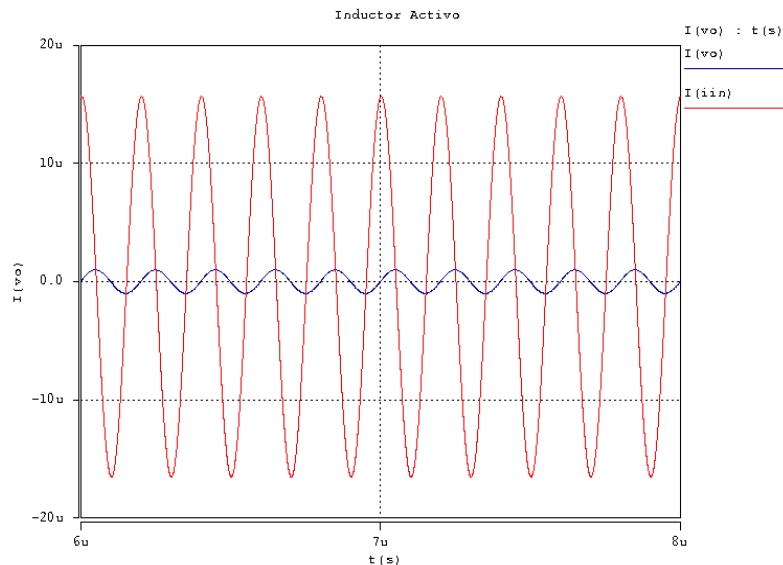
$$\frac{i_o}{i_{in}} = \frac{gm_3}{\frac{1}{ro_1} + \frac{gm_1}{sCR + 1}} \quad (51)$$

Si se desprecia el efecto de modulación de canal de la entrada se tiene la respuesta del inductor, no obstante el efecto existe y por ello la respuesta se encuentra acotada en un rango de frecuencias y esta presente la existencia de polos que limitan el comportamiento inductivo.

$$\frac{i_o}{i_{in}} \approx -\frac{gm_2}{gm_1}(sCR + 1) \quad (52)$$

. La respuesta en transiente, Figura 3.18, muestra el desfase de 90°, provocado por el retardo insertado en la trayectoria directa.

Se puede apreciar el comportamiento inductivo en esas frecuencias esta delimitado por la respuesta en fase del circuito ya que es una condición para que trabaje como inductor.



**Fig. 3.18.- Análisis transiente del inductor aterrizado**

# Capítulo 4

## Resultados: Filtros Leapfrog y filtro escalera.

### 4.1 Introducción.

En este capítulo se presentan los resultados obtenidos de los filtros leapfrog, los cuales fueron implementados con las celdas descritas en el capítulo anterior y un filtro escalera, en donde fue empleado el inductor activo hecho con FVFCS.

Estos resultados que permiten evaluar la respuesta de los circuitos realizados, se obtienen de simulaciones realizadas en HSPICE 2004 con modelos BSIM3V3. La tecnología elegida es para el proceso CMOS de 0.5 $\mu$ m de AMI Semiconductors.

Se simulan las estructuras considerando que las capacitancias máximas no deben sobrepasar los 20pF debido al consumo de área, la cual excedería el área asignada para fabricación.

Se dan las especificaciones de dimensiones y valores de elementos empleados en los filtros así como el diagrama completo de las celdas. Se simulan las estructuras, considerando sus respuestas en AC, análisis de esquinas y distorsión de los circuitos, así mismo, se presentan los layouts correspondientes.

La estructura de este capítulo es la siguiente. En la sección 4.2 se enuncia el tipo de modelos de tolerancia a variaciones de proceso realizados en los circuitos. En la sección 4.3 se presenta un filtro pasa-

bajas leapfrog, la comparación con una estructura en cascada, y el layout del circuito.

En la sección 4.3 se presenta un filtro pasa-bandas leapfrog, y los análisis correspondientes. La sección 4.5 se muestra un filtro pasa-altas leap-frog. Por último en la sección 4.6 se presenta el esquema de un pasa altas red escalera con el inductor activo visto en el capítulo anterior.

## 4.2 Modelos de tolerancias (Monte - Carlo) y esquinas

Todas las simulaciones serán realizadas en los casos nominales, y con amplias tolerancias en las condiciones de proceso ( $W$ ,  $L$ ) y voltaje umbral ( $V_{th}$ ), espesor de oxido ( $t_{ox}$ ).

De acuerdo con [39], [40], [41], [42], [43], [44], se emplearon estos análisis para poder contemplar y demostrar que los circuitos son robustos ante variaciones de proceso.

Para los modelos de esquinas se emplearon los de la tecnología AMI de 0.5  $\mu\text{m}$ , con optimización en los parámetros de temperatura, para los casos (Slow - Slow), (Fast - Fast), (Slow - Fast), (Fast - Slow) [39], [40].

Tabla 4.1.- Detalles en los análisis Monte - Carlo

Parámetros	Var. Absoluta	Var. Relativa
$W$	-----	$W \pm 3\sigma_B$
$L$	-----	$L \pm 3\sigma_B$
$t_{ox}$	-----	$3\sigma_B$
$V_{THn}$	$3\sigma_{VT}$	
$V_{THp}$	$3\sigma_{VT}$	

## 4.3 Pasa-bajas leapfrog

El filtro pasa-bajas es uno de los filtros que se emplea ampliamente para el procesamiento de señales.

La respuesta del filtro de acuerdo con la ecuación (53), hace ver que existen dos polos de tal forma que se espera por lo menos una atenuación de 40dB por década.

De acuerdo con el diagrama a bloques, mostrado en la Figura 4.1, es como se planeo la estructura de la Figura 4.2.

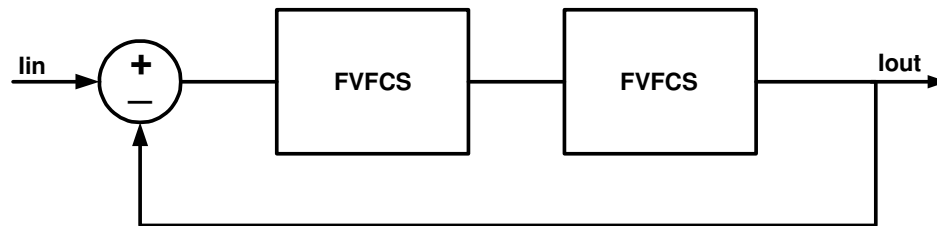


Fig. 4.1.- Diagrama a bloques del filtro pasa-bajas con FVFCS

Cada etapa como se dijo tiene una función de transferencia como (27), de tal forma que la función de transferencia que rige el comportamiento de la celda (Figura 4.2) es (53)

$$H(s) = \frac{(gm_1/C)^2}{s^2 + (2 gm_1/C)s + 2(gm_1/C)^2} \quad (53)$$

Cada etapa provee un polo que puede modificarse la gracias a la retroalimentación y/o el capacitor  $C_x$  de cada etapa, para obtener así un mayor grado de libertad cambiar su valor y desplazarlos en el eje real o imaginario según se desee.

La estructura completa a transistores es mostrada en la Figura 4.2 el lazo de retroalimentación esta dado por el espejo de corriente tipo P que hace que se invierta la corriente para la comparación. E esta celda puede ser modificada a modo de cambiar la ganancia de lazo por un factor K que es dependiente de las dimensiones del espejo.

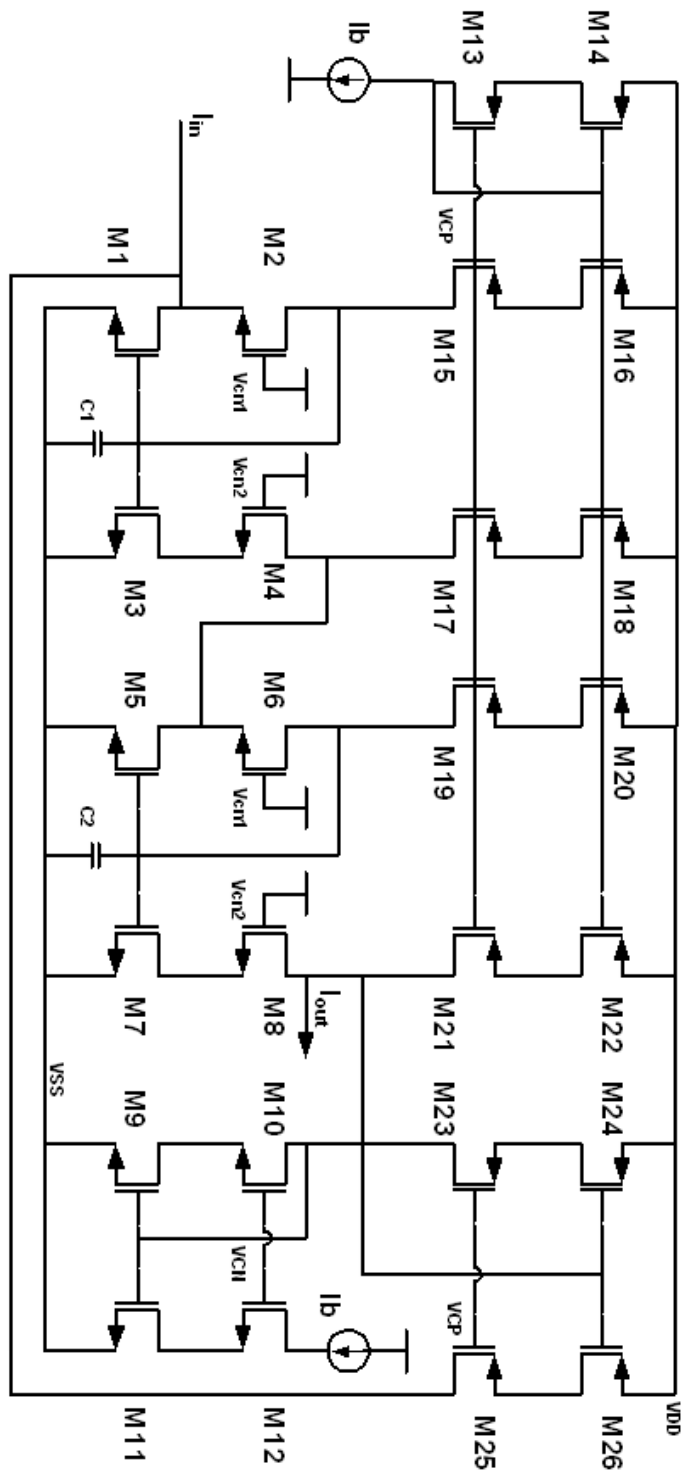
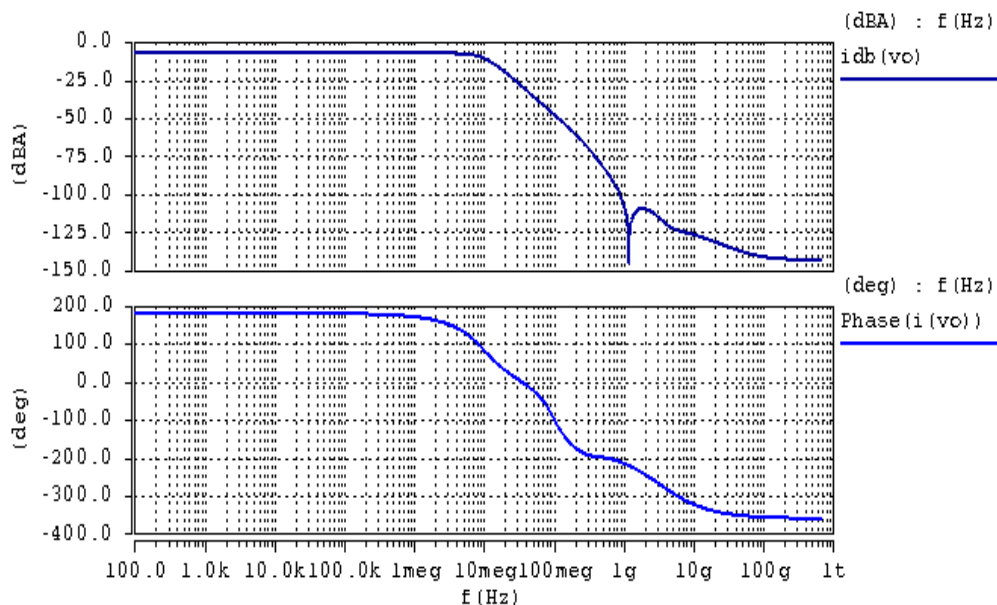


Fig. 4.2.- Filtro pasa-bajas con retroalimentación en corriente

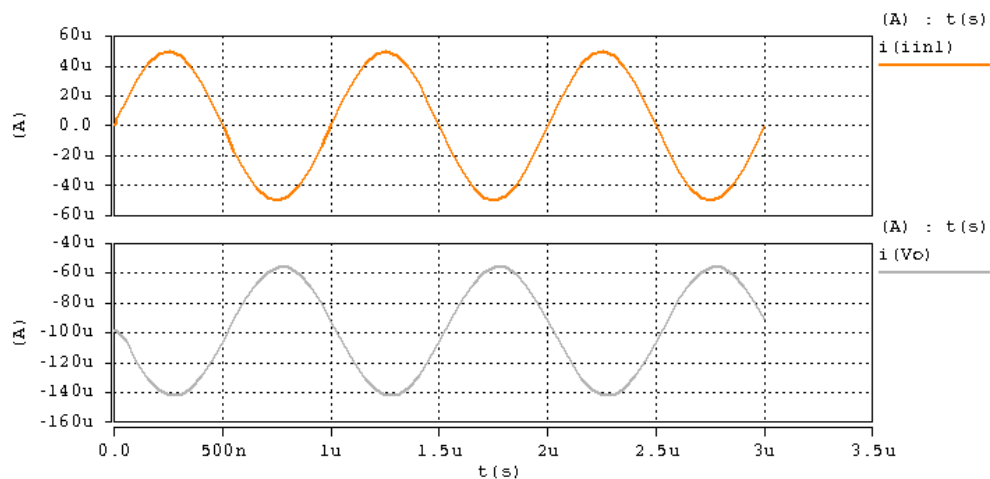


En la respuesta de AC se observa una atenuación de -1dB, que equivale a una atenuación lineal de la señal del 10%. La atenuación en la banda de rechazo, es un factor importante. Usualmente los filtros pasa-bajas Butterworth, tienen la característica principal de proveer una respuesta máximamente plana en la banda de paso, mientras en la banda de rechazo sufren una atenuación lenta no abrupta, de igual forma lineal. En el caso de la estructura mostrada en la Figura 4.3, se muestra que a una frecuencia de 700Mhz corta abruptamente atenuando con mayor rapidez en esas frecuencias.



**Fig. 4.3.- Curva de AC de filtro pasa-bajas con retroalimentación en corriente de polos complejos con FVFCs**

En la Figura 4.4 se muestra la respuesta transitoria de la señal de salida, corroboran las graficas de la respuesta de AC, la cual presenta la atenuación obtenida en la banda de paso, y un desfase de  $180^\circ$ , como se aprecia en la fase de la señal.



**Fig. 4.4.- Frecuencia de la señal de entrada (rojo) ,en azul señal de salida, frecuencia de la señal, 1MHz- 10% de BW**

En la tabla 4.2 se muestran las dimensiones de los transistores y los pasivos utilizados para la realización del filtro pasa-bajas.

**Tabla 4.2.- Detalles de diseño del filtro pasa-bajas Figura 4.2**

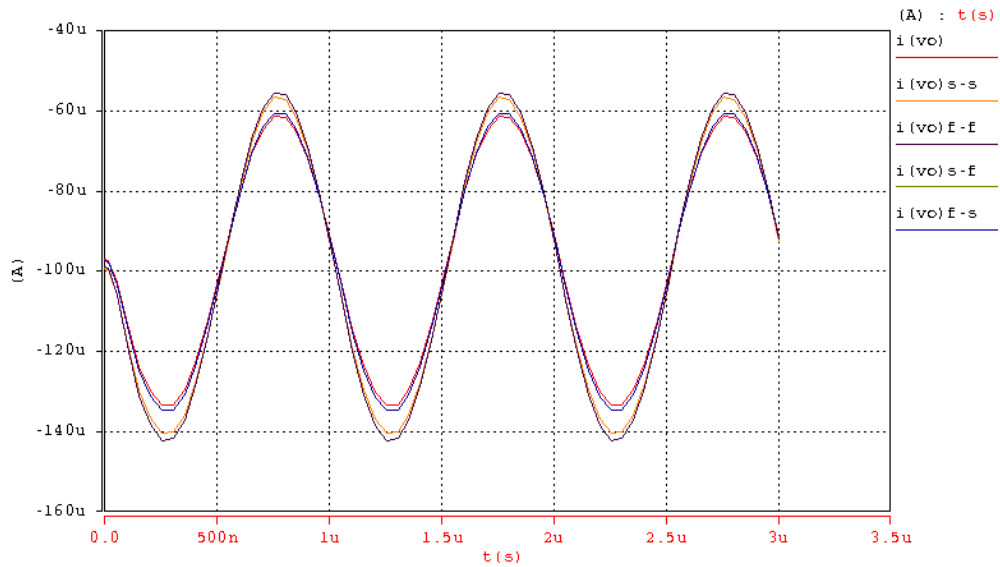
Parámetro	Valor
$L_{P15}, L_{P16}, L_{P17}, L_{P18}$	1.2 $\mu\text{m}$
$W_{P15}, W_{P16}, W_{P17}, W_{P18}$	162 $\mu\text{m}$
$L_{N1}, L_{N2}, L_{N3}, L_{N4}$	1.2 $\mu\text{m}$
$W_{N1}, W_{N2}, W_{N3}, W_{N4}$	54 $\mu\text{m}$
$L_{P19}, L_{P20}, L_{P21}, L_{P22}$	1.2 $\mu\text{m}$
$W_{P19}, W_{P20}, W_{P21}, W_{P22}$	162 $\mu\text{m}$
$L_{N5}, L_{N6}, L_{N7}, L_{N8}$	1.2 $\mu\text{m}$
$W_{N5}, W_{N6}, W_{N7}, W_{N8}$	54 $\mu\text{m}$
$L_{P23}, L_{P24}, L_{P25}, L_{P26}$	1.2 $\mu\text{m}$
$W_{P23}, W_{P24}, W_{P25}, W_{P26}$	162 $\mu\text{m}$
$L_{N9}, L_{N10}, L_{N11}, L_{N12}$	1.2 $\mu\text{m}$
$W_{N9}, W_{N10}, W_{N11}, W_{N12}$	54 $\mu\text{m}$
$L_{P13}, L_{P14}$	1.2 $\mu\text{m}$
$W_{P13}, W_{P14}$	162 $\mu\text{m}$
$I_b$	100 $\mu\text{A}$
$C_1, C_2$	5pF, 10pF

Según los resultados obtenidos en la respuesta transitoria y la respuesta de AC, se puede comprobar el funcionamiento del filtro pasa-bajas. Enseguida se presentan los análisis de variaciones de proceso para el filtro

#### **4.3.1 Análisis de esquinas, distorsión del Filtro pasa-bajas.**

El análisis de esquinas, según [39] el análisis estadístico muestra que el vector de parámetros de selección para prueba  $e$  para los modelos de Spice BSIM3V3 incluye, los parámetros  $V_{th0}$ ,  $x\omega$ ,  $xl$ ,  $tox$ ,  $u0$ , que son voltaje de umbral sin polarización del substrato, distancia de traslape del ancho del canal, distancia de traslape del la longitud del canal, espesor del oxido, y movilidad de portadores. A diferencia del análisis Montecarlo en el cual se define la variación de un parámetro durante la simulación, el análisis de esquinas proviene de un vector acotado de datos obtenidos experimentalmente de obleas para una tecnología, y que gracias a herramientas matemáticas de logra traducir en un modelo con parámetros modificados [39].

Se puede observar en la Figura 4.5, que la amplitud de la señal sinusoidal varió, y que la fase se mantuvo constante, entonces se puede aseverar que el sistema es robusto ya que la variación en la banda de paso fue mínima, que no existe una contribución, la señal de salida no tuvo un cambio de fase se mantuvo constante.



**Fig. 4.5.- Análisis de esquinas de la corriente de salida en las variaciones (slow - slow), (fast - fast), (slow - fast), (fast - slow), para el filtro pasa-bajas**

Los parámetros incluidos en el análisis de Montecarlo Figura 4.6 donde se incluyeron el espesor del oxido de compuerta ( $t_{ox}$ ), movilidades ( $\mu_n$ ,  $\mu_p$ ), los voltajes de umbral principalmente ( $V_{th0p}$ ,  $V_{th0n}$ ), ancho (W) y largo (L), del transistor, no modificaron significativamente la respuesta de salida, las variaciones se dieron en la atenuación en la banda de paso, como se pudo comprobar con el análisis de esquinas.

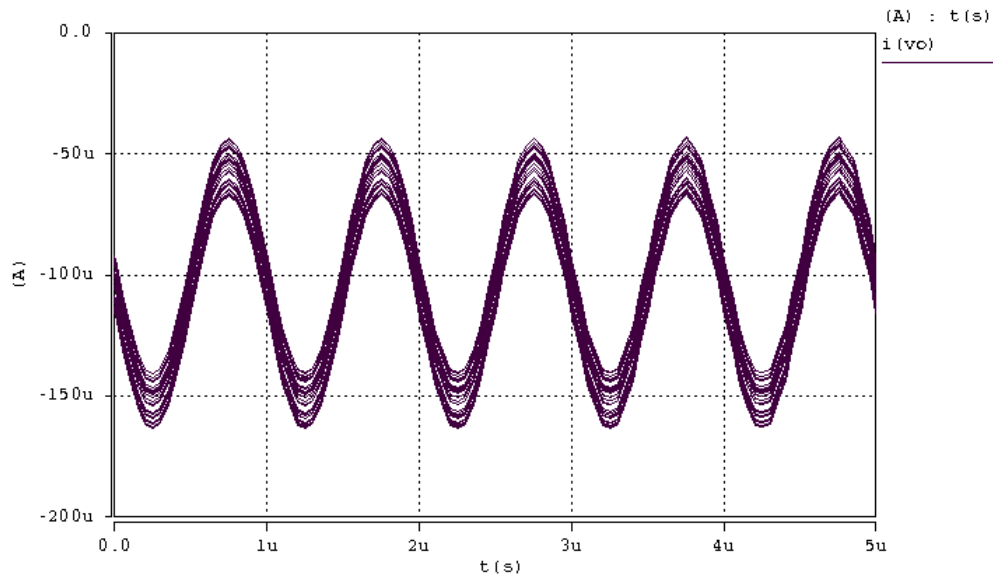


Fig. 4.6.- Análisis de Monte-Carlo de la respuesta transitoria

Por último, en la Figura 4.7 se muestra que la distorsión armónica total de la celda es del 1.15%. La ganancia de la frecuencia fundamental con respecto a la segunda armónica es de 33.3 dB, un valor aceptable considerando que la distorsión por el efecto de modulación de canal es inevitable.

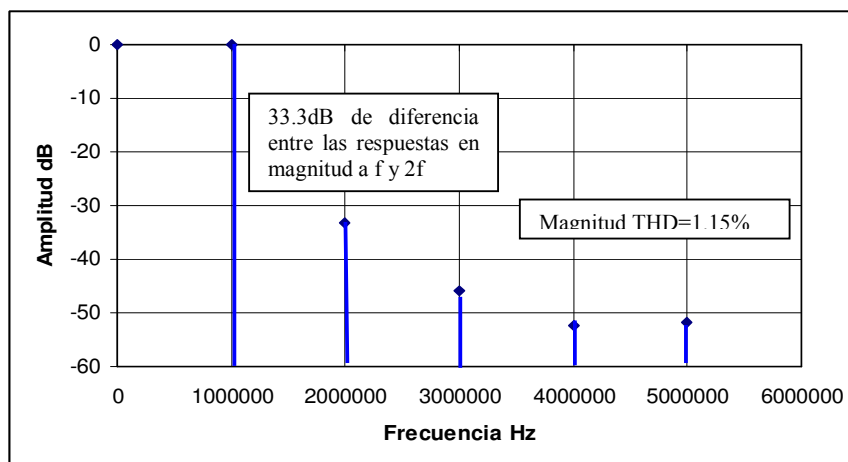


Fig. 4.7.- Distorsión Armónica del filtro pasa-bajas

De acuerdo con las características propias del circuito la tabla 4.3 muestra los detalles del desempeño del mismo.

**Tabla 4.3.- Desempeño del Filtro Pasa-Bajas**

Parámetro	Valor
Frecuencia de corte ( fo )	9.5MHz
Consumo de potencia	.883Mw
Distorsión THD	2.15%
Ganancia DC	-1dB
Error de Ganancia	10.9%

#### **4.3.2.Layout Filtro Pasa-bajas y simulación post Layout**

Dentro de las consideraciones tomadas para el diseño del Layout se considero necesario el buen acoplamiento de transistores, ya que existen copias de corriente o la transmisión de las mismas, por ello se requiere un buen acoplamiento entre transistores, razón por la cual se realizaron las estructuras interdigitadas tanto para los FVFCS como para la alimentación y polarización de los mismos.

La respuesta de salida se ve afectada como se predijo en el nivel de atenuación en la banda de paso, al final la respuesta se ve degradada un 3% más del que se había observado, en la simulación previa al diseño

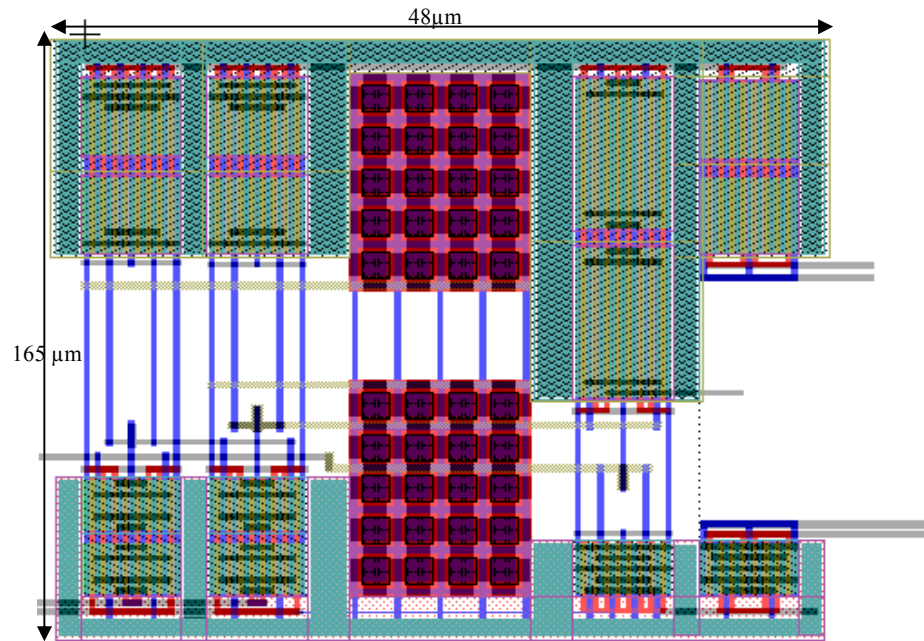


Fig. 4.8.- Layout del filtro pasa-bajas

Se observa que la frecuencia de corte se degrada de 10Mhz a 8Mhz, hecho que hace pensar en el efecto de elementos parásitos

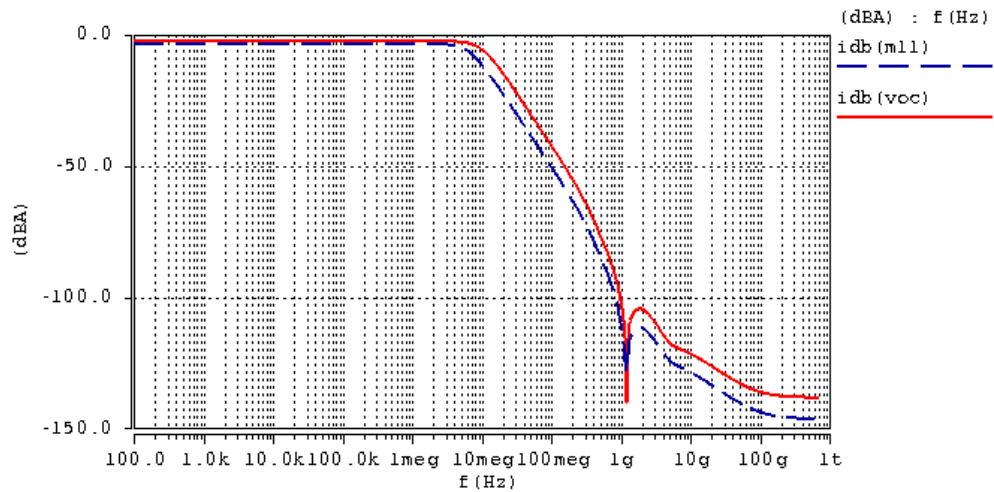


Fig. 4.9.- Respuesta en AC, en azul respuesta layout en rojo respuesta simulación

#### 4.4 Filtro Leapfrog Pasa-banda.

Se presento en el capítulo 3 la estructura principal para poder desarrollar el filtro pasa-bandas. La Figura 4.10 muestra el diagrama de la celda para implementar la respuesta pasa-bandas. Se considero el diseñar la celda con una frecuencia central de 30Mhz, en discos duros y algunas aplicaciones de TV UHF, incluso para aplicaciones de telefonía celular de envío de mensajes en frecuencias intermedias [25].

La figura 4.10 muestra el diagrama a bloques de la estructura, donde B1, B2, B3, son los bloques bicuadráticos, los puntos de suma de señal son los nodos de baja impedancia característicos de los FVFCS todo esto documentado en el capitulo 3.

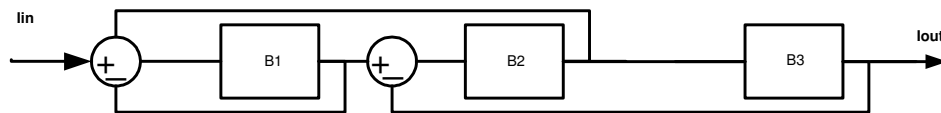


Fig. 4.10.- Diagrama a bloques del filtro pasa-bandas leapfrog

.Se obtiene una atenuación de 1dB es decir un error del 10.8%, en la banda de paso, un margen aceptable para tener integridad de señal. La selectividad del filtro esta impuesta por el factor de calidad  $Q= 4$ .

La tabla 4.4 contiene las dimensiones de los transistores y los pasivos utilizados para el diseño de la celda.



Parámetro	Valor	Parámetro	Valor
LN1, LN2, LN3, LN4	1.2 μm	LN39, LN40, LN41, LN42	1.2 μm
WN1, WN2, WN3, WN4	54 μm	WN39, WN40, WN41, WN42	54 μm
LN7, LN8, LN16, LN17	1.2 μm	LN45, LN46, LN54, LN55	1.2 μm
WN7, WN8, WN16, WN17	54 μm	WN45, WN46, WN54, WN55	54 μm
LN10, LN11, LN12, LN13	1.2 μm	LN48, LN49, LN50, LN51	1.2 μm
WN10, WN11, WN12, WN13	54 μm	WN48, WN49, WN50, WN51	54 μm
LN19, LN20, LN21, LN22	1.2 μm	LN57, LN58, LN59, LN60	1.2 μm
WN19, WN20, WN21, WN22	54 μm	WN57, WN58, WN59, WN60	54 μm
LN25, LN26, LN34, LN35	1.2 μm	LN63, LN64, LN72, LN73	1.2 μm
WN25, WN26, WN34, WN35	54 μm	WN63, WN64, WN72, WN73	54 μm
LN28, LN29, LN30, LN31	1.2 μm	LN66, LN67, LN68, LN69	1.2 μm
WN28, WN29, WN30, WN31	54 μm	WN66, WN67, WN68, WN69	54 μm
LP5, LP6, LP9, LP14, LP15, LP18	1.2 μm	LP43, LP44, LP47, LP52, LP53, LP56	1.2 μm
WP5, WP6, WP9, WP14, WP15, WP18	162 μm	WP43, WP44, WP47, WP52, WP53, WP56	162 μm
LP23, LP24, LP27, LP32, LP33, LP36	1.2 μm	LP61, LP62, LP65, LP70, LP71, LP74	1.2 μm
WP23, WP24, WP27, WP32, WP33, WP36	162 μm	WP61, WP62, WP65, WP70, WP71, WP74	162 μm
LP37, LP38	1.2 μm	LP75, LP76	1.2 μm
WP37, WP38	162 μm	WP75, WP76	162 μm
C1, C2, C3	1.15 pF	C4	10 pF
CX1, CX2, CX3, CX4	1 pF		
Ib	100 μA		

**Tabla 4.4.- Detalles de diseño del filtro pasa-bandas**

La Figura 4.11 corrobora el funcionamiento del circuito y de las especificaciones para las cuales fue diseñado, aun que se encontró un error, para la frecuencia central estipulada en el diseño del 9%, esto se debe probablemente a los elementos parásitos de tercer y segundo orden inmersos en las celdas.

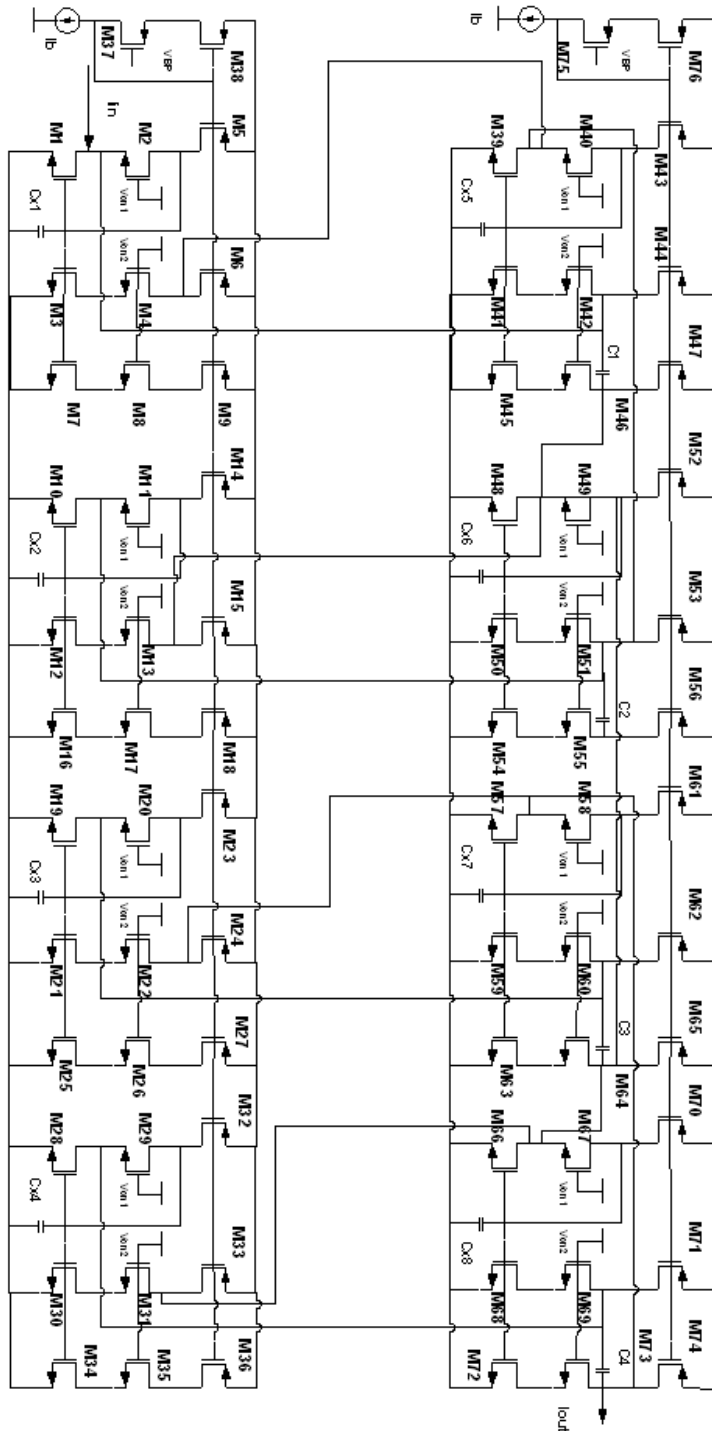
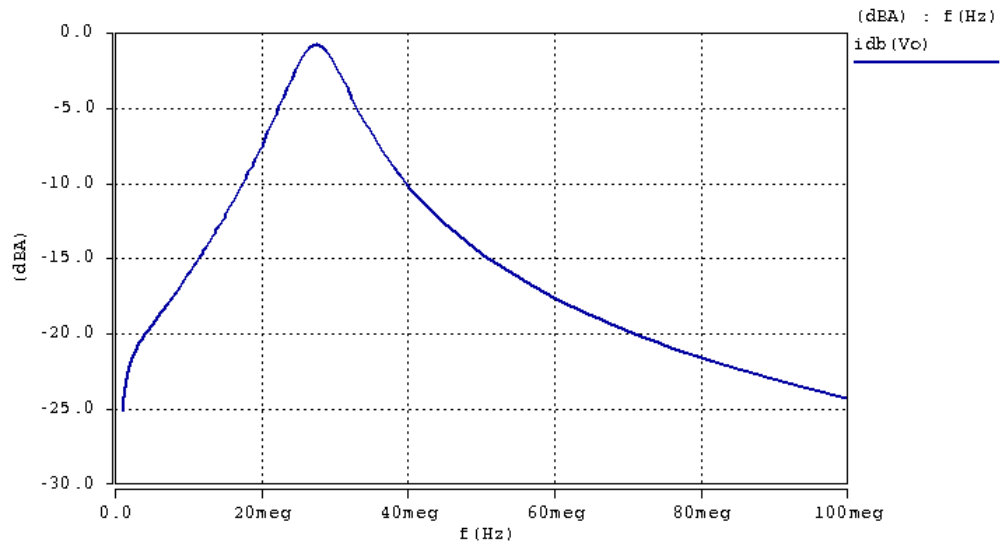
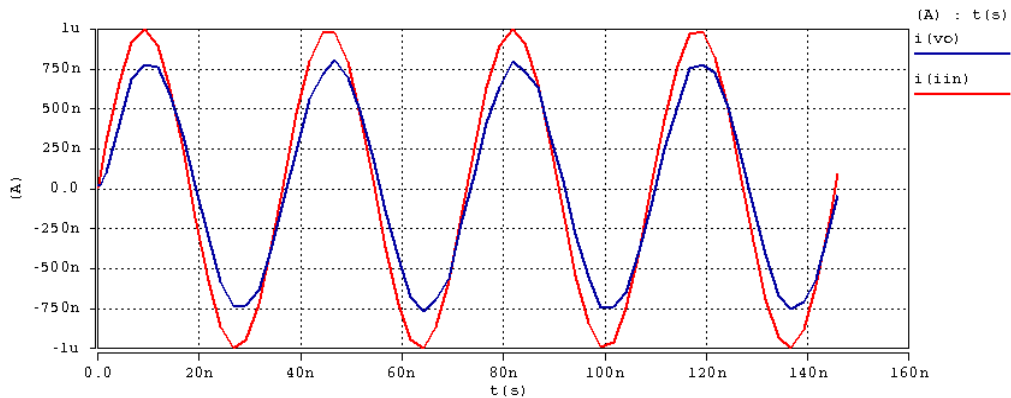


Fig. 4.11.- Filtro pasa-bandas leapfrog



**Fig. 4.12.- Curva de AC de filtro pasa-bandas leapfrog**

La simulación del análisis transitorio (Figura 4.13) del circuito muestra que la señal, de salida en azul, tiene características similares a la señal de entrada.



**Fig. 4.13.- Respuesta transitoria del filtro pasa-bandas**

Sin embargo, se requiere de un análisis predictivo para poder tener una mejor estimación de la funcionalidad del circuito, y conocimiento de las

limitantes del mismo. Es por eso que en se realizan los análisis Monte-Carlo y de esquinas, para cumplir con el objetivo de diseño.

#### 4.4.1 Análisis de esquinas, distorsión del Filtro pasabandas Leapfrog.

Se realizaron los análisis respectivos de esquinas en variaciones de proceso, con optimización de temperatura, para el filtro. Se obtuvieron las curvas mostradas en la Figura 4.14.

Se observa que hay variación ante el análisis de esquinas pero no es crítico. No se aprecia un cambio significativo en la atenuación de la señal, pero si en cuanto al incremento de distorsión. Este comportamiento probablemente se debe a los capacitores parásitos en las compuertas de los transistores, que existen en la celda; e incluso al efecto de modulación de canal que sería un factor determinante en la distorsión.

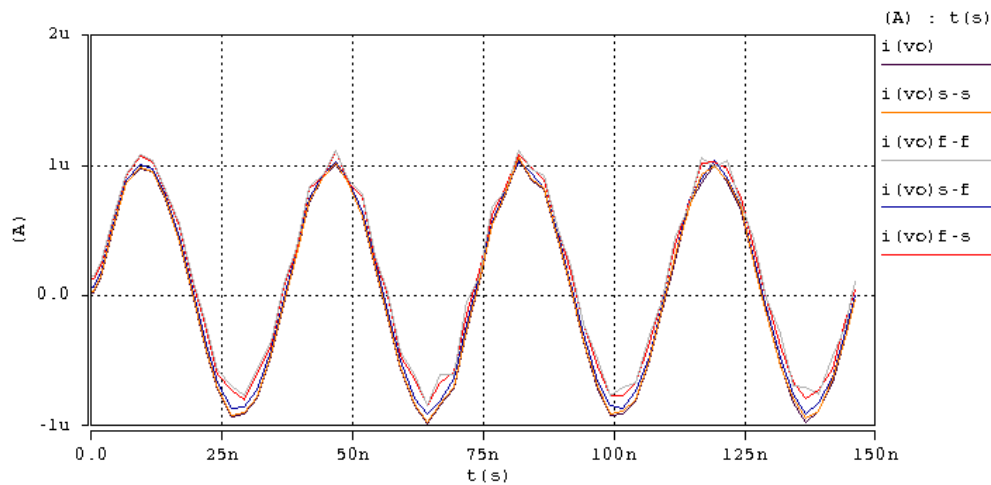
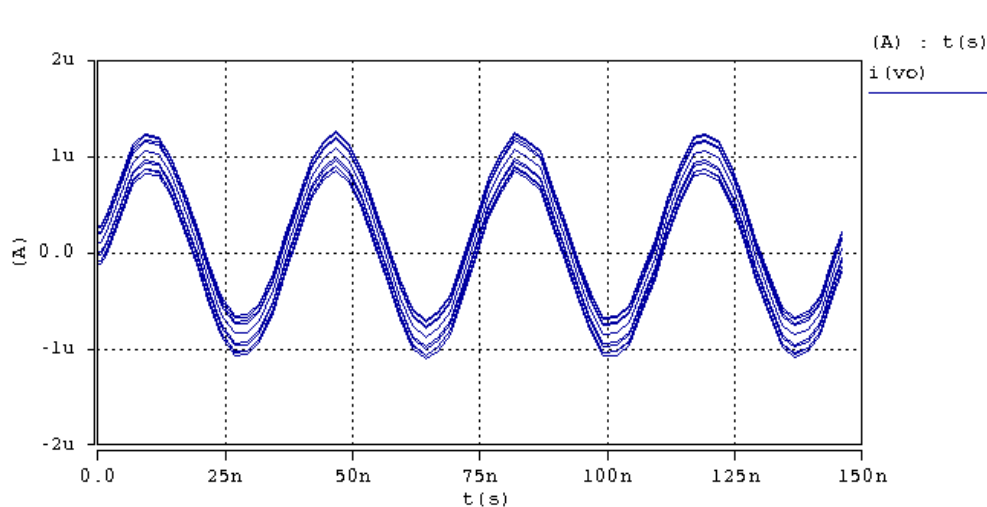


Fig. 4.14.- Análisis de esquinas de la corriente de salida en las variaciones (slow -slow), (fast - fast), (slow - fast), (fast - slow), para el filtro pasabandas

El análisis Monte Carlo respalda la respuesta del análisis de esquinas pues presenta resultados semejantes, existe un Offset provocado

probablemente por las variaciones de L y W, lo que hace que la transconductancia, de las celdas se modifique.

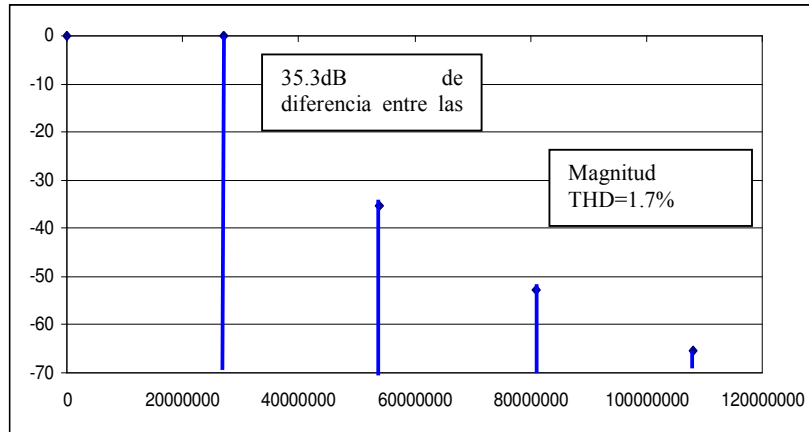


**Fig. 4.15.- Análisis de Monte-Carlo de la respuesta transitoria**

El análisis de distorsión muestra resultados interesantes ya que la componente HD2 es un tanto más pequeña en esta celda.

Por si sola la celda con entradas diferenciales tiene supresión de la segunda armónica pero esta celda no la suprime en su totalidad. Probablemente este comportamiento es dependiente del hecho de emplear solo una de las entradas.

Como se aprecia en la Figura 4.16, la diferencia de ganancias entre la frecuencia fundamental y el doble de ésta, es de 35.3dB, menor que el filtro pasa-bajas, aun que se volvió considerable, probablemente por la influencia de los capacitores Cx's, inmersos en cada celda básica. No obstante los niveles de distorsión se encuentran en el margen de tolerancia que se manejan común mente en el diseño según la literatura.



**Fig. 4.16.- Distorsión Armónica del filtro pasa-bandas**

La tabla 4.5 muestra las principales características de desempeño del circuito mostrado en la Figura 4.11

**Tabla 4.5.- Desempeño del Filtro Pasa-Bandas**

Parámetro	Valor
Frecuencia de central ( fo )	27.5MHz
Error frecuencia central	9%
Q	4
Consumo de potencia	2.9mW
Distorsión THD	1.70%
Atenuación Ganancia DC	1dB
Error de Ganancia	10.80%

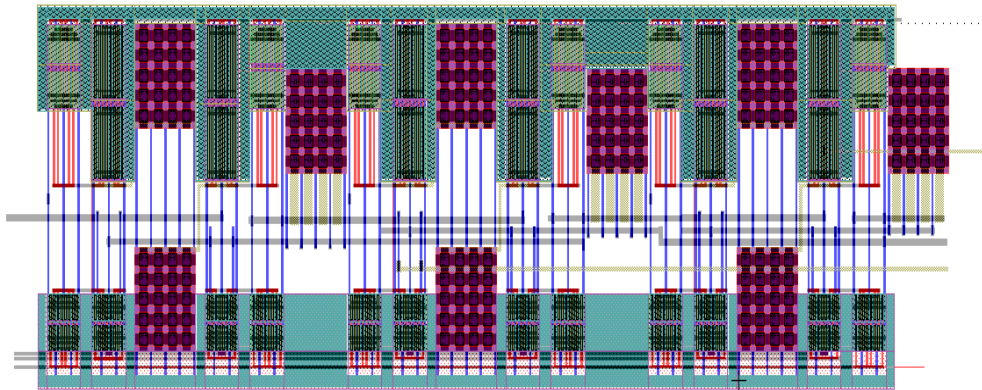
En la sección 4.4.2 se presenta el layout y la simulación post layout del circuito.

#### **4.4.2 Layout Filtro pasa-bandas y simulación post Layout**

La Figura 4.17 muestra el layout del filtro pasa bandas. Se considero el diseño del filtro con estructuras interdigitadas, para reducir efectos de

capacitancias parásitas no deseadas en la respuesta de la señal de salida, a la vez evitar las pérdidas de señal en cada etapa, para lograr un buen acoplamiento y obtener una respuesta aceptable. Los capacitores diseñaron con estructuras centroide común.

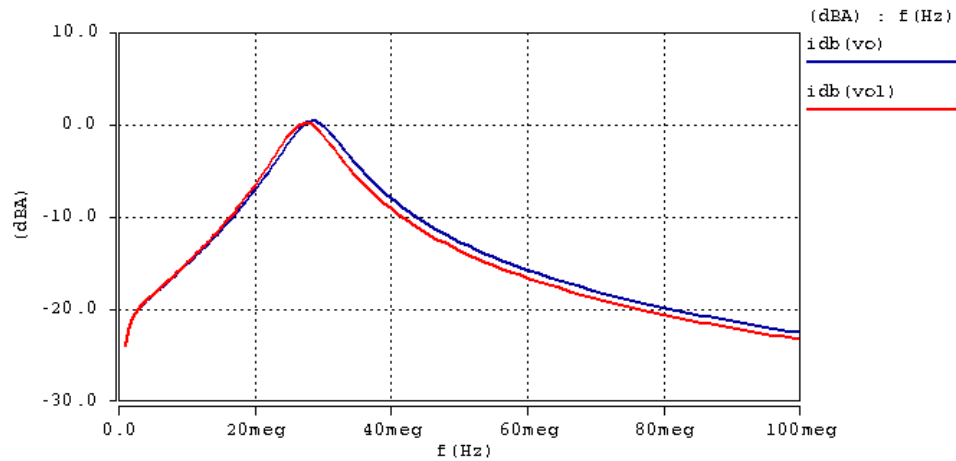
La simulación post layout arroja resultados, que se correlacionan con los obtenidos en los métodos predictivos usados en la sección anterior. De acuerdo a la Figura 4.18, existe una atenuación mayor en la banda de paso, y un corrimiento en la frecuencia central del filtro. Aun que la respuesta es casi la misma. Existe este tipo de variación y es aproximadamente del 20%.



**Fig. 4.17.- Layout del Filtro Pasa- Bandas**

El error descrito de la frecuencia central se incremento un 5% más, estos efectos se deben a afectos parásitos, propios del diseño.

Se planeo trazar rutas de metales en línea recta, a fin evitar acumular cargas o capacitancias en nodos donde se tengan más de un metal en la estructura.



**Fig. 4.18.- Respuesta AC Pasa- Bandas, en rojo respuesta postlayout y en azul respuesta de simulación**

#### 4.5 Filtro Leapfrog pasa-altas

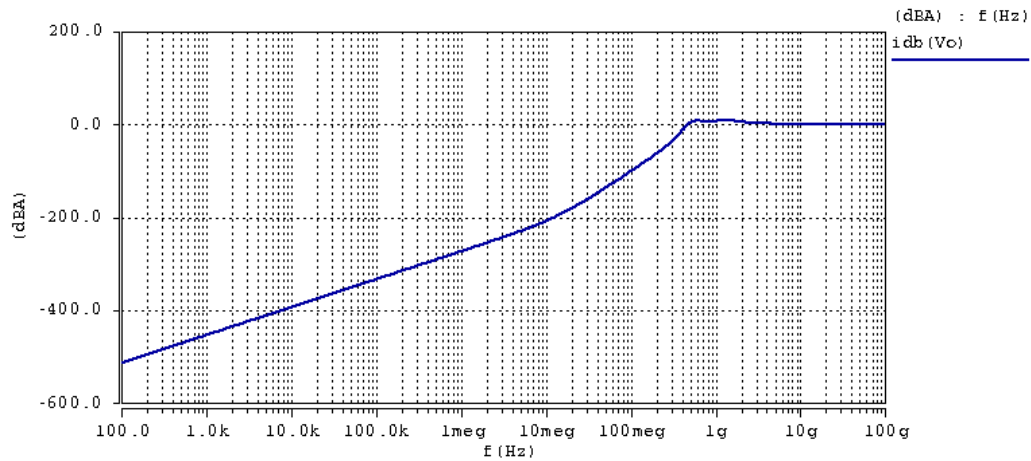
Según lo revisado en la bibliografía se tiene que el filtro pasa-altas puede ser implementado con SAB (Single Amplifier Biquads) [9].

Debido a que el comportamiento del circuito es el de un amplificador se puede emplear la celda para implementar este tipo de estructuras y obtener la respuesta esperada logrando una función de la forma.

$$H(s) = \frac{s^2}{s^2 + \sqrt{2}s + 1} \quad (54)$$

El circuito ha sido seleccionado para tener una frecuencia de corte de 450Mhz, y los resultados de simulación, mostrados en la Figura 4.20, corroboran el comportamiento pasa-altas del filtro y la frecuencia de corte elegidos, apreciándose además un nivel de atenuación de 40dB's por década, el cual es característico de un filtro de orden 2





**Fig. 4.20.- Curva de AC de filtro pasa-altas leapfrog**

Se presenta la tabla de valores de elementos empleados para el diseño de la celda.

**Tabla 4.6.- Detalles de diseño del filtro pasa-altas**

Parámetro	Valor	Parámetro	Valor
LN1, LN2, LN3, LN4	1.2 $\mu\text{m}$	LN30, LN31, LN32, LN33	1.2 $\mu\text{m}$
WN1, WN2, WN3, WN4	54 $\mu\text{m}$	WN30, WN31, WN32, WN33	54 $\mu\text{m}$
LN7, LN8, LN16, LN17	1.2 $\mu\text{m}$	LN36, LN37, LN45, LN46	1.2 $\mu\text{m}$
WN7, WN8, WN16, WN17	54 $\mu\text{m}$	WN36, WN37, WN45, WN46	54 $\mu\text{m}$
LN10, LN11, LN12, LN13	1.2 $\mu\text{m}$	LN39, LN40, LN41, LN42	1.2 $\mu\text{m}$
WN10, WN11, WN12, WN13	54 $\mu\text{m}$	WN39, WN40, WN41, WN42	54 $\mu\text{m}$
LN19, LN20, LN21, LN22	1.2 $\mu\text{m}$	LN48, LN49, LN50, LN51	1.2 $\mu\text{m}$
WN19, WN20, WN21, WN22	54 $\mu\text{m}$	WN48, WN49, WN50, WN51	54 $\mu\text{m}$
LN25, LN26	1.2 $\mu\text{m}$	LN55, LN54	1.2 $\mu\text{m}$
WN25, WN26	54 $\mu\text{m}$	WN55, WN54	54 $\mu\text{m}$
LP5, LP6, LP9, LP14, LP15, LP18	1.2 $\mu\text{m}$	LP34, LP35, LP38, LP43, LP44, LP47	1.2 $\mu\text{m}$
WP5, WP6, WP9, WP14, WP15, WP18	162 $\mu\text{m}$	WP34, WP35, WP38, WP43, WP44, WP47	162 $\mu\text{m}$
LP23, LP24, LP27	1.2 $\mu\text{m}$	LP52, LP53, LP56	1.2 $\mu\text{m}$
WP23, WP24, WP27	162 $\mu\text{m}$	WP52, WP53, WP56	162 $\mu\text{m}$
LP28, LP29	1.2 $\mu\text{m}$	LP58, LP57	1.2 $\mu\text{m}$
WP37, WP38	162 $\mu\text{m}$	WP58, WP57	162 $\mu\text{m}$
R1	1.00 k $\Omega$	R2	3.00 k $\Omega$
R3	5.00 k $\Omega$	C3	1 pF
C1, C2	5.5 pF		
CX1, CX2, CX3, CX4	1.00 pF		
Ib	100 $\mu\text{A}$		

Con forme a lo ya descrito la estructura de tercer orden diseñada es la siguiente.

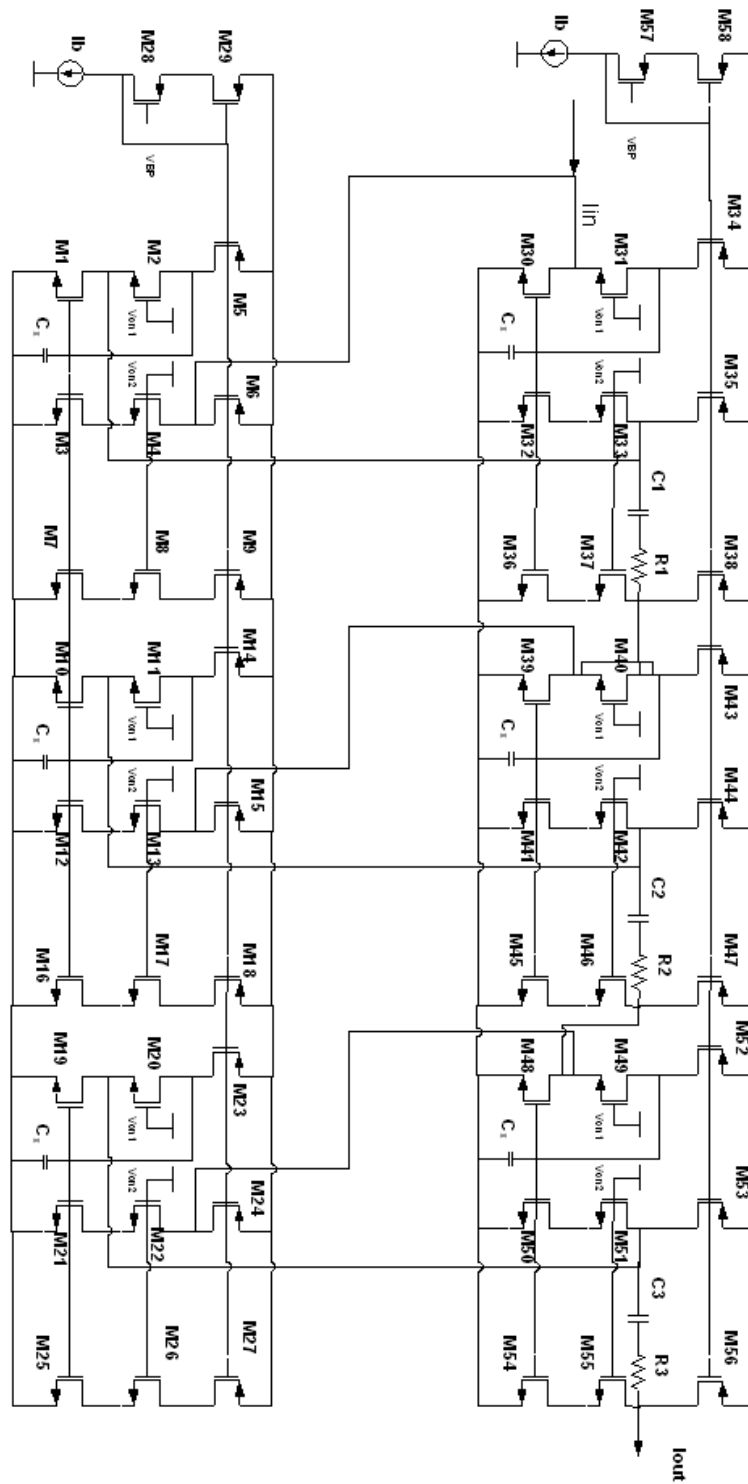
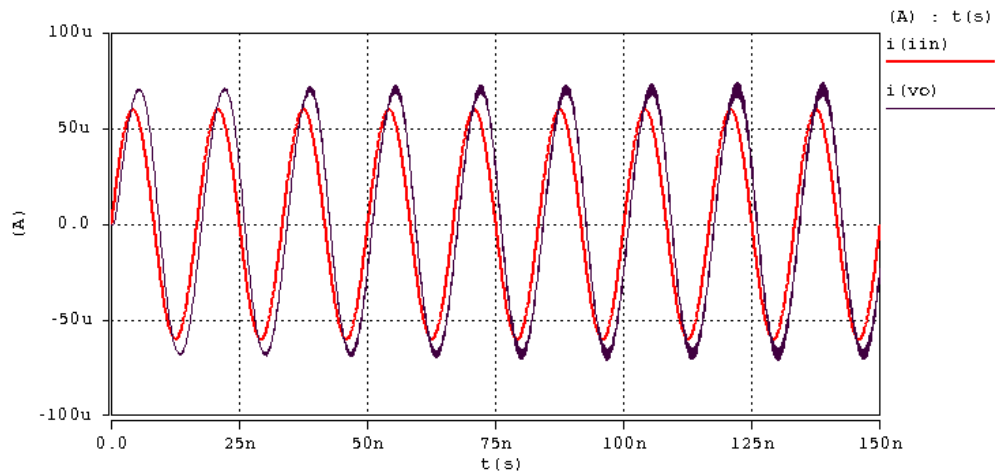


Fig. 4.21.- Filtro pasa-altas leapfrog



**Fig. 4.22.- Respuesta transitoria del filtro pasa-altas**

Al analizar las respuestas transientes se pudo apreciar la existencia del efecto de distorsión, considerando que la THD es del 1.9%, como se mostrara más adelante.

Se tiene un retraso de la salida con respecto de la entrada de  $40^\circ$  aproximadamente. El rizo en la banda de paso del filtro afecta la amplitud de la señal de salida. Este rizo es de 2.75dB al estar por encima de 0dB, se traduce en un nivel de amplificación que se observa en la Figura 4.22.

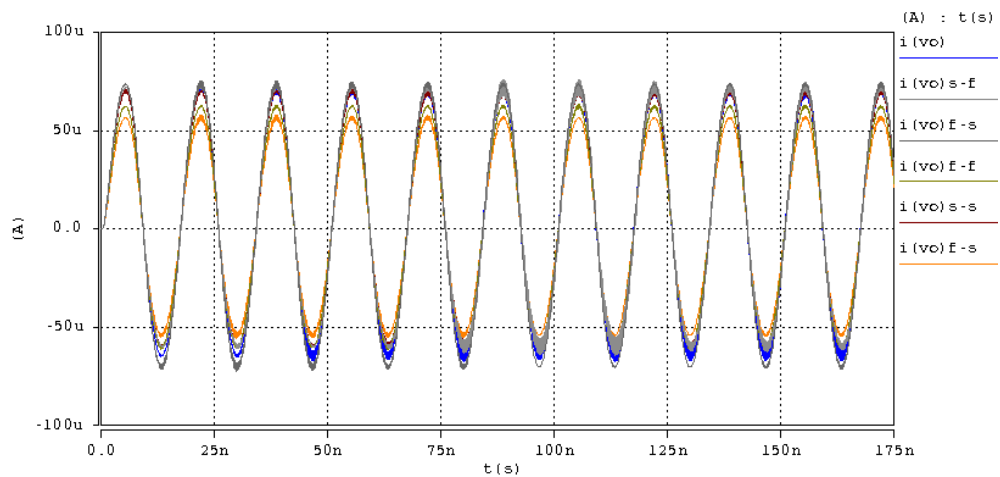
A continuación se muestran los análisis de esquinas de la celda, y las características de desempeño principales del circuito.

### 4.5.1 Análisis de esquinas, distorsión del filtro pasa-altas Leapfrog

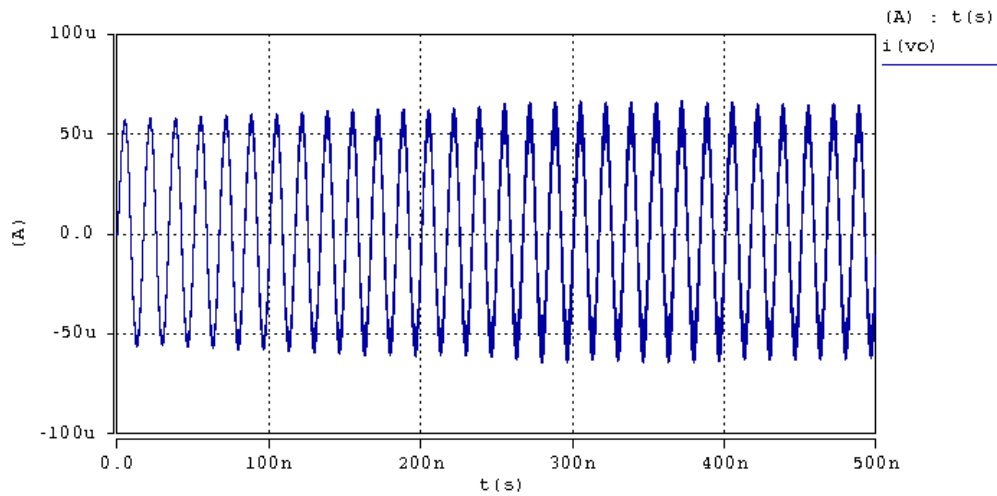
De acuerdo con el análisis de esquinas y de Montecarlo se observo el tipo de variación de la señal de salida tiene variaciones en amplitud.

El rizo de la señal se ve afectado por efectos de desacoplo y por ello existe fluctuación en la amplitud de la señal de salida.

La robustez de los circuitos, es debida al tipo de estructuras que se han empleado ya que como se menciona con anterioridad de acuerdo con [19], [20], [43], tienen bajos niveles de sensibilidad ante variaciones en los procesos de fabricación.



**Fig. 4.23.- Análisis de esquinas de la corriente de salida en las variaciones (slow -slow), (fast - fast), (slow - fast), (fast - slow), para el filtro pasa-altas**



**Fig. 4.24.- Análisis de Monte-Carlo del filtro pasa-altas**

En el análisis de Monte-Carlo (Figura 4.24) se observa la fluctuación de la amplitud ya descrita, y un rango mayor de distorsión al mostrado en el análisis de esquinas. Posiblemente a las desviaciones en los valores de dimensiones.

El análisis de distorsión revela que el efecto existe, no obstante como se aprecia en las respuestas transitorias de los análisis Monte-Carlo y de esquinas, el problema no se agrava provocando que al final la señal se convierta en ruido.

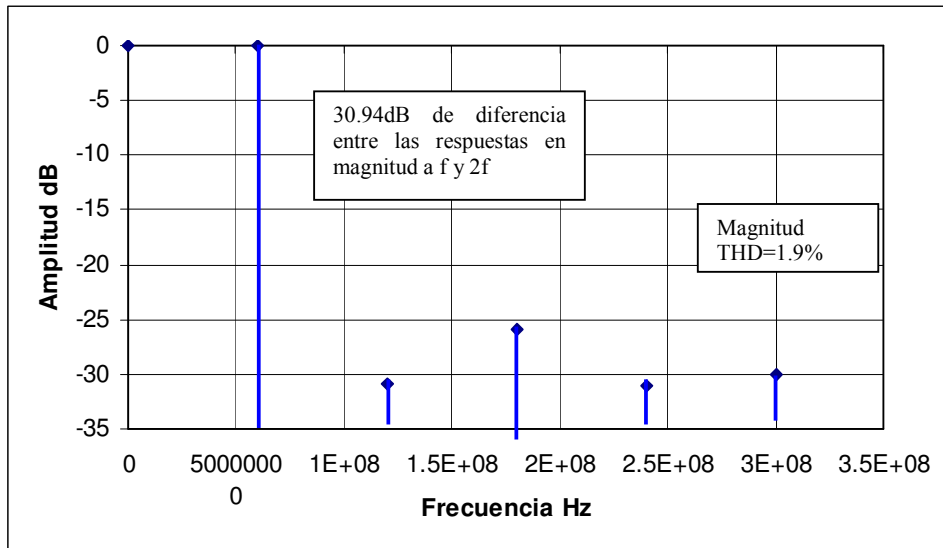


Fig. 4.25.- Distorsión Armónica del filtro pasa-altas

En cuanto al consumo de potencia, este es de 1.455mW. Existe un error en la frecuencia de corte del 5% y se tiene que hay un rizo que oscila entre los 3dB's, como se vio en la Figura 4.20. De ahí que se puede resumir en la Tabla 4.7 las características generales de la celda.

Tabla 4.7.- Desempeño del filtro pasa-altas leapfrog

Parámetro	Valor
Frecuencia de corte ( $f_o$ )	450MHz
Consumo de potencia	1.455mW
Distorsión THD	2.85%
Ganancia DC	1.9dB
Error de Ganancia	25%
Error de ( $f_o$ )	5%

El diseño del filtro pasa- altas se muestra en la siguiente sección donde se describe con brevedad el tipo de metodología que se siguió para su diseño.

## 4.5.2 Layout Filtro Pasa-altas y simulación post Layout

Para realizar esta celda se tomo de igual forma en cuenta que la transmisión de corrientes requiere de un buen acoplamiento. Los capacitores fueron realizados con la técnica de centroide común. Con la finalidad de evitar variaciones en los elementos pasivos. Los resistores fueron realizados con la técnica de serpiente.

Los resultados de la simulación post layout se muestran en la parte inferior en la Figura 4.26.

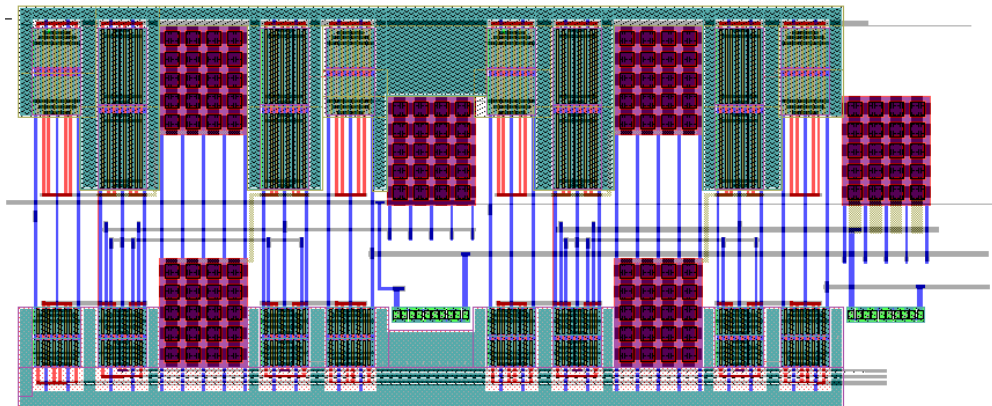


Fig. 4.26.- Layout del Filtro Pasa- Altas

La respuesta del filtro tuvo una variación más pronunciada en la frecuencia de corte, ya que presenta un corrimiento de 445MHz a 332MHz. Esto se debe a los efectos parásitos inherentes, en el circuito.

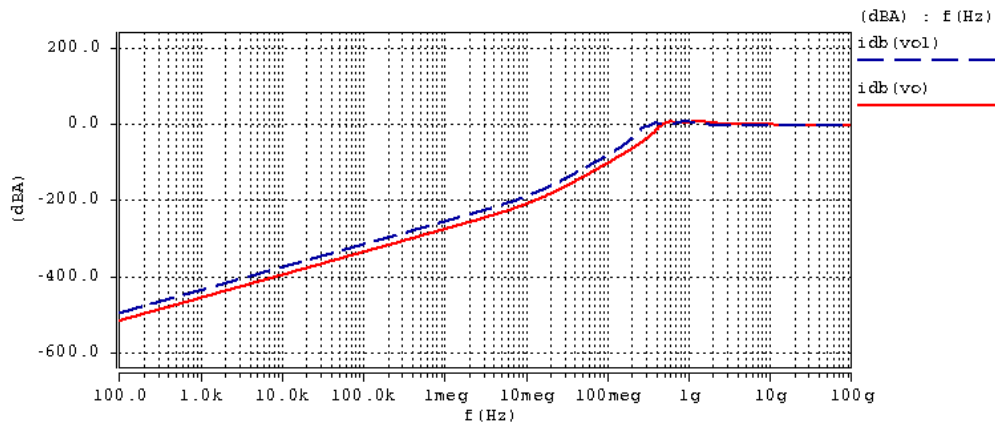


Fig. 4.27.- Simulación AC en azul respuesta post layout, en rojo señal ideal del circuito

#### 4.6 Filtro pasa- altas escalera.

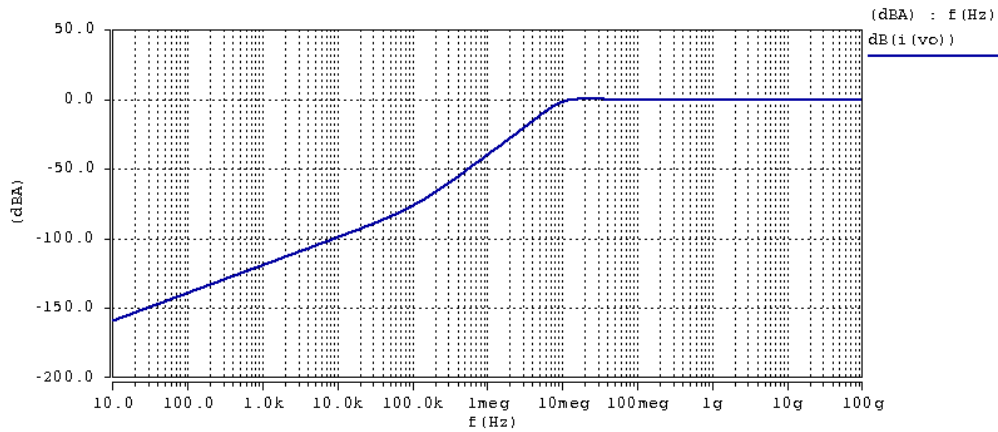
Es común encontrar filtros biquadráticos universales que implementan todas las funciones de filtrado pasa- bajas, pasa-bandas, rechaza-bandas, [19]. Encontrar redes escalera que activas no es común, como se menciono estas redes tienen niveles bajos de sensibilidad, en los valores de elementos ante variaciones de proceso.

Como se describió en el capítulo anterior con el inductor activo, se pueden diseñar redes escalera de forma relativamente sencilla, considerando el rango de operación donde la celda se comporta como inductor (Figura 3.17).

De acuerdo con lo estudiado y con las características de la celda se observa en la respuesta de AC que cumple con la función pasa altas considerando la estructura típica [9], de una red escalera.



La atenuación en la banda de paso es de 1.58 dB. La respuesta que se obtuvo es para un filtro escalera de orden 2, se pueden cascar etapas, para obtener un orden superior, ya que este tipo de estructuras lo permite.



**Fig. 4.28.- Curva de AC de filtro pasa-altas leapfrog**

En la literatura se puede encontrar [19], [20], [21], [23], que sustituyendo elementos activos, directamente sobre una red pasiva, no altera la respuesta del filtro.

Se pueden realizar otros tipos de red escalera, pero hay que conseguir que el inductor sea flotado para obtener respuestas como la pasa-bandas, incluso la respuesta pasa-bajas red escalera requiere del inductor flotado, ya que en las ramas donde se consideran las admitancias hay que sustituir un inductor y se encuentra entre dos potenciales distintos los cuales varían conforme la señal.

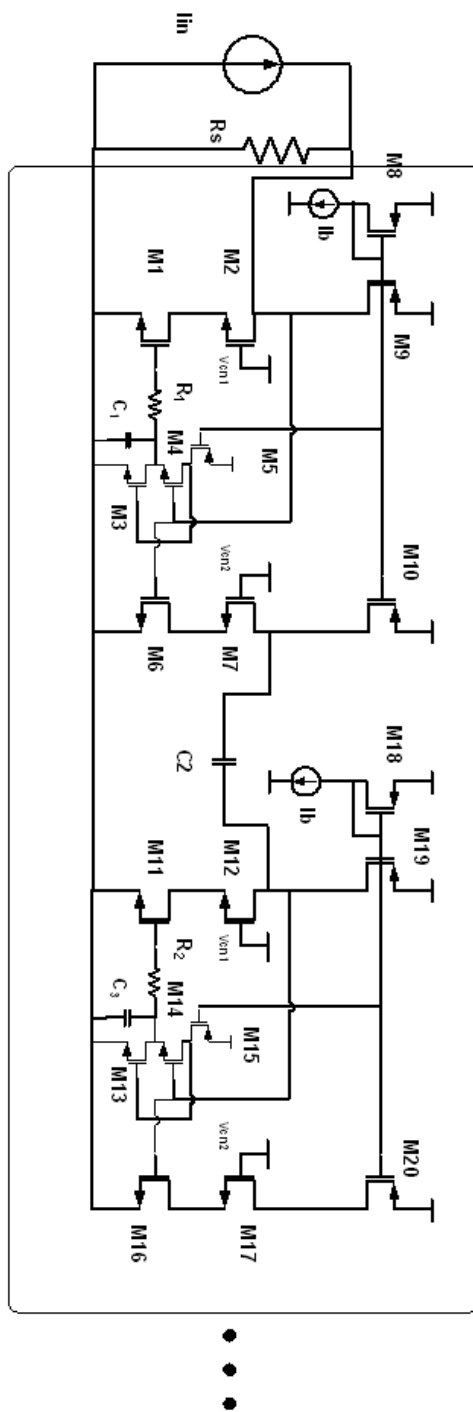
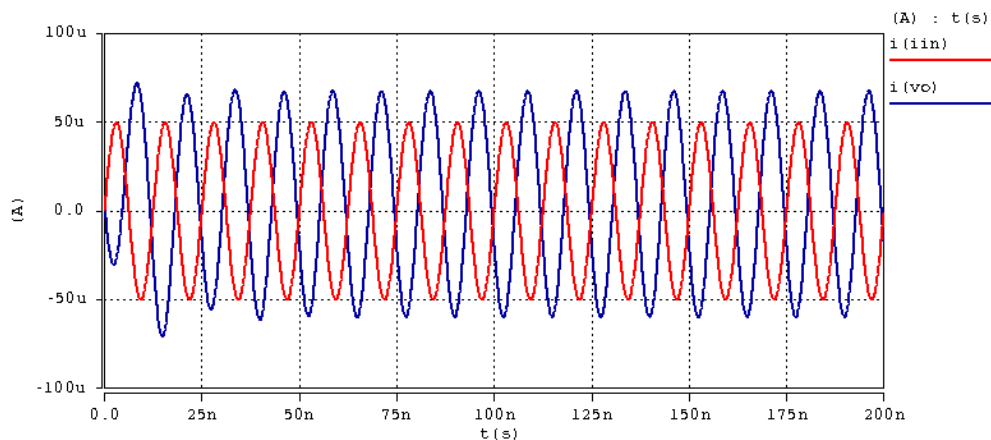


Fig. 4.29.- Filtro pasa-altas escalera



**Fig. 4. 30.- Respuesta transitoria del filtro pasa-altas escalera**

Se puede observar en la Figura 4.30, que existe una variación en la banda de paso, donde se muestra una amplificación de la señal. Es probable que esto se deba a la etapa de salida de la celda. Un efecto similar se observó cuando se obtuvieron las curvas del inductor.

El dimensionamiento de transistores y el valor de los elementos se muestran en la tabla 4.8

**Tabla 4.8.- Detalles de diseño del filtro pasa-altas escalera**

Parámetro	Valor
LN1, LN2, LN3, LN4	1.2 $\mu\text{m}$
WN1, WN2, WN3, WN4	54 $\mu\text{m}$
LN6, LN7, LN16, LN17	1.2 $\mu\text{m}$
WN6, WN7, WN16, WN17	54 $\mu\text{m}$
LN11, LN12, LN13, LN14	1.2 $\mu\text{m}$
WN11, WN12, WN13, WN14	54 $\mu\text{m}$
LP5, LP8, LP9, LP10	1.2 $\mu\text{m}$
WP5, WP8, WP9, WP10	54 $\mu\text{m}$
LP15, LP18, LP19, LP20	1.2 $\mu\text{m}$
WP15, WP18, WP19, WP20	54 $\mu\text{m}$
IB	100 $\mu\text{A}$
C1, C3	16pF
RS	INF
R1, R2	30 k $\Omega$
C2	17pF

Se presenta el análisis de variaciones de proceso y distorsión, de la celda.

#### 4.6.1 Análisis de esquinas, distorsión del filtro pasa-altas escalera.

De acuerdo con las simulaciones ante variaciones de proceso se obtuvieron las siguientes respuestas.

En el análisis de esquinas del circuito muestra un nivel de DC (offset) a la señal de salida en los modelos de esquinas.

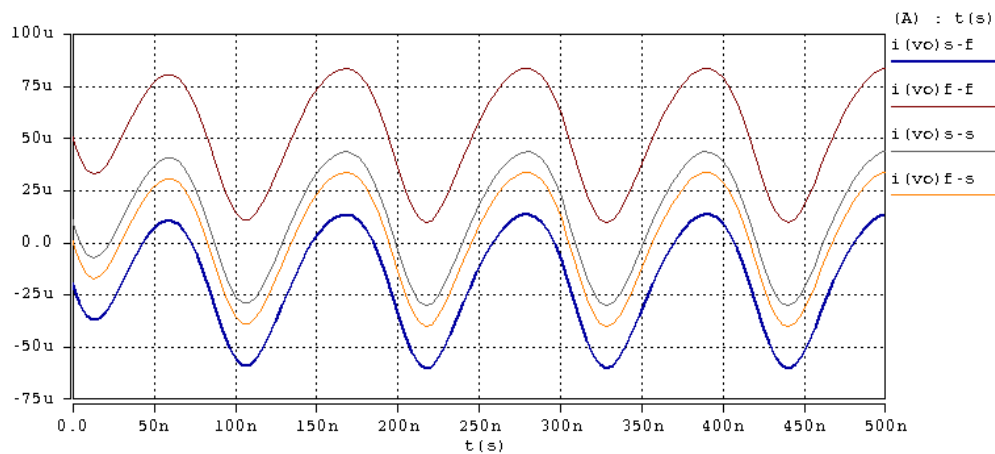


Fig. 4.31.- Análisis de esquinas de la corriente de salida en las variaciones (slow - slow), (fast - fast), (slow - fast), (fast - slow), para el filtro pasa-bandas

Se corroboran los análisis predictivos al observar las Figuras 58 y 59. Es posible que la distorsión se presente por el efecto del capacitor introducido en la trayectoria directa de cada celda. Y por las parásitas de interés que afectan el camino de la señal.

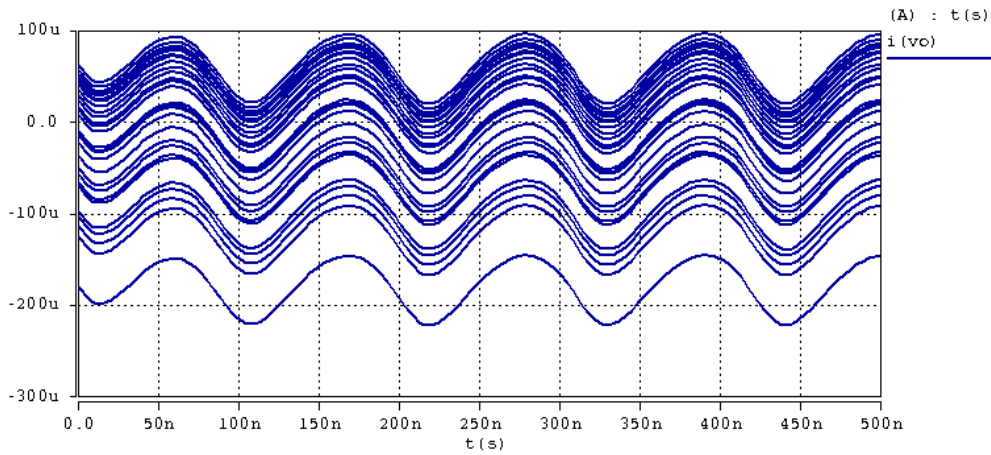


Fig. 4.32.- Análisis de Monte-Carlo del filtro pasa-altas escalera

En el análisis de distorsión se observa que la HD2 es alta. Es importante hacer notar que esta celda no es una celda que trabaje en modo diferencial, y por otro lado se han agregado elementos en una trayectoria importante de la señal de entrada. Es necesario encontrar una solución para poder compensar la distorsión que presenta la celda.

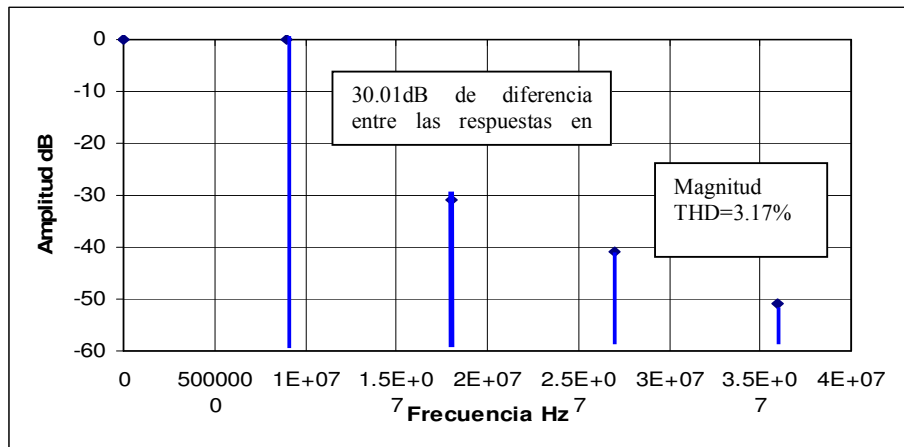


Fig. 4.33.- Distorsión Armónica del filtro pasa-altas escalera

Según el desempeño del filtro se muestra la tabla 4.9 con las características del circuito

**Tabla 4.9.- Desempeño del filtro pasa-altas escalera**

Parámetro	Valor
Frecuencia corte ( fo )	8.5MHz
Error frecuencia corte	15%
Consumo de potencia	1.4mW
Distorsión THD	3.17%
Atenuación Banda de Paso	1dB
Error de Ganancia	11.00%

# Capítulo 5

## Conclusiones.

En esta investigación se han presentado filtros en modo corriente, y sus características, eléctricas con la finalidad de encontrar una alternativa metodológica en el diseño. Este capítulo discute los resultados obtenidos. Así como las conclusiones que se infieren, respaldadas por los resultados obtenidos.

En esta investigación se han presentado filtros analógicos en modo corriente, pasa-bajas, pasa-altas, pasa-bandas. Estas estructuras por medio de la retroalimentación en corriente y la teoría de flujos de señal, fueron diseñados en un rango de frecuencias medias, basados en celdas cuyo comportamiento es el de un amplificador en modo corriente, basadas en el FVFCS, y demostrar que el uso de esta celda es viable para la realización de filtros en modo corriente.

El diseño se realizó en bajo voltaje, y se procuro obtener un consumo mínimo de área. Para el diseño de filtros se revisó en la literatura diversas técnicas, pero se decidió el uso de estructuras leapfrog y escalera por los niveles bajos de sensibilidad en los procesos de fabricación.

El método de diseño se ve simplificado con la obtención de celdas básicas y estructuras repetibles, esto con la finalidad de ahorrar trabajo en el diseño de las mismas. Al obtener el amplificador de entrada diferencial en modo corriente se puede obtener una aproximación análoga al diseño de filtros en modo voltaje, con la ventaja que conlleva el uso de los nodos de baja impedancia para implementar la suma de señales en corriente.

Hecho que no solo facilita el diseño si no que provee una ventaja al economizar área.

Tanto para el filtro pasa-bajas y para los demás filtros, los niveles de variaciones de proceso no tuvieron tanto impacto como se vio, esto muestra la insensibilidad de los circuitos ante variaciones inevitables de proceso.

Es cierto que una limitante importante es el área que ocupan los elementos pasivos pues existe el problema de conseguir que sea integrable, no obstante la ventaja de los circuitos en modo corriente contra los circuitos en modo voltaje es que se puede economizar área, evitando el uso de celdas activas para las sumas requeridas.

Se presento el filtro pasa-bajas con retroalimentación de corriente cuya respuesta ante variaciones de proceso fue favorable, se observo una atenuación abrupta en la banda de rechazo provocada por el efecto de los polos complejos conjugados. Este filtro fue diseñado para una frecuencia de corte de 10Mhz, y se observo que el error provocado, por los efectos parásitos no fue determinante en el diseño.

Se diseño un filtro pasa-bandas leapfrog, cuya Q es de 4 y se estipulo una frecuencia central de 30Mhz. Los niveles de distorsión se hicieron evidentes en la respuesta transitoria, al realizar el análisis de distorsión se observo que el rango de distorsión esta en un margen aceptable. En las simulaciones de esquinas y Monte - Carlo se observo que no hay variaciones catastróficas, en la celda.

Se realizaron filtros pasa – altas leapfrog y escalera y ambos tuvieron respuestas aceptables en los análisis predictivos ante variaciones de proceso, aun que el filtro escalera solo se presento de forma teórica, demostró un margen de distorsión más alto en la respuesta transitoria.



Se ha demostrado que la celda FVFCs puede ser empleada para el diseño de filtros en modo corriente analógicos.

Aun que los filtros se desarrollaron para frecuencias intermedias, debido al área asignada para fabricar, se pueden emplear dimensiones tanto para transistores y elementos activos más grandes, aumentando así el rango de frecuencias que pueden ser utilizadas para los filtros.

No obstante el consumo de área fue bajo, se observó que una de las grandes ventajas es el uso del nodo de baja impedancia como punto de suma de corrientes beneficia la reducción de componentes, y esto se traduce en ahorro de área de diseño.

Si los dispositivos llegaran a fabricarse en altas cantidades pueden salir al mercado con variaciones mínimas en las respuestas calculadas, tal aseveración esta demostrada con los análisis predictivos ante variaciones de proceso.

Se pueden realizar amplificadores de corriente los cuales como ventaja principal son los altos anchos de banda.

Uno de los puntos de la tesis que se logró cubrir es el hecho de obtener filtros en modo corriente analógicos distintos a CC (current conveyors), o switch capacitors. Incluso se usaron celdas en modo corriente que no son OTAS o OPAMs.

## **Trabajo Futuro.**

- Es cierto que el ancho de banda de los dispositivos se ve limitado por los elementos pasivos empleados en las celdas. Es deseable conseguir muy bajas y muy altas frecuencias de selección para aplicaciones médicas y de RF, respectivamente. Las constantes de tiempo son un problema en el sentido de bajas frecuencias pues o los capacitores o los resistores deben tener valores grandes no integrables, y los escaladores de impedancias todavía no llegan a valores altos.

- El efecto de distorsión de acuerdo con los resultados esta presente y es de suma importancia conservar la integridad de la señal, por lo que hay que buscar técnicas de compensación, distorsión armónica.
  
- El uso de etapas totalmente en modo corriente es un hecho todavía cuestionable, existen muchos circuitos que son en modo voltaje y que el uso de filtros en modo voltaje debido a las entrada o salidas es requerido, entonces hay que encontrar, los circuitos adecuados para la conversión de modo voltaje a modo corriente aprovechando las celdas y así reducir consumo de área y beneficiarnos de la insensibilidad ante procesos de fabricación.

# Bibliografía

- [1] Sidney Darlington, *A History of Network Synthesis and Filter Theory for Circuits Composed of Resistors, Inductors, and Capacitors*, IEEE Transactions on Circuits and Systems, VOL. CAS-II, pp. 1-13, Jan. 1984
  
- [2] Belevitch V. *Summary of the History of Circuit Theory*, IRE, May 22, 1961.
  
- [3] Nahin P.J, *Oliver Heaviside, genius and curmudgeon*, IEEE Spectrum, VOL. 50, no. 5 pp. 866-871, May 1962
  
- [4] K.Smith, A. Sedra, *The current conveyor a new Circuit building block*, IEEE. Proc., vol. 56 pp 1368-69, 1968
  
- [5] A. Sedra, K. Smith, *A second generation current conveyor and its applications*, IEEE. Trans., vol. CT-17, pp. 132-134, 1970
  
- [6] Comlinear Corporation, *A new approach to op-amp design*, Application Note, 300-I, March 1985
  
- [7] S. Daubert, D. Vallancourt, Y Tsividis, *Current copier cells*, Electronics Letters, vol. 24, pp 1560-1561. Dec 1988
  
- [8] Kimmo Koli and Kari Halonen, *CMOS Current Amplifiers*, Ed. Kluwer Academic Publishers, EE.UU. 2003, pp 1,2

- [9] G. Ferri, N. C. Guerrini, *Low-Voltage Low-Power CMOS Current Conveyors*. Ed. Kluwer. Pp. 2-3, 2003.
- [10] S. S. Rajput, S. S. Jamuar, *Low Voltage, Low Power and High Performance Current Conveyors for Low Voltage Analog and Mixed Signal Processing Applications*, Analog Integrated Circuits and Signal Processing, Vol. 41, pp. 21-34, 2004.
- [11] Kimmo Koli, *Tesis CMOS Current Amplifiers: Speed versus Nonlinearity*, Helsinki University of Technology Electronic Circuit Design Laboratory.
- [12] Ramirez Angulo J, Sheetal Gupta, Padilla Ivan et al, *Comparison of Conventional and New Flepped Voltages Strutures with Increased Input/Output Signal Swing and Current Sourcing/Sinking Capabilities*. 0-7803-9197-7/05, IEEE. 2005
- [13] Ramón Gonzalez Carvajal, Jaime Ramirez Angulo et al, *The Flipped Voltage Follower: A Useful Cell, for Low Voltage, Low Power Circuits Design*. IEEE Transactions on Circuits and Systems-I. Regular Papers, Vol. 52, No.7, Julio 2005. pp 1276
- [14] Padilla Ivan R, *Doctoral Thesis: Quiescent Current Control Circuit for Class AB Amplifiers*. New Mexico State University, Las Cruces New Mexico 2007.
- [15] Fei Yuan, *CMOS Current-Mode Circuits for Data Communications*. Ed. Springer. 2007
- [16] Hogervorst Ron, Huijsing Johan H., *Design of Low-Voltage Low-Power Operational Amplifier Cells*, Ed. Kluwer Academic Publishers, USA 2000
- [17] Anatol I. Zverev, *Handbook of Filter Synthesis*. Ed. John Wiley and Sons. Inc 1967
- [18] L.P. Huelsman, P.E Allen, *Introduction to the theory and design of active filters*. Mc Graw- Hill Book Company, USA 1980

- [19] T. Deliyannis, Yichuang Sun and J.K. Fidler, *Continuous Time Active Filter Design*. Ed. CRC. (1999)
- [20] Wai-Kai Chen, *The Circuits and Filters Hand book*. Ed. CRC press, New York 2003
- [21] Wai-Kai Chen, *Passive, Active, and Digital Filters*. Ed. CRC press, 2005
- [22] Kendall Su, *Analog Filter Design*. Ed Kluwer Academic Publishers, USA. 2003
- [23] P.V. Ananda Mohan, *Current Mode VLSI Analog Filters*. Ed. Birkhäuser. Boston 2003
- [24] Tien-Yu Lo, Chung-Chih Hung, *IV CMOS Gm-C Filters Design and Applications*. Ed. Springer.2009
- [25] Abidi A. Asad, *Evolution of a Software-Defined Radio Receiver's RF Fron-End*. Radio Frequency Integrated Circuits (RFIC) Symposium, 11-13 June 2006. IEEE
- [26] Yichuang Sun, *Design of high frequency integrated analogue filters*. Ed. The Institution of Electrical Engeniens. London 2002
- [27] Katsuhiko Hogata, *Ingeniería de Control*. Ed. Prentice Hall, Madrid 2003
- [28] Ernst A. Guillemin, *Synthesis of Passive Networks*. Ed Chapman & Hall, Limited, USA 1959

- [29] Agustin Ochoa, Jr. Member IEEE. *A systematic Approach to the Analysis of general and Feedback Circuits and Systems Using signal Flow Graphs and Driving-Point Impedance*. IEEE Transactions Circuits and Systems- II, Analog and Digital Signal Processing, VOL 45 No.2 February 1998
- [30] Jiun-Wei Horng, *New Configuration for Realizing Universal Voltage-Mode Filter Using Two Current Feedback Amplifiers*, IEEE Transactions on Instrumentation and Measurement, VOL. 49, NO. 5, October 2000
- [31] E. Jonsson and B.A. Molin, *Accurate switched current ladder filters based on active current mirrors*. Electronics Letters 14<sup>th</sup> October 1993, vol. 29 - No.21
- [32] Behzad Razavi, *Fundamentals of Microelectronics*. Editorial McGrawHill.2007
- [33] Franco Maloberti. *Analog Design for CMOS VLSI Systems*. Ed. Kluwer Academic Publishers.2001
- [34] Paul R. Gray, Paul J. Hurts, Stephen H. Lewis, Robert G. Meyer, *Analisis and Design of Analog Integrated Circuits*. 4<sup>o</sup> Edition, Ed. John Wiley and Sons, Inc, 2001
- [35] Willy M.C. Sansen, *Analog Design Essentials*. Ed. Springer.2006
- [36] Kenneth R. Laker, Willy M.C. Sansen, *Design of Analog Circuits and Systems*. Edit. McGraw Hill Electrical Engineering Series. 1994
- [37] David A. Johns, Ken Martin, *Analog Integrated Circuit Design*. Ed. John Wiley and Sons 1997
- [38] Behzad Razavi, *Design of Analog CMOS Integrated Circuits*. Ed McGraw-Hill, UCLA. 2006

- [39] Rappitsch Gerhard, et al, *SPICE Modeling of Process Variation Using Location Depth Corner Models*, IEEE Transactions on Semiconductor Manufacturing, VOL. 17, NO. 2, May 2004
- [40] Kocher Michael, Rappitsch Gerhard, *Statistical Methods for the Determination of Process Corners*, Proceedings of the International Symposium on Quality Electronic Design (ISQED.02) 0-7695-1561-4/02 2002 IEEE
- [41] Bufler F. M., Asahi Yoshinori et al, *Monte Carlo Simulation and Measurement of Nanoscale n-MOSFETs*, IEEE Transactions on Electron Devices, VOL. 50, NO. 2, February 2003
- [42] Dubi A., Gurion Ben, *The Monte Carlo Method and Optimization of Spare Parts in Complex Realistic Scenarios*, 1-4244-0008-2/06 (C) 2006 IEEE
- [43] Hamann Jerry C., Pierre John W. et al, *Using Monte Carlo Simulations to Introduce Tolerance Design to Undergraduates*, IEEE Transactions on Education, VOL. 42, NO. 1, February 1999
- [44] A.F. Schwarz, *Computed-aided design of microelectronic circuits and systems*, Vol. I, Academic, Press, London 1987.
- [45] Rosario Mita, Gaetano Palumbo, and Salvatore Pennisi, *Low-Voltage High-Drive CMOS Current Feedback Op-Amp*, IEEE Transactions on Circuits and Systems—II: Express Briefs, VOL. 52, NO. 6, JUNE 2005
- [46] Papananos Y. et al, *Design Considerations and Implementation of very Low Frequency Continuous-Time CMOS Monolithic Filters*, Division of Computer Science, National Technical University of Athens, Heron Polytechniou
- [47] Piccirilli Maria Cristina, *A Fully Integrated Tow-Thomas Biquad Using Current Feedback Amplifiers*, Department of Electronic Engineering, University of Florence, 0-7803-5682-9/99/ IEEE

- [48] Kulej T., *Current-Mode LP CMOS Active Filter for very Low Frequency Applications*. MIXDES 2007, Ciechocinek, POLAND 21 – 23 June 2007
- [49] Sauerwald Mark, *Current Feedback & Voltage Feedback. The Choice Amplifiers Which One to Use, When and Why*, Comlinear Corporation, 4800 Wheaton Drive Ft. Collins, CO 80525
- [50] Lawrence P. Huelsman, *Basic Circuit Theory*, Ed Prentice-Hall, USA 1991