Evaluación de modelos y metodologías para caracterizar el TMOS en altas frecuencias

por

Ing. Fabio Alejandro Ruiz Molina

Tesis sometida como requisito parcial
para obtener el grado de

MAESTRO EN CIENCIAS EN LA ESPECIALIDAD DE ELECTRÓNICA

en el

Instituto Nacional de Astrofísica, Óptica y Electrónica (INAOE)

Febrero de 2016
Santa María Tonantzintla, Puebla

Supervisada por:

Dr. Roberto Stack Murphy Arteaga, INAOE

©INAOE 2016
Derechos reservados
El autor otorga al INAOE el permiso de reproducir y distribuir copias de esta tesis en su totalidad o en partes.

Resumen

El uso masivo del TMOS en la actualidad no tiene precedentes. Existen varios pronósticos sobre la situación a futuro del TMOS, la mayoría concuerda con que, al menos de aquí a diez años, éste será la base del desarrollo tecnológico basado en transistores. Dicho lo anterior, es evidente la necesidad de tener herramientas que permitan la caracterización del TMOS y que evolucionen a la par con éste. Dos de las herramientas fundamentales son los modelos y las metodologías para la extracción de los parámetros de los modelos. A pesar de que la caracterización del TMOS se puede llevar a cabo de diferentes maneras, los métodos basados en mediciones en alta frecuencia están tomando cada vez más relevancia. En el presente trabajo se discute la caracterización del TMOS operando en pequeña señal, basada en la medición de los parámetros S. Se comienza abordando, de manera muy general, el funcionamiento del TMOS. Posteriormente, se presentan algunos de los modelos de circuito equivalente (MCE) y algunas de las metodologías de extracción propuestas en la literatura, específicamente aquellas que cuentan con un grado de aceptación importante. A continuación, se discute todo lo relacionado a la parte experimental. Luego, se presenta un análisis de los resultados que se obtienen al aplicar a las mediciones los modelos y metodologías seleccionados. Finalmente, después de haber evaluado a los MCE y metodologías de extracción disponibles en la literatura, se concluye, entre otros aspectos, que no existe ningún MCE en la literatura que pueda modelar adecuadamente al TMOS operando en pequeña señal, por encima de los 30 GHz, con V_{DS} = 0 V, V_{GS} yendo de fuerte acumulación a fuerte inversión y específicamente para transistores similares a los medidos, que son tipo drenaje ligeramente dopado (LDD), canal N, con longitudes de compuerta (L_g) entre 80 a 120nm; inter-digitados, de 4 a 64 dedos (N_f), pero con un ancho total (W_t) constante igual a 192 µm. Esto se contrapone con las publicaciones que aseguran tener MCE que funcionan para transistores similares, o inclusive más pequeños, aún operando por encima de los 30 GHz.

Abstract

The massive use of the MOS transistor nowadays is unprecedented. There are several predictions regarding the future of the MOS transistor; most agree that, at least in the next ten years, this device will be the basis of technological development based on transistors. That said, it is clear that there is a need for tools which enable the accurate characterization of the MOS transistor which evolve in parallel with it. Two of the key tools are the models and methodologies for extracting the model parameters. Although the characterization of the MOS transistor can be performed in different ways, methods based on high-frequency measurements are becoming increasingly important. In this thesis, the characterization of the MOS transistor operating in the small-signal regime is discussed, based on the measurement of Scattering or "S" parameters. It begins by addressing, in very general terms, the operation of the MOS transistor. Subsequently, some of the models and methodologies proposed in the literature are presented and analyzed, especially those which have a significant degree of acceptance. The experimental procedure is then presented and discussed. This is followed by an analysis of the results obtained after applying the proposed methodologies and models to the measured data. Finally, after having assessed the models and extraction methodologies available in the literature, the conclusions show that —among other issues— there is no model in the literature that can adequately represent the MOS transistor operating in the small-signal regime above 30 GHz, with V_{DS} = 0 V, V_{GS} going from strong accumulation to strong inversion, and for the family of measured devices, which were N channel transistors, with a lightly-doped-drain (LDD), with mask lengths (L_g) varying from 80 to 120nm; multi-fingered, with 4 to 64 fingers (N_f), but keeping the total width (W_t) constant at 192µm. This conclusion differs with the publications that claim to have models that work for similar or even smaller transistors, even operating above 30 GHz.

Agradecimientos

A los mexicanos, por sus contribuciones tributarias que hicieron posible mi beca otorgada por el CONACYT.

Al Dr. Roberto Murphy, por brindarme un poco de una de las cosas más preciadas en la vida, su tiempo. Además, le agradezco por sus enseñanzas y su confianza.

Al cDr. Fabián Zárate, por su enorme colaboración en este proyecto.

Al Dr. Reydezel Torres, porqué además de haber aceptado ser mi sinodal, me incitó a seguir adelante.

Al Dr. Guillermo Espinosa y al Dr. Joel Molina, por haberme dedicado un poco de su invaluable tiempo.

A Oralia y José, mis padres, por siempre confiar en mis decisiones y por su incansable apoyo.

A Roxan, por su amor y por permitirme estar ausente en todos esos momentos que este proyecto necesitó.

Dedicatorias

A Lidia, mi abuela, porqué tu fortaleza ante la vida y tus ganas de vivirla, me incentivan todos los días a dar lo mejor de mí. Además, me enseñaste que la familia siempre será el mejor legado de un ser humano.

Requiescat in pace…

A Pepe, Lidia y Paco, mis hermanos, por siempre dejarme ver lo mucho que me quieren.

Índice general

Capítulo 1, Introducción 1

1.1. Estado del arte 2

1.2. Objetivos 3

1.3. Descripción del documento 4

Capítulo 2, Marco teórico 5

2.1. Generalidades del MOSFET 5

2.1.1. Teoría cualitativa de operación 5

2.1.2. Terminología adicional 11

2.2. Modelado del MOSFET 12

2.2.1. Fuentes de incertidumbre en el modelado 15

2.3. Herramientas teóricas para el modelado del MOSFET en pequeña señal 15

2.3.1. Redes de dos puertos 16

2.4. Modelos de pequeña señal para el MOSFET 20

2.4.1. Modelo de 8 elementos, D. Lovelace 21

2.4.2. Modelo de 11 elementos, S. Lee 25

2.4.3. Modelo de 12 elementos, S. H.-M. Jen 27

2.4.4. Modelo de 9 elementos, I. Kwon 34

2.4.5. Modelo de 6 elementos, J. Han 37

2.4.6. Modelo de 9 elementos, R. Torres-Torres 40

2.4.7. Modelo de 7 elementos, F. Zárate-Rincón 44

2.5. Características generales de los modelos analizados 47

2.6. Conclusiones 48
Capítulo 3, Desarrollo Experimental 49
3.1. Medición de los parámetros S 49
3.2. Procesos y condiciones para la medición 50
3.2.1. Proceso de calibración 51
3.2.2. Proceso de desincrustación 52
3.2.3. Configuración de los equipos 53
3.3. Descripción de los dispositivos a caracterizar 53
3.4. Almacenamiento de los datos 54
3.5. Conclusiones 54
Capítulo 4, Análisis de resultados 55
4.1. Modelo de 8 elementos, D. Lovelace 55
4.2. Modelo de 11 elementos, S. Lee 57
4.3. Modelo de 12 elementos, S. H.-M. Jen 59
4.4. Modelo de 9 elementos, I. Kwon 64
4.4.1. $V_{GS} > V_T$ 65
4.4.2. $V_{GS} < 0$ V 70
4.4.3. $V_{GS} = 0$ V 70
4.5. Modelo de 6 elementos, J. Han 72
4.5.1. $V_{GS} > V_T$ 73
4.5.2. $V_{GS} < 0$ 74
4.5.3. $V_{GS} = 0$ V 77
4.6. Modelo de 9 elementos, R. Torres-Torres 79
4.6.1. $V_{GS} > V_T$ 79

4.6.2. $V_{GS} = 0$ 81
4.6.3. $V_{GS} < 0$ 84
4.7. Modelo de 7 elementos, F. Zárate-Rincón 86
4.7.1. $V_{GS} = 0$ 87
4.7.2. $V_{GS} > V_T$ 88
4.7.3. $V_{GS} < 0$ 89
4.8. Conclusiones 93
Conclusiones 94
5.1. Trabajo a futuro 98
Referencias 99

Índice de figuras

Figura 2.1. Estructura básica del MOSFET [11]. a) Vista transversal idealizada. b) Vista transversal simplificada. 7

Figura 2.2. Fases de operación del MOSFET cuando $V_G > V_T$ [11]. a) $V_D = 0$ V, b) estrechamiento del canal cuando V_D es moderado, c) estrangulamiento, d) operación después de estrangulamiento. 8

Figura 2.3. Variación general de I_D con respecto a V_D para un $V_G > V_T$ dado [11]. 9

Figura 2.4. Forma general de la relación I_D-V_D de un MOSFET de canal largo [11]. 11

Figura 2.5. Fuentes de incertidumbre en el modelado del MOSFET [15]..... 15

Figura 2.6. Representación de una red de dos puertos para análisis con parámetros Y o Z..... 16

Figura 2.7. Representación de una red de dos puertos para análisis con parámetros S [17]. a) Definición de ondas incidentes y reflejadas, b) Gráfica de flujo de señal. 19

Figura 2.8. Modelo equivalente de pequeña señal para el MOSFET de Silicio [18]. 21

Figura 2.9. Circuito equivalente de pequeña señal para el transistor en frío [18]. 22

Figura 2.10. rds obtenida con VDS = 6 V, ID = 5 mA [18]. 24

Figura 2.11. Circuito equivalente de pequeña señal con inductores en G, D y S [19]. 25

Figura 2.12. Circuito equivalente de pequeña señal para región lineal [21]. . 28

Figura 2.13. Circuito equivalente de pequeña señal del MOSFET para modelado en microondas [27]. 34

Figura 2.14. Circuito equivalente de pequeña señal para un MOSFET de RF operando en región subumbral [28]. 38

Figura 2.15. Circuito equivalente de pequeña señal para un MOSFET de RF operando con $V_{GS} > V_T$ y $V_{DS} = 0$ V [30]. 40

Figura 2.16. Circuito equivalente para Z_{22} en frío [30]. 43

Figura 2.17. Modelo simplificado para un MOSFET de RF en frío en [32]. ... 45

Figura 3.1. Vista con microscopio óptico del MOSFET [4]. 50

Figura 3.2. Distribución del equipo para el experimento [4]. 51

Figura 3.3. Plano de referencia después de la calibración [6]. 52

Figura 3.4. Plano de referencia después de desincrustación. 53

Figura 4.1. Parte real de los parámetros Z del transistor en frío. 56

Figura 4.2. Ajuste de Re $\{Z_{12}\}$ para el transistor en frío con (2.34). 58

Figura 4.3. Ajuste con (2.34) a Re $\{Z_{12}\}$ para $V_{GS} = 0.6$ V. 59

Figura 4.4. Ajuste con (2.36) a Re {Z11-Z12} para para $V_{GS} = 0.6$ V. 59

Figura 4.5. Extracción de R_g usando metodología en [21]. 63

Figura 4.6. Im $\{Y_{11}\}$ & Y_{12}. 64

Figura 4.7. Modelo para el MOSFET con $V_{DS} = 0$ V y derivado de [27]. 65

Figura 4.8. Re $\{Y_{22}\}$ vs ω^2 para $V_{GS} = 0.55$ V. 66

Figura 4.9. ω^2 / Re $\{Y_{sub}\}$ vs ω^2 para $V_{GS} = 0.55$ V. 67

Figura 4.10. Ajuste del modelo para $V_{GS} = 0.55$ V. 68

Figura 4.11. Regresión lineal para encontrar C_{gb} para $V_{GS} = -0.55$ V. 76

Figura 4.12. Valor promedio para encontrar C_{gb} para $V_{GS} = -0.55$ V. 76

Figura 4.13. Ajuste del modelo propuesto en [28] para $V_{GS} = -0.55$ V. 77

Figura 4.14. Error relativo en Re $\{S_{11}\}$ y Re $\{S_{22}\}$. 83

Figura 4.15. Ajuste del modelo en [30] modificado para V_{GS} = -0.55 V. 85

Figura 4.16. Variación de R_g con respecto a V_{GS} usando ecuación (2.73). ... 87

Figura 4.17. Resultado de aplicar (2.94) con V_{GS} = 0.55 V. 90

Figura 4.18. Regresión lineal del resultado de (2.94) con V_{GS} = -0.55 V..... 90

Figura 4.19. Media aritmética del resultado de (2.94)/ω con V_{GS} = -0.55 V. . 91

Índice de tablas

Tabla 2.1. Comparación de los modelos analizados. 48

Tabla 4.1. Capacitancias obtenidas en diferentes rangos de frecuencia con $V_{GS}>V_T$. 61

Tabla 4.2. Capacitancias obtenidas en diferentes rangos de frecuencia con $V_{GS}<V_{FB}$. 62

Tabla 4.3. Capacitancias obtenidas en diferentes rangos de frecuencia con $V_{GS}>>V_T$. 62

Tabla 4.4. Valores de los elementos del circuito equivalente para V_{GS} = 0.55 V. 67

Tabla 4.5. Error del modelo propuesto en [27] para V_{GS} = 0.55 V. 69

Tabla 4.6. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V. 70

Tabla 4.7. Error del modelo propuesto en [27] para V_{GS} = -0.55 V. 71

Tabla 4.8. Valores de los elementos del circuito equivalente para V_{GS} = 0 V. 72

Tabla 4.9. Error del modelo propuesto en [27] para V_{GS} = 0 V. 72

Tabla 4.10. Valores de los elementos del circuito equivalente para $V_{GS} > V_T$. 74

Tabla 4.11. Error del modelo propuesto en [28] para V_{GS} = 0.55 V. 74

Tabla 4.12. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V. 75

Tabla 4.13. Error del modelo propuesto en [28] para V_{GS} = -0.55 V. 77

Tabla 4.14. Valores de los elementos del circuito equivalente para V_{GS} = 0 V. 78

Tabla 4.15. Error del modelo propuesto en [28] para V_{GS} = 0 V. 78

Tabla 4.16. Parámetros para el modelo propuesto en [30] para $V_{GS} > V_T$ 80

Tabla 4.17. Obtención de C_{gg}, C_{gs} y C_{ds} para $V_{GS} > V_T$. 81

Tabla 4.18. Error del modelo propuesto en [30] para $V_{GS} > V_T$. 82

Tabla 4.19. Valores de los elementos del circuito equivalente para V_{GS} = 0 V. 83

Tabla 4.20. Error del modelo propuesto en [30] para V_{GS} = 0 V. 84

Tabla 4.21. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V. 85

Tabla 4.22. Error del modelo propuesto en [30] modificado para V_{GS} = -0.55 V. 86

Tabla 4.23. Valores de los elementos del circuito equivalente para V_{GS} = 0 V. 88

Tabla 4.24. Error del modelo propuesto en [32] para V_{GS} = 0 V. 89

Tabla 4.25. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V. 91

Tabla 4.26. Error del modelo propuesto en [32] para V_{GS} = -0.55 V. 92

Capítulo 1
Introducción

Existe un extensivo y creciente interés hacia el uso de las microondas originado por las aplicaciones en comunicaciones y electrónica, las cuales demandan frecuencias de operación cada vez más altas y anchos de banda más amplios. El rango de frecuencia de las microondas suele ser definido como la porción del espectro electromagnético que va de los 300 MHz a 300 GHz. Por otro lado, el rango de radio frecuencia (RF) suele ser definido como la porción que va de los 3 Hz hasta los 300 GHz.

Las tecnologías basadas en silicio, en uso por un largo tiempo, son capaces de responder, tanto técnicamente como económicamente, a una gran cantidad de aplicaciones por encima de los 100 GHz [1]. En estas frecuencias existe mucha libertad para aplicaciones muy variadas, inclusive aplicaciones civiles.

Debido a que el transistor es el componente clave en la mayoría de las aplicaciones de alta frecuencia, el estudio intensivo de este dispositivo se ha vuelto la clave para el desarrollo acelerado de dichas aplicaciones.

El estudio de los transistores demanda constantemente nuevos retos, lo que su vez origina nuevas áreas de estudio. Una de éstas es el área de bajo consumo de potencia. Entre otras cosas, esta área busca correr el punto de operación hacia voltajes cada vez más pequeños. Esto ha permitido el desarrollo de conceptos tan novedosos como Internet de las cosas (IoT por sus siglas en inglés).

Otro fenómeno fundamental en el desarrollo basado en transistores, es el escalamiento de los mismos. Particularmente, la tecnología metal óxido semiconductor complementario (CMOS, por sus siglas en inglés), ha sufrido

un escalamiento intensivo. Esto permite tener frecuencias de operación cada vez más elevadas [2].

Por otro lado, con la finalidad de agilizar y hacer más eficiente la manufactura de los sistemas electrónicos, se hace indispensable tener herramientas de diseño robustas. El diseño ayudado por computadora (CAD, por sus siglas en inglés), hoy en día es uno de los pilares del diseño electrónico. De manera irónica, un sistema electrónico es usado para diseñar otros sistemas electrónicos.

Parte fundamental del CAD son los modelos de circuito equivalente. Dependiendo de los objetivos del diseñador, éste elegirá entre un modelo u otro. Para el transistor de RF o de microondas, existen varios modelos disponibles. Puntualmente, en la presente tesis se abordan los modelos de pequeña señal. Éstos son usados como piedra angular para construir los modelos de ruido y de señal grande.

1.1. Estado del arte

En 2024, el nodo tecnológico para el transistor de efecto de campo metal oxido semiconductor (MOSFET) alcanzará, según predicciones, 8 nm. La frecuencia de corte prevista para el nodo de 8 nm es del orden de THz. Actualmente el nodo de 28 nm ha alcanzado un auge comercial importante. Éste ha alcanzado una frecuencia de corte de aproximadamente 0.35 THz [1].

Sin embargo, hoy en día, la mayoría de modelos de circuito equivalente para los dispositivos de silicio, usados para el diseño de circuitos y sistemas, están validados en rangos de frecuencia limitados. Para regímenes de pequeña señal, inclusive por encima de los 100 GHz, existe en la literatura mucha información sobre el análisis de parámetros S y figuras de ruido.

Aunque existen diferentes tipos de MOSFETs, los que incorporan drenajes ligeramente dopados (LDD), suelen ser de los más usados. El uso exhaustivo de este tipo de transistores se debe, entre otras cosas, a su

capacidad de reducir el campo eléctrico en el drenaje y por ende disminuir el efecto de portadores calientes.

Hoy en día, la caracterización en oblea es una de las formas más rápidas y económicas para caracterizar MOSFETs [1]. Los sistemas de prueba para caracterización en oblea, están disponibles para medir por encima de los 700 GHz [3]. Ahora el reto es mantener la calidad y la precisión de las mediciones en el límite superior del rango de RF o microondas. La tarea es aún más complicada para dispositivos avanzados de silicio. La validación de los modelos eléctricos para esos dispositivos, a frecuencias cada vez más altas, es de vital importancia para continuar con la expansión de la tecnología basada en transistores.

Como era de esperar, hay varios equipos de trabajo en todo el mundo, tratando de dar solución a los retos descritos en el párrafo anterior. Prueba de ello son las publicaciones recientes [2], [4]-[7], que abordan el modelado del MOSFET operando en pequeña señal hasta: 50, 60 y 300 GHz. En dichos artículos utilizan transistores con longitud de compuerta (L_g) < 100 nm. Los modelos de pequeña señal que utilizan, son modelos que han sido concebidos para nodos tecnológicos más grandes. Sin embargo, con base en los resultados de dichos artículos, los modelos son escalables y siguen teniendo vigencia inclusive para procesos CMOS de 40 nm.

Por otro lado, existe el reto de disminuir el consumo de potencia de los sistemas electrónicos. Para ello, de un tiempo para acá se ha venido indagando la operación del MOSFET en la región de inversión débil. Es más, existe trabajo que demuestra que el MOSFET operando en la región subumbral, puede ser usado con buenos resultados, tanto en aplicaciones digitales como analógicas [8], [9].

1.2. Objetivos

El objetivo principal, es mostrar que en la literatura no existe un modelo de circuito equivalente para pequeña señal adecuado para MOSFETs LDD con

proceso RF-CMOS, con L_g variando de 120 nm a 80 nm, N_f variando de 64 a 4, W_t fija a 192 µm, operando por encima de 30 GHz, con V_{DS} = 0 V y V_{GS} variando de fuerte inversión a fuerte acumulación.

El primer objetivo secundario, es mostrar que el proceso de modelado a través de parámetros S, está lleno de encrucijadas que llevan a diversificar los resultados, lo que a su vez puede llevar a errores considerables.

El segundo objetivo secundario, es mostrar que el proceso de validación de los modelos de circuito equivalente para pequeña señal, adolece de una rigurosa verificación de los resultados.

1.3. Descripción del documento

En el capítulo dos se aborda la teoría relacionada a la operación del MOSFET. Además, se presentan los aspectos más importantes de 7 artículos seleccionados, sobre modelado del MOSFET en pequeña señal.

En el capítulo 3 se discute todo lo relacionado a la parte experimental. Se dan detalles del equipo necesario y su configuración. También se presentan los procedimientos para llevar a cabo una medición adecuada. Además, se dan especificaciones de los dispositivos medidos.

En el capítulo 4 se analizan los resultados derivados de aplicar, a los datos experimentales, los modelos y metodologías del capítulo 2.

Finalmente, en el capítulo 5 se dan las conclusiones pertinentes con base en los resultados presentados en el capítulo 4, y se aborda el trabajo a futuro.

Capítulo 2
Marco teórico

En este capítulo se abordan de manera concisa los conceptos que contextualizan y ayudan a entender a plenitud el contenido de la presente tesis. Posteriormente, se analizan modelos de circuito equivalente para pequeña señal para el transistor MOSFET. Se presentan las metodologías de extracción de los elementos del modelo, pero restringidas a aquellas basadas en la medición de parámetros S. Finalmente, se realiza una conclusión sobre lo redactado en el capítulo y con base en ello, se exponen las expectativas del modelo asociado a los MOSFETs medidos.

2.1. Generalidades del MOSFET

El MOSFET es sin duda el dispositivo de estado sólido más exitoso a nivel comercial. Es el componente principal en circuitos integrados con nivel de integración a escala muy grande (VLSI, por sus siglas en inglés), incluyendo microprocesadores y memorias [10].

A pesar de que existen varias arquitecturas del MOSFET, con fines de realizar una descripción cualitativa del funcionamiento de esté y sentar las bases para entender arquitecturas más complejas, en las líneas del siguiente apartado se hará énfasis el MOSFET de enriquecimiento, tipo n (los portadores en el canal son electrones), y con una estructura MOS ideal.

2.1.1. Teoría cualitativa de operación

Físicamente, el MOSFET es en esencia un capacitor MOS, al que se le han agregado dos uniones pn (unión de un semiconductor tipo p con un semiconductor tipo n) posicionadas adyacentemente a la región del

semiconductor, que a su vez está controlado por la compuerta (G, por su nombre en inglés) del MOS [11], [12]. En la figura 2.1a se muestra una vista transversal del MOSFET. El substrato (B, por su nombre en inglés) es tipo p (semiconductor tipo p), como el de las figuras. A continuación, se encuentra la figura 2.1b, que muestra un esquema simplificado de la configuración básica del MOSFET. En esta figura también se puede apreciar la designación estándar de terminales y de voltajes de corriente continua (DC, por sus siglas en inglés). Otra cosa que se puede observar, es la corriente de drenaje (I_D), la cual fluye en respuesta a los voltajes aplicados a las terminales del dispositivo. La corriente fluye de tal forma que los portadores (electrones en este caso) entran a la estructura a través de la fuente, (S, por su nombre en inglés), abandonan la estructura a través del drenaje (D, por su nombre en inglés), y están sujetos al control o acción de la compuerta. Los nombres de las terminales del MOSFET son consistentes con su función. El voltaje aplicado a la compuerta y medido con respecto a tierra se denomina V_G, mientras que el voltaje aplicado al drenaje con respecto a tierra se denomina V_D. A lo largo del presenta trabajo, al menos que se establezca otra cosa, se considerará que tanto la fuente como el substrato están conectados a tierra (fuente común). Luego entonces, $V_G = V_{GS}$ y $V_D = V_{DS}$, $V_{SB} = 0$ V.

Si se refleja el flujo normal de electrones dentro de la estructura, para el dispositivo con substrato tipo p, la corriente de drenaje se suele tomar como positiva cuando fluye del circuito externo a la terminal de drenaje.

Para determinar cómo se espera que varíe la corriente de drenaje con respecto a los voltajes aplicados en las terminales, en una primera instancia se puede considerar que $V_D = 0$ V y que el voltaje que varía es el de compuerta. Cuando $V_G < V_T$ (voltaje de umbral) se dice que el transistor está polarizado en acumulación o agotamiento (operación en subumbral). En cuál de las dos regiones se encuentre dependerá de la magnitud del voltaje aplicado.

El V_T desde un punto de vista general, es el punto de voltaje en donde se da la transición de agotamiento a inversión y viceversa [10]-[14]. Luego

entonces, cuando $V_G < V_T$ la región encerrada entre las islas de fuente y drenaje, puede contener un exceso (acumulación) o déficit de huecos (agotamiento), además de muy pocos electrones. Bajo estas condiciones, si se mira a lo largo de la superficie entre las islas n, se puede ver un circuito abierto.

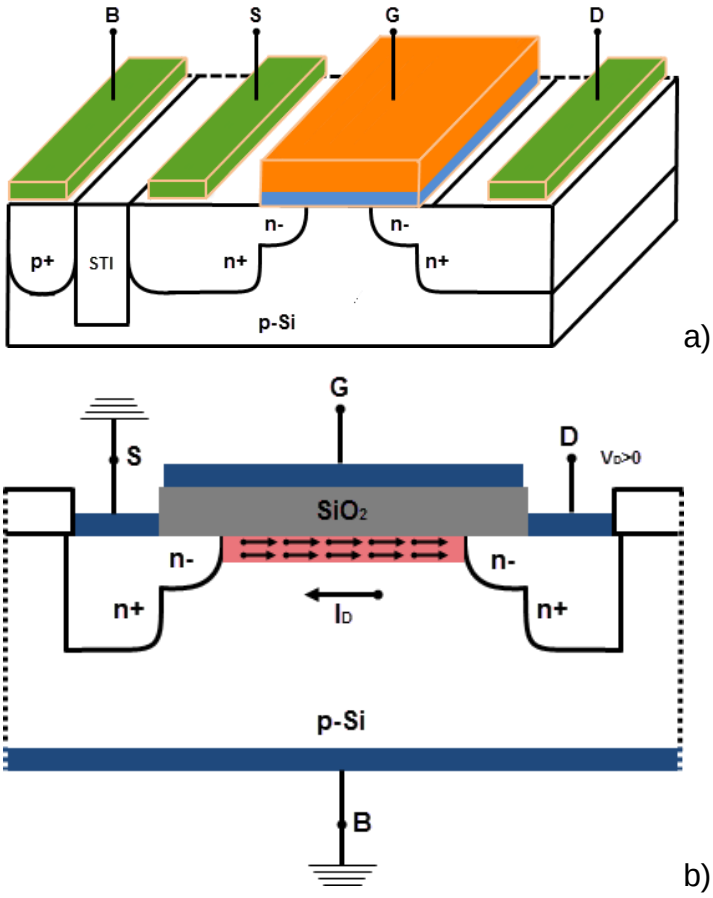

Figura 2.1. Estructura básica del MOSFET [11]. a) Vista transversal idealizada. b) Vista transversal simplificada.

Por otro lado, cuando $V_G > V_T$, se dice que el transistor está operando en inversión. Bajo esta condición, una capa de inversión se forma adyacentemente a la superficie del silicio, la cual contiene electrones móviles. Mirando una vez más a lo largo de la superficie entre las islas n, se puede ver una región tipo n inducida (la capa de inversión) o un canal conductor. Este

canal conecta las islas de fuente y drenaje, figura 2.2a. Entre mayor sea el voltaje aplicado, mayor es la cantidad de electrones acumulados en la superficie del silicio y mayor es la conductividad de la capa de inversión.

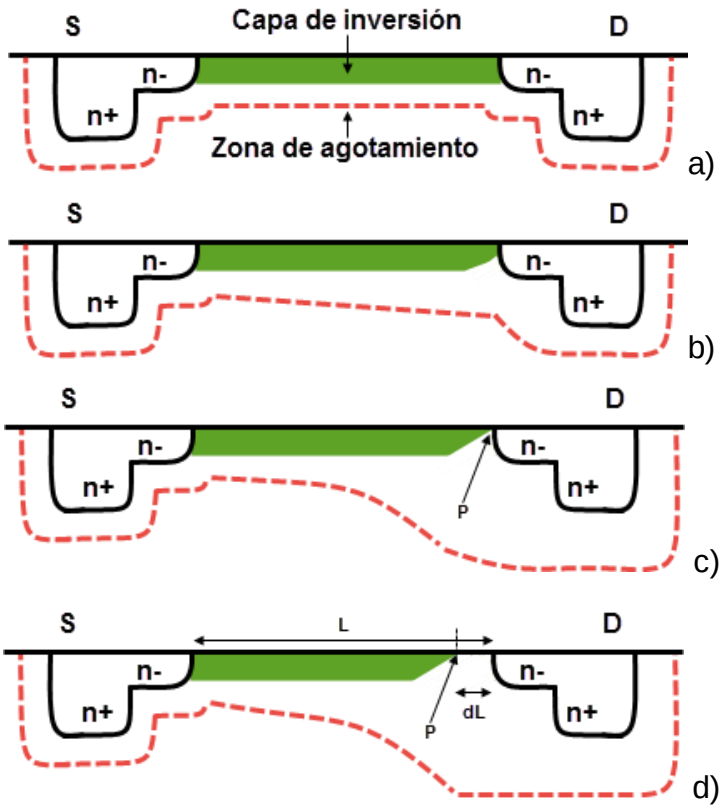

Figura 2.2. Fases de operación del MOSFET cuando $V_G > V_T$ [11]. a) $V_D = 0$ V, b) estrechamiento del canal cuando V_D es moderado, c) estrangulamiento, d) operación después de estrangulamiento.

Con la finalidad de explorar otros modos de operación, se puede suponer una polarización tal que $V_G > V_T$, y un V_D que incrementa lentamente partiendo desde 0 V. Cuando $V_D = 0$ V la situación es la que se muestra en 2.2a, predomina el equilibrio térmico y la corriente de drenaje es igual a cero [11]. Con el incremento lento de V_D hacia voltajes positivos, la superficie del canal empieza a tener un comportamiento que semeja al de un resistor. Además, una corriente de drenaje empieza a fluir a la terminal de drenaje y es

proporcional a V_D. La porción de la relación I_D-V_D correspondiente a un voltaje V_D pequeño, se muestra como una línea que va del origen al punto A en la figura 2.3. El hecho de que exista un voltaje $V_D > 0$ implica que la unión pn del drenaje se polarice en inversa. La corriente de la unión polarizada en inversa fluye en el substrato de silicio y contribuye a I_D. No obstante, en dispositivos fabricados con pozos, la corriente de la unión es despreciable en comparación a la corriente del canal [11].

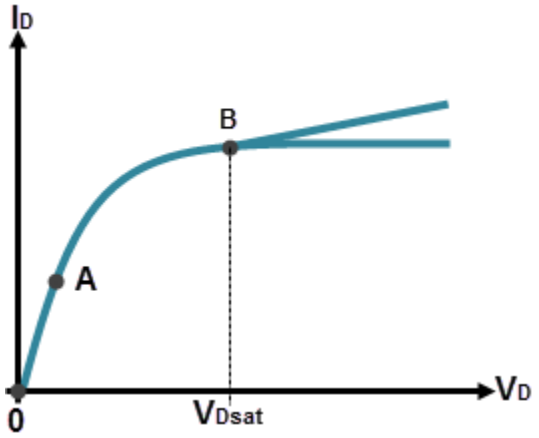

Figura 2.3. Variación general de I_D con respecto a V_D para un $V_G > V_T$ dado [11].

Al seguir incrementando considerablemente V_D, el dispositivo entra a una nueva fase de operación. La caída de tensión de drenaje a fuente, asociada con el flujo de corriente en el canal, empieza a negar el efecto de inversión de la compuerta. Como se muestra en la figura 2.2b, la región de agotamiento se ensancha por debajo del canal, desde fuente a drenaje. Por consiguiente, el número de portadores en la capa de inversión decrece. Al reducirse el número de portadores también decrece la conductividad del canal. Considerando la gráfica de I_D vs V_D, figura 2.3, lo anterior se representa con un decremento en la pendiente de la curva. Si se continúa incrementando el voltaje en el drenaje, se produce una reducción progresiva en la concentración de portadores en el canal, y por lo tanto un decremento sistemático de la pendiente en la gráfica de la figura 2.3. El decremento de portadores es más

considerable cerca del drenaje. De hecho, es posible que la capa de inversión desaparezca completamente en las proximidades del drenaje, figura 2.2c. El inicio del agotamiento de la superficie del canal en el extremo del drenaje, es una situación especial. La concentración de portadores en el canal, en la interfase Si-SiO_2 inmediatamente adyacente al drenaje, se vuelve igual a la concentración del dopado del substrato. A esta situación se le denomina estrangulamiento. Cuando el canal se estrangula, la curva I_D vs V_D alcanza el punto B, lo que implica que la pendiente de la curva se vuelve aproximadamente cero, figura 2.3.

Cuando V_D excede el voltaje de estrangulamiento, también llamado voltaje de saturación (V_{Dsat}), la porción del canal estrangulado se hace más grande, hasta formar una sección de canal agotado denominada dL, figura 2.2d. Siendo una región con pocos portadores, y por ende poca conductividad, la sección dL absorbe la mayoría de la caída de tensión. En un dispositivo de canal largo, donde dL<< L, aunque se tenga la condición de $V_D > V_{Dsat}$, el punto de estrangulamiento (P) no va a desplazarse considerablemente hacia la fuente [11], [12]. Cuando la forma de una región conductiva y el potencial aplicado a través de la región no cambian, la corriente a través de la región también debe mantenerse invariante. Entonces, I_D se mantiene aproximadamente constante para $V_D > V_{Dsat}$ siempre y cuando dL << L. Por el contrario, si dL es comparable a L, la misma caída de tensión va a aparecer a través de un canal más corto (L - dL) y, como se ve en la figura 2.3, en estos dispositivos la corriente después de estrangulamiento va a incrementar un poco al incrementar V_D por encima de V_{Dsat}.

Hasta ahora se ha examinado la respuesta del MOSFET al polarizar la compuerta y el drenaje pero de forma aislada. Para completar el análisis de las características de la relación I_D-V_D, en las siguientes líneas se combinan los resultados derivados de las consideraciones que se han hecho por separado. Es claro que para la condición $V_G \leq V_T$, el voltaje aplicado en la compuerta no crea un canal superficial y, entonces, $I_D \approx 0$ A para todos los V_D

por debajo del voltaje de ruptura de la unión pn [11]. Para todos los $V_G>V_T$ se observará un comportamiento similar al mostrado en la figura 2.3. Debido a que la conductividad del canal se incrementa con el incremento de V_G, se deduce que la pendiente inicial de la curva I_D vs V_D va a incrementarse conforme V_G se incrementa. Además, entre mayor es el número de portadores presentes en la capa de inversión cuando $V_D = 0$ V, más grande será el voltaje en el drenaje que se requiere para alcanzar el estrangulamiento del canal [11], [12]. Es así como V_{Dsat} debe incrementarse cuando V_G se incrementa. Con base en los argumentos dados, se puede concluir que la variación de I_D con respecto a V_D y V_G, para un MOSFET de canal largo, debe ser de la forma mostrada en la figura 2.4.

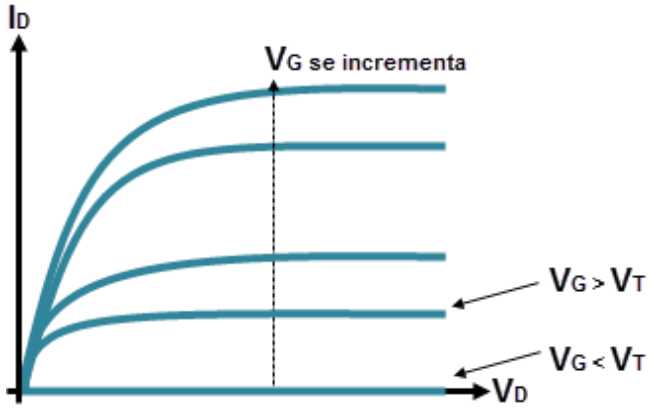

Figura 2.4. Forma general de la relación I_D-V_D de un MOSFET de canal largo [11].

Las características establecidas de la relación I_D-V_D confirman la "naturaleza transistor" de la estructura MOSFET. La "acción transistor" resulta cuando una corriente I_D fluyendo en un circuito conectado en la salida del transistor, es modulada por un voltaje de entrada aplicado a la compuerta [11].

2.1.2. Terminología adicional

Cuando el transistor está operando bajo la condición de $V_D > (V_G - V_T)$, para un $V_G > V_T$ dado, se dice que el transistor está en la región de saturación.

Por otro lado, cuando se tiene $V_D < (V_G - V_T)$ y un $V_G > V_T$ dado, se dice que el transistor está en la región lineal, también llamada región triodo.

Como se mencionó, V_T marca la transición entre la región de agotamiento y la región de inversión. Así mismo, se comentó que existe otra transición (de bastante relevancia para la presente tesis), en la que el transistor va de agotamiento a acumulación y viceversa. La diferencia de potencial que define está transición, se suele llamar voltaje de banda plana (V_{FB}, por sus siglas en inglés) [13]. Cuando $V_G<V_{FB}$ el MOSFET se encuentra en acumulación, cuando $V_G>V_{FB}$ éste se encuentra en agotamiento.

Por otro lado, cuando se hable de transistor en frío, se estará suponiendo que el transistor está operando bajo la condición de $V_D=V_G=0$ V.

Finalmente, el MOSFET es conocido como un dispositivo de canal n cuando los portadores en el canal son electrones; cuando los portadores en el canal son huecos, el MOSFET es conocido como un dispositivo de canal p.

2.2. Modelado del MOSFET

Cuando se busca un modelo para el MOSFET, el principal objetivo es lograr la descripción del comportamiento del dispositivo al modificar el estado de sus terminales. Esta descripción puede darse con base en las relaciones: corriente-voltaje, capacitancia-voltaje, y el proceso de transporte de portadores que toma lugar dentro del dispositivo. Se busca que los modelos abarquen un conjunto de situaciones lo más amplio posible. Por ejemplo, que el modelo trabaje en todas las regiones de operación del dispositivo. A pesar de que pueden existir varias clasificaciones, se puede considerar que hay dos tipos de modelos: los que se basan en la física del dispositivo y modelos de circuito equivalente [14].

Los primeros, están basados en una definición cuidadosa de la geometría del dispositivo, perfil de dopado, ecuaciones del transporte de portadores (ecuaciones de semiconductores) y características del material. Este tipo de modelos pueden ser usados para predecir tanto las características

del comportamiento del dispositivo al modificar el estado de sus terminales, como el fenómeno de transporte. Los dispositivos MOS cada vez son más pequeños, lo que lleva a la aparición de nuevos fenómenos físicos. Se requieren soluciones de dos o tres dimensiones de las ecuaciones de semiconductores. En general, éstas sólo pueden ser resultas por métodos numéricos. El software que realiza la tarea recientemente descrita, en general se le denomina “simulador numérico de dispositivo”. Debido a que este tipo de simuladores pueden detallar el comportamiento físico interno del dispositivo y pueden predecir las características de nuevos dispositivos, se consideran una buena opción para estudiar la física del dispositivo y el diseño del mismo. El inconveniente que podría llegar a presentarse con este tipo de simuladores, es la gran cantidad de memoria y de cómputo intensivo que requieren. Esto los hace poco viables para simulación de circuitos [14].

Debido a la naturaleza tridimensional y bidimensional de los efectos físicos que gobiernan el comportamiento eléctrico del MOSFET, es muy difícil obtener una formulación analítica de forma cerrada que sea válida en todas las regiones de operación. Sin embargo, es posible obtener un modelo analítico de forma cerrada basado en la física del dispositivo, que sea válida sólo sobre una región de operación limitada. A pesar de estar limitados, debido a su facilidad de cómputo, estos modelos son frecuentemente usados para la simulación de circuitos [14].

El segundo conjunto de modelos, los de circuito equivalente, describen las propiedades eléctricas del dispositivo a través de conectar elementos de circuito eléctrico, de tal manera que los modelos emulan el comportamiento eléctrico del dispositivo al modificar el estado de sus terminales. Luego entonces, estos modelos están basado en las características del dispositivo. Los elementos que conforman el modelo se obtienen, ya sea usando una función analítica de forma cerrada o usando una aproximación empírica. Debido a su facilidad de evaluación, estos modelos son a menudo usados en simuladores de circuito para representar las características del dispositivo. Por

ejemplo, SPICE usa prácticamente puros modelos de circuito equivalente. Para dispositivos semiconductores, los elementos que conforman el modelo de circuito equivalente son altamente no lineales. Además, éstos dependen fuertemente de la polarización en DC, de la frecuencia, del nivel de señal y de la temperatura [14].

Normalmente se tiene por separado los modelos para corriente alterna (AC, por sus siglas en inglés) y los modelos para DC. Adicional a esta división, resulta necesario distinguir entre modelos de pequeña señal (AC) y de señal grande (transitorio). Luego entonces, se requieren tres tipos de modelos de circuitos; DC, transitorios y AC, los cuales se usan correspondientemente en tres tipos de análisis básicos [14].

El modelo para DC es también llamado modelo estático. Éste evalúa la corriente del dispositivo para un voltaje fijo. No existe variación con el tiempo. Lo anterior implica que en un modelo de DC, los efectos dinámicos que surgen de la presencia de elementos que almacenan energía (capacitor, inductor), son ignorados. Por ejemplo, un retraso en el tiempo. Este modelo se usa para calcular los puntos de operación (Q-points, en inglés). Estos puntos vienen siendo una relación entre los voltajes de nodos y las corrientes de rama.

El modelo transitorio es también llamado modelo de señal grande. Éste evalúa las corrientes del dispositivo cuando se aplican voltajes que varían en el tiempo. Se le denomina de señal grande porque no existen restricciones sobre la magnitud del voltaje que se aplica. Este modelo se requiere para el análisis en el dominio del tiempo. En este caso, la corriente es la suma de la corriente de DC más las corrientes transitorias que surgen de la carga y descarga de los dispositivos que almacenan energía, usualmente capacitores.

El modelo de AC es también llamado modelo de pequeña señal. Éste evalúa la corriente cuando las variaciones en el voltaje aplicado son lo suficientemente pequeñas para producir variaciones de corriente pequeñas. Éstas pueden ser expresadas usando relaciones lineales. Este modelo puede ser obtenido sistemáticamente del modelo de DC. Debido a que el modelo de

AC es usado para el análisis en el domino de la frecuencia, éste debe considerar los elementos que almacenan energía y los efectos dependientes de frecuencia.

En la presente tesis se abordarán exclusivamente modelos de pequeña señal, pensados para diferentes rangos de polarización y de frecuencia (capítulo actual y capítulo 4).

2.2.1. Fuentes de incertidumbre en el modelado

Existen varias fuentes de incertidumbre que contribuyen a los errores en los resultados del modelado. De manera general, estas fuentes se pueden resumir en: incertidumbres en la medición, suposiciones en el modelo, y el método usado para la estimación de parámetros [15]. De forma gráfica, lo anterior se puede observar en la figura 2.5.

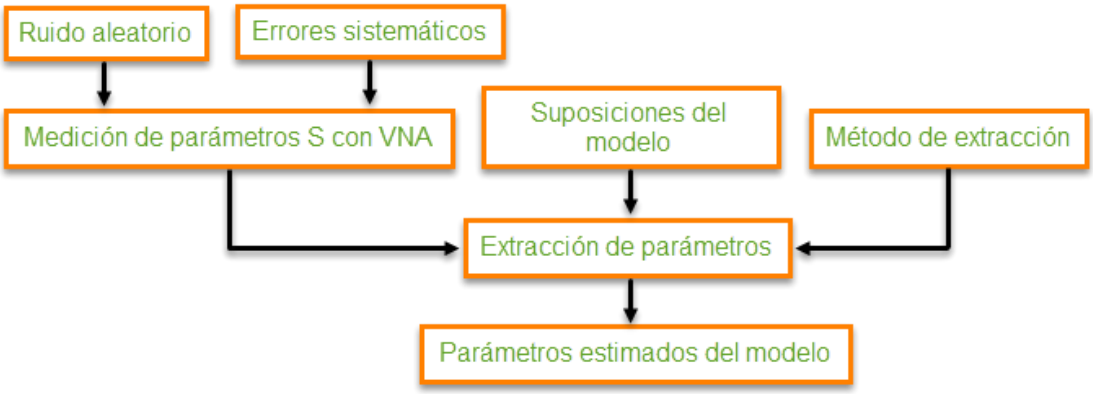

Figura 2.5. Fuentes de incertidumbre en el modelado del MOSFET [15].

2.3. Herramientas teóricas para el modelado del MOSFET en pequeña señal

Afortunadamente existe mucha teoría relacionada al diseño y caracterización de circuitos electrónicos, la cual está soportada por las matemáticas y la física. Luego entonces, existen un sinfín de herramientas que son de gran utilidad a la hora de trabajar con un MOSFET. En especial, en

este subtema se aborda la teoría relacionada con el modelado del MOSFET en pequeña señal.

2.3.1. Redes de dos puertos

Una red de dos puertos es cualquier dispositivo, circuito o sistema para el cual se pueden definir 2 pares de terminales entre las cuales existe una diferencia de potencial, figura 2.6. Para cada uno de estos puertos, podemos definir una corriente y una impedancia de entrada, con lo que el sistema puede representarse totalmente. Esta red puede describirse por completo al conocer cualquier conjunto de parámetros de pequeña señal que relacionen el voltaje y/o la corriente de un puerto con el voltaje y/o la corriente del otro. Ya que la red responde de manera unívoca a una señal eléctrica, al conocer cualquier conjunto de parámetros de pequeña señal, se puede determinar cualquier otro mediante cálculos matemáticos [16].

Figura 2.6. Representación de una red de dos puertos para análisis con parámetros Y o Z.

Los parámetros de pequeña señal que se emplearán en el presente trabajo serán: los parámetros de admitancia (Y), los parámetros de impedancia (Z) y los parámetros de dispersión (S). Todos son expresiones complejas y función de la frecuencia.

La definición de los parámetros Y se presenta en las ecuaciones (2.1)-(2.2). Éstos se pueden obtener de mediciones de voltaje y corriente en cada uno de los puertos. Una de las condiciones necesarias para obtener los

parámetros Y, es que uno de los dos puertos esté en corto circuito. En forma matemática se tienen las ecuaciones (2.3)-(2.6).

$$i_1 = Y_{11}v_1 + Y_{12}v_2 \tag{2.1}$$

$$-i_2 = Y_{21}v_1 + Y_{22}v_2 \tag{2.2}$$

$$Y_{11} = \left.\frac{i_1}{v_1}\right|_{v2=0} \tag{2.3}$$

$$Y_{12} = \left.\frac{i_1}{v_2}\right|_{v1=0} \tag{2.4}$$

$$Y_{21} = -\left.\frac{i_2}{v_1}\right|_{v2=0} \tag{2.5}$$

$$Y_{22} = -\left.\frac{i_2}{v_2}\right|_{v1=0} \tag{2.6}$$

De forma similar a los parámetros Y, los parámetros Z relacionan de manera directa los voltajes y las corrientes en los dos puertos de la red. La definición de los parámetros Z se presenta en las ecuaciones (2.7)-(2.8). En este caso, uno de los dos puertos debe estar en circuito abierto. En forma matemática se tienen las ecuaciones (2.9)-(2.12).

$$v_1 = Z_{11}i_1 - Z_{12}i_2 \tag{2.7}$$

$$v_2 = Z_{21}v_1 - Z_{22}i_2 \tag{2.8}$$

$$Z_{11} = \left.\frac{v_1}{i_1}\right|_{i2=0} \tag{2.9}$$

$$Z_{12} = -\left.\frac{v_1}{i_2}\right|_{i1=0} \tag{2.10}$$

$$Z_{21} = \left.\frac{v_2}{i_1}\right|_{i2=0} \tag{2.11}$$

$$Z_{22} = -\left.\frac{v_2}{i_2}\right|_{i1=0} \tag{2.12}$$

Por otro lado, la definición de los parámetros S se puede hacer con la ayuda de las ecuaciones (2.13)-(2.18). En estas ecuaciones, a diferencia de las anteriores, ya no se pude apreciar una relación directa con los voltajes y corrientes en los puertos. Lo que se tiene ahora es una relación entre ondas incidentes, transmitidas y reflejadas [17]. La figura 2.7a muestra como en cada uno de los dos puertos existen ondas incidentes y reflejadas. Con la finalidad de simplificar el análisis de parámetros S, se puede hacer uso de las "gráficas de flujo de señal". Esta herramienta tiene reglas bien establecidas que facilitan la implementación de la misma. Los componentes principales de las gráficas de flujo de señal son los nodos y las ramas. Cualquiera de los dos puertos de la red tiene dos nodos, a_i y b_i. El subíndice i se utiliza para indicar el número del puerto. El nodo a_i indica que una onda está entrando por el puerto i, mientras que el nodo b_i indica que una onda se está reflejando en el puerto b_i. El voltaje en el nodo es igual a la suma de todas las señales entrando al nodo. Luego se tienen las ramas, que son un camino directo entre dos nodos. Éstas representan el flujo de señal de un nodo a otro. Cada rama tiene un parámetro de dispersión asociado (S_{ii}) o coeficiente de reflexión/transmisión [17].

$$b_1 = S_{11}a_1 + S_{12}a_2 \tag{2.13}$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \tag{2.14}$$

$$S_{11} = \left.\frac{b_1}{a_1}\right|_{a2=0} \tag{2.15}$$

$$S_{12} = \left.\frac{b_1}{a_2}\right|_{a1=0} \tag{2.16}$$

$$S_{21} = \left.\frac{b_2}{a_1}\right|_{a2=0} \tag{2.17}$$

$$S_{22} = \left.\frac{b_2}{a_2}\right|_{a1=0} \tag{2.18}$$

Teniendo una red de dos puertos, como la que se utiliza en el presente trabajo y se presenta en la figura 2.7a, se puede pasar a una gráfica de flujo de señal, casi de forma inmediata, figura 2.7b. Por ejemplo, en dicha figura se puede ver una onda de amplitud a_1 que incide en el puerto 1. Ésta se divide, de tal forma que una parte viaja a través de S_{11} y sale del puerto 1 como una onda reflejada, mientras la otra parte se transmite hacia el nodo b_2 a través de S_{21}. Estando en el nodo b_2, la onda transmitida sale por el puerto 2. Una situación que podría seguir a lo hasta ahora expuesto, es la conexión en el puerto 2 de una carga con coeficiente de reflexión diferente de cero. Esto quiere decir que la onda que sale, al menos parcialmente, será reflejada y volverá a ingresar a la red de dos puertos a través del nodo a_2. Posteriormente, parte de está onda que ha vuelto a entrar puede ser reflejada en el puerto 2 a través de S_{22}, y parte puede ser transmitida hacia el puerto 1 a través de S_{12}. Dado el ejemplo, conviene subrayar, que las gráficas de flujo de señal dan una ilustración gráfica e intuitiva del comportamiento de la red.

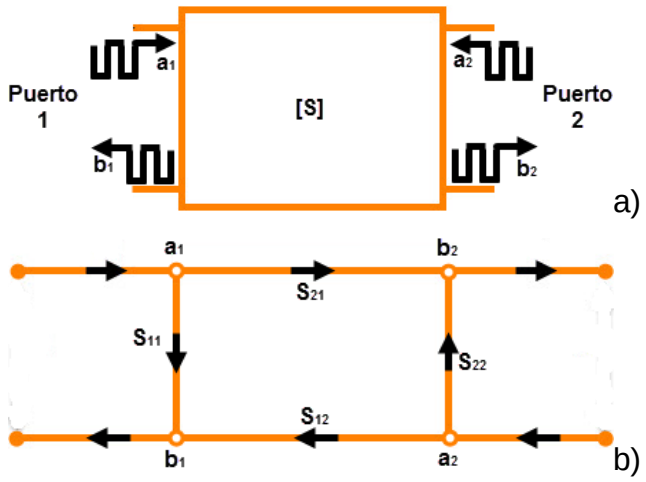

Figura 2.7. Representación de una red de dos puertos para análisis con parámetros S [17]. a) Definición de ondas incidentes y reflejadas, b) Gráfica de flujo de señal.

En la presente tesis, la caracterización del MOSFET se hace en alta frecuencia (HF, por sus siglas en inglés). Un corto circuito que puede ser modelado con un inductor y una resistencia en serie, en HF tiende a

comportarse como un circuito abierto. En contraparte, un circuito abierto que puede ser modelado con un capacitor, en HF tiende a un comportamiento de corto circuito. Luego entonces, se hace más propicio partir de una medición de parámetros S, en los que ninguna de las dos situaciones mencionadas se presenta [16].

2.4. Modelos de pequeña señal para el MOSFET

La cantidad de modelos de pequeña señal y los procedimientos de extracción en HF es extenso. Debido a ello, con fines de reducir el volumen de información, se hizo una selección minuciosa. El factor de selección más importante, es que la extracción de los elementos del modelo debe basarse en la medición de parámetros S. El segundo factor de selección, es la cantidad de citas de los artículos. A pesar de que los modelos no tienen un nombre específico, para fines de clasificarlos, se les dará un nombre con base en el número de elementos que lo conforman y el nombre del primer autor del artículo que lo dio a conocer. Evidentemente, los modelos que se presentan no necesariamente fueron concebidos para el tipo de transistor que se midió. Además, se desea caracterizar al transistor con $V_D = 0$ V, variando V_G de fuerte acumulación a fuerte inversión. Estas condiciones definen un régimen de operación escasamente caracterizado. En la mayoría de la literatura, la prioridad es caracterizar al MOSFET con V_D diferente de 0 V (región lineal y saturación).

Cabe resaltar que a pesar de que la finalidad del modelo es emular las características del MOSFET, también se tiene como objetivo permitir una extracción de los valores de los elementos lo menos compleja posible. Esta filosofía suele encontrarse en muchos de los modelos de pequeña señal disponibles en la literatura. En la búsqueda de que la extracción sea relativamente sencilla, es posible perder de vista la exactitud que puede entregar el modelo. Se espera que entre más se disminuya la longitud de canal del transistor, y aunado a ello, se incremente el rango de frecuencia de interés,

el modelo debe incorporar más elementos, lo que sin duda alguna impediría la extracción a través de ecuaciones sencillas.

2.4.1. Modelo de 8 elementos, D. Lovelace

La figura 2.8 muestra el modelo que ha sido elegido en [18] para representar un MOSFET de canal n, con difusión lateral (LDMOSFET, por sus siglas en inglés) y diseñado para operar en radiofrecuencia (RF). El modelo considera una resistencia de compuerta (r_g), una capacitancia entre la compuerta y la fuente (c_{gs}), una capacitancia entre compuerta y drenaje (c_{gd}), una capacitancia entre drenaje y fuente (c_{ds}), una transconductancia (g_{mx}), una resistencia entre drenaje y fuente (r_{ds}), una resistencia de drenaje (r_d) y una resistencia de fuente (r_s). Cabe resaltar que los autores no mencionan el significado preciso de cada uno de los elementos del circuito.

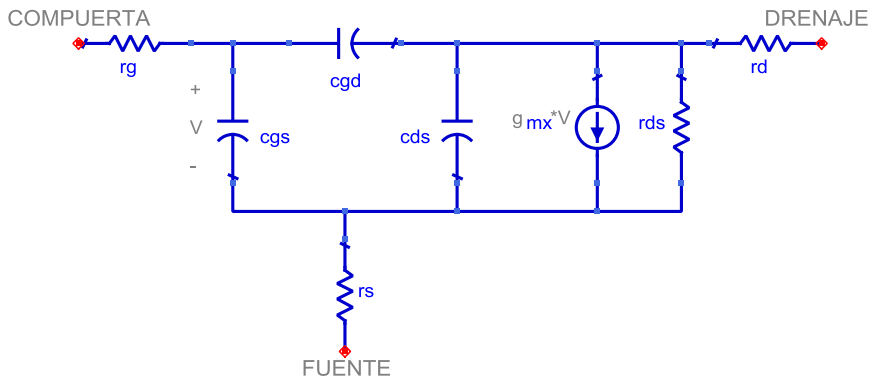

Figura 2.8. Modelo equivalente de pequeña señal para el MOSFET de Silicio [18].

El circuito de la figura 2.8 puede ser dividido en dos partes: parte intrínseca y parte extrínseca (también llamada parásita). Como se verá más adelante en este capítulo, esta clasificación es muy común en la literatura. Para este caso en particular, la parte extrínseca está compuesta por: r_g, r_s y r_d.

A través de la medición de los parámetros S, los autores proponen encontrar los valores adecuados para los ocho elementos del circuito. Éstos deben caracterizar el comportamiento del transistor de 0 a 10.2 GHz. No

obstante, a bajas frecuencias, de 0 a 1 GHz, los valores asociados a los elementos presentan oscilaciones. Debido a ello los autores tomaron la decisión de hacer la extracción a partir de 1 GHz.

Con la finalidad de facilitar la extracción de los valores de los elementos del circuito, se busca enmascarar el efecto de éstos. A decir de los autores, si el transistor se encuentra en frío, el circuito de la figura 2.8 se convierte en el circuito de la figura 2.9. La desaparición de g_{mx} se debe a que no existe una corriente en el canal que sea controlada por un voltaje en drenaje. Por otra parte, r_{ds} se maximiza y al estar en paralelo con c_{ds} su efecto se enmascara.

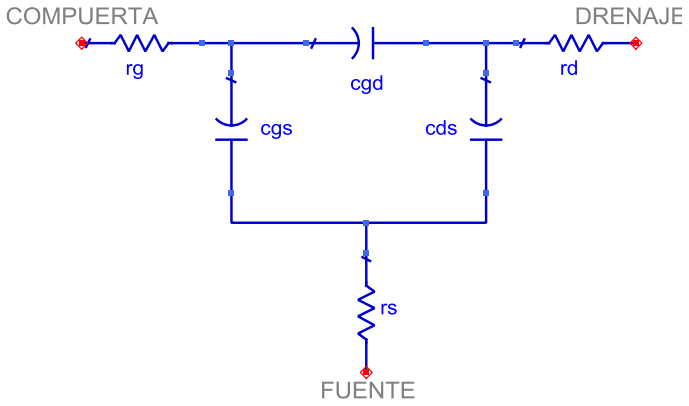

Figura 2.9. Circuito equivalente de pequeña señal para el transistor en frío [18].

Con base en la figura 2.9 y la teoría de redes de dos puertos, los parámetros S medidos del transistor en frío, se convierten a parámetros Z. Posteriormente, se toma la parte real y se extraen los valores de resistencia. Esto se puede ver en forma matemática a través de las ecuaciones (2.19)-(2.21).

$$Re(Z_{11}) = r_g + r_s \tag{2.19}$$

$$Re(Z_{22}) = r_d + r_s \tag{2.20}$$

$$Re(Z_{21}) = Re(Z_{12}) = r_s \tag{2.21}$$

Los autores afirman que el comportamiento de la parte intrínseca con respecto a frecuencia debe ser constante. De no cumplirse lo anterior, el modelo considerado no puede utilizarse. Para extraer los valores de la parte intrínseca, primero se procede a restar de los parámetros Z medidos la parte extrínseca, tal y como se muestran en las ecuaciones (2.22)-(2.25). Los parámetros sin apóstrofo corresponden a datos directamente de mediciones. Por el contrario, los parámetros con apóstrofo corresponden a datos de la parte intrínseca. El siguiente paso es realizar otra conversión de parámetros; esta vez se pasa de parámetros Z a parámetros Y [16], [17]. Los parámetros Y de la parte intrínseca del transistor se muestran en las ecuaciones (2.26)-(2.28). La ecuación (2.28) difiere a lo que se presenta en el artículo bajo descripción. La ecuación ha sido modificada porque en nuestro caso g_{mx} = 0 S, entonces, $Y_{12} = Y_{21}$.

$$Z'_{11} = Z_{11} - (r_g + r_s) \tag{2.22}$$

$$Z'_{22} = Z_{22} - (r_d + r_s) \tag{2.23}$$

$$Z'_{12} = Z'_{12} - r_s \tag{2.24}$$

$$Z'_{21} = Z'_{21} - r_s \tag{2.25}$$

$$Y'_{11} = j\omega\left(C_{gs} + C_{gd}\right) \tag{2.26}$$

$$Y'_{22} = j\omega\left(C_{ds} + C_{gd}\right) + \frac{1}{r_{ds}} \tag{2.27}$$

$$Y'_{12} = -j\omega C_{gd} = Y'_{21} \tag{2.28}$$

En las ecuaciones descritas y durante el resto del presente trabajo, el símbolo ω es igual a $2\pi f$, donde f representa la frecuencia en Hertz. Así mismo, el símbolo j representa la unidad imaginaria, j·j es igual a -1.

El procedimiento descrito se aplica para dos transistores con diferente geometría. Uno cuenta con una L de 600 nm y W de 704 µm. El otro cuenta

con una L de 1 µm y W de 704 µm. No se especifica en el artículo, pero se supone que L es la longitud de canal y W es el ancho de compuerta.

Los autores obtienen un resultado que no concuerda con aseveraciones anteriores. La resistencia de salida del transistor, r_{ds}, tiene una gran variación con respecto a frecuencia, figura 2.10. A decir de los autores, el valor que se debe considerar es el que se obtiene en el punto de frecuencia más bajo. La variación la atribuyen a la acumulación de errores que se encuentran al ir convirtiendo de los parámetros S medidos a los parámetros Y intrínsecos. Es decir, los resultados son fuertemente dependientes de la precisión numérica. Finalmente, argumentan que Re $\{Y_{22}\}$ es muy pequeña y una pequeña variación en los parámetros Y puede causar un cambio dramático en r_{ds}.

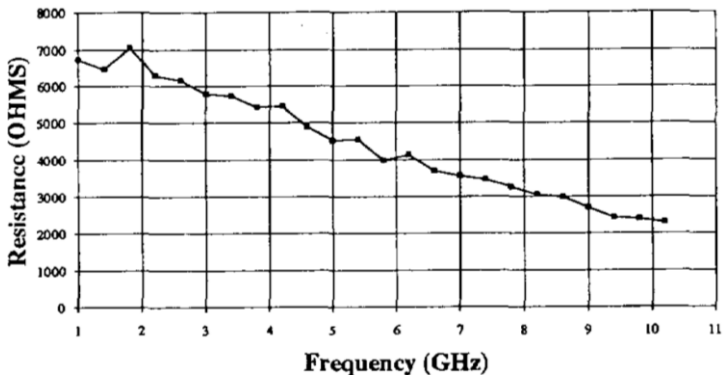

Figura 2.10. rds obtenida con VDS = 6 V, ID = 5 mA [18].

A manera de mostrar la capacidad del modelo, en [18] utilizan la ecuación (2.29) para obtener el error entre los parámetros S medidos (doble apóstrofo) y los parámetros S que se derivan del modelo (un apóstrofo). En la ecuación, el parámetro n es igual al número de puntos en frecuencia considerados. Para un transistor con L = 0.6 µm el error es del 0.20%, mientras que para el transistor con L = 1 µm, el error que se obtiene es de 0.22%. Sin embargo, en la práctica es muy complicado obtener esos errores.

$$Error = \frac{100}{n}\sum_{1}^{n}\sum_{i=1}^{2}\sum_{j=1}^{2}\left[\frac{\left[\left|Re(S_{ij}') - Re(S_{ij}'')\right| + \left|Im(S_{ij}') - Im(S_{ij}'')\right|\right]}{\left|S_{ij}''\right|}\right]^2 \quad (2.29)$$

2.4.2. Modelo de 11 elementos, S. Lee

El circuito presentado en el apartado anterior, ha sido la base para el desarrollo de otros circuitos más complejos y que pretenden mejorar la caracterización del MOSFET. Ejemplo de ello es el circuito propuesto en [19], figura 2.11. La diferencia con respecto al circuito de la figura 2.8, es que han agregado las inductancias L_g, L_d y L_s. La región acotada por la línea punteada, representa la parte intrínseca del dispositivo.

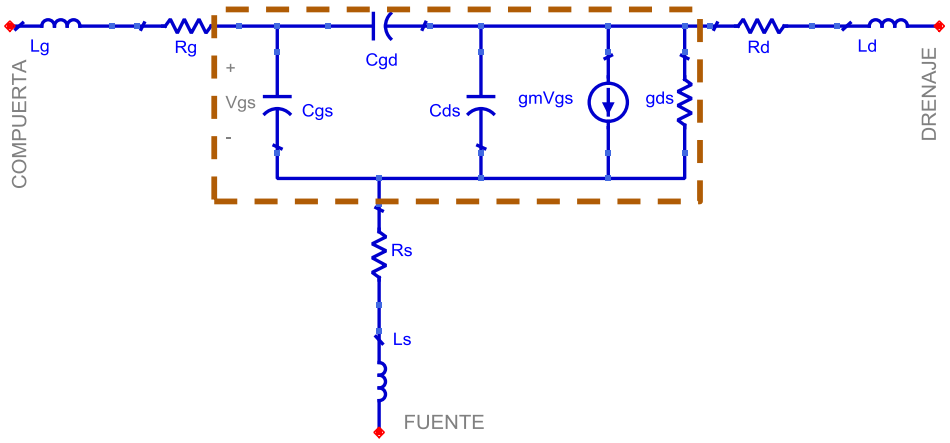

Figura 2.11. Circuito equivalente de pequeña señal con inductores en G, D y S [19].

Además de un modelo con más elementos, en [19] se propone un método de extracción con un enfoque diferente. Se utiliza una metodología basada en ajustes de expresiones analíticas. Estas expresiones son derivadas del análisis de parámetros Z. Luego entonces, éstas son función de la frecuencia.

El alcance del modelo y de la metodología sugerida, se prueba con mediciones realizadas a MOSFETs tipo n, con múltiples dedos, con L = 800

nm y W_{tot} = 200 μm. En cuanto al comportamiento respecto a frecuencia, consideran que el modelo es adecuado de 0.5 GHz a 39 GHz.

La primera cuestión sobresaliente del post procesamiento de datos, es que se implementó un método de desincrustación propuesto en [20]. En la descripción de [19], se establece que la desincrustación consistió en quitar efectos parásitos de la plataforma de contacto. Para ello, a las mediciones se les sustrajo los efectos parásitos asociados a una estructura *open-pad*. El artículo [20] no fue encontrado. No obstante, lo interesante es tener en cuenta que a diferencia de [18], en [19] si se menciona con claridad un proceso de desincrustación.

Las ecuaciones correspondientes a los parámetros Z, se presentan en (2.30)-(2.32). La ecuación (2.31) ha sido modificada, debido a que en la presente tesis g_m = 0 S.

$$Z_{11} = R_g + R_s + j\omega(L_g + L_s) + \frac{g_{ds} - j\omega(C_{gd} + C_{ds})}{D} \tag{2.30}$$

$$Z_{12} = Z_{12} = R_s + j\omega L_s + \frac{j\omega C_{gd}}{D} \tag{2.31}$$

$$Z_{22} = R_d + R_s + j\omega(L_d + L_s) + \frac{j\omega(C_{gs} + C_{gd})}{D} \tag{2.32}$$

El parámetro D se encuentra definido por la parte intrínseca del dispositivo, figura 2.11. El valor de este parámetro puede ser encontrado a través de (2.33). Esta ecuación ha sido modificada debido a que g_m = 0 S.

$$D = Y_{11}^i Y_{22}^i - Y_{12}^i Y_{21}^i$$
$$D = -\omega^2\left(C_{gs}C_{ds} + C_{gs}C_{gd} + C_{gd}C_{ds}\right) + j\omega g_{ds}\left(C_{gs} + C_{gd}\right) \tag{2.33}$$

Manipulando las ecuaciones (2.30)-(2.33) se puede llegar a las ecuaciones (2.34)-(2.39). En general, estas expresiones están conformadas

de una constante más una función de ω^2. Dichas expresiones se ajustan a los datos de las mediciones en HF. A decir de los autores, este método debe arrojar valores apegados a la física del dispositivo. Lo anterior está sujeto a que se elija valores iniciales adecuados, y a que se acoten de manera adecuada los valores que pueden adquirir las incógnitas. Además, la cantidad de incógnitas no es tan grande como en otros artículos [19].

$$Re\{Z_{12}\} = R_s + \frac{A_s}{\omega^2 + B} \tag{2.34}$$

$$Re\{Z_{22} - Z_{12}\} = R_d + \frac{A_d}{\omega^2 + B} \tag{2.35}$$

$$Re\{Z_{11} - Z_{12}\} = R_g + \frac{A_g}{\omega^2 + B} \tag{2.36}$$

$$\frac{1}{\omega} Im\{Z_{12}\} = L_s - \frac{E_s}{\omega^2 + B} \tag{2.37}$$

$$\frac{1}{\omega} Im\{Z_{22} - Z_{12}\} = L_d - \frac{E_d}{\omega^2 + B} \tag{2.38}$$

$$\frac{1}{\omega} Im\{Z_{11} - Z_{12}\} = L_g - \frac{E_g}{\omega^2 + B} - \frac{F_g}{\omega^2(\omega^2 + B)} \tag{2.39}$$

Después de que se han extraído las resistencias e inductancias extrínsecas, se procede a extraer los valores de la parte intrínseca. La metodología para la parte intrínseca, es la misma que se propone en [18].

2.4.3. Modelo de 12 elementos, S. H.-M. Jen

El modelo y la metodología de [21] es un parteaguas en la literatura, en lo que al modelado de pequeña señal del MOSFET se refiere. Aunque previamente otros trabajos habían incorporado parámetros de substrato [22], no se había reportado un análisis similar basado en la física del dispositivo. Luego entonces, como era de esperarse, el modelo de la figura 2.12 contempla

más elementos que los modelos en [18] y [19]. Sin embargo, éste sigue considerando una operación cuasi estática.

A diferencia de los artículos analizados previamente, en éste se hace una descripción matemática de lo que representa cada elemento del circuito equivalente (2.40)-(2.49). Está descripción es de utilidad, puesto que permite realizar varias consideraciones que, como se verá más adelante, reducen la complejidad de la extracción de los elementos del modelo.

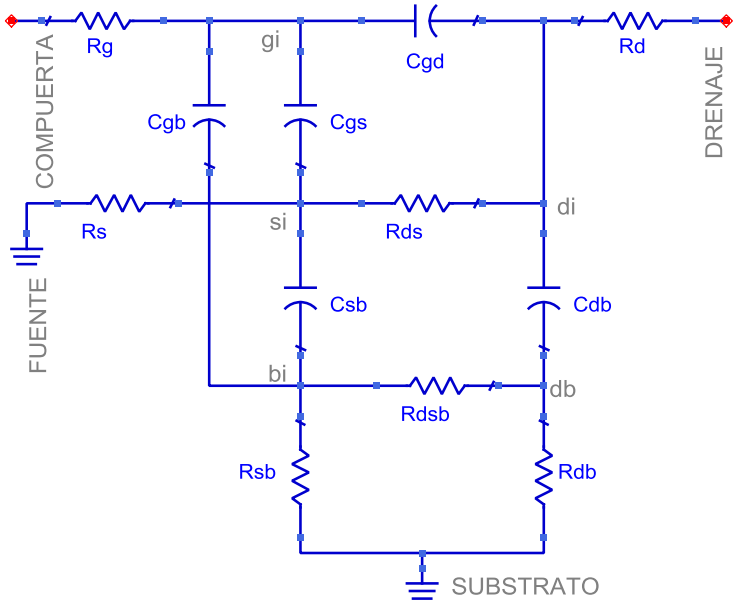

Figura 2.12. Circuito equivalente de pequeña señal para región lineal [21].

$$C_{gs} = C_{gsi} + C_{gso} \tag{2.40}$$
$$= N_F \cdot W_G \cdot \left(L_G \cdot c'_{gsi} + L_{ov} \cdot c'_{gso}\right)$$

$$C_{gd} = C_{gdi} + C_{gdo} \tag{2.41}$$
$$= N_F \cdot W_G \cdot \left(L_G \cdot c'_{gdi} + L_{ov} \cdot c'_{gdo}\right)$$

$$C_{gb} = C_{gbi} + C_{gbo} \cong C_{gbi} \tag{2.42}$$
$$= N_F \cdot W_G \cdot L_G \cdot c'_{gbi} + N_F \cdot L_G \cdot W_{ov} \cdot c'_{gbo} \cong N_F \cdot W_G \cdot L_G \cdot c'_{gbi}$$

$$C_{sb} = C_{bsi} + C_{jsb} \tag{2.43}$$

$$= N_F \cdot W_G \cdot L_G \cdot c'_{bsi} + N_S \cdot W_G \cdot 2H_{DIF} \cdot c'_{jsb}$$

$$C_{db} = C_{bdi} + C_{jdb} \tag{2.44}$$

$$= N_F \cdot W_G \cdot L_G \cdot c'_{bdi} + N_D \cdot W_G \cdot 2H_{DIF} \cdot c'_{jdb}$$

$$R_g = \frac{W_G}{N_F \cdot L_G} \cdot r'_g \tag{2.45}$$

$$R_d = \frac{H_{DIF}}{N_F \cdot W_G} \cdot r'_d \tag{2.46}$$

$$R_s = \frac{H_{DIF}}{N_F \cdot W_G} \cdot r'_s \tag{2.47}$$

$$R_{dsb} = \frac{L_G}{N_F \cdot W_G} \cdot r'_{dsb} \tag{2.48}$$

$$R_{sb} = \frac{L_{sb}}{N_S \cdot W_G} \cdot r'_{sb} \tag{2.49}$$

En las ecuaciones anteriores: c' indica capacitancia por unidad de área, r' indica resistencia laminar, W_g ancho de sólo un dedo de compuerta, L_g longitud de sólo un dedo de compuerta, L_{ov} es la longitud del área traslapada de compuerta a fuente (compuerta a drenaje), H_{DIF} es la longitud de la difusión altamente dopada, desde el contacto hasta la región ligeramente dopada, N_F es el número de dedos, N_S es el número de difusiones de fuente y N_D es el número de difusiones de drenaje ($N_D = N_F + 1 - N_S$).

Se debe agregar que, en todas las capacitancias de la figura 2.12 se considera un componente parásito. Por ejemplo, en (2.40) se considera que C_{gs} está formada por su parte intrínseca y una capacitancia correspondiente al traslape de la difusión de fuente con la compuerta. Aunque es bien sabido que, para transistores LDD, C_{gs} debe incorporar otras componentes parásitas [23], [24], [25].

Realizada la descripción anterior, se procede a abordar la parte de la extracción de los elementos del modelo. La extracción está basada en el análisis de los parámetro Z y Y.

Se tienen 12 elementos, mientras que apenas se tiene 8 ecuaciones derivables de los parámetros Y o Z. Con la finalidad de reducir la complejidad de la extracción, en [21] usan el significado físico y el comportamiento de los componentes para considerar o eliminar su contribución.

Con base en lo dicho anteriormente, se puede considerar un V_{GS} tal que algunos efectos se enmascaren. Por ejemplo, un V_{GS} muy alto haría que R_{ds} sea del orden de R_s y R_d, lo que complicaría la extracción de estas resistencias.

En las siguientes líneas, se expondrán tres suposiciones que son fundamentales para lograr una extracción directa de los parámetros. Estas suposiciones, entre otros factores, se basan en las ecuaciones (2.40)-(2.49).

La primera suposición, llamada suposición A, es que R_g, R_s y R_d son independientes de frecuencia y de polarización. La segunda suposición, llamada suposición B, es que la impedancia equivalente desde los nodos intrínsecos de drenaje/fuente hasta los nodos externos de drenaje/fuente, está dominada por la resistencia de terminal R_s y R_d. La suposición B puede ser vista de forma matemática a través de las ecuaciones (2.50)-(2.52). La tercera suposición, llamada suposición C, es que la frecuencia máxima de operación considerada es 10 GHz. Esto lleva a las ecuaciones (2.53)-(2.55).

$$|j\omega C_{sb} R_{sb}| = \omega \cdot \left(\frac{N_S}{N_F} \cdot 2H_{DIF} \cdot c'_{jsb} + L_G \cdot c'_{bsi}\right) H_{DIF} \cdot r'_s \ll 1 \tag{2.50}$$

$$\left|\frac{1}{j\omega C_{sb}}\right| \gg R_s \tag{2.51}$$

$$\left|\frac{1}{j\omega C_{db}}\right| \gg R_d \tag{2.52}$$

$$(\omega C_{gd} R_d)^2 = \left(\omega \cdot \left(L_G \cdot c'_{gdi} + L_{ov} \cdot c'_{gdo}\right) \cdot H_{DIF} \cdot r'_d\right)^2 \ll 1 \tag{2.53}$$

$$(\omega C_{gs} R_s)^2 \ll 1 \tag{2.54a}$$

$$\omega^2 C_{gs} C_{gd} (R_s + R_d) R_g \ll 1 \tag{2.54b}$$

$$\frac{1}{1+j\omega(C_{gd}+C_{gs}+C_{gb})R_g} \cong 1-j\omega(C_{gd}+C_{gs}+C_{gb})R_g \tag{2.55}$$

Con el objetivo de obtener Y_{11}, en el artículo se empieza considerando que la estructura y los efectos del circuito son completamente simétricos (V_{DS} = 0). Luego entonces, el efecto de R_{ds} es muy pequeño y puede ser despreciado. Así mismo, si se utiliza la suposición B, se pueden despreciar los efectos del sustrato. Finalmente, el drenaje se aterriza (puerto de salida) y se llega a la ecuación (2.56).

$$Y_{11} = \left(R_g + \left(\frac{1}{R_s + \frac{1}{j\omega C_{gs}}} + \frac{1}{R_d + \frac{1}{j\omega C_{gd}}}\right)^{-1}\right)^{-1} \tag{2.56}$$

Como es de esperar, al expandir la ecuación (2.56) se tendrán términos que involucran ω con exponente mayor a 2. Estos términos se pueden eliminar haciendo uso de la suposición C. El resultado es la ecuación (2.57), donde C_{gg} es igual a la suma de C_{gs}, C_{gd} y C_{gb}.

$$Y_{11} \cong j\omega C_{gg} + \omega^2\left({C_{gg}}^2 R_g + {C_{gs}}^2 R_s + {C_{gd}}^2 R_d\right) \tag{2.57}$$

El siguiente parámetro a encontrar es Y_{12}. En este caso, es la compuerta la que se aterriza (puerto de entrada). Ya que Y_{12} representa el camino de señal desde compuerta a drenaje, R_s puede ser despreciada. De igual manera, se puede escoger un V_{GS} tal que R_{ds} sea mucho más grande que R_s y R_d. Por otro lado, la impedancia vista desde el nodo intrínseco de drenaje a tierra es mucho más grande que R_d, por lo que esta resistencia puede ser despreciada. Finalmente, usando una vez más la suposición C, es posible obtener la ecuación (2.58).

$$Y_{12} \cong -j\omega C_{gd} - \omega^2 C_{gd} C_{gg} R_g \tag{2.58}$$

El tercer parámetro a definir es el Y_{21}. Para ello se puede seguir un análisis muy parecido al de Y_{11}, mediante el cual se llega a la ecuación (2.59).

$$Y_{21} \cong -j\omega C_{gd} - \omega^2 ({C_{gd}}^2 R_g + C_{gd} C_{gg} R_g) \tag{2.59}$$

Ya que se han definido estas tres admitancias, es posible manipular sus expresiones y llegar a las ecuaciones (2.60)-(2.66). A través de éstas se pueden hallar los valores para C_{gb}, C_{gd}, C_{gs}, R_g, R_d y R_s.

$$C_{gg} = \left| \frac{Imag(Y_{11})}{\omega} \right| \tag{2.60}$$

$$C_{gd} = \left| \frac{Imag(Y_{12})}{\omega} \right| \tag{2.61}$$

$$C_{gs} = C_{gd} \tag{2.62}$$

$$C_{gb} = C_{gg} - C_{gs} - C_{gd} \tag{2.63}$$

$$R_g = \left| \frac{Re(Y_{12})}{Im(Y_{12}) \cdot Im(Y_{11})} \right| \tag{2.64}$$

$$R_d = \left| \frac{Re(Y_{21}) - Re(Y_{12})}{Im(Y_{12})^2} \right| \tag{2.65}$$

$$R_s = \left| \frac{Re(Y_{11})}{Im(Y_{12})^2} - R_g - \frac{{C_{gd}}^2}{{C_{gg}}^2} R_d \right| \cdot \frac{{C_{gg}}^2}{{C_{gs}}^2} \tag{2.66}$$

A decir de los autores, R_s debería ser extraída en configuración drenaje común, para evitar que su correcta extracción dependa de tantos parámetros como sucede en (2.66). Con base en lo anterior, los autores sugieren que es una mejor opción suponer R_s igual a R_d.

El siguiente paso a dar es la extracción de los parámetros de substrato. En [21] realizan la extracción de estos parámetros en saturación. No obstante, el mecanismo de extracción se basa en un ajuste por optimización, por lo que puede llevarse a cabo en cualquier punto de polarización. Posteriormente, después de quitar R_g y R_d de los datos medidos, ecuaciones (2.67)-(2.70), g_{ds} puede ser defina a través de la ecuación (2.71). Cabe comentar que g_{ds} se extrae a bajas frecuencias, por debajo de 1 GHz.

$$Z'_{11} = Z_{11} - R_g \tag{2.67}$$

$$Z'_{12} = Z_{12} \tag{2.68}$$

$$Z'_{21} = Z_{21} \tag{2.69}$$

$$Z'_{22} = Z_{22} - R_d \tag{2.70}$$

$$g_{ds} = \left(\frac{1}{Re(Y'_{22})} - R_s\right)^{-1} \tag{2.71}$$

En las siguientes líneas se retoman algunas ideas presentadas en [21], y que son de relevancia para el presente trabajo.

Conforme la frecuencia de operación se incrementa, el acoplamiento de señal del drenaje a la fuente y del drenaje/fuente al substrato, tiene que ser considerado. Este acoplamiento se puede representar a través de las resistencias del substrato. Así mismo, éste afecta en mayor proporción a la admitancia de salida Y_{22} [21].

A decir de los autores, de resultados experimentales se ha encontrado que R_{sdb} es pequeña. Así mismo, no hay diferencias considerables cuando sólo se le considera a ésta o se sustituye por un modelo distribuido.

Otra cuestión muy interesante es que este modelo está pensado para operación $V_{DS} = 0$. Sin embargo, los autores mencionan que el modelo es para la región lineal. Dicho de otra manera, el modelo debería funcionar sin

problemas para $V_{GS}>V_T$, pero para $V_{GS}<V_T$ no se garantiza su funcionamiento óptimo.

Para eliminar los efectos parásitos de las capacitancias asociadas a las plataformas de contacto de entrada/salida, y las resistencias e inductancias asociadas a las líneas de conexión, usan el método de desincrustación propuesto en [26]. El modelo y el método de extracción fueron probados con un MOSFET LDD, con longitud de compuerta igual a 500 nm, 20 dedos, ancho de compuerta de 10 µm y tipo n. Por último, según lo publicado en el artículo, se obtienen buenos resultados hasta 10 GHz.

2.4.4. Modelo de 9 elementos, I. Kwon

Una de las diferencias más importantes entre el último modelo presentado y los primeros dos, es la inclusión de los parámetros de substrato. En teoría, como ya se ha mencionado, al incluir estos parámetros se debería poder modelar un rango de frecuencia más amplio.

Con miras a tener un mejor modelo en la región lineal y saturación, en [27] se propone un modelo para el MOSFET que contempla elementos de substrato y capacitores no recíprocos, figura 2.13.

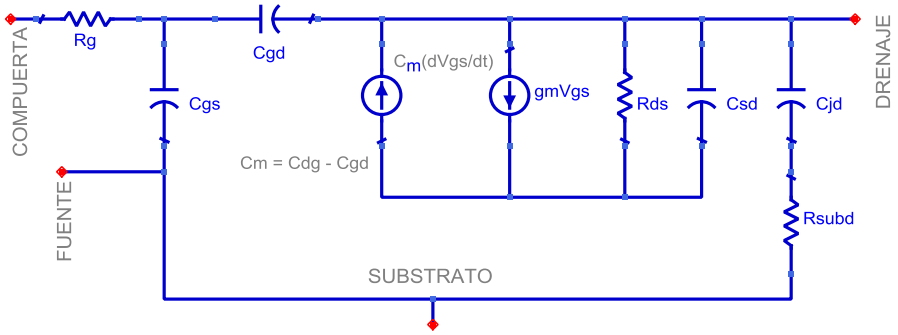

Figura 2.13. Circuito equivalente de pequeña señal del MOSFET para modelado en microondas [27].

Con base en lo establecido en [27], los parámetros de substrato deben ser incluidos debido a que el MOSFET se encuentra fabricado en un substrato

resistivo. Es así como la capacitancia C_{jd} representa la capacitancia de unión de drenaje, mientras que R_{subd} representa la resistencia distribuida de substrato. Sin embargo, los elementos C_{js} y R_{subs} se desprecian, debido a que en un MOSFET de fuente común, la fuente y el substrato están conectados.

A decir de los autores de [27], la *transcapacitancia* (C_m) debe existir porque el efecto de la compuerta sobre el drenaje, no es igual al efecto que tiene el drenaje sobre la compuerta.

En el artículo también se hace hincapié en que las capacitancias intrínsecas, C_{gs}, C_{gd}, C_{db} y C_{sd}, son necesarias para un modelo de tres terminales. Además, se está considerando que las capacitancias de traslape (parásitas) están sumadas a las capacitancias intrínsecas correspondientes.

La resistencia R_g representa los efectos derivados de la resistencia de electrodo de compuerta y de la resistencia de canal distribuida. R_s y R_d no se han incluido para facilitar la extracción de parámetros. Al no considerar estas resistencias, se espera tener una perturbación en los valores de R_g y g_m. La solución que se propone a esto, es que posteriormente se realice un ajuste, ya considerando a R_s y R_d. Evidentemente, para el resto de los elementos de circuito, ya se tendrán valores muy cercanos a los valores verdaderos.

A pesar de que el modelo debería funcionar, siempre que no exista diferencia de potencial entre la fuente y el substrato, sólo se presenta evidencia de su eficiencia en región lineal y saturación. En el caso de que V_{DS} = 0 V, la dos fuentes de corriente en la figura 2.13 desaparecen. Entonces, el circuito se reduce a 7 elementos.

Es interesante resaltar que el modelo no involucra inductancias. A decir de los autores de [27] y de [21], hasta 10 GHz los efectos inductivos son pequeños. Aunque también hay que considerar las magnitudes del transistor para el cual fue pensado el modelo.

Analizando los parámetros Y asociados al circuito de la figura 2.13, y realizando al suposición de que $\omega^2(C_{gs}+C_{gd})^2R_g^2 << 1$, se puede llegar a las ecuaciones (2.72)-(2.76). Para saber si la suposición anterior es correcta,

después de realizar la extracción, se pueden sustituir los valores en la desigualdad y ver lo que sucede.

$$g_{ds} = Re\{Y_{22}\}|_{\omega^2=0} \tag{2.72}$$

$$R_g = \frac{Re\{Y_{11}\}}{Im\{Y_{11}\}^2} \tag{2.73}$$

$$C_{gd} = -\frac{Im\{Y_{12}\}}{\omega} \tag{2.74}$$

$$C_{gs} = \frac{Im\{Y_{11}\} + Im\{Y_{12}\}}{\omega} \tag{2.75}$$

$$\begin{aligned} Y_{sub} &= Y_{22} - g_{ds} - \omega^2 {C_{gd}}^2 R_g - j\omega C_{sd} - j\omega C_{gd} \\ &\quad + j\omega^3 {C_{gd}}^2 (C_{gs} + C_{gd}) {R_g}^2 \\ &= \frac{\omega^2 {C_{jd}}^2 R_{subd}}{1 + \omega^2 {C_{jd}}^2 {R_{subd}}^2} + \frac{j\omega C_{jd}}{1 + \omega^2 {C_{jd}}^2 {R_{subd}}^2} \end{aligned} \tag{2.76}$$

Si se reordena la expresión (2.76), se obtiene la expresión (2.77). Haciendo un cambio de variable, (2.77) se puede ver como la ecuación de una recta. Luego entonces, de una regresión lineal se puede obtener tanto el valor de R_{subd} como el de C_{jd}.

$$\frac{\omega^2}{Re\{Y_{sub}\}} = \omega^2 R_{subd} + \frac{1}{{C_{jd}}^2 R_{subd}} \tag{2.77}$$

Finalmente, C_{sd} se puede obtener a través de la ecuación (2.78). Es relevante resaltar que el valor de C_{sd} depende de muchos parámetros. Es por ello que su exactitud es muy sensible a la correcta extracción de los otros elementos.

$$C_{sd} = \frac{Im\{Y_{22}\}}{\omega} - C_{gd} - \frac{C_{jd}}{1 + \omega^2 {C_{jd}}^2 {R_{subd}}^2} \tag{2.78}$$

El modelo y la metodología de extracción, fue probada con un MOSFET tipo n, con dedos y fabricado con una tecnología de 350 nm. También se menciona que la calibración utilizada fue Short-Open-Load-Thru (SOLT). Además, para remover los componentes parásitos de los *pads*, se restan los parámetros Y de una estructura *open pad* de los parámetros Y medidos.

Los tres trabajos abordados previamente [18], [19] y [21], no mencionan el proceso de calibración que emplearon.

2.4.5. Modelo de 6 elementos, J. Han

Por el tiempo en que fue publicado el artículo anterior, se publicó el que probablemente es el primer trabajo que aborda la extracción directa de parámetros de substrato, a través de una ecuación algebraica, sin regresiones lineales, y para operación subumbral. Dicho artículo esta referenciado como [28].

En el artículo bajo análisis empiezan resaltando la importancia que tiene la resistencia de substrato, en las características de salida del MOSFET operando en pequeña señal y en al altas frecuencias. Un comentario muy interesante que hacen los autores, es que aunque exista un modelo que pueda modelar el comportamiento del dispositivo, el significado físico de los elementos del modelo puede perderse.

A pesar de que el objetivo principal del artículo es el modelado y la extracción de los parámetros del substrato, realizan la extracción de todos los elementos involucrados en el modelo.

La simplicidad de la técnica de extracción que proponen, entre otras cosas, se deriva del hecho de que sólo utilizan un resistor para modelar la resistencia del substrato. Una reducción de elementos significativa, con respecto a lo que proponen en [21].

Como ya se había mencionado, en este trabajo dejan en claro que el modelo es funcional para región subumbral, más específicamente, proponen que se utilice para $V_{GS} < V_T$-0.3 V.

Cuando V_{GS} es menor al voltaje de umbral, la mayoría de componentes parásitas del MOSFET son despreciables y un circuito equivalente posible es el que se presenta en la figura 2.14. Las capacitancias C_{gd0} y C_{gs0} representan las capacitancias compuerta a drenaje y compuerta a fuente, con polarización cero. La capacitancia C_{gb} representa la suma de la capacitancia intrínseca con la capacitancia extrínseca presentes de compuerta a substrato. Las capacitancias C_{jd} y C_{js} son capacitancias de unión. A diferencia de los otros modelos que hasta ahora se han abordado, este modelo ignora las resistencias en serie. A decir de los autores, esto se debe a que las impedancias asociadas a éstas últimas, son despreciables en comparación a las impedancias asociadas a las capacitancias de unión y R_{sub}.

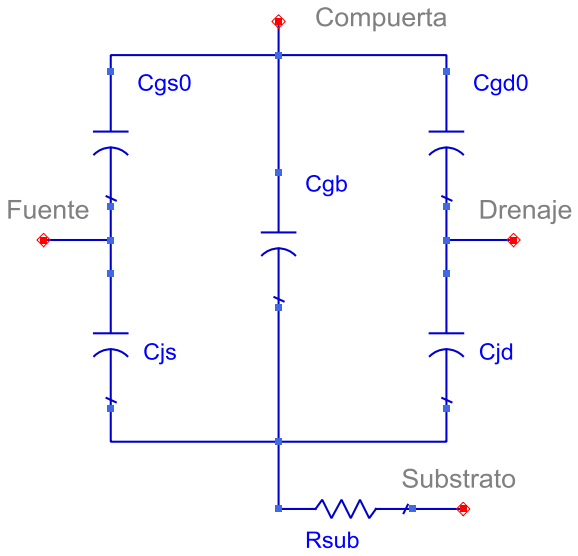

Figura 2.14. Circuito equivalente de pequeña señal para un MOSFET de RF operando en región subumbral [28].

En [28] muestran las ecuaciones correspondientes a los parámetros Y del circuito equivalente mostrado en la figura 2.14. Debido a la complejidad de dichas ecuaciones, proponen utilizar un par de suposiciones y así reducir la complejidad de dichas ecuaciones. La primera suposición es la condición presentada en (2.79). La segunda suposición es que los términos con ω^3 se

desprecian. Aplicadas dichas suposiciones, se obtienen las ecuaciones (2.80-2.83), con las que se lleva a cabo la extracción de los parámetros del modelo de pequeña señal.

$$\omega^2 {R_{sub}}^2 (C_{gb} + C_{js} + C_{jd})^2 \ll 1 \tag{2.79}$$

$$\mathrm{Im}\{Y_{11}\} \approx (C_{gs0} + C_{gd0} + C_{gb}) \tag{2.80}$$

$$\mathrm{Im}\{Y_{12}\} \approx -\omega C_{gd0} \tag{2.81}$$

$$\mathrm{Im}\{Y_{22}\} \approx \omega(C_{jd} + C_{gd0}) \tag{2.82}$$

$$\mathrm{Re}\{Y_{22}\} \approx \omega^2 R_{sub} {C_{jd}}^2 \tag{2.83}$$

Para comprobar la efectividad del modelo, en [28] modelan un MOSFET de RF con L_g = 180 nm, 40 dedos, cada dedo de 2.5 μm de ancho y un voltaje de umbral de 0.54 V.

Al igual que algunas de las metodologías previamente abordadas, los autores seleccionan un rango de frecuencia en el que los parámetros del circuito sean lo más constantes posibles. Además, se busca una frecuencia a partir de la cual se eviten las variaciones en bajas frecuencias. Vale la pena rescatar que dichas variaciones, al menos en este artículo, son atribuidas a los valores tan pequeños que algunos parámetros pueden llegar a tomar. En particular, los autores mencionan que Re $\{Y_{22}\}$ presenta esta situación.

Aparentemente, para el transistor medido, el modelo ajusta de manera adecuada hasta 18 GHz.

Para avalar el hecho mencionado previamente, de que este modelo y esta metodología de extracción funcionan en subumbral, en [28] hacen pruebas con diferentes V_{GS}, la mayoría de ellos negativos.

El comportamiento de R_{sub} con respecto a polarización, es el mismo que arroja el análisis realizando en [29]: en operación subumbral, R_{sub} tiene una variación muy pequeña con respecto a polarización.

Un análisis con respecto a geometría también se lleva a cabo. El comportamiento de la R_{sub}, es el esperado: el valor de R_{sub} es inversamente proporcional al ancho de los contactos del substrato. Se dice entonces, que el método es escalable.

2.4.6. Modelo de 9 elementos, R. Torres-Torres

El modelo que proponen en [30] vuelve a incrementar el número de componentes a 9, figura 2.15. A diferencia del que proponen en [28], los autores en [30] sí consideran las resistencias: R_g, R_s y R_d. Así mismo, la distribución de los elementos en este modelo es más parecida al que proponen en [27].

Este modelo está pensado para operar en inversión. No obstante se necesitan mediciones del transistor en frío, debido a que para facilitar la extracción, simplifican el circuito equivalente según la condición de polarización. No sólo eso, también realizan varias simplificaciones con base al rango de frecuencia de operación. Lo anterior es la base para lograr la extracción de las 9 incógnitas.

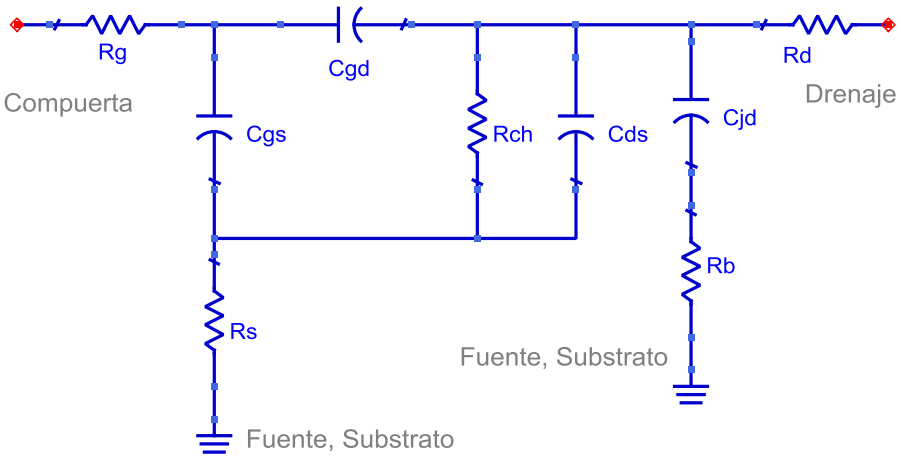

Figura 2.15. Circuito equivalente de pequeña señal para un MOSFET de RF operando con $V_{GS} > V_T$ y $V_{DS} = 0$ V [30].

En [30], como en la mayoría de los artículos analizados aquí, utilizan un proceso de desincrustación para eliminar los efectos de la plataforma de contacto. En este caso utilizan el procedimiento propuesto en [31]. Cabe comentar que este procedimiento es ampliamente aceptado, con lo que espera se deben obtener buenos resultados. Desde otro punto de vista, se puede decir que dicho procedimiento de desincrustación tiende a ser más susceptible a errores de medición. Se necesitan cuatro estructuras para llevar a cabo la desincrustación, con lo que se tienen cuatro posibles fuentes de error.

Continuando con el análisis del modelo, es preciso decir que éste fue probado con una transistor con L_m = 180 nm, con dedos que tienen un ancho de 5 µm y con un total de 20 dedos. A decir de los autores, se obtuvieron buenos resultados hasta 27 GHz.

En cuanto a la metodología de extracción, se puede decir que es una de las directrices del trabajo. En común acuerdo con los autores, la extracción de las resistencias de compuerta, substrato, drenaje y fuente se hacen de manera simple y directa.

En relación a cuestiones teóricas, en el artículo mencionan que cuando el transistor está apagado, la impedancia que presenta el transistor es muy grande, lo que enmascara a las resistencias R_g, R_s y R_d.

Otro argumento teórico relevante, es algo que otros trabajos han abordado también, [27], [29], [32]: los efectos de substrato pueden ser despreciados a frecuencias menores a 10 GHz, cuando el dispositivo está operando en fuerte inversión.

También resaltan la necesidad de poder obtener en cada punto de polarización los elementos del circuito. Aunque es un objetivo que no logran alcanzar con los parámetros de substrato, puesto que únicamente los obtienen para el transistor en frío y consideran que la variación con respecto a polarización será débil. Esta suposición la respaldan con resultados obtenidos en [29]. Sin embargo, en dicho artículo demuestran que la variación es

pequeña con respecto a polarización pero siempre y cuando $V_{GS}<V_T$. La variación en inversión no es abordada en [29].

Luego entonces, considerando datos por debajo de los 10 GHz y que V_{DS} = 0 V, las ecuaciones (2.84) a (2.88) son usadas para extraer a: R_s, R_d, R_s y R_{ch}. En dichas ecuaciones A y C_x son valores que a dependen de otros parámetros del circuito equivalente.

$$Re(Z_{11}) = R_g + R_s + \frac{A}{4} \tag{2.84}$$

$$Re(Z_{12}) = Re(Z_{21}) = R_s + \frac{A}{2} \tag{2.85}$$

$$Re(Z_{22}) = R_d + R_s + A \tag{2.86}$$

$$A = \frac{R_{ch}}{1 + \omega^2 {C_x}^2 {R_{ch}}^2} \tag{2.87}$$

$$C_x = \frac{C_{gs} C_{gd}}{C_{gs} + C_{gd}} + C_{ds} \tag{2.88}$$

Así mismo, para obtener el valor de A se utiliza la parte imaginaria del parámetro Z_{22}. Con una simplificación adecuada del circuito y de la expresión resultante para Z_{22}, se llega a la ecuación (2.89). Dicha ecuación puede ser vista como la ecuación de una recta, haciendo los cambios de variable correspondiente. Luego, de la pendiente resultante de una regresión línea, se puede encontrar a C_x. A continuación, del cruce por el eje de las ordenadas y con C_x conocida, se puede encontrar el valor de R_{ch}.

$$-\frac{\omega}{Im\{Z_{22}\}} = \omega^2 C_x + \frac{1}{C_x {R_{ch}}^2} \tag{2.89}$$

Continuando con la metodología de extracción, se procede a extraer los parámetros del substrato. Para ello, como ya se había mencionado, se utiliza

la medición del transistor en frío. Bajo esta condición el parámetro Z_{22} queda defino por C_x, C_{jd} y R_b, debido a que los autores están considerando que R_s y R_d son mucho más pequeñas que R_b y que el efecto de la resistencia de canal es despreciable, figura 2.16. Realizada la simplificación del circuito, se manipula la expresión algebraica que define a Z_{22}, y usando la parte real de dicho parámetro se llega a la ecuación 2.90. Una vez más, haciendo el cambio de variable adecuado (2.90) puede verse como una línea recta. De la pendiente y de la intersección con las ordenadas, derivadas de una regresión lineal, es posible obtener el valor de R_b y C_{jd}. Cabe señalar que los autores realizan la extracción de estos parámetros, usando un rango de 14 a 27 GHz.

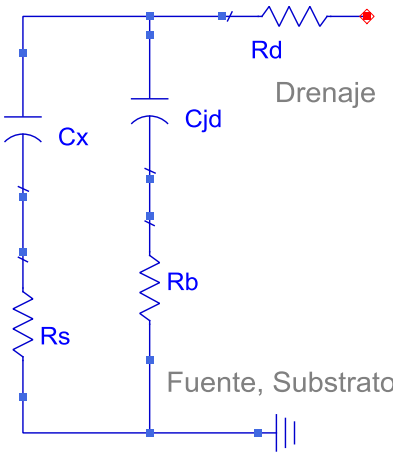

Figura 2.16. Circuito equivalente para Z_{22} en frío [30].

El siguiente paso a dar es encontrar los elementos que conforman la parte intrínseca del MOSFET. A diferencia de algunos de los trabajos previamente abordados, en este proponen una secuencia de extracción de parámetros bien definida. Por ejemplo, en algunos de los trabajos previos, se puede extraer en cualquier momento las capacitancias relacionadas a la compuerta (C_{gs}, C_{gd} y C_{gb}). Es decir, pueden ser lo primero que se extraiga o lo último. Por el contrario, en [30] proponen que lo primero que se debe hacer es extraer a R_g, R_d, R_s, C_{jd} y R_b. Ya que se tienen estos parámetros se aplican

una serie de operaciones matriciales, con la finalidad de quitar de las mediciones el efecto de estos 5 parámetros. Finalmente, se pueden aplicar las ecuaciones (2.91)-(2.93). El apóstrofo indica que los parámetros Y, ya no cuentan con los efectos de los 5 elementos del modelo mencionados.

$$\frac{\omega^2}{Re\{1/Z_{22}\}} = \omega^2 R_b + \frac{1}{R_b {C_{jd}}^2} \tag{2.90}$$

$$Y_{11}' = j\omega + (C_{gs} + C_{gd}) \tag{2.91}$$

$$Y_{12}' = -j\omega C_{gd} \tag{2.92}$$

$$Y_{22}' = \frac{1}{R_{ch}} + j\omega(C_{ds} + C_{gd}) \tag{2.93}$$

Para resolver las ecuaciones anteriores, se hace uso de regresiones lineales (capítulo 4). Para corroborar que el procedimiento de extracción ha sido el correcto, proponen que se recurra a un análisis del comportamiento de los elementos del circuito con respecto a frecuencia. Por ejemplo, la parte real de Y_{22}' ($1/R_{ch}$) debe ser constante en el rango de frecuencia que se quiere caracterizar.

2.4.7. Modelo de 7 elementos, F. Zárate-Rincón

En [32] realizan una caracterización muy extensa del MOSFET, incluyendo la del transistor en frío y la del transistor con $V_{GS} > V_T$. El modelo elegido para trabajar con el transistor en frío, figura 2.17, es prácticamente un modelo que ya se analizó, el de J. Han [28], pero considerando la resistencia de compuerta [34], [35]. Para el caso del transistor con $V_{GS}>V_T$ aparentemente utilizan el mismo modelo, pero por la metodología aplicada y las referencias hechas, se puede asumir que están considerando el modelo propuesto en [30]. El cambio de modelo, según la región de operación, es muy interesante. Normalmente, un modelo tiende a funcionar sólo bajo un conjunto de

restricciones de polarización y frecuencia. Por lo que para abarcar un rango de polarización y de frecuencia más amplio, el uso de al menos dos modelos podría ser una solución [35].

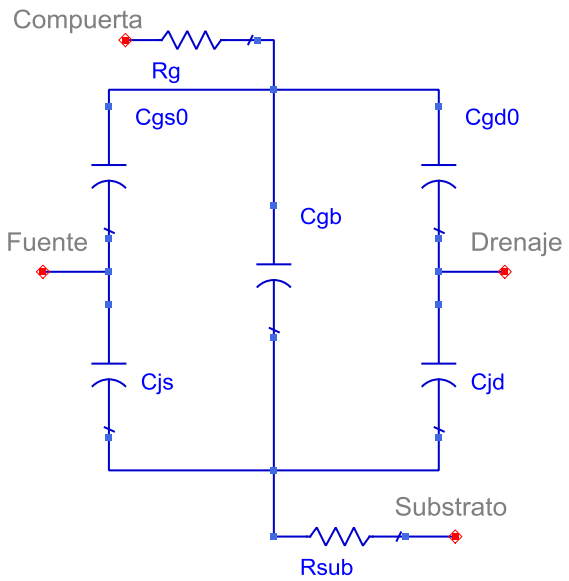

Figura 2.17. Modelo simplificado para un MOSFET de RF en frío en [32].

Hablando exclusivamente del modelo para el transistor en frío, la diferencia de lo que proponen en [32] con respecto a los otros modelos mencionados, es la metodología para obtener la capacitancia de juntura C_{js}. Como se ha visto en apartados anteriores, muchos autores opinan que C_{js} no es relevante en el modelado del MOSFET de RF con fuente y substrato común. Sin embargo, en [32] encuentran, que al menos para el transistor apagado, la correcta extracción de C_{js} mejora el modelado en altas frecuencias.

La extracción de los elementos está fundamentada en el análisis de los parámetros Y. En este punto, a excepción de una ecuación para C_{js}, ya se han presentado las ecuaciones de extracción de elementos (subtemas anteriores). R_g se obtiene a partir de (2.73), C_{gd} a partir de (2.81), se considera que $C_{gd} \approx C_{gs}$, C_{jd} a partir de (2.82), Rb a partir de (2.83) y C_{gb} a partir de (2.80). De forma

práctica para el transistor en frío, C_{gb} podría considerase cero, aunque estrictamente esto es incorrecto [25], [37], [38].

Algo muy interesante con respecto a la caracterización del transistor en frío, es que a excepción de C_{js}, todos los elementos los obtienen usando un rango de frecuencia de 0 a 4 GHz.

Posterior a una serie de pasos, en [32] llegan a una expresión de donde se puede obtener el valor de C_{js}, (2.94). Y_{22} es el parámetro de salida de mediciones, las impedancias, representadas con el símbolo Z, están definidas en función de los elementos del circuito equivalente. Dichas impedancias no tiene nada que ver con los parámetros Z derivados de las mediciones.

$$\omega C_{js} = Im\left\{\left(\left((Y_{22}{}^{-1} - Z_2)^{-1} - (Z_1 + Z_4)^{-1}\right)^{-1} - Z_3\right)^{-1}\right\} \tag{2.94}$$

Los autores proponen que la extracción se haga a través de una regresión lineal. Además, sugieren que se elija un rango de frecuencia con límite inferior diferente de cero. Por ejemplo, para un transistor de canal n, con L_m = 80 nm, 64 dedos y W_t = 194 μm, proponen que el límite inferior en frecuencia sea de 6 GHz. En el artículo caracterizan sólo hasta 20 GHz, por lo que el rango de la regresión lineal es de 6 a 20 GHz.

De lo expuesto en el párrafo anterior, se puede encontrar una irregularidad. El rango de frecuencia para la extracción de C_{jd} es diferente al de C_{js}, cuando al tener un comportamiento simétrico [21], [28], ambas deberían ser extraídas en el mismo rango de frecuencia. No obstante, la metodología podría entregar buenos resultados.

Con relación al transistor con $V_{GS}>V_T$ no existe ninguna mejora a lo ya presentado. No obstante, es relevante que en [32] hayan elegido el modelo propuesto en [30], porque quiere decir que lo encontraron adecuado para el rango de frecuencia y polarización caracterizado.

El método de desincrustación que usan está basado en quitar los efectos de dos estructuras *dummy*: un *short* y un *open*. La metodología de desincrustación es propuesta en [36].

El algoritmo de calibración que implementan es el *Line-Reflect-Mach* (LRM) [39], que como se verá más adelante, en el capítulo 3, es el mismo algoritmo de calibración que se usó en la presente tesis. En relación a este punto, es preciso decir que en la mayoría artículos analizados no mencionan el proceso de calibración.

2.5. Características generales de los modelos analizados

En la tabla 2.1 se presentan algunas características de los modelos analizados en el presente capítulo. Las primeras dos columnas no requieren de una explicación. La tercera columna muestra la condición de V_{GS} en la que fue probado el modelo. La cuarta columna muestra el rango de frecuencia en el que fue validado.

Es interesante puntualizar que ningún modelo fue pensado ni probado para todas las regiones de operación que define V_{GS}. Como se verá en capítulo 4, para probar si los modelos funcionan en otras condiciones para las que fueron diseñados, se tiene que agregar o quitar elementos.

También es importante notar, que aparentemente ningún modelo de los analizados, puede modelar el comportamiento de pequeña señal del MOSFET por encima de 39 GHz. Sin embargo, hay evidencia en la literatura de que algunos de los modelos abordados, pueden alcanzar bueno resultados por encima de los 40 GHz. Inclusive con transistores de canal muy corto, por ejemplo, 40 nm [2]. Puntualmente el modelo de F. Zárate-Rincón, es probado en [3] entregando buenos resultados (a decir de los autores) hasta 50 GHz. Así mismo, el modelo de R. Torres-Torres es probado en [4] y [5] entregando buenos resultados (a decir de los autores) hasta 60 GHz.

Modelo	Número de elementos	Condición definida por V_{GS} (V)	Rango de frecuencia (GHz)
D. Lovelace	8	Frío, Inversión	10
S. Lee	11	Inversión	39
S. H.-M. Jen	12	Subumbral, Inversión	10
I. Kwon	9	Inversión	10
J. Han	6	Subumbral	18
R. Torres-Torres	9	Frío, Inversión	27
F. Zárate-Rincón	7	Frío, Inversión	20

Tabla 2.1. Comparación de los modelos analizados.

2.6. Conclusiones

En el presente capítulo se analizaron un conjunto de modelos de pequeña señal con características diferentes y concebidos para diferentes condiciones de operación. Algunos se han usado como base de otros, por lo que las metodologías de extracción son parecidas para los modelos presentados.

Por otro lado, aunque en la literatura existen otros modelos a los presentados en este capítulo, las mejorías que pueden llegar a presentar no son sustanciales, además de que su influencia en la literatura es escaza.

Finalmente, se espera que el modelo adecuado para un MOSFET LDD de canal n, con L_m = 80 nm, 64 dedos y W_t = 192 µm, el cual se analiza en el capítulo 4, se parezca mucho al presentado en [30] o en [32].

Capítulo 3
Desarrollo Experimental

En este capítulo se presenta todo lo relacionado al proceso de medición de los MOSFETs, que se realizó para evaluar los modelos presentados en el capítulo 2. Se aborda desde el montado del equipo involucrado en la medición, hasta el almacenamiento de la información. Finalmente, se dan las conclusiones pertinentes a este capítulo.

3.1. Medición de los parámetros S

Como ya se comentó en el capítulo 2, en la presente tesis se lleva a cabo la caracterización del MOSFET con base a la teoría de dos puertos. El proceso de caracterización comienza con la medición de los parámetros S del MOSFET. La obtención de dichos parámetros se realiza con la ayuda de un analizador de redes de microondas, también conocido como un analizador de redes vectorial (VNA). Más específicamente, se usó un VNA de Agilent modelo E8361A. Éste es capaz de medir de 10 MHz a 67 GHz. Así mismo, el VNA es el encargado de suministrar la señal de AC de alta frecuencia.

Para facilitar el proceso de medición, se hace uso de un software que permite manipular la operación del VNA, en este caso fue WinCal XE de CASCADE.

Debido a que la medición se realiza directamente sobre una oblea, figura 3.1, se hace necesario el uso de puntas de prueba Ground-Signal-Ground (GSG), coplanares y de RF. En este caso se usaron puntas con una separación entre agujas de 150 µm, fabricadas por CASCADE. Éstas fueron conectadas tanto en el puerto de entrada (Compuerta-Referencia) como en el puerto de salida (Drenaje-Referencia).

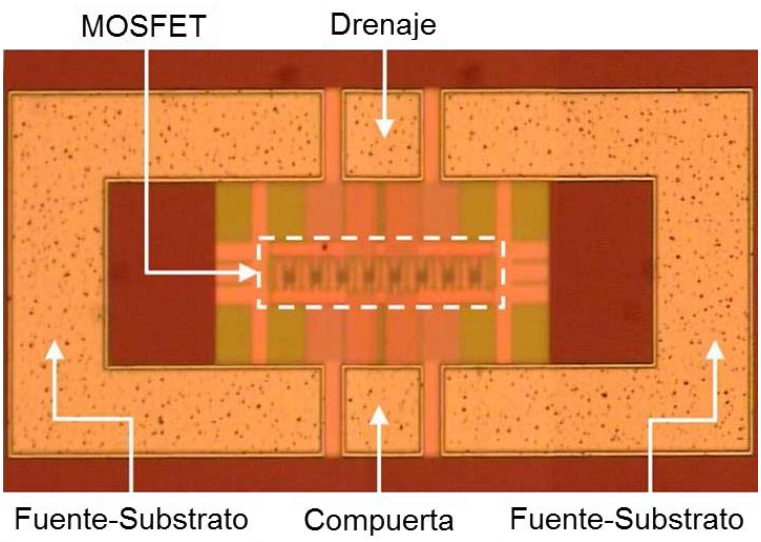

Figura 3.1. Vista con microscopio óptico del MOSFET [4].

Con la finalidad de ubicar el dispositivo a caracterizar en la oblea, y tener más certeza sobre la interacción entre las puntas y el dispositivo a medir, se hace necesario el uso de un microscopio y una cámara.

Para polarizar al transistor se hizo uso de una fuente de alimentación Keithley 2400. Con ayuda de ésta se varió el V_{GS}, permitiendo operar al MOSFET de fuerte acumulación a fuerte inversión.

La forma en la que fue montado el experimento se puede ver en la figura 3.2. La figura permite identificar todos los instrumentos previamente mencionados.

3.2. Procesos y condiciones para la medición

Para alcanzar mediciones óptimas, se requiere de un conjunto de procesos previos a la medición y de la configuración adecuada del equipo involucrado. En los párrafos posteriores se presenta una descripción de los procesos y de la configuración utilizada en la presente tesis.

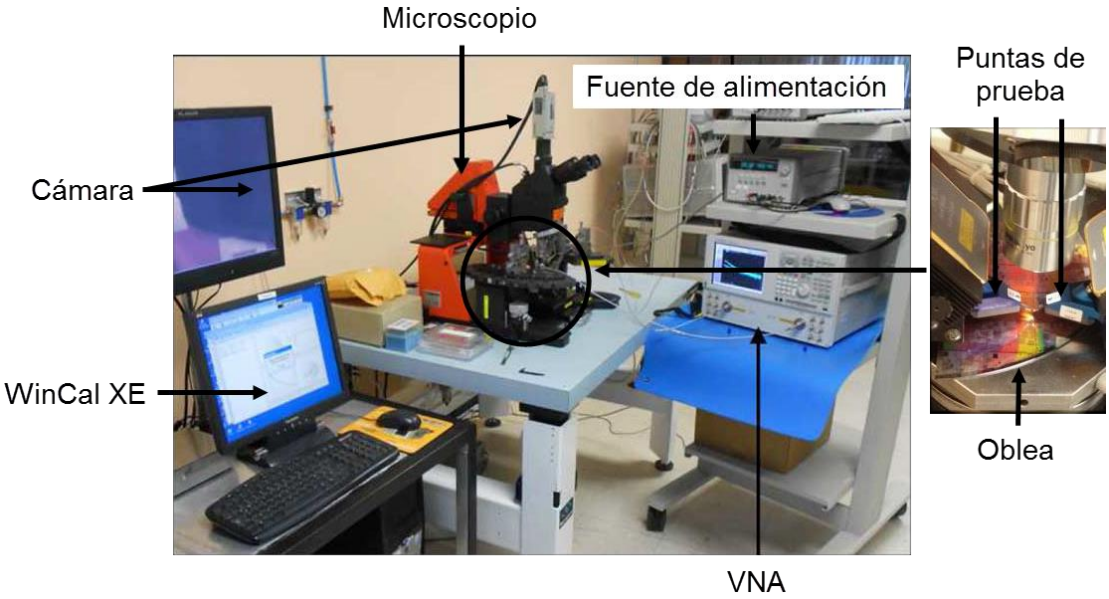

Figura 3.2. Distribución del equipo para el experimento [4].

3.2.1. Proceso de calibración

En general el proceso de calibración consiste en trasladar el plano de referencia de la medición a las puntas de prueba, figura 3.3. Dicho de otra manera, la calibración consiste en substraer los efectos asociados a las puntas y cables de prueba del dispositivo bajo prueba (DUT, por sus siglas en inglés). En este caso el DUT es el transistor.

El primer paso para la calibración, es la medición de las estructuras de calibración. Existen varios tipos de éstas, la cantidad y la selección dependerá del algoritmo de calibración que se quiera seguir. En este caso, se hizo uso del substrato de calibración 101-190C proporcionado por la empresa CASCADE, que contiene las estructuras de calibración: *separate, thru, short y match.*

Después de la medición de dichas estructuras, el VNA corre internamente una rutina de calibración. En general, la rutina consiste en dar solución a un sistema de ecuaciones. La solución dependerá de los valores obtenidos en las mediciones de las estructuras de calibración. En realidad, es el nombre de la rutina el que da el nombre al proceso de calibración.

Particularmente, en la presente tesis se usó el algoritmo de calibración Line-Reflect-Match (LRM) [39].

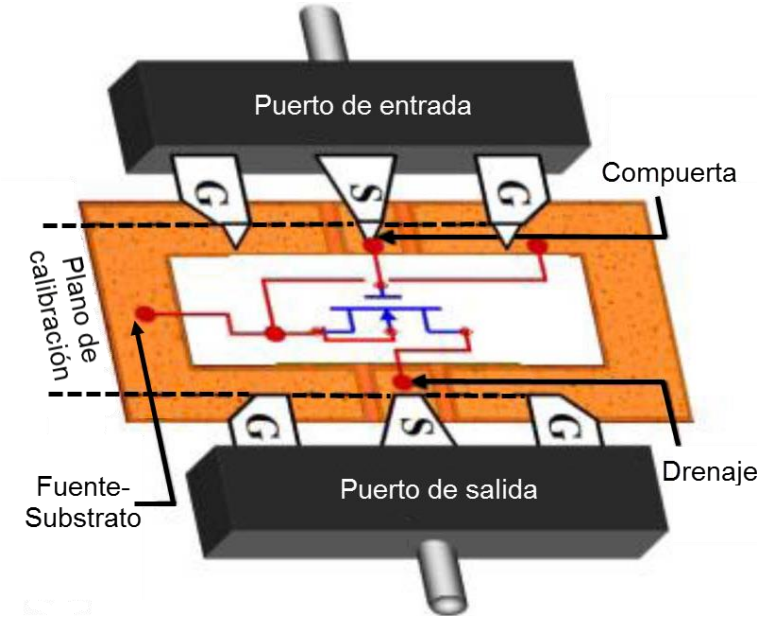

Figura 3.3. Plano de referencia después de la calibración [6].

3.2.2. Proceso de desincrustación

Después de haber calibrado el equipo, como se puede ver en los trabajos más recientes sobre caracterización en oblea de MOSFETs de RF (capítulo 2), se realiza un proceso de desincrustación. La finalidad del proceso, como ya se ha mencionado, es la de quitar de las mediciones todos los efectos introducidos por las plataformas de contacto, figura 3.4. En la literatura existen varias alternativas para llevar a cabo dicho proceso. En la presente tesis se optó por la desincrustación propuesta en [26], desincrustación *Pad-Short-Open* (DPSO). Su efectividad es respaldada por la gran cantidad de artículos que la han usado. Inclusive, hay artículos que han comparado el funcionamiento de este procedimiento respecto a otros métodos [36], encontrando que en general es una buena alternativa.

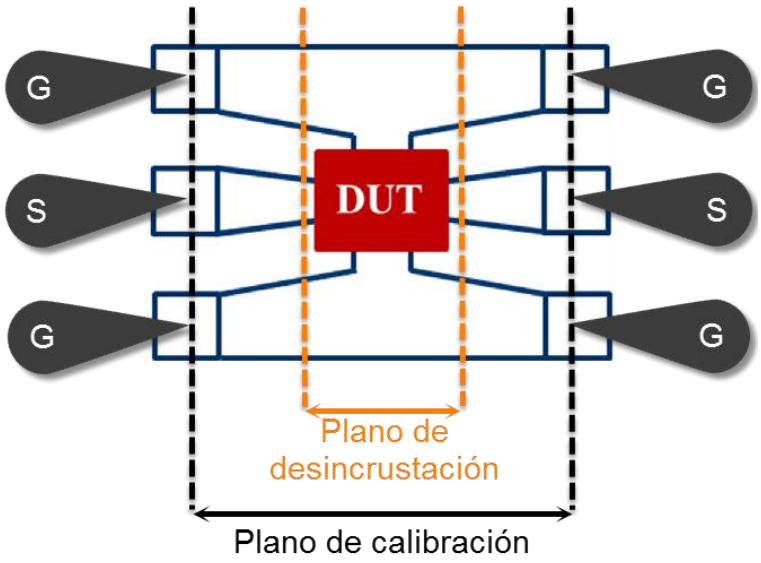

Figura 3.4. Plano de referencia después de desincrustación.

3.2.3. Configuración de los equipos

Para asegurar la operación de pequeña señal, a través de las puntas de prueba se aplicó una señal de potencia de -20dBm. Este valor también asegura tener una relación señal a ruido adecuada para las mediciones de RF realizadas [32].

Puesto que se quería explotar al máximo el VNA, se midió todo el rango de frecuencia en el que éste puede operar, 0.01 a 67 GHz.

La señal de DC proveniente de la fuente de alimentación se inyecta al VNA, para que éste, a través de las puntas de prueba, lo aplique al transistor. El voltaje de DC aplicado va de -1.2 a 1.2 V. Con estos valores los transistores medidos van de fuerte acumulación a fuerte inversión.

3.3. Descripción de los dispositivos a caracterizar

La oblea que contiene a los MOSFETs y las estructuras de desincrustación, fue fabricada en el Interuniversity MicroElectronics Center (IMEC), Bélgica.

Se midieron MOSFETs LDD de RF, de canal n, con L_g variando de 80 a 120 nm, N_f variando de 4 a 64 y manteniendo a W_t = 192 µm. Todos están

en configuración fuente-substrato común. En los trabajos [4], [5] y [6] se encontró que el V_T de los transistores es aproximadamente de 0.35 V. Además, en la fabricación de estos dispositivos se usó un proceso RF-CMOS. Así mismo, el aislamiento implementado fue tipo *shallow trench* (STI).

3.4. Almacenamiento de los datos

Para su posterior procesamiento, los datos provenientes de la medición de parámetros S, son almacenados en un formato Touchstone. La extensión de los archivos es S2P. Además, la información en los archivos está codificada en ASCII, por lo que el post procesamiento de los datos puede llevarse a cabo con varios programas comerciales. Por ejemplo: ADS, Origin, Matlab y Excel.

3.5. Conclusiones

En el presente capítulo se realizó una descripción del proceso de medición, del equipo involucrado y de las condiciones bajo las que el MOSFET fue medido.

Por otro lado, como se puede ver a lo largo del capítulo, la caracterización de los transistores está sujeta **a** varias fuentes de error provenientes del proceso de medición. Algunas de éstas son inherentes al equipo electrónico que interviene en la medición, y otras se atribuyen a la experiencia del individuo que haga las mediciones.

Capítulo 4
Análisis de resultados

En este capítulo se muestran los resultados derivados del procesamiento efectuado a las mediciones descritas en el capítulo 3. El procesamiento de datos consiste en aplicar los modelos y metodologías de extracción presentados en el capítulo 2. Después de cada modelo y/o metodología de extracción, se realizan conclusiones. Finalmente, se realiza una conclusión sobre lo redactado en el capítulo.

Si las metodologías de extracción no presentan ninguna irregularidad, la capacidad de los distintos modelos se comprobará a través de dos cantidades: el RMSE (menos sensitivo a grandes variaciones) [40] y el error relativo. Al mismo tiempo, a través de los gráficos que se vayan presentado, también se podrá juzgar la capacidad de cada uno de los modelos.

Aunque se midieron diferentes dispositivos (capítulo 3), en el presente capítulo sólo se presenta el análisis del transistor con L_g = 80 nm, W_f = 3 µm y 64 dedos de compuerta.

4.1. Modelo de 8 elementos, D. Lovelace

Considerando que el MOSFET está en frío, la figura 4.1 muestra la parte real de los parámetros Z_{11}, Z_{12} y Z_{22} resultantes. Los datos se despliegan a partir de 4 GHz debido a que por debajo de está frecuencia, existen muchas oscilaciones. En [27] trabajan por encima de 1 GHz.

La primera observación interesante, es que los datos no son constantes con respecto al rango de frecuencia medido. Con la finalidad de comparar el comportamiento de la figura 4.1 con el obtenido en [27], podemos centrarnos en los primeros 10 GHz. El comportamiento no semejante, entre los

parámetros Z desincrustados y los obtenidos en [27], es evidente. Entre otras cosas, se puede pensar que lo que produce dicha discrepancia, es la variación en tamaño y procesos de fabricación de los transistores.

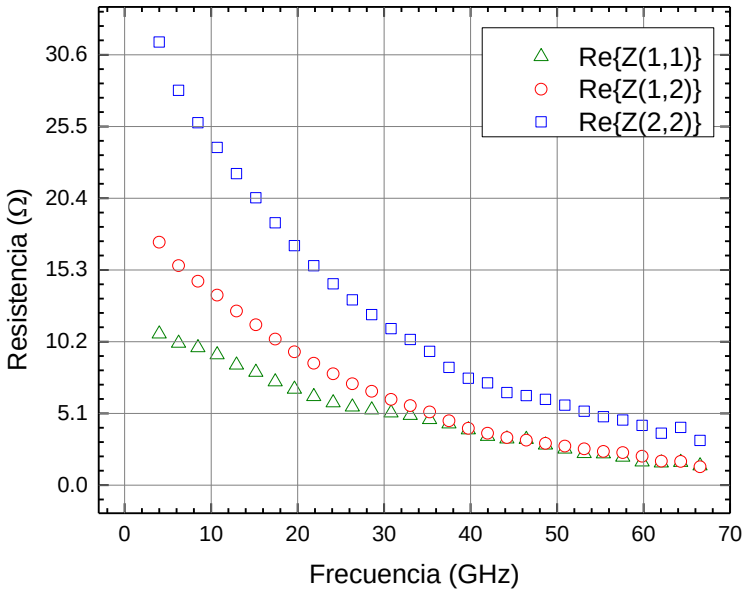

Figura 4.1. Parte real de los parámetros Z del transistor en frío.

El hecho de que exista una variación de las partes reales de los parámetros Z, con respecto a frecuencia, implica que estás no pueden ser modeladas con una resistencia constante. Luego entonces, al no poder extraer de las partes reales de Z, a r_g, r_s y r_d, el procedimiento de extracción seguido en [27] se ve frustrado. Este paso era indispensable para encontrar las capacitancias del MOSFET.

Por otro lado, el comportamiento de las curvas en la figura 4.1, se parece al de la parte real de la impedancia de un circuito RC en paralelo. A bajas frecuencias, la curva toma su valor máximo y conforme la frecuencia se incrementa, su valor tiende a cero.

Únicamente se discutió el modelo asociado al transistor en frío. No obstante, la metodología para el transistor con V_{GS} diferente de cero también tiene problemas. Por ejemplo, ésta no considera la variación con respecto a

polarización de las resistencias parásitas [43], [44]. Adicionalmente, el modelo no fue diseñado para modelar el comportamiento del MOSFET en la región de subumbral. Sin embargo, con miras a probar el modelo en la presente tesis, se hizo la consideración de que $g_{mx} = 0$ S (capítulo 2). Desafortunadamente, como ya se ha mencionado, la metodología de extracción no puede ser utilizada para el transistor medido en la presente tesis.

4.2. Modelo de 11 elementos, S. Lee

El modelo y la metodología presentada en [19] genera muchas expectativas, ya que con los transistores utilizados en dicho artículo, se puede modelar hasta 39.5 GHz. A primera vista, se puede pensar que este modelo es adecuado en un rango de frecuencia mayor al del modelo en [27], debido a la incorporación de inductancias.

Como se verá a continuación, la metodología de extracción descrita en [19], no puede ser aplicada al transistor medido en la presente tesis. En primera instancia, la ecuación (2.36) no tiene validez. Esta expresión demanda que al restar Z_{12} de Z_{11}, y luego tomar la parte real, se genere una curva con valores positivos. Lo cierto es que esto no ocurre, tal y como se puede ver en la figura 4.1. De hecho, a partir de 40 GHz la resta prácticamente daría como resultado cero y antes de eso, daría valores negativos.

Así mismo, a pesar de que algunas expresiones se ajusten a los datos, adquieren valores que no son esperados. Por ejemplo, cuando se ajusta (2.34) usando datos del transistor en frío, el resultado es bastante bueno y el RMSE es muy bajo, figura 4.2. No obstante, el ajuste arroja que R_s debe ser prácticamente cero.

Vale la pena resaltar que el modelo no fue concebido para operación subumbral. Aunque como ya se ha mencionado, eliminando la transconductancia se puede tener un posible modelo para ese régimen de operación.

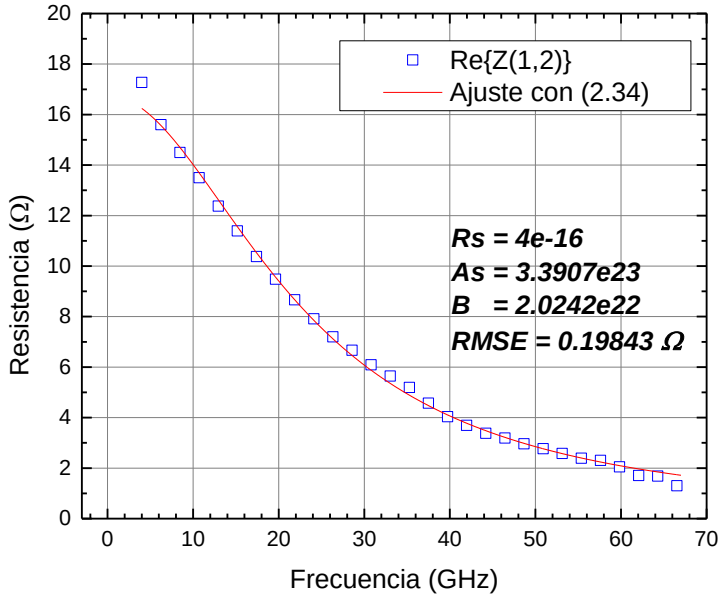

Figura 4.2. Ajuste de Re {Z_{12}} para el transistor en frío con (2.34).

En un intento por ver si el modelo y la metodología funcionan en otro punto de polarización, se consideran datos del transistor cuando V_{GS} = -0.1 V. El resultado no es alentador, como en el caso del transistor en frío.

Un segundo intento considera un voltaje positivo, V_{GS} = 0.6 V (V_{GS}>V_T). En la figura 4.3 se muestra el ajuste pertinente para encontrar a R_s, en ese punto de polarización. Como se puede apreciar, Re {Z_{12}} no tiene una variación fuerte con respecto a frecuencia. Según la metodología en [19], R_s debe ser igual a 1.65 Ω. Se puede apreciar que el ajuste es muy bueno, y no sólo eso, el valor que se obtiene para R_s es un valor esperado.

A continuación, en la figura 4.4 se aprecia el ajuste realizado a Re {Z_{11}-Z_{12}}. A partir de un ajuste a esta resta, debería poderse encontrar a R_g. Ocurren dos discrepancias fuertes con base en lo esperado. La primera de ellas es que el valor de Rg es igual a cero. La segunda discrepancia se encuentra en el valor del factor B. Éste debería ser el mismo para los ajustes presentados en las figuras 4.3 y 4.4.

Con base en lo presentado, se concluye que la metodología presentada en [19], no puede ser aplicada al transistor medido en la presente tesis.

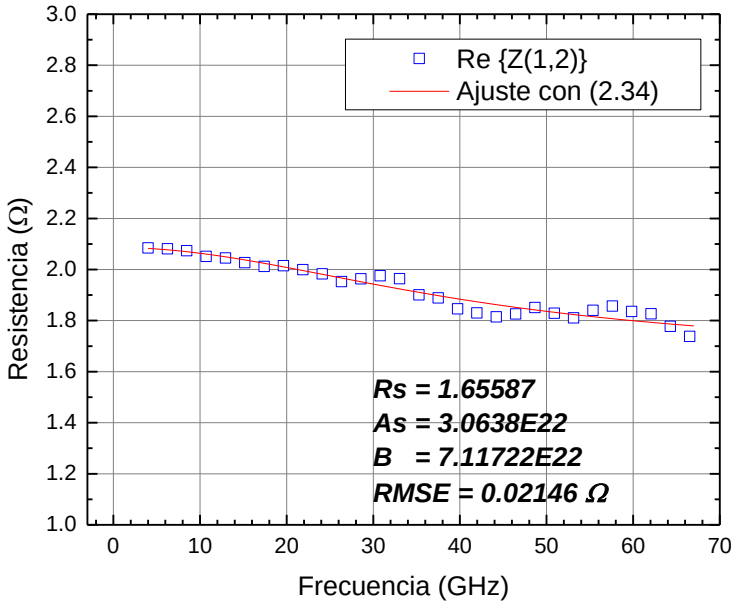

Figura 4.3. Ajuste con (2.34) a Re {Z_{12}} para V_{GS} = 0.6 V.

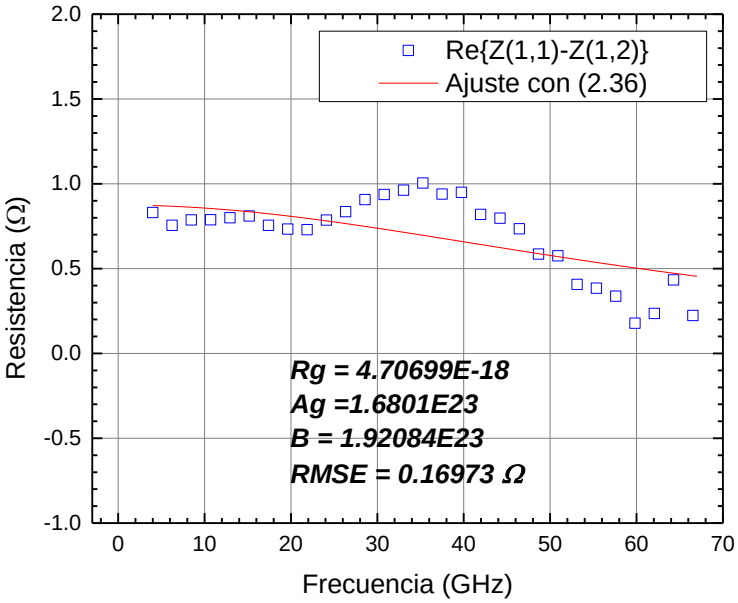

Figura 4.4. Ajuste con (2.36) a Re {Z11-Z12} para para V_{GS} = 0.6 V.

4.3. Modelo de 12 elementos, S. H.-M. Jen

El primer punto a analizar es la suposición A en [21]. Ésta está en discrepancia con lo encontrado en otros trabajos en la literatura. Por ejemplo, en [43] y [44] muestran que R_g, R_s y R_d varían con polarización de manera

significativa cuando $V_{GS}>V_T$ y $V_{DS} = 0$. Además, entre menos anchos son los dedos, mayor es la variación con polarización. A pesar de lo anterior, se continúa con el análisis del método de extracción.

Con base en lo establecido en [41] y [42], una red que esté compuesta solamente por inductores, capacitores y resistencias, debe ser recíproca. Luego entonces, se debe cumplir que $Y_{12} = Y_{21}$. Por lo tanto, el resultado en [21] de que $Y_{12} \neq Y_{21}$ genera una inconsistencia en el procedimiento de extracción (ver ecuaciones (2.58) y (2.59)). Siendo coherente con lo anterior y considerando la ecuación (2.65), se obtiene una $R_d = 0\ \Omega$.

No se cuenta con suficiente información sobre la geometría del transistor medido. Sin embargo, con la finalidad de comprobar si las suposiciones A, B y C realizadas en [21] son válidas, se pueden sustituir los parámetros obtenidos en las ecuaciones (2.50)-(2.52). Si alguna de estas relaciones no se cumple, entonces, se puede decir que las consideraciones no son válidas. De igual manera, si el ajuste que se logra con el modelo no es adecuado, se podrá inferir que uno de los problemas es que no se cumplen las suposiciones A, B y C. Además, si el comportamiento de algún elemento con respecto a frecuencia o voltaje, no es el esperado, sería otro indicio de que la extracción no es adecuada.

En la tabla 4.1 se puede ver la extracción correspondiente a C_{gd}, C_{gb}, considerando diferentes rangos de frecuencia y con $V_{GS} = 0.55$ V. La diferencia entre el valor más grande y el más pequeño es 1.14 fF para C_{gd} y 4.96 fF para C_{gb}.

Si se toma el rango de frecuencia establecido en [21], a pesar de que el transistor está operando en región lineal, no se obtiene un valor adecuado para C_{gb}. En contraste, si se considera todo el rango de medición, C_{gb} aún toma un valor positivo. Es así como tomar todo el rango de frecuencia para hacer la extracción, aparentemente da un resultado más significativo.

Elemento	V_{GS} (V)	Rango de frecuencia (GHz)	Valor (fF)
C_{gd}	0.55	0 a 67	84.7036
		0 a 40	85.0456
		0 a 20	85.3825
		0 a 10	85.8435
C_{gb}	0.55	0 a 67	3.1717
		0 a 40	0.7165
		0 a 20	-0.7702
		0 a 10	-1.7925

Tabla 4.1. Capacitancias obtenidas en diferentes rangos de frecuencia con $V_{GS}>V_T$.

Tratando de indagar un poco más con respecto al rango de frecuencia con mejores resultados, se prueba la metodología para V_{GS} = -1.2 V. Los resultados se pueden ver en la tabla 4.2. En primer lugar, se puede ver que si se toma todo el rango de frecuencia medido, se obtiene un C_{gb} negativo. Este resultado difiere con lo esperado, ya que el valor de C_{gb} en acumulación debería ser mayor al obtenido en la región lineal [25], [37], [38]. Al mismo tiempo, se puede apreciar que la diferencia entre el valor más grande y el más pequeño para C_{gd}, es de 14.8 fF. Esta variación es muy grande, lo que lleva a una incertidumbre importante. Enseguida, se puede observar que la variación en la extracción de C_{gb}, también es considerable. Se tiene una diferencia de 33.7 fF, una variación mucho más importante que la de C_{gd}.

Redondeando el análisis de la metodología de extracción, se presentan los valores de C_{gd} y C_{gs} cuando V_{GS} = 1.2 V (fuerte inversión), tabla 4.3. Las variaciones para cada una de las dos capacitancias, según el rango de frecuencia, son significativas. Además, el comportamiento con respecto a polarización no es típico. Por ejemplo, si se toma todo el rango de medición C_{gb} aparentemente crece cuando V_{GS} crece.

Elemento	V_{GS} (V)	Rango de frecuencia (GHz)	Valor (fF)
C_{gd}	-1.2	0 a 67	65.9681
		0 a 40	63.2864
		0 a 20	57.5683
		0 a 10	51.1788
C_{gb}	-1.2	0 a 67	-0.0002
		0 a 40	5.7584
		0 a 20	18.8725
		0 a 10	33.6826

Tabla 4.2. Capacitancias obtenidas en diferentes rangos de frecuencia con $V_{GS}<V_{FB}$.

Elemento	V_{GS} (V)	Rango de frecuencia (GHz)	Valor (fF)
C_{gd}	1.2	0 a 67	81.8464
		0 a 40	84.2617
		0 a 20	86.7127
		0 a 10	88.7541
C_{gb}	1.2	0 a 67	11.1024
		0 a 40	4.794
		0 a 20	-0.745417
		0 a 10	-4.85004

Tabla 4.3. Capacitancias obtenidas en diferentes rangos de frecuencia con $V_{GS}>>V_T$.

A pesar de que C_{gd} tiene un comportamiento típico [24], [25], [38], [45], [46], cuando se elige el rango de 0 a 10 GHz, el comportamiento de C_{gb} discrepa con lo esperado.

Las tablas anteriormente presentadas, contemplan información procedente de datos ya desincrustados. De hecho, el método de desincrustación usado en [21] es el mismo que se usa en el presente trabajo [26].

Prosiguiendo con el análisis del método de extracción, se da paso a ver lo que sucede con la extracción de R_g. Según la ecuación (2.64), R_g está en función de los parámetros Y_{12}, Y_{11}. En la figura 4.5 se puede apreciar el comportamiento de la ecuación (2.64) con respecto a frecuencia. Una vez más el rango que se elija para obtener el valor, es un gran dilema. Por ejemplo, si se toma de 5 a 10 GHz, como en el artículo, R_g sería de 0.53 Ω. Por otro lado, si se toma el rango de 5 a 67 GHz, R_g sería de 0.85 Ω.

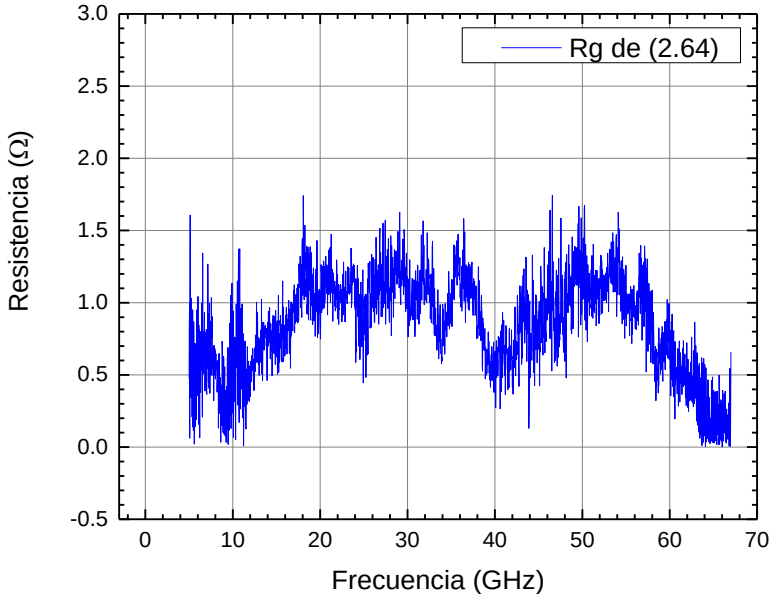

Figura 4.5. Extracción de R_g usando metodología en [21].

Particularmente, la parte real de Y_{12} es muy pequeña, figura 4.6. Al ser muy pequeña, es muy sensible a la incertidumbre en la medición (ver capítulos 2 y 3). Derivado de lo anterior, el uso de Re $\{Y_{12}\}$ predispone la existencia de errores.

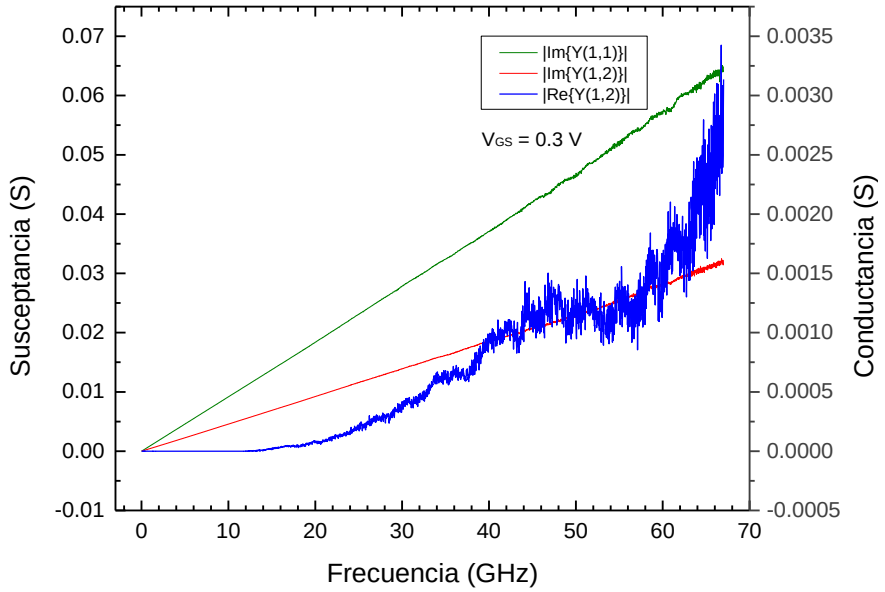

Figura 4.6. Im {Y_{11}} & Y_{12}.

Por lo presentado previamente, se concluye que la metodología de extracción, no es adecuada para el transistor en cuestión.

4.4. Modelo de 9 elementos, I. Kwon

Si se considera el modelo en [27] y que el transistor medido siempre se polarizó con V_{DS} = 0 V, el circuito con 7 elementos de la figura 4.7 puede ser utilizado.

Realizando una comparación con el modelo previamente analizado [21], existen tres diferencias considerables. La primera es que no se considera ni a R_s ni a R_d, y se supone que esto sólo afectará al valor de R_g. La segunda diferencia es que C_{gb} queda en paralelo con C_{gs} y entonces sólo se considera una capacitancia, C_{gs}. Esto debe llevar a una $C_{gs} > C_{gd}$. La tercera diferencia tiene que ver con los elementos del substrato. Este modelo involucra únicamente una resistencia y un capacitor, mientras que en [21] se consideraban 2 capacitores y 3 resistencias.

En cuanto a las ecuaciones de extracción, también se tiene mucho que decir. Primeramente, para obtener R_{subd} y C_{jd}, se define el parámetro Y_{sub},

ecuación (2.76). En esta última interviene C_{sd}, que posteriormente es definida en 2.78 en función de R_{subd} y C_{jd}. Esta situación representa una incongruencia matemática. Aunque en el artículo no se menciona, es muy probable que para fines de calcular Y_{sub}, consideran que C_{sd} es prácticamente cero. Si se toma en cuenta que tanto el voltaje de drenaje como el de fuente, siempre son cero, entonces, esta consideración toma mucho sentido. Pero en [27] no siempre pasa lo anterior. En dicho artículo se trabaja con $V_{DS} \neq 0$ V. De hecho, se muestra una gráfica de la variación de C_{sd} con respecto a V_{DS}, en la que se ve que C_{sd} toma valores muy grandes y negativos.

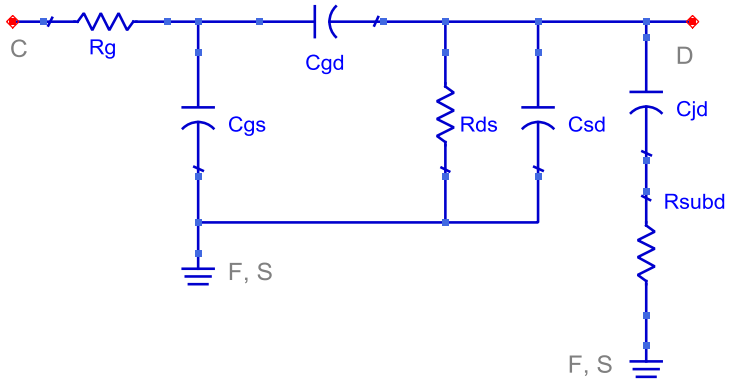

Figura 4.7. Modelo para el MOSFET con V_{DS} = 0 V y derivado de [27].

4.4.1. $V_{GS} > V_T$

Considerando lo expuesto en el párrafo anterior, se procede a probar el modelo y la metodología de extracción propuesta en [27]. No sin antes mencionar, que la forma de extraer la C_{gs} (con el efecto de C_{gb}) y C_{gd} es prácticamente la misma que utilizan en [27], [19] y [21].

Para facilitar el análisis de la extracción, se contemplan los resultados de la tabla 4.1. Con los valores de C_{gb} y C_{gs} para V_{GS} = 0.55 V, se procede a encontrar el valor de R_g en ese punto de polarización, ecuación (2.73). El siguiente paso es encontrar a g_{ds}. La ordenada al origen de la recta mostrada en la figura 4.8, permite asignarle un valor a g_{ds}. Considerando que C_{sd} es cero, se obtiene a Y_{sub}. Posteriormente, se realiza una regresión lineal con base en

la ecuación (2.77). A pesar de que en [27] hacen la regresión de 0 a 10 GHz, se seleccionó otro rango de frecuencia, en donde la curva tiene un comportamiento más lineal, figura 4.9. Después de lo anterior, todos los elementos del modelo en la figura 4.7 han sido encontrados. En la tabla 4.4 se resumen los valores para los elementos del circuito equivalente.

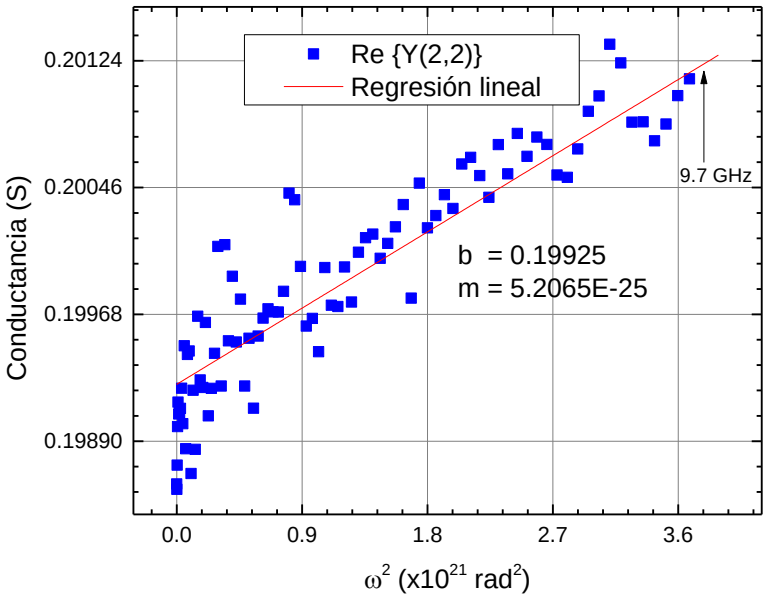

Figura 4.8. Re {Y_{22}} vs ω^2 para V_{GS} = 0.55 V.

El ajuste alcanzado por el modelo, en el dominio de S, se muestra en la figura 4.10. Lo primero a discutir, es el ajuste hasta 10 GHz. Basados en las curvas resultantes, el ajuste es muy bueno. El siguiente punto a discutir, es la capacidad del ajuste por encima de 10 GHz. Con base en el gráfico, parece haber buenos resultados hasta 30 GHz.

En esta instancia cabe mencionar, que en la mayoría de la literatura revisada se suelen encontrar gráficas en carta Smith, en lugar de una gráfica lineal. En el presente trabajo no se discute la utilidad que tienen las gráficas. Sin embargo, se considera que un análisis basado en gráficas es subjetivo. Esto debido a que según la escala y el formato de los trazos, las conclusiones

pueden variar. Para evitar dicha subjetividad, en la tabla 4.5 se presentan el RMSE y el error relativo asociados a la figura 4.10.

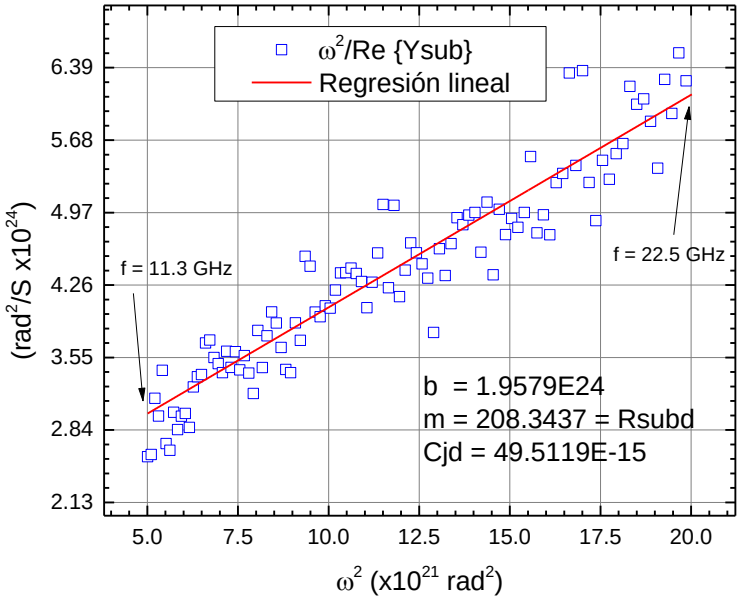

Figura 4.9. ω^2 / Re $\{Y_{sub}\}$ vs ω^2 para V_{GS} = 0.55 V.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
R_g	1.6296 (Ω)	0.55	2 - 10
R_{sd}	5.0188 (Ω)	0.55	0 - 9.7
C_{gs}	84.051 (fF)	0.55	0 - 10
C_{gd}	85.8435 (fF)	0.55	0 - 10
C_{ds}	0 (F)	0.55	--
R_{subd}	208.3437 (Ω)	0.55	11.3 – 22.5
C_{jd}	49.5119 (fF)	0.55	11.3 – 22.5

Tabla 4.4. Valores de los elementos del circuito equivalente para V_{GS} = 0.55 V.

El error relativo permite fundamentar el comentario realizado en el párrafo anterior. En la tabla 4.5 se ve claramente que a pesar que la figura 4.10 muestra que a 30 GHz el ajuste es muy bueno, el error relativo tanto en

el dominio de S como en el dominio Y es considerablemente grande en el parámetro de salida. Estos resultados nos llevan a una conclusión adicional: el error obtenido en los parámetros S no es igual al obtenido en parámetros Y. Además, el formato de los datos implica una diferencia importante: no es lo mismo analizar parte real e imaginaria que la magnitud y la fase.

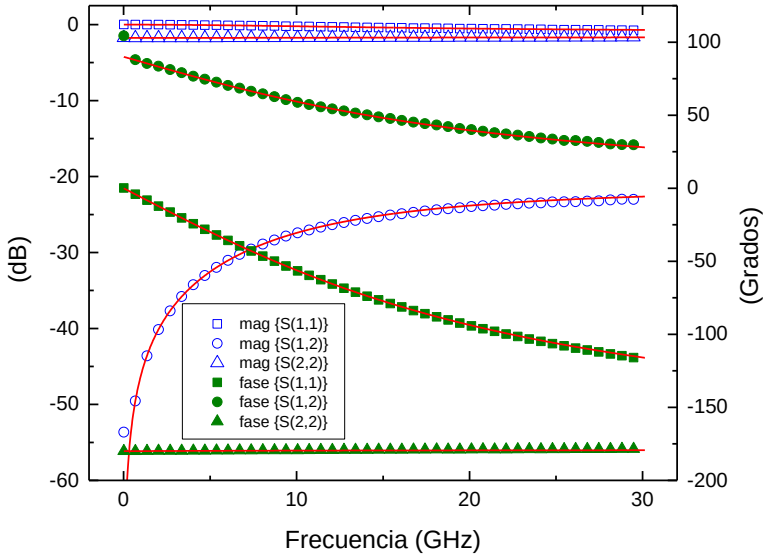

Figura 4.10. Ajuste del modelo para V_{GS} = 0.55 V.

Un análisis complementario puede llevarse a cabo si se observa los valores de RMSE en la tabla 4.5. Interpretar el RMSE es un poco más complicado (a diferencia del error relativo), puesto que hay que trasladarse a los datos para darle un contexto. No obstante, al ser menos sensibles a la variaciones grandes, complementa el análisis del error entre el modelo y las mediciones. Con la ayuda del RMSE es posible reforzar que el parámetro con mayor error es el de salida. Mientras tanto, los parámetros de entrada y transmisión, al menos hasta 20 GHz, ajustan bien. Esto muy probablemente se debe, entre otras cosas, al hecho de que los valores para los parámetros de substrato dependen de los otros elementos del circuito. Además, la extracción de los elementos de substrato se realizó a través de una regresión lineal. Para llevar a cabo dicha regresión, se debe elegir un rango de

frecuencia. Esta elección es subjetiva, ya que dependerá de la apreciación de quien hace el análisis.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	Y_{11}	7.766	0.128		
	Y_{12}	60.263	2.207		
	Y_{22}	0.174	38.850		
	S_{11}	0.180	0.083	0.010	0.052
	S_{12}	2.038	2.055	0.179	0.114
	S_{22}	0.057	39.528	0.006	0.199
0 a 20	Y_{11}	9.267	0.160		
	Y_{12}	46.001	1.625		
	Y_{22}	0.141	41.435		
	S_{11}	6.049	0.179	0.022	0.141
	S_{12}	1.229	1.503	0.122	0.268
	S_{22}	0.092	44.021	0.010	0.382
0 a 30	Y_{11}	10.285	0.463		
	Y_{12}	37.507	1.385		
	Y_{22}	0.168	43.460		
	S_{11}	5.304	0.441	0.034	0.485
	S_{12}	1.409	1.246	0.118	0.443
	S_{22}	0.175	47.917	0.020	0.556

Tabla 4.5. Error del modelo propuesto en [27] para V_{GS} = 0.55 V.

En este punto ya se dejó al descubierto la diferencia que existe entre analizar el error en parámetros S y analizar el error en parámetros Y.

Considerando lo anterior y con la finalidad de optimizar espacio, en los análisis subsecuentes se presentará únicamente el análisis de error en parámetros S.

4.4.2. $V_{GS} < 0$ V

Visto que el modelo y la metodología en [27] no funcionan adecuadamente para $V_{GS}>V_T$ en ningún rango de frecuencia, se da paso a evaluar la capacidad del modelo cuando el transistor se encuentra operando con valores negativos de V_{GS}.

Los valores obtenidos para los parámetros del circuito equivalente se muestran en la tabla 4.6.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
R_g	1.9675 (Ω)	-0.55	4 - 10
R_{sd}	363714 (Ω)	-0.55	0 - 10
C_{gs}	57.5467 (fF)	-0.55	0 - 10
C_{gd}	55.4602 (fF)	-0.55	0 - 10
C_{ds}	0 (F)	-0.55	--
R_{subd}	166.7928 (Ω)	-0.55	10 – 20
C_{jd}	66.1055 (fF)	-0.55	10 – 20

Tabla 4.6. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V.

Así mismo, en la tabla 4.7 se presenta el error del ajuste resultante. El parámetro que más se ve afectado, es el parámetro de salida. Inclusive si se toma sólo hasta 10 GHz, los resultados obtenidos no pueden ser considerados como buenos.

4.4.3. $V_{GS} = 0$ V

Continuando con la evaluación del modelo y la metodología de extracción, se da paso a revisar lo que sucede cuando el transistor está en

frío. Esta condición del transistor es fundamental para otras metodologías de extracción, como se verá más adelante.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.256	0.125	0.020	0.062
	S_{12}	9.880	8.826	0.442	5.096
	S_{22}	21.083	34.473	0.135	15.891
0 a 20	S_{11}	1.545	0.411	0.089	0.359
	S_{12}	6.983	23.999	0.634	8.496
	S_{22}	105.717	34.056	0.639	24.757

Tabla 4.7. Error del modelo propuesto en [27] para V_{GS} = -0.55 V.

En la tabla 4.8 se exponen los valores obtenidos para el transistor en frío. Es conveniente resaltar la variación que existe en los parámetros del substrato, en comparación a los valores obtenidos con el transistor operando con $V_{GS} > V_T$ (apartado 4.4.2). Este resultado adquirirá relevancia más adelante.

Posteriormente, en la tabla 4.9 se muestran el error entre el modelo y los datos experimentales. De manera similar a los dos casos anteriores, existe una discrepancia fuerte en el parámetro de salida y el parámetro de transmisión. También se puede ver como al incrementar el rango de frecuencia, los errores se incrementan.

Finalmente, se corroboró que la suposición de que $\omega^2(C_{gs}+C_{gd})^2R_g^2 << 1$, que es fundamental en la simplificación de las ecuaciones para la extracción, se cumple en todo el rango de medición.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
R_g	1.71461 (Ω)	0	4 - 10
R_{sd}	7414 (Ω)	0	0 - 10
C_{gs}	62.1595 (fF)	0	0 - 10
C_{gd}	60.0001 (fF)	0	0 - 10
C_{ds}	0 (F)	0	--
R_{subd}	177.664 (Ω)	0	10 – 20
C_{jd}	57.8918 (fF)	0	10 – 20

Tabla 4.8. Valores de los elementos del circuito equivalente para V_{GS} = 0 V.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.234	0.221	0.018	0.100
	S_{12}	14.327	8.180	0.342	4.627
	S_{22}	12.559	34.583	0.117	12.462
0 a 20	S_{11}	1.770	0.515	0.097	0.449
	S_{12}	9.429	25.850	0.589	8.123
	S_{22}	78.775	33.591	0.546	21.509

Tabla 4.9. Error del modelo propuesto en [27] para V_{GS} = 0 V.

4.5. Modelo de 6 elementos, J. Han

A diferencia del modelo en [27], el modelo en [28] no necesita ninguna simplificación adicional para poder ser usado con el transistor medido. Al igual que en el caso anterior, se prueban el modelo y la metodología en tres puntos de polarización diferentes y en tres rangos de frecuencia diferentes.

4.5.1. $V_{GS} > V_T$

A pesar de que el modelo en [28] no fue diseñado para operar en inversión, con la finalidad de comparar con el modelo anterior y los subsecuentes, se presenta el análisis correspondiente al transistor operando en inversión.

Más allá de la aparente sencillez del modelo, la metodología de extracción es muy amigable. El primer paso a dar es la extracción de la capacitancia C_{gd0}. Al igual que en todas las metodologías previamente abordadas, esta capacitancia se extrae de la parte imaginaria del parámetro Y_{12}. Este dato ya se tiene en la tabla 4.1. Se considerará el valor que se obtiene de 0 a 10 GHz.

Aunque explícitamente en [28] no lo dicen, se infiere que C_{gs0} la están considerando igual a C_{gd0}. Luego entonces, se da paso a la extracción de C_{gb} a través de la ecuación (2.80), que es prácticamente la misma que proponen en [21]. Como se ve en la tabla 4.1, C_{gb} de 0 a 10 GHz toma valores negativos; para fines de probar el modelo en inversión, C_{gb} se considera cero.

El siguiente paso es calcular C_{jd} a través de la ecuación (2.82). Tampoco lo dicen explícitamente en [28], pero todo apunta a que consideran que C_{jd} es igual a C_{js}.

Como último pasó de la metodología, se extrae el valor de R_{sub} de la ecuación (2.83).

La tabla 4.10 muestra los valores encontrados para el transistor operando en inversión.

La tabla 4.11, donde se presentan los errores asociados al modelo, muestra que el modelo tiene errores grandes al tratar de ajustar las partes reales. Sólo se muestra el análisis de 0 a 10 GHz, debido a que ya desde ese rango el error es muy grande.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
C_{gs}	85.8435 (fF)	0.55	0 - 10
C_{gd}	85.8435 (fF)	0.55	0 - 10
C_{gb}	0 (F)	0.55	0 - 10
C_{jd}	101.492 (fF)	0.55	0 - 10
C_{js}	101.492 (fF)	0.55	0 - 10
R_{subd}	46.76153 (Ω)	0.55	0 - 10

Tabla 4.10. Valores de los elementos del circuito equivalente para $V_{GS} > V_T$.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	3.395	3.049	0.357	0.451
	S_{12}	155.234	78.095	19.794	17.932
	S_{22}	180.637	873.240	0.760	138.219

Tabla 4.11. Error del modelo propuesto en [28] para V_{GS} = 0.55 V.

4.5.2. $V_{GS} < 0$

Se da paso a analizar lo que sucede cuando el transistor se encuentra operando con valores negativos de V_{GS}. Ya que el modelo fue concebido para esta región de operación, se espera que éste entregue buenos resultados.

Aplicando el mismo procedimiento descrito en el punto anterior, se obtiene la tabla 4.12. Para la extracción de la mayoría de los parámetros, se está considerando el rango de 0 a 10 GHz. El único que se extrajo usando otro rango de operación, fue C_{gb}.

Para explicar la razón de haber modificado el rango en el que se extrae C_{gb}, se presenta la figura 4.11. En ésta se puede observar que Im $\{Y_{11}\}$ + Im $\{Y_{12}\}$ vs ω puede ser representado con una línea recta hasta 5 GHz. Es así

como haciendo una regresión lineal, figura 4.11, es posible encontrar el valor de C_{gb}. Sin embargo, si se hubiera seguido un procedimiento estricto, C_{gs}, C_{gd} y C_{gb} deberían ser extraídas en el mismo rango de frecuencia, debido a la relación tan estrecha que presentan.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
C_{gs}	55.4602(fF)	-0.55	0 - 10
C_{gd}	55.4602 (fF)	-0.55	0 - 10
C_{gb}	4.7006 (fF)	-0.55	0 – 5
C_{jd}	112.142 (fF)	-0.55	0 - 10
C_{js}	112.142 (fF)	-0.55	0 - 10
R_{subd}	41.36952 (Ω)	-0.55	0 – 10

Tabla 4.12. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V.

La regresión lineal no es la única alternativa para extraer las capacitancias de las ecuaciones (2.80)-(2.83), también se puede obtener un promedio de los valores con respecto a frecuencia, figura 4.12. Esta situación da pie a que existan dos alternativas para extraer las capacitancias: a través de una regresión lineal o usando un valor medio [21]. Es evidente que ambos métodos incurren en la subjetividad, debido a que hay que elegir un rango de frecuencia para llevar a cabo la extracción. Es relevante decir, que siempre existirá una variación en los valores que entregan uno u otro método. También cabe comentar, que los valores que se reportan en las tablas 4.1, 4.2 y 4.3, se obtuvieron a través de un valor promedio o media aritmética.

Explicado lo anterior, se da paso a abordar el resultado que entrega el modelo. A decir de las gráficas de parámetros S, figura 4.13, se tiene un resultado mejor que el obtenido con el modelo en [27]. Con base en la tabla de errores, tabla 4.13, se concluye que el parámetro más susceptible a errores es el parámetro de salida.

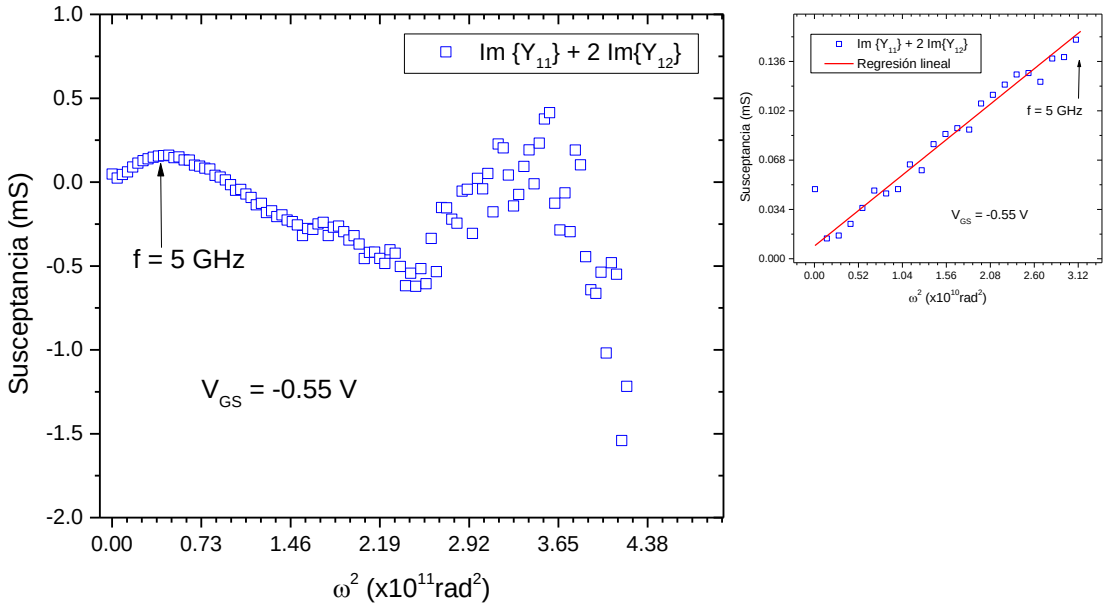

Figura 4.11. Regresión lineal para encontrar C_{gb} para V_{GS} = -0.55 V.

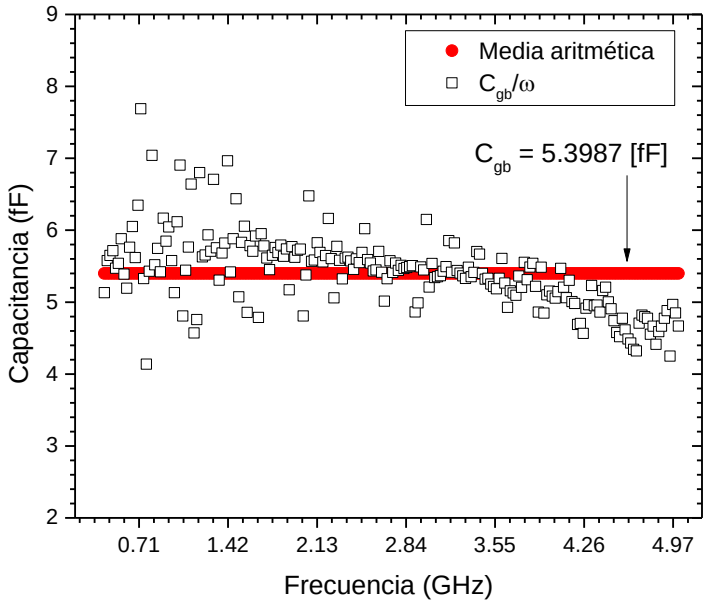

Figura 4.12. Valor promedio para encontrar C_{gb} para V_{GS} = -0.55 V.

Aunque no se presentan, el análisis de los parámetros Y arroja que el ajuste a la parte imaginaria es mucho mejor que la parte real. En este punto cabe recordar las conclusiones obtenidas de la figura 4.6, las partes reales de los parámetros Y tiene una magnitud muy pequeña comparada con la

magnitud de las partes imaginarias. En general una cantidad tan pequeña está susceptible a errores de medición y de procesamiento [27].

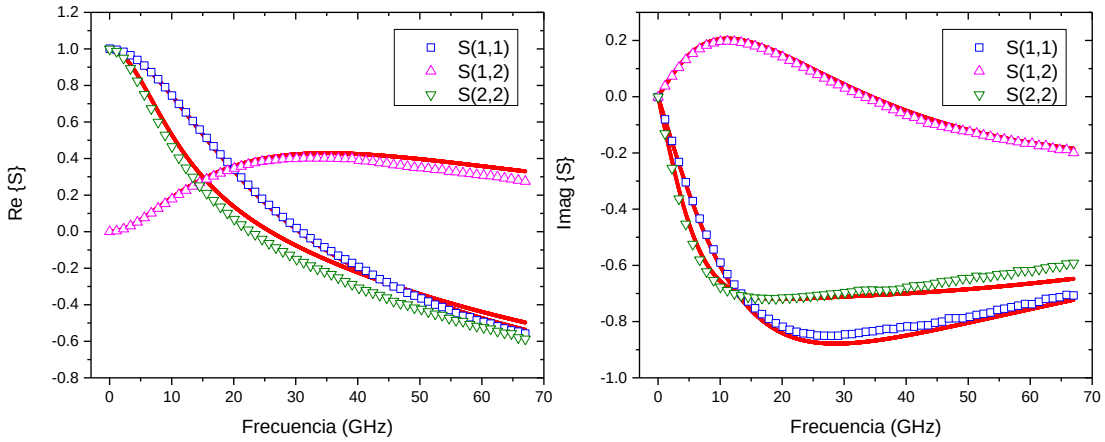

Figura 4.13. Ajuste del modelo propuesto en [28] para V_{GS} = -0.55 V.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.240	2.290	0.032	0.590
	S_{12}	3.630	4.406	0.373	0.238
	S_{22}	8.472	6.938	0.2	3.733
0 a 20	S_{11}	0.863	2.498	0.102	0.867
	S_{12}	3.838	4.792	0.365	0.267
	S_{22}	25.55	3.671	0.217	4.403

Tabla 4.13. Error del modelo propuesto en [28] para V_{GS} = -0.55 V.

4.5.3. V_{GS} = 0 V

Al igual que para el modelo anterior, se ha escogido la condición de transistor en frío para seguir evaluando la efectividad del modelo. Desde antes de comenzar el análisis, se esperaría obtener buenos resultados, debido a que el modelo bajo prueba ha demostrado ser adecuado en este régimen de

operación [28]. Por consiguiente, sin hacer ninguna modificación al modelo y siguiendo el procedimiento previamente descrito, se llega a la tabla 4.14. En dicha tabla se muestran los valores obtenidos para los elementos el circuito equivalente. Posteriormente, en la tabla 4.15 se muestra los errores asociados al modelo.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
C_{gs}	60.0001 (fF)	0	0 - 10
C_{gd}	60.0001 (fF)	0	0 - 10
C_{gb}	4.3290 (fF)	0	0 – 5
C_{jd}	106.732 (fF)	0	0 - 10
C_{js}	106.732 (fF)	0	0 - 10
R_{subd}	40.0327(Ω)	0	0 – 10

Tabla 4.14. Valores de los elementos del circuito equivalente para V_{GS} = 0 V.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.201	1.875	0.033	0.512
	S_{12}	2.193	4.082	0.319	0.534
	S_{22}	7.336	5.041	0.208	3.022
0 a 20	S_{11}	0.944	2.130	0.098	0.775
	S_{12}	2.695	5.319	0.323	0.705
	S_{22}	20.162	2.667	0.196	3.580

Tabla 4.15. Error del modelo propuesto en [28] para V_{GS} = 0 V.

Es importante rescatar el hecho de que cuando el modelo de [28] se aplica al transistor en frío, los errores son menores que cuando se aplica el

mismo modelo al transistor en acumulación. Aunque no se muestran resultados al respecto, se caracterizó de 0 a -1.2 V. Entre más negativo es el voltaje en la compuerta, el modelo tiende a incrementar el error. Ahora bien, los parámetros de entrada y de transmisión siempre ajustan mejor que el parámetro de salida. Además, el parámetro que siempre arroja el ajuste con menor error es el parámetro de entrada.

Por otra parte, la desigualdad (2.79) que es parte fundamental en la simplificación de las ecuaciones empleadas en la extracción, se cumple al menos hasta 25 GHz.

Antes de dar paso al siguiente método, es importante señalar que a pesar de que los valores se obtuvieron de 0 a 5 GHz y de 0 10 GHz, los resultados positivos del ajuste se pueden prolongar por encima de esos rangos de frecuencia. Con base en el comportamiento respecto a frecuencia de los elementos de circuito equivalente, es posible realizar simplificaciones. Por ejemplo, como se mencionó en el capítulo 2, por debajo de unas decenas de GHz se espera que no existan efectos inductivos significativos. Esta idea es utilizada en todos los modelos analizados hasta ahora, a excepción del que se propone en [19].

4.6. Modelo de 9 elementos, R. Torres-Torres

Como se mencionó en el capítulo 2, el modelo y la metodología que proponen en [30] están pensados para dar buenos resultados cuando el transistor está operando con un $V_{GS} > V_T$. A raíz de lo anterior, se espera que los mejores resultados se vean en la región de inversión.

4.6.1. $V_{GS} > V_T$

Se decidió aplicar la metodología de extracción propuesta en [30], para tres condiciones de inversión diferentes. Los resultados obtenidos, a excepción de C_{gd}, C_{gs} y C_{ds}, se muestran en la tabla 4.16.

V_{GS} (V)	R_{ch} (Ω)	C_x (pF)	R_s (Ω)	R_d (Ω)	R_g (Ω)	C_{jd} (fF)	R_b (Ω)
0.5	1.5940	2.55	2.4491	2.4189	0.5673	64.2	155.615
0.6	1.0789	2.48	1.5329	1.5155	1.0063		
0.7	0.6486	4.98	1.236	1.2527	1.1638		

Tabla 4.16. Parámetros para el modelo propuesto en [30] para $V_{GS} > V_T$.

Es preciso decir que los voltajes fueron seleccionados cuidadosamente, debido a que la metodología de extracción entregó valores negativos, cuando se trató de caracterizar con un nivel de inversión mayor. Tal y como se puede observar en la tabla anterior, entre mayor es el nivel de inversión, los elementos como las resistencias de drenaje y fuente, empiezan a disminuir. Medir valores tan pequeños de resistencia, usando técnicas de alta frecuencia, suele ser una tarea complicada [33].

Para la obtención de los elementos restantes de circuito, se realizó un análisis de los valores que se obtenían bajo dos propuestas. La primera de ellas, es la presentada en [30]. Recordar del capítulo 2, que en [30] eliminan los efectos de R_s, R_d, R_g, C_{jd} y R_b antes de extraer a C_{gs}, C_{gd}, C_{ds}. Se encontró que si se seguía la metodología en [30], no se cumplía la condición de que en inversión $2 \cdot C_{gs} \approx C_{gg}$. Dicho de otra manera $-2 \cdot \mathrm{Im}\{Y_{12}\} \approx \mathrm{Im}\{Y_{11}\}$. La segunda propuesta, es la presentada en los artículos previamente abordados. En contraste con la primera propuesta, cuando se usa la metodología de extracción descrita en los otros trabajos abordados, se encuentra que sí se cumple que $2 \cdot C_{gs} \approx C_{gg}$. La tabla 4.17 permite apreciar la situación descrita.

Explicado lo anterior se optó por usas el valor de C_{gd}, C_{gs} y C_{ds} cuando el único proceso de desincrustación realizado es el de Pad-Open-Short (PSO). También es importante puntualizar que C_{gg}, C_{gs} y C_{ds} fueron obtenidas con regresiones lineales, como lo proponen en [30]. No obstante, en lugar de usar un rango de 0 a 25.46 GHz, se usó un rango de 0 a 40 GHz.

V_{GS} (V)	Nivel de desincrustación	Im{Y_{11}}/ω (fF)	-Im{Y_{12}}/ω·2 (fF)	C_x (pF)	C_{ds} (pF)
0.5	PSO	168.1	167.6	2.55	2.504
	sin R_g y R_d	167.7	269.0		
	sin R_b y C_{jd}	167.7	269.0		
	sin R_s	167.9	611.0		
0.6	PSO	172.7	171.6	2.48	2.441
	sin R_g y R_d	172.5	270.9		
	sin R_b y C_{jd}	172.5	270.9		
	sin R_s	173.0	65.81		
0.7	PSO	174.6	172.8	4.98	4.941
	sin R_g y R_d	174.4	287.7		
	sin R_b y C_{jd}	174.4	287.7		
	sin R_s	175.2	53.24		

Tabla 4.17. Obtención de C_{gg}, C_{gs} y C_{ds} para $V_{GS} > V_T$.

El error asociado al modelo se presenta en la tabla 4.18. Como se puede observar, de entre todos los modelos revisados hasta el momento, éste es el que entrega los mejores resultados en la región de inversión. Inclusive a 30 GHz, el modelo sigue siendo superior a los anteriores.

4.6.2. $V_{GS} = 0$

Como ya se había mencionado en este y en el capítulo 2, en [30] dedican un espacio para abordar el comportamiento del transistor en frío. De hecho, el circuito equivalente que proponen es el mostrado en la figura 2.14. Aunque sólo proponen una metodología para la extracción de C_{jd} y R_b, para fines de comprobar si el modelo es adecuado, los otros elementos se pueden encontrar a través de un ajuste con software. Lo que se hizo primero, es ajustar el modelo de la figura 2.14 con el parámetro Z_{22} medido, dejando fijos los valores de C_{jd} y R_b obtenidos de regresiones lineales como lo proponen en [30]. Posteriormente, se ajusta el parámetro Z_{11} del modelo de la figura 2.13, con el parámetro Z_{11} medido, dejando fijos todos los valores menos R_g.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.075	0.154	0.003	0.050
	S_{12}	5.526	0.947	0.031	1.393
	S_{22}	0.069	9.479	0.007	0.086
0 a 20	S_{11}	4.560	0.114	0.006	0.097
	S_{12}	4.355	3.230	0.082	2.206
	S_{22}	0.233	6.754	0.025	0.072
0 a 30	S_{11}	4.505	0.294	0.019	0.450
	S_{12}	2.988	6.072	0.164	2.626
	S_{22}	0.468	7.414	0.049	0.152v

Tabla 4.18. Error del modelo propuesto en [30] para $V_{GS} > V_T$.

Los resultados del procedimiento descrito en el párrafo anterior se muestran en la tabla 4.19. Algunos elementos fueron calculados usando el rango de 4 a 40 GHz. Se evitó usar el rango de 0 a 4 GHz debido a que la extracción se hizo a través de parámetros Z, los cuales presentan oscilaciones a bajas frecuencias que pueden entorpecer la extracción.

Es interesante analizar el valor tan bajo de R_s y R_d. A pesar de ello, el ajuste no genera un valor de cero. Estos resultados pueden tener que ver, con el hecho de que en [28] no consideran dichas resistencias para la operación subumbral.

A continuación se presenta la tabla 4.20, que contiene los errores que entrega el modelo para el transistor en frío. A excepción de Re {S_{12}} y Re {S_{22}} en el rango de 0 a 30 GHz, el error relativo en el dominio S es el más bajo de los modelos aquí revisados. El error relativo en este caso es engañoso, debido a que los errores grandes que presentan Re {S_{12}} y Re {S_{22}} en el rango de 0 a 30 GHz, se deben a que unos cuantos puntos tienen un error relativo muy

grande, figura 4.14. Este tipo de fenómenos es lo que respalda el uso del RMSE como complemento del error relativo. Con base en el RMSE, el ajuste es ligeramente mejor que el que entrega el modelo en [28].

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
C_{gs}	60.0001 (fF)	0	0 - 10
C_{gd}	60.0001 (fF)	0	0 - 10
C_{ds}	61.6 (fF)	0	4 – 40
C_{jd}	64.2 (fF)	0	4 - 40
R_b	155.615 (Ω)	0	4 - 40
R_g	2.6969(Ω)	0	4 - 40
R_s	0.0933	0	4 – 40
R_d	0.2816	0	4 – 40

Tabla 4.19. Valores de los elementos del circuito equivalente para V_{GS} = 0 V.

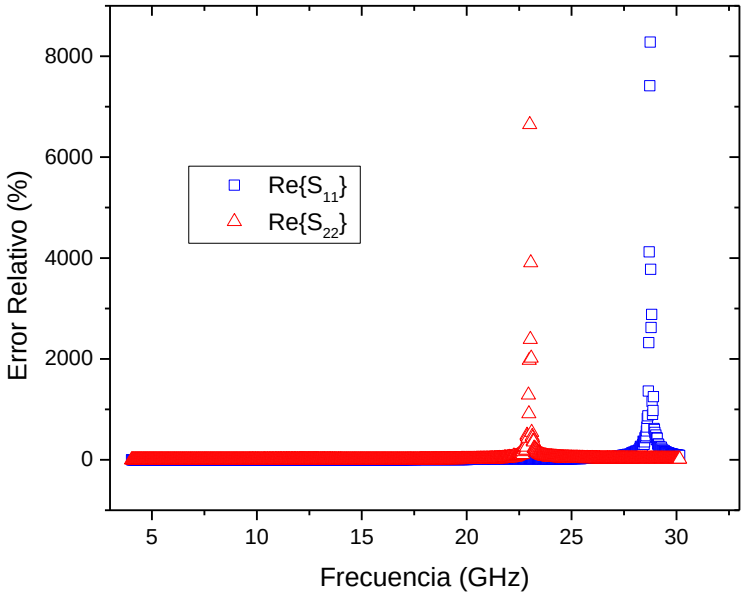

Figura 4.14. Error relativo en Re {S_{11}} y Re {S_{22}}.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.438	2.036	0.021	0.651
	S_{12}	5.699	1.891	0.101	1.787
	S_{22}	0.493	1.160	0.024	0.319
0 a 20	S_{11}	2.133	1.901	0.034	1.027
	S_{12}	2.866	4.434	0.140	1.749
	S_{22}	1.2	1.138	0.083	0.294
0 a 30	S_{11}	59.165	1.722	0.058	1.392
	S_{12}	2.575	6.152	0.169	1.447
	S_{22}	33.839	1.280	0.112	0.736

Tabla 4.20. Error del modelo propuesto en [30] para V_{GS} = 0 V.

4.6.3. $V_{GS} < 0$

Si se quisiera modelar apropiadamente para $V_{GS} < 0$ V, el modelo publicado en [30] debe ser modificado con la presencia de C_{gb}. La importancia de esta capacitancia se ha abordado en el presente capítulo y en el capítulo 2. Así mismo, como se puede ver de los resultados del transistor en frío, las resistencias R_s y R_d son prácticamente cero, entonces, extrapolando este comportamiento no se consideran. Al no considerar a R_s, C_{gb} queda en paralelo con C_{gs}. Si además de considera que $C_{gs} \approx C_{gd}$, entonces, las capacitancias se extraen directamente de la parte imaginaria de los parámetros Y. Para simplificar aún más el proceso de extracción, se pueden tomar en cuenta las conclusiones propuestas en [29]. Éstas mencionan que en la región subumbral, C_{jd} y R_b no varían mucho con respecto a la polarización de la compuerta. Después de dichas consideraciones, se procede a correr un ajuste por software tal y como se hizo anteriormente. Los parámetros resultantes del circuito se muestran en la tabla 4.21.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
C_{gs}	55.4602 (fF)	-0.55	0 - 10
C_{gd}	55.4602 (fF)	-0.55	0 - 10
C_{gb}	2.0866 (fF)	-0.55	0 – 10
C_{ds}	66.9706 (fF)	-0.55	4 – 40
C_{jd}	64.2 (fF)	-0.55	4 - 40
R_b	155.615 (Ω)	-0.55	4 - 40
R_g	3.9809 (Ω)	-0.55	4 - 40
R_s	0 (Ω)	-0.55	4 – 40
R_d	0 (Ω)	-0.55	4 – 40

Tabla 4.21. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V.

Las gráficas del ajuste alcanzado se muestran en la figura 4.15. En apariencia, el ajuste es bueno hasta 30 GHz. Aunque los parámetros de transmisión y de salida parecen ser buenos en todo el rango de medición, el parámetro de entrada tiene una desviación evidente por encima de los 30 GHz.

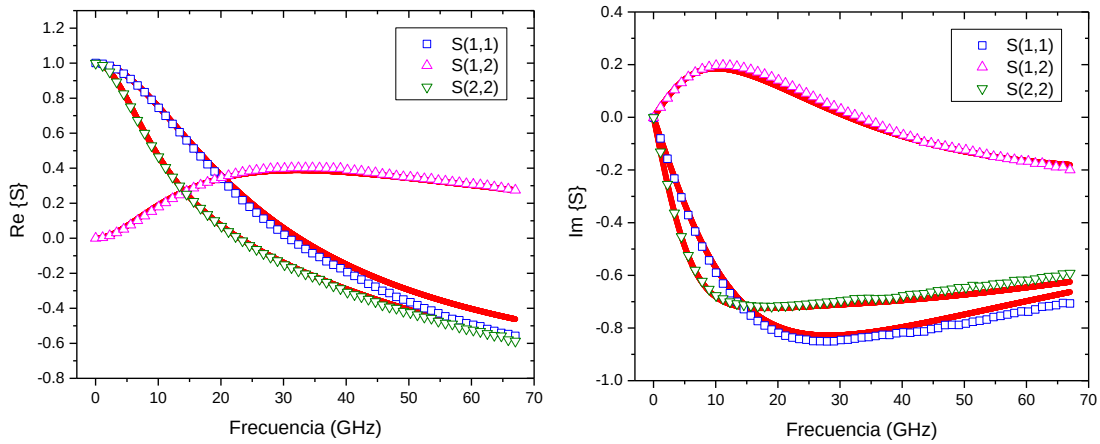

Figura 4.15. Ajuste del modelo en [30] modificado para V_{GS} = -0.55 V.

A decir de la tabla de errores 4.22, el modelo tiende a fallar principalmente en el parámetro de entrada con el incremento en frecuencia.

Aun así, en general entrega errores ligeramente menores que el modelo propuesto en [28].

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.235	2.405	0.039	0.693
	S_{12}	9.036	2.370	0.155	2.665
	S_{22}	0.901	0.661	0.072	0.109
0 a 20	S_{11}	1.759	2.605	0.075	1.202
	S_{12}	4.799	7.032	0.179	3.150
	S_{22}	0.943	0.928	0.088	0.115
0 a 30	S_{11}	13.612	2.639	0.120	1.688
	S_{12}	4.040	14.434	0.252	3.012
	S_{22}	10.303	1.1228	0.103	0.369

Tabla 4.22. Error del modelo propuesto en [30] modificado para V_{GS} = -0.55 V.

4.7. Modelo de 7 elementos, F. Zárate-Rincón

Debido a que el proceso de extracción y el modelo en [32] son prácticamente los mismos que los presentados en el apartado 4.5, se hará énfasis en las diferencias, la extracción de R_g y C_{js}.

La correcta extracción de R_g está sujeta al rango de frecuencia elegido para su extracción y del valor de V_{GS}. En la figura 4.16 se presenta los valores obtenidos para R_g, con respecto a polarización y usando un rango de 4 a 40 GHz. El valor de -0.9 V está señalado, debido a que de ahí hacia la derecha se puede aplicar la ecuación (2.73), obteniendo valores promedio aceptables. Es decir, la variación con respecto a la media aritmética es menor al 7% (error relativo). De dicho punto hacia la izquierda, la variación de (2.73) con respecto a la media aritmética llega a ser hasta de 28%. Por lo tanto, la metodología de

extracción dejaría de ser óptima en fuerte acumulación. Otro punto interesante es que si se cambia el rango de caracterización de 0 a 10 GHz, el valor de R_g en promedio disminuye un 12%.

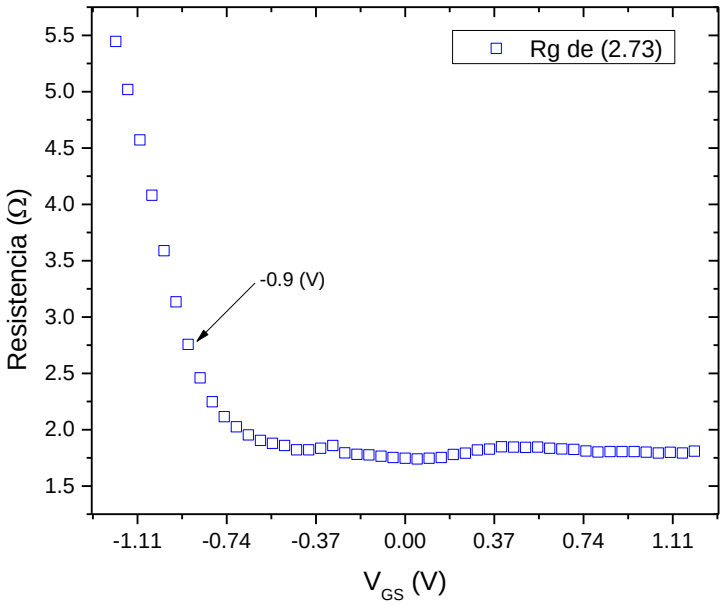

Figura 4.16. Variación de R_g con respecto a V_{GS} usando ecuación (2.73).

Por otro lado, se aplica la ecuación (2.94) para encontrar el valor de C_{js} del transistor en frío. No sin antes resaltar, que el transistor medido en [32] es el mismo que está siendo reportado en la presente tesis. La diferencia radica en el método de desincrustación. En [32] utilizan dos estructuras *dummy*, mientras que en la presente tesis se utilizan tres estructuras *dummy*, incluyendo las dos que usaron en [32]. Es así como las diferencias encontradas entre lo reportado en el artículo y lo reportado aquí, en una primera instancia, pueden ser atribuidas a la diferencia en el método de desincrustación [1].

4.7.1. $V_{GS} = 0$

Los valores obtenidos para el transistor en frío se pueden apreciar en la tabla 4.23. Las diferencias entre los valores obtenidos y los publicados en [32]

no se hicieron esperar. Los parámetros de substrato en conjunto con R_g son los elementos donde hay diferencias más significativas. Sin duda alguna el valor con mayor variación es C_{js}.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
C_{gs}	58.733 (fF)	0	0 - 4
C_{gd}	58.733 (fF)	0	0 - 4
C_{gb}	4.758 (fF)	0	0 - 4
C_{jd}	120.89 (fF)	0	0 - 4
C_{js}	178.07 (fF)	0	6.7 - 20
R_b	40.459 (Ω)	0	0 - 4
R_g	1.705(Ω)	0	0 - 4

Tabla 4.23. Valores de los elementos del circuito equivalente para V_{GS} = 0 V.

Se da paso a probar la capacidad del modelo. En la tabla 4.24 se presenta el análisis de error correspondiente. La comparación más evidente, sería con el modelo que presentan en [28]. Lo que se esperaría sería una mejora en los parámetros de entrada y en los parámetros de salida. Puesto que R_g impacta en mayor proporción a los parámetros de entrada y C_{js} a los parámetros de salida. Con base en la tabla, se puede decir que efectivamente existe una mejoría en los parámetros de entrada y salida.

Si ahora se realiza una comparación con el modelo propuesto en [30] modificado, resulta que aunque el modelo de [32] tiene mejor respuesta en el parámetro de entrada, la repuesta del parámetro de salida es mejor en el modelo de [30] modificado.

4.7.2. $V_{GS} > V_T$

Aprovechando los resultados de la tabla 4.10, se procede a encontrar R_g y C_{js}. El valor de R_g que se obtiene es de 1.725 Ω. Con la obtención de C_{js}

existe un problema, la ecuación (2.94) ya no entrega valores positivos, con lo que se vuelve imposible aplicar el método propuesto en [32]. La figura 4.17 muestra el comportamiento que entrega (2.94) al ser aplicada a las mediciones del transistor bajo estudio.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.058	0.103	0.003	0.036
	S_{12}	1.929	0.429	0.063	0.462
	S_{22}	3.491	0.789	0.146	1.108
0 a 20	S_{11}	0.470	0.075	0.014	0.142
	S_{12}	2.063	1.555	0.083	0.928
	S_{22}	10.669	2.041	0.303	1.434
0 a 30	S_{11}	30.742	0.197	0.036	0.526
	S_{12}	1.931	11.744	0.094	1.348
	S_{22}	60.762	3.626	0.416	1.419

Tabla 4.24. Error del modelo propuesto en [32] para V_{GS} = 0 V.

4.7.3. $V_{GS} < 0$

Toca el turno de probar la eficiencia del modelo con valores negativos de V_{GS}. Para ello se presenta el análisis realizado para V_{GS} = -0.55 V. Para R_g se obtiene un valor de 2.051 Ω y para C_{js} se obtiene un valor de 171.066 fF, figura 4.18.

Aunque el valor de C_{js} es físicamente aceptable, matemáticamente existe una inconsistencia. La intercepción con el eje de las ordenadas no es igual a acero, sino negativa y con un valor considerable, figura 4.18.

Otra alternativa para obtener C_{js} de (2.94) sería obtener un valor medio de (2.94)/ω. En la figura 4.19 se muestra el comportamiento de (2.94)/ω con

respecto a frecuencia. La parte plana más prolongada es el rango marcado de 24 a 35 GHz. Si se usa el valor medio de esa región, C_{js} tendría un valor de 134 fF. Este valor sería prácticamente idéntico al que se obtiene para C_{jd}, cuando se sigue la metodología de extracción propuesta en [32], tabla 4.25.

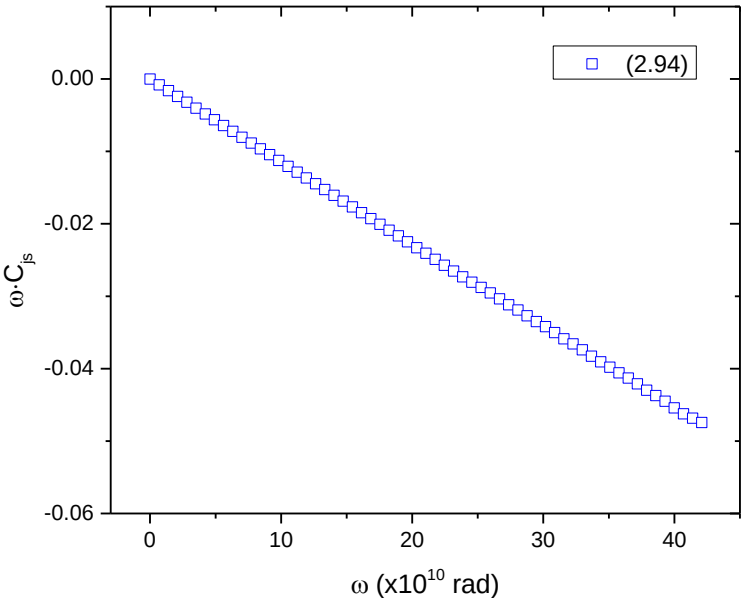

Figura 4.17. Resultado de aplicar (2.94) con V_{GS} = 0.55 V.

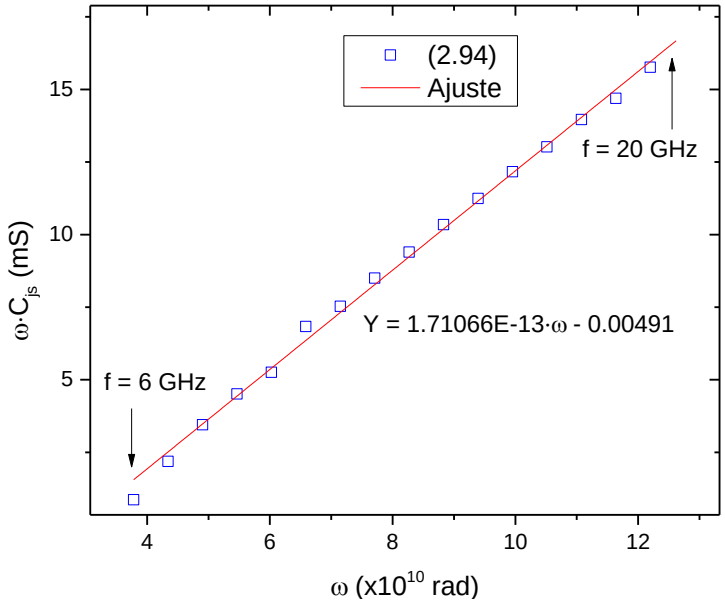

Figura 4.18. Regresión lineal del resultado de (2.94) con V_{GS} = -0.55 V.

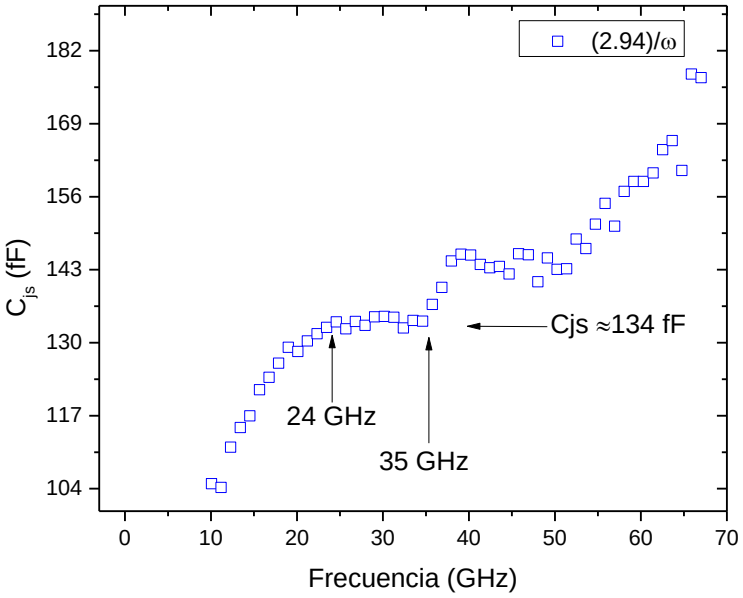

Figura 4.19. Media aritmética del resultado de (2.94)/ω con V_{GS} = -0.55 V.

Todos los valores de los elementos del circuito equivalente se muestran en la tabla 4.25.

Elemento	Valor	V_{GS} (V)	Rango de frecuencia (GHz)
C_{gs}	53.92 (fF)	-0.55	0 - 4
C_{gd}	53.92 (fF)	-0.55	0 - 4
C_{gb}	5.178 (fF)	-0.55	0 – 4
C_{jd}	130.24 (fF)	-0.55	0 - 4
C_{js}	134 (fF)	-0.55	24 - 35
R_b	41.257 (Ω)	-0.55	0 - 4
R_g	2.051 (Ω)	-0.55	0 - 4

Tabla 4.25. Valores de los elementos del circuito equivalente para V_{GS} = -0.55 V.

Para evaluar la capacidad del modelo, una vez más se muestra el análisis del error en la tabla 4.26. Con base en el análisis realizado a la extracción de C_{js}, se esperaría que si existe una mejora en comparación con

[28], sea en el parámetro de entrada. Con respecto a [30], se esperaría un nivel de error semejante en el parámetro de entrada.

Rango de frecuencia (GHz)		Error Relativo Real (%)	Error Relativo Imag (%)	RMSE (dB)	RMSE (grados)
0 a 10	S_{11}	0.087	0.180	0.004	0.068
	S_{12}	2.558	0.916	0.029	0.940
	S_{22}	2.049	1.631	0.043	0.937
0 a 20	S_{11}	0.441	0.111	0.015	0.142
	S_{12}	1.264	2.474	0.074	1.014
	S_{22}	8.283	0.978	0.076	1.336
0 a 30	S_{11}	5.148	0.129	0.022	0.460
	S_{12}	1.018	3.860	0.078	0.898
	S_{22}	52.933	1.3	0.109	1.721

Tabla 4.26. Error del modelo propuesto en [32] para V_{GS} = -0.55 V.

Analizando el parámetro de entrada y con base en la tabla 4.26, se encuentra que el presente modelo produce un error más pequeño que el modelo en [28], lo que justifica la implementación de R_g. De igual manera, el presente modelo presenta un error menor con respecto al modelo en [30].

A decir del parámetro de salida, el presente modelo genera un error más grande que el que se obtiene con el modelo en [30]. Aunque el presente modelo entrega un error más pequeño que el que se obtiene con el modelo en [28]. La extracción por separado de C_{js}, no tiene el impacto esperado en el parámetro de salida.

4.8. Conclusiones

En el presente capítulo se mostraron los resultados derivados de aplicar distintos modelos y metodologías de extracción a un MOSFET LDD de canal n, con L_g = 80 nm, W_t = 192 µm y 64 dedos.

Se encontró que ninguno de los modelos presentados puede representar el comportamiento del MOSFET cuando V_{DS}=0 y V_{GS} va de fuerte acumulación a fuerte inversión. Ahora bien, existen dos alternativas. La primera de ellas, sería seleccionar dos modelos que en conjunto puedan representar el comportamiento del transistor, en el rango de polarización mencionado. La segunda alternativa, sería tomar un modelo como base y modificarlo según sea necesario en el rango de polarización que falle.

También se encontró que ningún modelo de los analizados en el presente capítulo, alcanza a reproducir el comportamiento del MOSFET por encima de los 30 GHz, con suficiente exactitud. Aunque es evidente que dependiendo de la aplicación, el error a tolerar va a variar.

Finalmente, se encontró que la metodología de extracción juega un papel fundamental en el modelado. Para un mismo modelo pueden existir varios métodos para encontrar el valor de los elementos.

Capítulo 5
Conclusiones

En la presente tesis se realizó una evaluación de los distintos modelos y metodologías destinados al modelado del MOSFET operando en pequeña señal. Cada uno de los modelos buscó, en su momento, reproducir de mejor manera el comportamiento del transistor que se tenía disponible. Así mismo, las metodologías propuestas buscan sacar el mayor beneficio posible de los distintos modelos. Al final, una metodología de extracción adecuada, puede potencializar la eficiencia alcanzada por el modelo elegido.

Se encontró que para un mismo modelo, existen diferentes metodologías para encontrar los valores de los parámetros. Aunque en general, la mayoría se basan en ecuaciones algebraicas que representan a los parámetros Z o Y. Sin embargo, para los modelos que incorporan muchos elementos, es necesario realizar varias simplificaciones antes de llegar a estas ecuaciones. Por ejemplo, algunos seleccionan rangos de voltaje en los que unos elementos dominan la operación del modelo, despreciando así al resto de los elementos. Luego entonces, se usan diferentes circuitos equivalentes en diferentes regiones, pero buscando siempre que los elementos en conjunto modelen un amplio rango de voltaje. En lugar de simplificar con base en el rango de voltaje, se puede simplificar con base en rangos de frecuencia.

Aunque sólo se mostraron los resultados obtenidos para un transistor en particular, en realidad se hicieron pruebas con 7 transistores. Las características de éstos se especificaron en el capítulo 3. Estadísticamente hablando, el hecho de haber conseguido resultados muy parecidos con los 7 elementos medidos, aumenta la certidumbre de los resultados y conclusiones vertidas en la presente tesis.

Se encontró que ningún modelo per se describe a los transistores medidos, operando con V_{DS} = 0 y yendo de fuerte inversión a fuerte acumulación. Sin embargo, tomando como base el modelo que proponen en [30] y realizando algunas modificaciones, se pueden modelar de manera adecuada a los transistores medidos, al menos hasta 30 GHz. En inversión el modelo se dejó tal y como se propone en el artículo. En región subumbral, pero exceptuando V_{GS} = 0 V, se omitió la contribución de R_s y se agregó a C_{gb}. En frío se omitió el valor de C_{gb}, R_d y R_s. Como era de esperar, también la metodología de extracción propuesta debe sufrir modificaciones, según la región de operación definida por V_{GS}. En inversión, se siguió tal cual la metodología propuesta en [30]. En fuerte inversión y en subumbral, se recurrió a un ajuste por optimización.

Considerando que V_{DS} = 0 V y que se va de fuerte inversión a fuerte acumulación, se puede decir que en la literatura no existe un modelo compacto y con significado físico, que por encima de los 30 GHz sea capaz de reproducir con la exactitud apropiada el comportamiento de los MOSFETs medidos. Como se mostró a lo largo del capítulo 4, el error relativo y el RMSE empieza a ser muy elevado por encima de los 30 GHz.

Por otro lado, se encontró que muchos de los modelos propuestos no son escalables. Otros sí lo son, al menos cuando las variaciones en geometría no son tan drásticas. Por ejemplo, un modelo pensado para L_g = 180 nm puede llegar a modelar un MOSFET con L_g = 80 nm. De manera similar un modelo pensado para modelar un MOSFET con 64 dedos, puede modelar a uno con 4 dedos.

Además, se encontró que muchas de las consideraciones hechas en la literatura, no son adecuadas, al menos para los transistores medidos. Por ejemplo, algunos autores consideran que las resistencias R_d y R_s, sólo son importantes a muy altas frecuencias; esto no concuerda con el análisis realizado en el presente trabajo. Ya que se encontró que en todo el rango de

frecuencia, el modelo que incorpora dichas resistencias, tiene una mejor respuesta en inversión que aquellos que no las incorporan.

En relación a las capacitancias, se encontró que la mayoría de los métodos de extracción analizados contemplan que C_{gd} debe ser extraída de la parte imaginaria de Y_{12}. Así mismo, la mayoría opta por extraer a C_{gg} de la parte imaginaria de Y_{11}. Se comprobó que el extraer de esa manera las capacitancias lleva a resultados que contradicen la teoría. Además, se comprobó que los valores de las capacitancias, son muy sensibles al rango de frecuencia elegido para la extracción. Esto diversifica los resultados del modelo. No obstante, se demostró que los resultados obtenidos permiten modelar al transistor de manera aceptable al menos hasta 30 GHz.

Así mismo, se encontró que el procesamiento de desincrustación impacta de manera considerable los resultados del modelo por encima de los 10 GHz. Entre más alta sea la frecuencia que se quiere modelar, mayor es el impacto del proceso de desincrustación. No se está diciendo que un proceso de desincrustación sea mejor que el otro, puesto que no se cuentan con argumentos suficientes para ello. Simplemente, se encontró que conforme la frecuencia de caracterización incrementa, la diferencia entre los métodos de desincrustación es mayor.

También se encontró que la caracterización realizada a través de parámetros Y, no genera los mismos resultados que la caracterización en parámetros Z. Con base en las mediciones realizadas, se encontró que por debajo de 4 GHz, los parámetros Z presentan muchas oscilaciones. En contraste, los parámetros Y presentan mayor cantidad de oscilaciones en altas frecuencias. Luego entonces, es evidente que el análisis basado en parámetros Y, no pueden entregar los mismos resultados que el análisis basado en Z. Se tiene una encrucijada.

Adicionalmente, cuando se analizan las partes reales de los parámetros Y, se puede ver que el comportamiento se asemeja al de un circuito RLC en

serie. Es decir, conforme la frecuencia se incrementa, la curva empieza a crecer en amplitud, luego en cierto punto empieza a decrecer.

Después de aplicar los métodos de extracción, se mostraron tablas con los valores asignados a los elementos del modelo, algo que no es muy común encontrar, sobre todo en los artículos de revista. Cuando otra persona quiera corroborar los modelos, estas tablas serán una herramienta muy importante. Además, estas tablas pueden servir de referencia para saber que los resultados obtenidos en ésta y otras caracterizaciones, concuerdan con lo esperado según: los voltajes aplicados, rango de frecuencia y características físicas de los transistores.

En muchos trabajos aseguran tener modelos que funciona por encima de los 30 GHz, y que son aplicables a MOSFETs con características físicas similares a los medidos. La realidad es que en la mayoría de esos trabajos, realizan varios procesos de post procesamiento, dejando un modelo sencillo para el transistor. Buscan quitar todos los efectos no esperados en un modelo para el MOSFET. Por ejemplo, algunos usan metodologías de desincrustación más complejas que las usadas en la mayoría de los trabajos de caracterización de MOSFETs de RF. Otros realizan modelos complejos de las interconexiones y las plataformas de contacto, y posteriormente sustraen de las mediciones dichos efectos. Algunos otros, sin recurrir a este tipo de post procesamiento, aseguran tener buenos resultados con modelos sencillos. La eficiencia de dichos mecanismos de post procesamiento, no ha sido ampliamente discutida en la literatura.

Es así como una investigación más extensa sobre la operación del MOSFET en pequeña señal, y en particular de los MOSFETs medidos, es necesaria.

5.1. Trabajo a futuro

Como es bien sabido, cualquier trabajo es perfectible, por lo que la presente tesis puede ser mejorada considerablemente. Un trabajo a futuro podría tener varías directrices, algunas de ellas deberían ser:

- Evaluación de los métodos y metodologías en la literatura para dispositivos con longitudes de compuerta más pequeñas que las evaluadas en el presente trabajo.
- El análisis de los métodos con $V_{DS} \neq 0$ y variando V_{GS} de fuerte acumulación a fuerte inversión.
- La comparación entre los resultados arrojados por diferentes tipos de desincrustación, en altas frecuencias.
- El procesamiento estadístico riguroso de los resultados obtenidos con los diferentes modelos.
- La cuantificación del error entre el modelo y las curvas experimentales.
- La propuesta de un nuevo modelo que pueda reproducir el comportamiento de los transistores medidos, con una exactitud aceptable por encima de los 30 GHz, y en concordancia con la teoría.

Referencias

[1] G. Crupi, D. M. M.-P. Schreurs, “Microwave de-embedding, from theory to applications,” Elsevier, 2014.

[2] M.-A. Chalkiadaki and C. C. Enz, “RF Small-Signal and Noise Modeling including Parameter Extraction of Nanoscale MOSFET from Weak to Strong Inversion,” IEEE Trans. Microw. Theory Tech., vol. 63, no. 7, pp. 2173-2184, July 2015.

[3] T. Reck, L. Chen, C. Zhang, A. Arsenovic, C. Groppi, A. Lichtenberger, R. Weikle, and N. S. Barker, “Micromachined probes for submillimeter-wave on-wafer measurements—Part II: RF design and characterization,” IEEE Trans. Terahertz Sci. Technol., vol. 1, no. 2, pp. 357–363, Nov. 2011.

[4] F. Zárate-Rincón, R. Torres-Torres, and R. Murphy-Arteaga, “Consistent DC and RF MOSFET Modeling Using an S-Parameter Measurement-Based Parameter Extraction Method in the Linear Region,” IEEE Trans. Microw. Theory Tech., vol. 63, no. 12, pp. 4255-4262, Dec. 2015.

[5] G. Álvarez-Botero, R. Torres-Torres, and R. Murphy-Arteaga, “Modeling and parameter extraction of test fixtures for MOSFET on-wafer measurements up to 60 GHz,” International Journal of RF and Microwave Computer-Aided Engineering, vol. 23, no. 6, pp. 655-661, Oct. 2013.

[6] F. Zárate-Rincón, R. Torres-Torres, and R. Murphy-Arteaga, “Modeling the Impact of Multi-Fingering Microwave MOSFETs on the Source and Drain Resistances,” IEEE Trans. Microw. Theory Tech., vol. 62, no. 12, pp. 3255-3261, Dec. 2014.

[7] K. Katayama, S. Amakawa, K. Takano, and M. Fujishima, “300-GHz MOSFET Model Extracted by an Accurate Cold-Bias De-embedding Technique,” IEEE MTT-S Int. Microwave Symp., pp. 1-4, May 2015.

[8] S. M. Sharroush, Y. S. Abdalla, A. A. Dessouki, E.-S. A. El-Badawy, "Subthreshold MOSFET transistor amplifier operation," in Proc. 4th IEEE Int. Design and Test Workshop, pp. 1-6, Nov. 2009.

[9] R. Vaddi, S. dasgupta, and R. P. Agarwal, “Device and circuit co-design robustness studies in the subthreshold logic for ultralow-power applications for 32 nm CMOS,” IEEE Trans. Electron Devices, vol. 57, no. 3, pp. 654–664, Mar. 2010.

[10] R. C. Jaeger and T. N. Blalock, “Microelectronic, circuit design,” McGraw Hill, 2011.

[11] R. F. Pierret, “Semiconductor device fundamentals,” Addison-Wesley, 1996.

[12] J. M. Albella, J. M. Martínez Duart, “Fundamentos de electrónica física y microelectrónica,” Addison-Wesley & Universidad Autónoma de Madrid, 1996.

[13] F. Zárate Rincón, “Caracterización de MOSFETs de microondas considerando variaciones en el voltaje de substrato,” Tesis de maestría, INAOE, 2012.

[14] N. D. Arora, “MOSFET modeling for VLSI simulation, theory and practice,” World Scientific, 2007.

[15] M. Rudolph, C. Fager, and D. E. Root, “Nonlinear transistor model parameter extraction techniques,” Cambridge University Press, 2012.

[16] R. S. Murphy Arteaga, “Teoría electromagnética,” Trillas, 2001.

[17] D. M. Pozar, “Microwave engineering,” John Wiley & Sons, 2012.

[18] D. Lovelace, J. Costa, and N. Camilleri, “Extracting small-signal model parameters of silicon MOSFET transistors,” IEEE MTT-S Int. Microwave Symp. Dig., pp. 865-868, 1994.

[19] S. Lee, H. K. Yu, C. S. Kim, J. G. Kw, and K. S. Nam, "A novel approach to extracting small-signal model parameters of silicon MOSFETs," IEEE Microwave and Guided Wave Lett., vol. 7, pp. 75-77, March 1997.

[20] P. J. van Wijnen, H. R. Claessen, and E. A. Wolsheimer, "A new straightforward calibration and correction procedure for 'on wafer', high-frequency S-parameter measurements (45 MHz - 18 GHz)", *IEEE Bipolar Circuits and Technol. Meet.*, pp.70 -73, 1987.

[21] S. H. Jen, C. Enz, D. R. Pehlke, M. Schroter, and B. J. Sheu, "Accurate modeling and parameter extraction for MOS transistors valid up to 10 GHz" IEEE Trans. Electron Devices, vol. 46, pp. 2217-2227, 1999.

[22] Y.-J. Chan, C.-H. Huang, C.-C. Weng, and B.-K. Liew, "Characteristics of deep-submicrometer MOSFET and its empirical nonlinear RF model," IEEE Trans-Microwave Theory Tech., vol. 46, pp. 611-615, May 1998.

[23] R. Shrivastava and K. Fitzpatrick, "A simple model for the overlap capacitance of a VLSI MOS device," IEEE Trans. Electron Devices, vol. ED-29, no. 12, pp. 1870–1875, Dec. 1982.

[24] C. H. Wang, "Identification and measurement of scaling-dependent parasitic capacitances of small-geometry MOSFET's," IEEE Trans. Electron Devices, vol. 43, pp. 965–972, June 1996.

[25] M. Inuishi et al., "Gate capacitance characteristics of gate /n^- overlap LDD transistor with high performance and high reliability," in IEDM Tech. Dig., pp. 371-374, Dec. 1991.

[26] M. Koolen, J. Geelen, and M. Versleijen, "An improved de-embedding technique for on-wafer high-frequency characterization," in *IEEE Bipolar Circuits and Technology Meeting*, pp. 188–191, Sep. 1991.

[27] I. Kwon, M. Je, K. Lee, and H. Shin, "A simple and analytical parameter extraction method of a microwave MOSFET," IEEE Trans. Microw. Theory Tech., vol. 50, no. 6, pp. 1503–1509, Jun. 2002.

[28] J. Han, M. Je, and H. Shin, "A simple and accurate method for extracting substrate resistance of RF MOSFETs," *IEEE Electron Device Lett.*, vol. 23, no. 7, pp. 434–436, Jul. 2002.

[29] Y. Cheng and M. Matloubian, “On the high-frequency characteristics of substrate resistance in RF MOSFETs,” IEEE Electron Device Lett., vol. 21, no. 12, pp. 604–606, Dec. 2000.

[30] R. Torres-Torres and R. Murphy-Arteaga, “Straightforward determination of small-signal model parameters for bulk RF-MOSFETs,” in Proc. 5th IEEE Int. Caracas Conf. Devices, Circuits Syst., pp. 14–18, Nov. 2004,.

[31] E.P. Vandamme, D.M.M.-P. Schreurs, and C. van Dinther, “Improved three-step de-embedding method to accurately account for the influence of pad parasitics in silicon on-wafer RF test-structures”, *IEEE Trans. Electron Dev.*, Vol. 48, No. 4, pp. 737-742, Apr. 2001.

[32] F. Zarate, G. A. Alvarez, R. Torres, R. S. Murphy, and S. Decoutere, “Characterization of RF-MOSFETs in common-source configuration at different source-to-bulk voltages from S-parameters,” *IEEE Trans. Electron Devices*, vol. 60, no. 8, pp. 2450–2456, Aug. 2013.

[33] Agilent impedance measurement handbook, Agilent Technologies Inc., USA, 2013.

[34] M. Kang et al., “Extraction and modeling of physics-based gate resistance components in RF MOSFETs,” Silicon Monolithic Integr. Circuits RF Syst. Dig., pp. 218–221, Jan. 2006.

[35] M. Kang, I. M. Kang, Y. H. Jung, and H. Shin, “Separate extraction of gate resistance components in RF MOSFETs,” IEEE Trans. Electron Devices, vol. 54, no. 6, pp. 1459–1463, Jun. 2007.

[36] R. Torres-Torres, R. S. Murphy-Arteaga, and J. A. Reynoso-Hernandez, “Analytical model and parameter extraction to account for the pad parasitics in RF-CMOS,” *Trans. Electron Devices*, vol. 52, no. 7, pp. 1335–1342, 2005.

[37] M. Shimasue, Y. Kawahara, T. Sano, and H. Aoki, “An accurate measurement and extraction method of gate to substrate overlap capacitance,” in Proc. IEEE Int. Conf. Microelectron. Test Struct., vol. 17, pp. 293–296, Mar. 2004.

[38] C. C. McAndrew, G. Zaneski, P. A. Layman, and S. G. Ayyar, “Accurate characterization of MOSFET overlap/fringing capacitance for circuit design,” in Proc. IEEE Int. Conf. Microelectron. Test Struct., pp. 15–20, Mar. 1994.

[39] A. Davidson, E. Strid, and K. Jones, “Achieving greater on-wafer S-parameter accuracy with the LRM calibration technique,” in 34th ARFTG Dig., 1989.

[40] H. Barreto, and F. M. Howland, “Introductory econometrics: using Monte Carlo simulation with Microsoft Excel,” Cambridge University Press, 2006.

[41] F. F. Kuo, “Network analysis and synthesis,” 2nd ed., Wiley, 1976.

[42] M. Nahvi, J. Edminister, “Schaum's outline of theory and problems of electric circuits,” McGraw-Hill, 2002.

[43] R. Torres-Torres, R. Murphy-Arteaga, and S. Decoutere, “MOSFET bias dependent series resistance extraction from RF measurements,” Electron. Lett., vol. 39, pp. 1476–1478, Oct. 2003.

[44] E. Torres-Rios, R. Torres-Torres, G. Valdovinos-Fierro, and E. Gutiérrez, “A method to determine the gate bias-dependent and gate bias-independent components of MOSFET series resistance from S-parameters,” IEEE Trans. Electron Devices, vol. 53, no. 3, pp. 571–573, Mar. 2006.

[45] S.-W. Lee, “A capacitance-based method for experimental determination of metallurgical channel length of submicron LDD MOSFET’s,” IEEE Trans. Electron Devices, vol. 41, no. 3, pp. 403412, 1994.

[46] S. Severi, L. Pantisano, E. Augendre, E. San Andrés, P. Eyben, and K. de Meyer, “A reliable metric for mobility extraction of short channel MOSFETs,” IEEE Trans. Electron Devices, vol. 54, no. 10, pp. 2690–2698, Oct. 2007.