



**I  
N  
A  
O  
E**

**Nanopartículas de HfO<sub>2</sub> Embebidas en  
una Matriz de Óxido Spin-on-glass como  
Capa de Atrapamiento de Carga para  
Dispositivos de Memoria**

por

**Ing. Rafael Ortega Hernández**

Tesis sometida como requisito parcial  
para obtener el grado de

**MAESTRO EN CIENCIAS EN LA  
ESPECIALIDAD DE ELECTRÓNICA**

en el

**Instituto Nacional de Astrofísica,  
Óptica y Electrónica**

Febrero de 2012  
Tonantzintla, Puebla

Supervisada por:

**Dr. Joel Molina Reyes**  
Investigador Titular del INAOE

**Dr. Alfonso Torres Jácome**  
Investigador Titular del INAOE

©INAOE 2012

Derechos reservados

El autor otorga al INAOE el permiso de reproducir y  
distribuir copias de esta tesis en su totalidad o en partes.



*Dedicado con cariño a mis padres y hermana.*

*A todos mis amigos en el IANOE*

# Agradecimientos

---

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por el otorgamiento de la beca para estudios de posgrado.

Al Consejo de Ciencia y Tecnología del Estado de Puebla (CONCYTEP) por el otorgamiento de la beca para la finalización del proyecto de tesis.

A los directores de tesis Dr. Joel Molina y Dr. Alfonso Torres.

Al personal técnico del Laboratorio de Microelectrónica del INAOE.

A mis compañeros de generación de Maestría por su amistad.

A todos, mi más sincero agradecimiento.

## *Resumen*

El progreso tecnológico y el escalamiento de los dispositivos electrónicos han llevado a la investigación en nuevas áreas en la industria de dispositivos de memorias no volátiles. La memoria no volátil de atrapamiento de carga silicio-óxido-nitruro-óxido-silicio (SONOS) ha sido ampliamente investigada en años anteriores. Sin embargo, el principal problema de los dispositivos de memoria SONOS son las corrientes de fuga debido a la reducción en el espesor de la estructura ONO. Existe una amplia variedad de materiales con una constante dieléctrica ( $\kappa$ ) mayor que la del dióxido de silicio ( $\text{SiO}_2$ ) que pueden resolver el problema de corrientes de fuga. Por el momento, nuestro interés se centra en el óxido de hafnio ( $\text{HfO}_2$ ), con un valor de constante dieléctrica  $\kappa \approx 25$ , el cual parece ser un posible material para reemplazar la capa de nitruro de silicio ( $\text{Si}_3\text{N}_4$ ) como la capa de atrapamiento de carga en dispositivos de memoria SONOS. Estos materiales de alta constante dieléctrica dan lugar a un nuevo tipo de dispositivos de memoria Metal/Oxido/Oxido de alta  $\kappa$ /Oxido/Silicio (MOHOS).

En esta tesis, se presenta el uso de nanopartículas de  $\text{HfO}_2$  (np- $\text{HfO}_2$ ) embebidas en óxido spin-on glass como carga de atrapamiento de carga en estructuras de memoria tipo MOHOS. El depósito de la capa de atrapamiento de carga se realiza mediante la técnica sol-gel y se experimenta con diferentes concentraciones de np- $\text{HfO}_2$ . El estudio de composición química de esta capa se lleva a cabo a través de Espectroscopia de Transformada de Fourier en Infrarrojo (FTIR). También, se experimenta con diferentes temperaturas de curado de la capa de alta constante dieléctrica. El óxido de bloqueo se deposita por el método de sol-gel. De esta forma, la obtención de la estructura tipo MOHOS se lleva a cabo de una manera sencilla y a bajo costo. Finalmente, las figuras de mérito como el tiempo de programación (escritura/borrado) y el tiempo de retención se presentan para obtener el rendimiento de estos dispositivos de memoria.

## *Abstract*

The technological progress and the scaling down of electronic devices have carried out to new research in nonvolatile memory industry. The typical silicon-oxide-nitride-oxide-silicon (SONOS) charge trapping-based nonvolatile memories have been widely studied in past years. The main problem of SONOS devices is the high leakage current due to scaling down of ONO layers. There are a wide variety of films with higher dielectric constant values ( $\kappa$ ) other than  $\text{SiO}_2$  which seems to solve the leakage current problem. At this time, interest is centered on films such as  $\text{HfO}_2$  with  $\kappa$  value of 25 which appears to be a promising candidate to replace  $\text{Si}_3\text{N}_4$  films as the charge trapping layer of SONOS-type memory devices. These high- $\kappa$  materials lead to a new type of memory structure Metal/Oxide/High- $\kappa$  oxide/Oxide/Silicon (MOHOS) memory.

In this thesis we present the use of  $\text{HfO}_2$  nanoparticles (np- $\text{HfO}_2$ ) embedded in a spin-on glass oxide matrix as an active charge trapping layer for MOHOS-type memory structures. The deposition of charge-trapping layer is performed by the sol-gel technique and it is characterized at different np- $\text{HfO}_2$  concentrations. Fourier Transform Infrared Spectroscopy (FTIR) in absorbance mode is used to observe the presence of chemical bonding presented in the high- $\kappa$  layer. Also, different annealing temperatures are experimented for final curing of this film. The top oxide of the structure is also deposited by the sol-gel method. For this layer, the same spin-on glass that was used for embedding np- $\text{HfO}_2$  is used. For these reasons, the MOHOS-type structure is obtained by a very simple and low-cost deposition method. Finally, figures of merit like programming (writing/erasing) times and retention time are presented and correlated to obtain the general performance of the MOHOS-type memory devices.

# Índice General

---

<b>Agradecimientos</b>	i
<b>Resumen</b>	ii
<b>Abstract</b>	iii
<b>Índice General</b>	iv
<b>Capítulo I. Introducción</b>	
1.1 Introducción	1
1.2 Objetivos	6
1.2.1 Objetivos particulares	6
1.3 Organización del trabajo	7
1.4 Referencias	8
<b>Capítulo II. Principios de Operación de Memorias tipo MOHOS</b>	
2.1 Memorias tipo SONOS	11
2.2 Reemplazo de la capa de Si <sub>3</sub> N <sub>4</sub> por un óxido de alta $\kappa$	12
2.3. Materiales alternativos de alta constante dieléctrica $\kappa$	13
2.4 Uso de nanopartículas como centros de atrapamiento de carga	16
2.5 Electrodo de compuerta	17
2.6 Estructura general de la memoria tipo MOHOS	17
2.7 Características y modelado de las memorias tipo MOHOS	18

2.7.1 Programación eléctrica de memorias MOHOS	20
2.7.2 Características de retención de memorias MOHOS	22
2. 8 Referencias	24
<b>Capítulo III. Fabricación de Memorias tipo MOHOS</b>	
3.1 Preparación inicial	28
3.2 Crecimiento de óxido de tuneleo	28
3.3 Depósito de la capa de atrapamiento de carga basado en np-HfO <sub>2</sub>	30
3.3.1 Depósito de películas delgadas por la técnica sol-gel	30
3.3.1 Diluciones de SOG	33
3.3.2 Concentración de nanopartículas de HfO <sub>2</sub> en la solución	35
3.3.3 Depósito de la capa de atrapamiento de carga	36
3.4 Depósito del óxido de barrera	39
3.5 Metalización y grabado del área de compuerta	40
3.6 Tratamiento térmico en forming gas (N <sub>2</sub> -H <sub>2</sub> )	41
3.7 Referencias	42

## Capítulo IV. Caracterización Eléctrica de Memorias tipo MOHOS

4.1 Ventana de corriente	44
4.2 Campo eléctrico de rompimiento	46
4.3 Mecanismos de conducción en memorias tipo MOHOS	48
4.4 Voltaje de banda plana	50
4.5 Histéresis de curvas C-V	51
4.6 Cálculo de la constante dieléctrica a partir de curvas C-V	52
4.7 Tiempo de programación (escritura/borrado)	55
4.8 Inyección de densidad de carga para la programación de memorias tipo MOHOS	57
4.9 Tiempo de retención de datos	59
4.10 Ciclos de durabilidad (endurance)	62
4.11 Variación del espesor del óxido ultra-delgado de tuneleo	63
4.11.1 Tiempo de programación (escritura/borrado)	65
4.11.2 Densidad de carga inyectada	66
4.11.3 Tiempo de retención de datos	68
4.12 Dispositivos de memoria con temperatura única de curado de óxido de atrapamiento de carga y de óxido de bloqueo	69



4.12.1 Tiempo de programación (escritura/borrado)	69
4.12.2 Densidad de carga inyectada	70
4.12.3 Tiempo de retención de datos	71
4.13 Referencias	73
<b>Capítulo V. Conclusiones</b>	<b>75</b>
<b>Índice de tablas</b>	<b>77</b>
<b>Índice de figuras</b>	<b>78</b>

# Capítulo I. Introducción

---

## I.1 Introducción

Los dispositivos de memoria han sido parte importante de los sistemas de procesamiento de información actuales y sus aplicaciones han aumentado conforme el crecimiento de la capacidad de los dispositivos. Desde los años 60's, con el potencial de la tecnología metal-óxido-semiconductor (MOS) para producir memorias semiconductoras [1-2] con densidad superior y mayor rendimiento que los núcleos magnéticos entonces disponibles, se han buscado soluciones a las principales desventajas de los dispositivos MOS, entre ellas su volatilidad o tendencia a perder la información previamente almacenada (en forma de estados lógicos "0", "1").

Dependiendo del almacenaje de datos, las memorias se pueden dividir en dos principales categorías: volátiles y no volátiles. Las memorias volátiles son aquellas que pierden la información guardada cuando el sistema es apagado, es decir, requieren de una fuente de energía constante para funcionar. La mayoría de memorias de acceso aleatorio (RAM) se encuentran en esta categoría. Por otro lado, las memorias no volátiles, pueden almacenar los datos aun sin estar energizadas. De acuerdo con el International Technology Roadmap for Semiconductors (ITRS) existen tres grandes categorías de memorias no volátiles clasificadas de acuerdo a su evolución: tecnología madura, prototipo y emergente como se ilustra en la figura 1.1 [3]. Las dos últimas categorías están siendo ampliamente estudiadas en la actualidad. Las memorias de atrapamiento de carga se encuentran dentro de la categoría de tecnología prototipo por lo que han sido estudiadas en los últimos años.

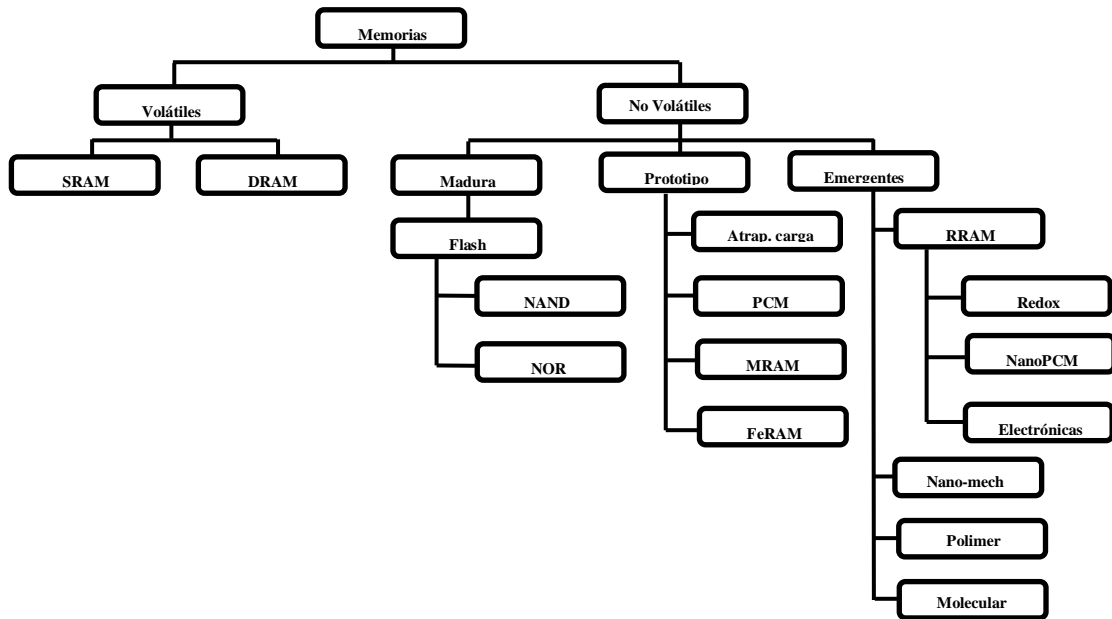


Fig. 1.1 Clasificación ITRS de memorias semiconductoras

En las memorias tipo Flash, cada célula de memoria es un Transistor de Efecto de Campo MOS (MOSFET) en la que existen dos electrodos de compuerta en lugar de uno. En la parte superior del dispositivo está la compuerta de control y embebida dentro del óxido, está una compuerta flotante que es donde se lleva cabo la modulación de carga para generar dos estados lógicos como se muestra en la figura 1.2 (a).

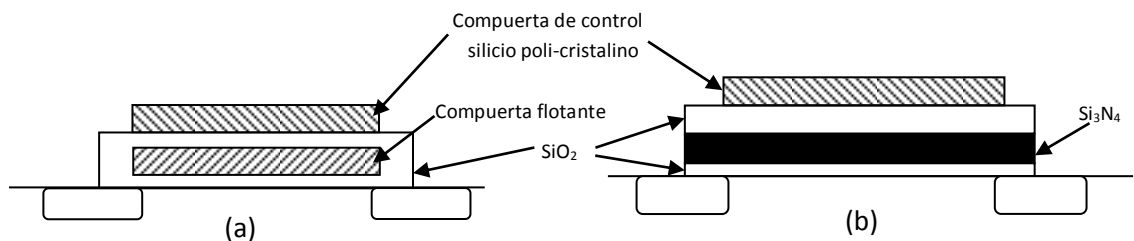


Fig. 1.2 Memorias semiconductoras no volátiles (a) de compuerta flotante y (b) de atrapamiento de carga (SONOS)

Debido a que la compuerta flotante está eléctricamente aislada, cualquier carga que atravesase el óxido será atrapada en esta compuerta. Cuando la compuerta flotante retiene la carga, cancela parcialmente el campo eléctrico

aplicado a la compuerta de control lo cual modifica el voltaje de encendido ( $V_T$ ) del dispositivo. Durante la lectura de memoria, se aplica un voltaje intermedio entre los posibles voltajes de encendido del dispositivo, con lo cual se formará el canal del transistor o permanecerá apagado [4]. El manejo de carga en la compuerta flotante permite alterar el voltaje de encendido del dispositivo entre un estado bajo y un estado alto lo que representa un valor lógico de 0 y 1, respectivamente (figura 1.3).

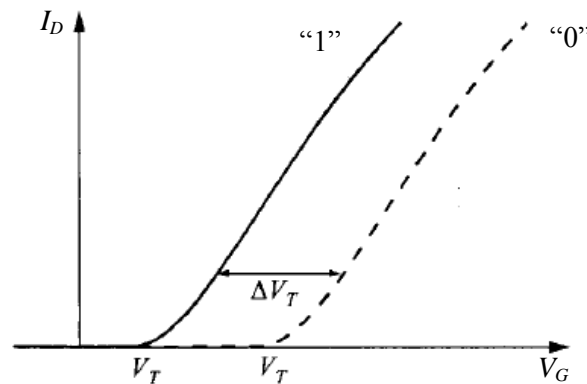


Fig. 1.3 Cambio en el voltaje de encendido  $V_T$  entre ciclos de escritura y borrado

Sin embargo, las memorias de compuerta flotante fueron eventualmente sustituidas por las memorias de atrapamiento de carga debido principalmente a la baja velocidad de escritura/borrado, la baja confiabilidad de los dispositivos [5] y sobre todo a las elevadas corrientes de fuga. Estas corrientes de fuga son provocadas por la reducción física del espesor de los materiales de compuerta lo cual evita el futuro escalamiento geométrico de estos dispositivos y por lo tanto, su aplicación en tecnologías de memoria más avanzadas.

En los dispositivos de memoria de atrapamiento de carga, como su nombre lo indica, la carga es almacenada en trampas discretas en la capa dieléctrica intermedia y es retenida incluso cuando los dispositivos se apagan.

Típicamente, el nitruro de silicio ( $\text{Si}_3\text{N}_4$ ) es el material usado en estas estructuras como capa intermedia. Algunas variaciones de los dispositivos de atrapamiento de carga son las estructuras de metal/ nitruro/ óxido/ semiconductor (MNOS) [6-7], silicio/ nitruro/ óxido/ semiconductor (SNOS) [8], silicio/ óxido/ nitruro/ óxido/ semiconductor (SONOS) [9] y más reciente, silicio/ óxido/óxido de alta  $\kappa$ /óxido/semiconductor (SOHOS) [10]. La estructura general de una memoria SONOS se muestra en la figura 1.2 (b). La delgada capa de  $\text{SiO}_2$  presente sobre la superficie del semiconductor, llamada óxido de tuneleo, permite la transferencia de carga del sustrato de silicio a las trampas contenidas en el óxido de alta  $\kappa$  mediante el mecanismo de conducción de tuneleo directo. Por esta razón, el óxido debe ser muy delgado para proporcionar una transferencia eficiente de la carga que se desea atrapar. El  $\text{SiO}_2$  más grueso, situado bajo la compuerta de control y por encima del óxido de alta  $\kappa$ , llamado óxido de bloqueo, separa el electrodo de control de la capa de manejo de carga. La función de este óxido es la de aislar y bloquear la transferencia de carga desde o hacia la capa de manejo de carga u óxido de alta  $\kappa$  [11].

Por otro lado, el avance tecnológico y la miniaturización de los dispositivos electrónicos han llevado a la investigación de nuevos materiales compatibles con las tecnologías de fabricación existentes. De este modo, la investigación en materiales de alta constante dieléctrica (alta  $\kappa$ ) ha sido ampliamente desarrollada en recientes años. Muchos autores han investigado las características de programación de dispositivos SONOS a voltajes de operación menores, reduciendo el grosor del óxido de tuneleo. Sin embargo, esto degrada seriamente la capacidad de retención de carga de los dispositivos [10-12]. Por esta razón, se ha buscado reemplazar la capa de nitruro de silicio en memorias tipo SONOS, por una capa de óxido de alta  $\kappa$  en memorias tipo SOHOS. La estructura SOHOS con óxido de hafnio ( $\text{HfO}_2$ ), material de alta  $\kappa$  ( $\kappa \sim 25$ ) [13], como capa de atrapamiento de carga, ha

demostrado un mejor manejo de carga a bajos voltajes y mayor rapidez de programación comparado con estructuras convencionales SONOS. [14]. En este trabajo se pretende la realización de prototipos de memoria de este tipo, lo que da pauta a los siguientes objetivos.

## I.2 Objetivo

Este trabajo tiene como objetivo principal, el desarrollo de una estructura de capacitor tipo MOHOS (metal/óxido/óxido de alta  $\kappa$ /óxido/semiconductor) basada en una capa de atrapamiento de carga usando nanopartículas de óxido de hafnio ( $\text{np-HfO}_2$ ) embebidas en una matriz de óxido de silicio ( $\text{SiO}_2$ ) depositada por la técnica de sol-gel y utilizando temperaturas de procesamiento lo más bajas posibles. A nivel dispositivo, se espera obtener el mejor desempeño de estas memorias al medir sus características eléctricas de programación (escritura/borrado), tiempos de retención, endurance (durabilidad) y correlacionar estos parámetros de operación con las condiciones de fabricación de estos dispositivos.

### I.2.1 Objetivos particulares

- ❖ Determinar las características eléctricas de los dispositivos y obtener las figuras de mérito para memorias semiconductoras.
- ❖ Describir el mejor proceso de fabricación para la obtención de la estructura de memoria tipo MOHOS que produzcan el mejor desempeño en base a figuras de mérito y tomando como base dos procesos térmicos diferentes.
- ❖ Determinar las condiciones óptimas de fabricación de memorias tipo MOHOS utilizando las menores temperaturas de fabricación posibles y un proceso térmico único.
- ❖ Establecer los mecanismos físicos de operación de memorias tipo MOHOS así como los modelos aplicables a los procesos de corriente-voltaje (I-V), capacitancia-voltaje (C-V), programación (escritura/borrado), y tiempo de retención.

### **I.3 Organización del trabajo**

Este trabajo de tesis se ha dividido en V capítulos. El capítulo I presenta la introducción al tema y los objetivos que aquí se persiguen. En el capítulo II se muestran los principios de operación de memorias tipo MOHOS en el cual se presentan los materiales alternativos para la fabricación de las estructuras así como las características físicas de las memorias de este tipo. En el capítulo III se describe el proceso de fabricación de las estructuras de memoria, en el cual se muestra el análisis de las características de composición química entre las diferentes pruebas de depósito. En el capítulo IV se muestran los resultados de la caracterización eléctrica de los dispositivos de memoria tipo MOHOS, se obtienen las figuras de mérito para las estructuras y se realiza la correlación entre los resultados con el proceso de fabricación. Finalmente, en el capítulo V se muestran las conclusiones de trabajo de tesis.



## 1.4 Referencias

- [1] Kahng, D. Sze, S. M. "A floating gate and its application to memory devices" Bell Systems Technical Journal. 46, 1283. 1967
- [2] Wegener, H. A. R, Lincoln, A. J., Pao, H. C., O'Connell, M. R. Oleksiak, R. E. "The variable threshold transistor, a new electrically alterable, non-destructive read-only storage device" IEEE IEDM Technical Digest. 1. 1967
- [3] Hutchby J. Garner M. "Assessment of the Potential & Maturity of Selected Emerging Research Memory Technologies Workshop & ERD/ERM Working Group Meeting" ITRS 2010
- [4] Brown W. Brewer J. "Nonvolatile Semiconductor Memory Technology" IEEE Press. New York. 1997
- [5] Lam C. H. "The Quest for the Universal Semiconductor Memory," in 2005 IEEE Conference on Electron Devices and Solid-State Circuits, 19th-21st Dec. 2005, pp. 327-331
- [6] Wegener, H. A. R, Lincoln, A. J., Pao, H. C., O'Connell, M. R., and Oleksiak, R. E. "Metal-insulator-semiconductor transistor as a non-volatile storage element" International Electron Devices Meeting. (Abstracts). 58. 1967
- [7] Frohman-Bentchkowsky, D. "The metal-nitride-oxide-silicon (MNOS) transistor-characteristics and applications". Proceedings of IEEE. 58, 1207. 1970
- [8] Yatsuda, Y., Hagiwara, T., Kondo, R., Minami, S., and Itoh, Y. "N-channel Si-gate MNOS device for high speed EAROM" Proceedings 10th Conference in Solid State Devices. 11. 1979

- [9] Suzuki, E., Hiraishi, H., Ishi, K., and Hayashi, Y. "A low voltage alterable EEPROM with silicon-oxide-nitride-oxide-semiconductor (SONOS) structure" IEEE Transactions on Electron Devices. ED-30, 122. 1983
- [10] Sugizaki T., Kobayashi M., Ishidao, M., Minakata, H., Yamaguchi, M., Tamura, Y., Sugiyama, Y., Nakanishi, T., y Tanaka, H. "Novel multibit SONOS type flash memory using a high-k charge trapping layer" VLSI Symp Tech Dig, 27-28. 2003
- [11] Libbsch, F. R., Roy, A., y White, M. H. *A true 5V EEPROM cell for high density NVSM*. IEEE 45<sup>th</sup> annual Dev. Res. Conf. Santa Barbara, Calif., IEEE Trans. Elect. Dev. ED-34 (11). p. 2371. 2007
- [12] Wann, H., y Hu, C. "High endurance ultrathin tunnel oxide in MONOS device structure for dynamic memory applications" IEEE electron Device Lett, 16,491-493. 1995
- [13] Kingon, A. I. Maria, J. P. Streiffer, S. K. "Alternative dielectrics to silicon dioxide for memory and logic devices," Nature, vol. 406, no.6799, pp. 1032–1038, 2000.
- [14] Jasuja, S., Jaurwal, S., Maiti, T.K., Chakraborty, P., and Maiti, C.K. *Effect of high k dielectrics on flash memory performance*. IETE Mumbai Centre. NateHCA-07. D-62 2007

## Capítulo II. Principios de operación de memorias tipo MOHOS

---

En este capítulo se presenta de manera breve una descripción de los principios físicos de operación de las memorias que usan  $\text{HfO}_2$  como óxido de atrapamiento de carga. Se realiza una descripción de sus principales características y cómo éstas se ven mejoradas con la inclusión de nanopartículas.

## II.1 Memoria tipo SONOS

La memoria tipo SONOS (silicio/óxido/nitruro/óxido/silicio) ha recibido mucha atención debido a sus ventajas sobre los dispositivos Flash de compuerta flotante. Estas ventajas incluyen menor voltaje de operación y reducción de inyección de carga por compuerta debido al óxido grueso de  $\text{SiO}_2$  [1-3]. Los dispositivos de memoria SONOS son más escalables que las memorias de compuerta flotante ya que el espesor equivalente de óxido (EOT) de compuerta es menor. Por otro lado, al reducir el espesor del óxido de tuneleo se mejora la velocidad de programación; sin embargo, se reduce el tiempo de retención de datos [4]. Además, el estrés inducido por la corriente de fuga de compuerta, dependiente de voltaje, degrada también el tiempo de retención [4-5]. Un óxido de tuneleo más delgado es necesario para incrementar la velocidad de programación de los dispositivos SONOS pero también es necesario mantener o incrementar el tiempo de retención de datos. Esto se logra con estructuras SONOS ya que es posible reducir la corriente de fuga de compuerta al utilizar nitruros relativamente gruesos y con mayor constante dieléctrica que la del  $\text{SiO}_2$ . Las siguientes características representan las cualidades más importantes que se requieren para dispositivos de memoria hoy en día:

1. Almacenamiento no volátil de la información
2. Tiempos de escritura/ borrado rápidos
3. Voltajes de programación bajos
4. Largo tiempo de retención
5. Excelente escalabilidad
6. Compatibilidad con CMOS
7. Inmunidad a radiación

El objetivo del escalamiento de dispositivos de memoria es la integración de un mayor número de componentes y obtener un mejor desempeño a un bajo

costo de producción [6]. En las memorias tipo SONOS, la reducción de la estructura dieléctrica ONO provoca alta densidad de corrientes de fuga. Por esta razón, el uso de materiales de alta constante dieléctrica (alta  $\kappa$ ) puede solucionar el problema e incrementar la eficiencia de atrapamiento de carga mientras el espesor del dieléctrico se reduce [5]. Este nuevo tipo de memorias, con un óxido de alta  $\kappa$  como capa de atrapamiento de carga, son conocidas como memorias SOHOS (silicio/óxido/óxido de alta  $\kappa$ /óxido/silicio)

## II.2 Reemplazo de la capa de $\text{Si}_3\text{N}_4$ por una de óxido de alta $\kappa$

El diagrama de bandas ideal de las estructuras de memoria tipo SONOS y tipo SOHOS con  $\text{HfO}_2$  como capa de atrapamiento de carga se ilustran en las figuras 2.1 (a) y 2.1 (b) respectivamente.

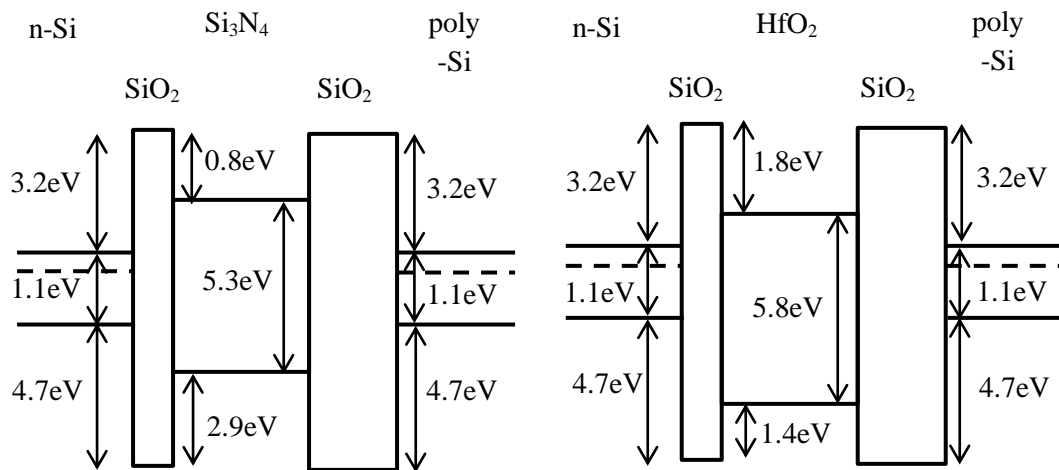


Fig. 2.1 Diagrama de bandas ideal de las estructuras de memoria (a) tipo SONOS y (b) tipo SOHOS con  $\text{HfO}_2$  como capa de atrapamiento de carga

El offset de la banda de conducción del material de alta  $\kappa$  es mayor que el del nitruro. Por esta razón, al mismo voltaje de compuerta, la carga debe atravesar una barrera de energía más ancha en la estructura tipo SONOS para alcanzar la banda de conducción de la capa de nitruro que en la

estructura de memoria tipo SOHOS. Lo anterior se puede distinguir en la figura 2.2 [7].

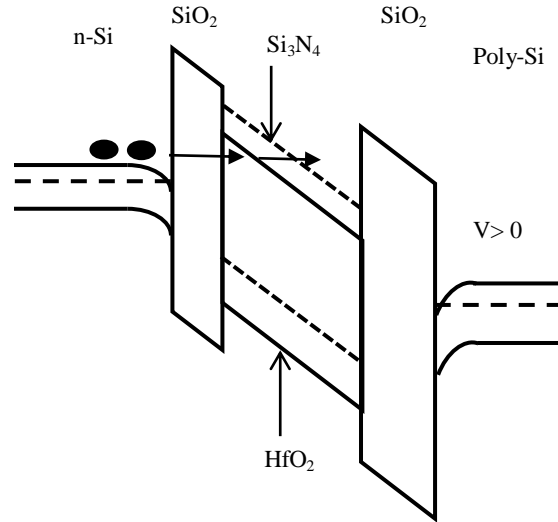


Fig. 2.2 Diagrama de bandas de energía de estructura de memoria con Si<sub>3</sub>N<sub>4</sub> (línea punteada) y HfO<sub>2</sub> (línea sólida) como capa de atrapamiento de carga durante la operación de escritura [7].

Por esta razón, el voltaje de programación para dispositivos de memoria con un óxido de alta  $\kappa$  como capa de atrapamiento de carga es menor comparado con estructuras de memoria tipo SONOS. Además, la velocidad de programación aumenta para las memorias tipo MOHOS.

### II.3 Materiales alternativos de alta constante dieléctrica (alta $\kappa$ )

Desde un punto de vista eléctrico, la estructura MOS se comporta como un capacitor de placas paralelas. La capacitancia de esta estructura está dada por: [8]

$$C = \frac{A\kappa\epsilon_0}{t_{ox}} \quad (2.1)$$

Donde  $A$  es el área del capacitor,  $\kappa$  la constante dieléctrica relativa del material,  $\epsilon_0$  es la permitividad del espacio libre y  $t_{ox}$  es el grosor del dieléctrico. Cabe aclarar que la constante dieléctrica del material puede ser representada también como  $\epsilon_r$ . Una forma alternativa de incrementar la capacitancia es usando un dieléctrico con una constante dieléctrica mayor que la del  $\text{SiO}_2$ .

El espesor de óxido equivalente (EOT) de un material se define como el espesor del  $\text{SiO}_2$  que se requiere para lograr el mismo valor de capacitancia que con el material de alta  $\kappa$  en consideración. Lo anterior se representa con la siguiente fórmula: [9]

$$EOT = \left( \frac{\epsilon_{r,\text{SiO}_2}}{\epsilon_{r,\text{high-}\kappa}} \right) t_{\text{high-}\kappa} \quad (2.2)$$

Donde  $t_{\text{high-}\kappa}$  y  $\epsilon_{r,\text{high-}\kappa}$  es el grosor y la constante dieléctrica relativa del material del alta  $\kappa$  respectivamente.

Como ya ha sido mencionado previamente, la reducción del espesor del óxido de tuneleo es un factor muy relevante para las estructuras de memoria tipo SONOS ya que aumentan las corrientes de fuga de compuerta. Por esta razón, el uso de un dieléctrico de alta  $\kappa$  puede disminuir este problema y mejorar las características de retención de carga. También, ha sido estudiado que los óxidos de alta  $\kappa$  poseen una alta densidad de defectos en los que algún tipo de carga puede ser atrapada [10]. A continuación se enlistan algunos materiales de alta  $\kappa$  como posibles candidatos para la sustitución de la capa de nitruro en memorias tipo SONOS (Tabla 2.1).

Tabla 2.1. Materiales de alta constante dieléctrica (alta  $\kappa$ ) como posibles candidatos a la sustitución de  $\text{SiO}_2$  como dieléctrico de compuerta. [10]

	$\kappa$	Banda prohibida (eV)	Offset de banda de conducción (eV)		$\kappa$	Banda prohibida (eV)	Offset de banda de conducción (eV)
<b>Si</b>		1.1		<b>ZrO<sub>2</sub></b>	25	5.8	1.5
<b>SiO<sub>2</sub></b>	3.9	9	3.2	<b>HfO<sub>2</sub></b>	25	5.8	1.4
<b>Si<sub>3</sub>N<sub>4</sub></b>	7	5.3	2.4	<b>HfSiO<sub>4</sub></b>	11	6.5	1.8
<b>Al<sub>2</sub>O<sub>3</sub></b>	9	8.8	2.8	<b>La<sub>2</sub>O<sub>3</sub></b>	30	6	2.3
<b>Ta<sub>2</sub>O<sub>5</sub></b>	22	4.4	0.35	<b>Y<sub>2</sub>O<sub>3</sub></b>	15	6	2.3
<b>TiO<sub>2</sub></b>	80	3.5	0	<b>LaAlO<sub>3</sub></b>	30	5.6	1.8
<b>SrTiO<sub>3</sub></b>	2000	3.2	0	<b>ZrO<sub>2</sub></b>	25	5.8	1.5

El óxido alta  $\kappa$  debe satisfacer las siguientes condiciones para ser usado como capa de atrapamiento de carga en memorias tipo SOHOS:

1. Constante dieléctrica alta para que el material pueda ser escalable y cumplir con las condiciones requeridas del nodo de tecnología un número razonable de años.
2. Debe ser termodinámicamente estable para evitar la formación de compuestos no deseados al estar en contacto con otros materiales.
3. Estabilidad cinética para ser compatible con temperaturas de proceso elevadas.
4. El offset de banda de conducción superior a 1eV con respecto al Silicio para reducir corrientes de fuga.

El  $\text{HfO}_2$  es el material que satisface las condiciones antes descritas aunque su temperatura de cristalización de  $450^\circ\text{C}$  es relativamente baja [11]. Sin



embargo, esta desventaja puede ser superada al agregar nitrógeno durante el proceso de fabricación de memorias y aún más, usando nanopartículas de  $\text{HfO}_2$  dentro de una matriz de  $\text{SiO}_2$  cuya temperatura de cristalización es mayor [12].

## **II.4 Uso de nanopartículas como centros de atrapamiento de carga**

El término nanopartículas se refiere a partículas de tamaño granular en el rango de 1-100nm [13]. Dependiendo de las condiciones de preparación, las nanopartículas pueden ser monocristalinas o policristalinas. La mayoría de los átomos presentan valencias insatisfechas en la superficie de las nanopartículas [14]. Por lo tanto, las características estructurales, tales como el tamaño de grano, número de defectos en las interfaces y uniones de frontera de grano, poros y defectos de red que resultan del método de síntesis de las nanopartículas, contribuyen a sus propiedades físicas y químicas únicas[15-17].

Una memoria Flash basada en nanopartículas tiene una estructura MOS en la cual el óxido convencional de compuerta es reemplazado por una combinación de óxidos comenzando con un óxido ultra-delgado, una capa de nanopartículas embebidas en una matriz de  $\text{SiO}_2$  y al final un óxido más grueso basado en  $\text{SiO}_2$ . El proceso de atrapamiento de carga se inicia con la aplicación de un potencial en el electrodo de compuerta. Esto trae como consecuencia la inyección de carga a través del óxido delgado desde el sustrato hasta las nanopartículas. El efecto de carga atrapada en las nanopartículas provoca un desplazamiento en el potencial de umbral del dispositivo el cual puede ser detectado eléctricamente al medir la corriente de saturación  $I_{ds}$  correspondiente a un voltaje de compuerta menor que el requerido para la programación de la memoria.

## II.5 Electrodo de compuerta

En las memorias tipo SOHOS el electrodo de compuerta está hecho con silicio policristalino (poly-Si) dopado, por conveniencia de fabricación. Debido a esto se produce una profundidad de agotamiento en el semiconductor de unos cuantos Angstroms ( $\text{\AA}$ ) para un potencial determinado mientras que en un metal como Au, Ag o Al, la profundidad de agotamiento es despreciable [7]. Por lo tanto, el efecto de agotamiento puede ser reducido al reemplazar el electrodo de compuerta de silicio policristalino por un metal. La elección del metal se realiza primordialmente por la influencia en la función de trabajo metal-semiconductor ( $\Phi_{ms}$ ). Esta función de trabajo influye en la determinación de algunos parámetros de transistores como el voltaje de encendido y el voltaje de banda plana. Por sus facilidades de depósito por evaporación en ambiente de alto vacío, el Al se elige como metal de compuerta.

## II.6 Estructura general de la memoria tipo MOHOS

La estructura general de una memoria tipo MOHOS se muestra en la figura 2.3. Como puede observarse, la estructura es muy similar a la de la memoria tipo SONOS sin embargo la capa de  $\text{Si}_3\text{N}_4$  se reemplaza por una capa de un óxido de alta  $\kappa$  y el electrodo de compuerta es aluminio.

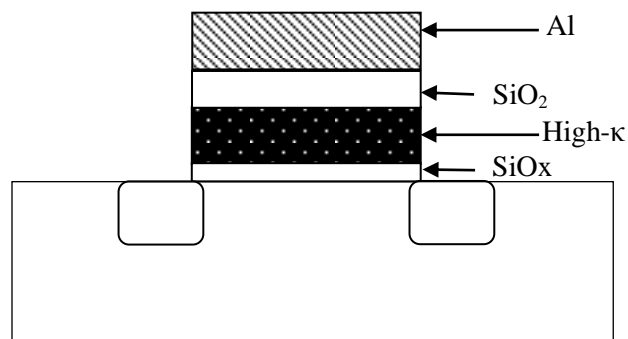


Fig. 2.3 Esquema de memoria tipo MOHOS para un transistor MOS

La estructura dieléctrica OHO está conformada por un óxido de silicio ultradelgado llamado óxido de tuneleo, un óxido de alta  $\kappa$  y otro óxido de silicio sobre éstos llamado óxido de bloqueo, todos ellos sobre silicio cristalino. La capa de  $\text{SiO}_2$  adyacente al semiconductor, llamada óxido de tuneleo, mejora la calidad eléctrica de la interface Si/high- $\kappa$  reduciendo la densidad de estados en la interface [7]. El espesor de este óxido determina también la velocidad de escritura/borrado del dispositivo y el tiempo de retención de datos [18]. Se considera que la capa de atrapamiento de carga (basada en materiales de alta  $\kappa$ ) provee una mejor rapidez de programación así como un mejor rendimiento en la retención de datos. Actualmente, muchas técnicas han sido desarrolladas para el depósito de materiales de alta  $\kappa$  [19-22] tales como: depósito por capas atómicas (ALD), depósito químico en fase vapor (CVD) y depósito físico en fase vapor (PVD). Por otro lado, el método de sol-gel es una técnica simple para preparar capas de óxidos metálicos delgadas ya que se pueden mezclar solventes coloidales y compuestos precursores cuando algún metal se hidroliza bajo condiciones controladas [23-25]. El óxido adyacente al electrodo metálico de compuerta es conocido como óxido de bloqueo por la función que realiza al limitar el flujo de carga. Al ser una capa de  $\text{SiO}_2$ , el espesor de éste óxido no debe ser muy delgado para evitar el tuneleo de carga y su espesor afecta directamente al EOT de la capa de óxido de alta  $\kappa$  limitando el escalamiento de los dispositivos de memoria de estos dispositivos. Las mismas técnicas de depósito que se usan para el depósito de óxidos de alta  $\kappa$  pueden ser utilizadas para el depósito de este  $\text{SiO}_2$  grueso.

## **II.7 Características y modelado de las memorias tipo MOHOS**

Durante la programación, el atrapamiento de carga provoca un desplazamiento en el voltaje de encendido y en el voltaje de banda plana de

las estructuras de memoria. El voltaje de encendido de la estructura MOS no ideal está dado por: [8]

$$V_T = \phi_{ms} + 2\varphi_B - \frac{Q_s}{C_{ox}} - \frac{Q_{ox}}{C_{ox}} \quad 2.3$$

Donde  $\phi_{ms}$  es la función de trabajo del metal-semiconductor,  $\varphi_B$  es el potencial en la superficie del semiconductor,  $Q_s/C_{ox}$  es voltaje necesario para mantener la carga en la región de empobrecimiento e inversión y  $Q_{ox}/C_{ox}$  es la caída de potencial en el óxido en donde se puede incluir la influencia de las distintas cargas inherentes en él. Por lo tanto, el voltaje de banda plana está dado por:

$$V_{FB} = \phi_{ms} - \frac{Q_{ox}}{C_{ox}} \quad 2.4$$

El efecto de la carga en un óxido produce un corrimiento de su voltaje de banda plana en las curvas capacitancia-voltaje. En la estructura de memoria tipo MOHOS, el óxido de alta  $\kappa$  influye directamente el cálculo de  $C_{ox}$ . El espesor de óxido equivalente descrito en la ecuación 2.2 influye directamente en el espesor total del dieléctrico de la siguiente manera:

$$t_{ox} = t_{tun} + t_{block} + \frac{\epsilon_{r,SiO_2}}{\epsilon_{r,high-\kappa}} t_{high-\kappa} \quad 2.5$$

Donde  $t_{tun}$  es el espesor del óxido de tuneleo,  $t_{block}$  es el espesor del óxido de bloqueo y el último término se toma del espesor equivalente de óxido de la ecuación 2.2.

Como resultado del atrapamiento de carga en el óxido que contiene las np-HfO<sub>2</sub>, se observa un desplazamiento de voltaje de banda plana y de voltaje de encendido de los dispositivos. Como resultado del aumento de la constante dieléctrica en este óxido de atrapamiento de carga (debido a las np-HfO<sub>2</sub>) se observa un incremento en la capacitancia de óxido para las

curvas capacitancia-voltaje al mantener fijos los valores de área de los capacitores y el espesor del óxido total en los mismos.

### II.7.1 Programación eléctrica de memorias MOHOS

Durante la escritura de las memorias tipo MOHOS con sustrato tipo n, se aplica un voltaje positivo a la compuerta lo que resulta en un diagrama de bandas como en la figura 2.4 [26]. El manejo de carga en las nanopartículas es responsable del corrimiento de voltaje de banda plana y voltaje de encendido de la estructura.

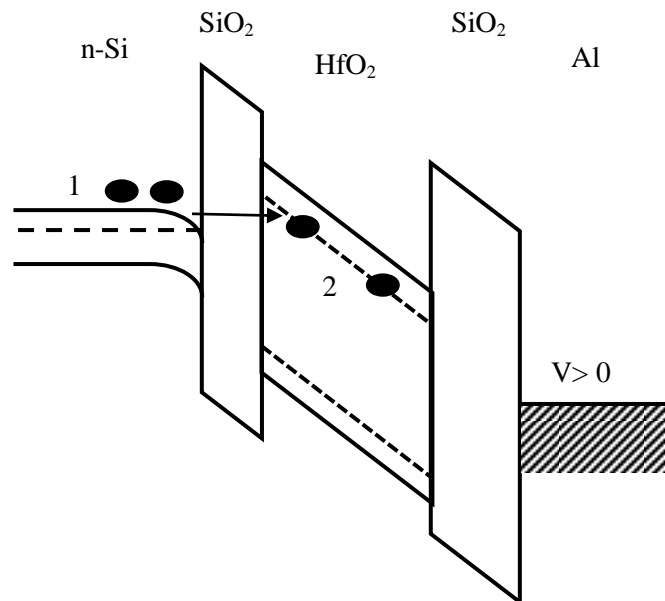


Fig. 2.4. Diagrama de bandas de una memoria tipo MOHOS durante la operación de escritura

Durante el proceso de proceso de escritura ocurre:

1. Acumulación de electrones en la superficie del sustrato.
2. El tunelaje de electrones a través del óxido ultra-delgado desde el sustrato a las trampas en el óxido de alta  $\kappa$ .

La contribución de huecos a la corriente se desprecia debido principalmente a la baja probabilidad de tuneleo por el espesor del óxido de bloqueo y a una barrera de potencial más alta para huecos que para electrones [19]. Un desplazamiento positivo en el voltaje de umbral y de banda plana es generado debido a la captura de electrones en el óxido durante el proceso de escritura.

El diagrama de bandas durante la operación de borrado en una estructura tipo MOHOS con sustrato tipo n, se muestra en la figura 2.5 [26]. Un voltaje negativo se aplica a la compuerta provocando el transporte de carga de la siguiente manera:

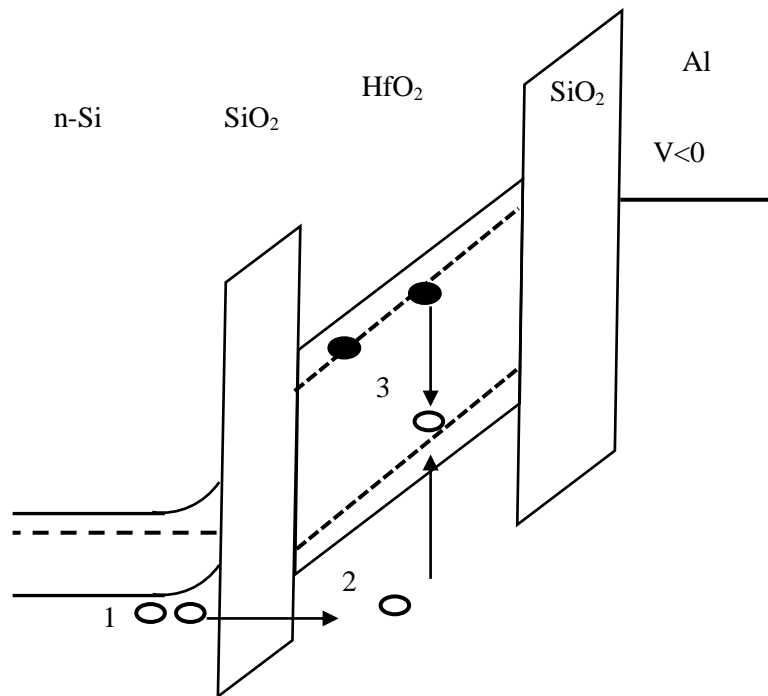


Fig. 2.5. Diagrama de bandas de una memoria tipo MOHOS durante la operación de borrado

Durante la operación de borrado ocurre:

1. Inversión de la superficie de silicio.

2. Se inyectan huecos desde el semiconductor hacia la capa de atrapamiento de carga.
3. Recombinación de huecos y electrones en las trampas del óxido de atrapamiento de carga.

Debido al atrapamiento de carga en las trampas profundas del óxido inherentes a las np-HfO<sub>2</sub>, no toda la carga previamente atrapada durante la operación de escritura se libera o se recombina durante el proceso de borrado. Sin embargo, se puede distinguir entre un estado de escritura y borrado ya que existe un corrimiento de las curvas al realizar esta operación.

### **II.7.2 Características de Retención de Memorias MOHOS**

Una vez que la memoria tipo MOHOS ha sido sometida a un proceso de escritura, parte de la carga previamente atrapada en el óxido es liberada paulatinamente aun sin someter a la estructura de memoria a una operación de borrado. El tiempo de retención de datos es el tiempo en el que una memoria puede retener la información que ha sido previamente almacenada. La retención es cuantificada mediante la medición del tiempo que tarda en liberarse la carga atrapada en el óxido de alta  $\kappa$  sin someterla a un proceso de borrado. Un modelo básico que explicaría la pérdida de carga se muestra en la figura 2.6 [26].

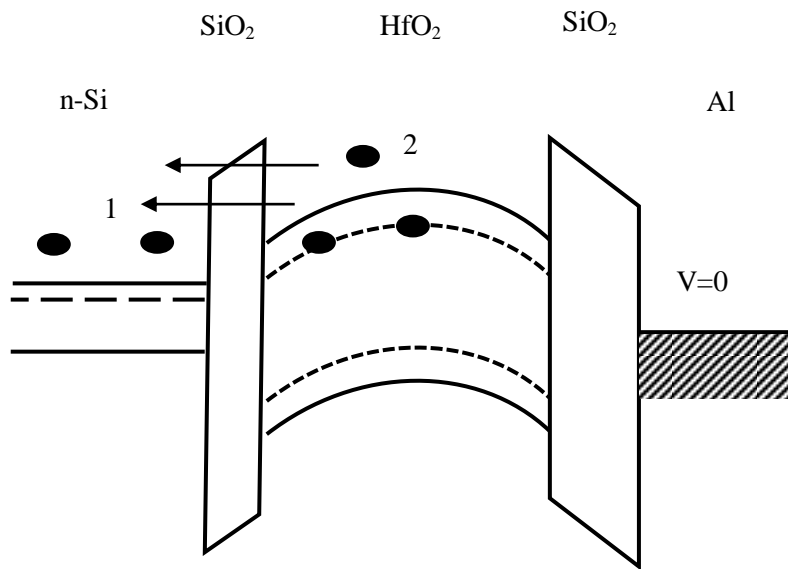


Fig. 2.6. Diagrama de bandas de una estructura de memoria tipo MOHOS después de la operación de escritura que muestra los procesos de liberación de carga cuando ningún potencial es aplicado en la compuerta.

1. Tuneleo directo de electrones desde la capa de atrapamiento de carga hacia el sustrato.
2. Redistribución de carga provocada por efecto de la temperatura y consecuentemente, la inyección de carga hacia el sustrato.

Este fenómeno de liberación de carga, modifica el valor de voltaje de banda plana y voltaje de encendido lo cual es una limitante en la lectura del dispositivo de memoria cuando se desea tener operación de varios ciclos de escritura y retención de datos a largo plazo.



## Referencias

- [1] T.Y.Chan, K.K.Young and C.Hu, "A true single-transistor oxide- nitride-oxide EEPROM device". *IEEE Electron Device Letters*, vol.8, no.3, pp.93-95, 1987.
- [2] M.White, Y.Yang, P.Ansha and M.L.French, "A low voltage SONOS nonvolatile semiconductor memory technology" *IEEE Transactions on Components, Packaging and Manufacturing Technology*, Vol.20, pp.190-195, 1997.
- [3] I. Fijiwara, H.Aozasa, K.Nomoto, S.Tanaka and T.Kobayashi., " High speed program/erase sub 100nm MONOS memory cell", *Proc. 18th Non-Volatile Semiconductor Memory Workshop*, p. 75, 2001.
- [4] B.D Salvo, C. Gerardi, R. van Schaijk, S. A. Lombardo, D. Corso, C. Plantamura, S. Serafino, G. Ammendola, M. van Duuren, P. Goarin, W. Y. Mei, K. van der Jeugd, T. Baron, M. Gely, P. Mur, and S. Deleonibus. "Performance and reliability features of advanced nonvolatile memories based on discrete traps" *IEEE Trans. Device Mater. Rel.*, vol 4, no. 3, 2004
- [5] M. H. White, D.A. Adams and J. Bu. "On the go whit SONOS" *IEEE Circuit Devices*, vol. 16, no. 4. 2000
- [6] International Roadmap for Semiconductor Devices. ITRS 2010
- [7] Jasuja, S., Jaurwal, S., Maiti, T.K., Chakraborty, P., and Maiti, C.K. "Effect of high k dielectrics on flash memory performance" *IETE Mumbai Centre. NateHCA-07. D-62* 2007
- [8] M. Sze, and K. Kwok. "Physics of semiconductor devices" *Wiley-Interscience 3<sup>rd</sup>. ed.* 2007

- [9] Brown W. Brewer J. "Nonvolatile Semiconductor Memory Technology" IEEE Press. New York. 1997
- [10] Robertson, J. "High dielectric constant oxides" *Eur. Phys. J. Appl. Phys.* 28, 265–291. 2004
- [11] R. Wallace, O. Auciello, "Science and technology of high dielectric constant (k) thin films for next generation CMOS", *University of Texas Dallas, Department of Electronic Engineering.*
- [12] K. P. Jayadevan, T. Y. Tseng. "Oxide nanoparticles" *National Chiao-Tung University.* 2004
- [13] H. Gleiter. *Prog. Mater. Sci.* 33, 223. 1989
- [14] R. W. Siegel. "Encyclopedia of applied Physics". Edited by G. L. Trigg. VCH, Weinheim vol. II. 1994
- [15] R. W. Siegel. "Nanomaterials: synthesis, properties and applications". Edited by A. S. Edelstein. *IOP Publishing.* 1994
- [16] P- G. Klemens, M. Gell. *Mater. Sci. Eng.* 143. 1998
- [17] G. Iannaccone, P. Coli. *Appl. Phys. Lett.* 78. 2046. 2001
- [18] J. Bu, M. White, "Design considerations in scaled SONOS NVM devices" *GOMAC 2000*
- [19] D. S. Golubović, E. Vianello, A. Arreghini, F. Driussi, M. J. van Duuren, N. Akil, L. Selmi and D. Esseni. "Programme and retention characteristics of SONOS memory arrays with layered tunnel barrier" *Semicond. Sci. Technol.* 23. 2008

- [20] Y.N. Tan, W.K. Chim, B. J. Cho, W. K. Choi "Over-erase phenomenon in SONOS-type flash memory and its minimization using a hafnium oxide charge storage layer" *IEEE Trans. Electron Dev.* Vol. 51, no. 7. 2004
- [21] Y. N. Tan, W.K. Chim, B. J. Choi, M. S. Joo, B. J. Cho "High-k HfAlO charge trapping layer in SONOS-type nonvolatile memory device for high speed operation" *IEDM Tech. Dig.* 2004
- [22] T. Sugazaki, M. Kohayashi, M. Ishidao, H. Minakata, M. Yamaguchi, Y. Tamura, Y. Sugiyama, T. Nakanishi, H. Tanaka. "Novel multi-bit SONOS type flash memory using a high-k charge trapping layer" *VLSI Symp. Tech. Dig.* 2003
- [23] X. Wang, D. L. Kwong "A novel high-k SONOS memory using TaN/Al<sub>2</sub>O<sub>3</sub>/Ta<sub>2</sub>O<sub>5</sub>/HfO<sub>2</sub>/Si structure for fast speed and long retention operation" *IEEE Trans. Electron Devices.* Vol. 53, no.1. 2006
- [24] H. C. You, F. H. Ko, T. F. Lei "Physical characterization and electrical properties of sol-gel-derived zirconia films" *J. Electrochem. Soc.* Vol. 153, no. 6. 2006
- [25] C. J. Brinker and G. W. Scherer. *Sol-gel science.* San Diego CA Academic. 1989
- [26] A. Rani. "Simulation and modeling of SONOS non-volatile memory". MSc Thesis. *George Mason University.* 2010.

# Capitulo III. Fabricación de capacitores tipo MOHOS

---

En esta capítulo se realiza una descripción del proceso de fabricación de capacitores de memoria tipo MOHOS. Se describe la forma en que se realiza el depósito de la capa de atrapamiento de carga basada en  $\text{np-HfO}_2$  así como las condiciones utilizadas para los tratamientos térmicos que se le dan a cada parte del proceso. Se muestran mediciones del espectro de Transformada de Fourier en Infrarrojo (FTIR) que demuestran la presencia de  $\text{np-HfO}_2$  embebidas en una matriz de  $\text{SiO}_2$ . También se muestran mediciones de elipsometría y perfilometría para conocer el espesor de cada óxido crecido o depositado para la obtención de la estructura final de memoria tipo MOHOS.

### III.1 Preparación inicial

El proceso de fabricación de capacitores tipo MOHOS para ser utilizados como dispositivos de memoria ha sido desarrollado a partir del proceso de fabricación de circuitos integrados MOS complementarios ECMOS I utilizado en el laboratorio de Microelectrónica del INAOE [1]. Algunas modificaciones se han realizado a este proceso para ser adaptadas a las necesidades de fabricación de memorias tipo MOHOS. Sin embargo, algunos procedimientos estándar como la limpieza inicial de sustratos y procesos de fotolitografía se han mantenido como se indica en este proceso de fabricación. La fabricación de memorias tipo MOHOS se realiza sobre sustratos de silicio monocristalino tipo N de orientación cristalográfica (100) y resistividad de 7-10 $\Omega$ -cm. El proceso comienza con la limpieza general de sustratos que consiste de un desengrasado inicial, seguido de la limpieza estándar RCA. La limpieza estándar consiste del uso consecutivo de dos soluciones que se denominan RCA I y RCA II. La solución RCAI remueve contaminantes orgánicos y consiste en una mezcla de agua de-ionizada (DI), peróxido de hidrógeno e hidróxido de amonio ( $H_2O-H_2O_2-NH_4OH$ ) en 6-1-1 partes por volumen. La solución RCAII es utilizada para remover metales pesados y está compuesta de agua DI, peróxido de hidrógeno y ácido clorhídrico ( $H_2O-H_2O_2-HCl$ ) en 6-1-1 partes por volumen [1]. Ambas soluciones se calientan a 75°C antes de sumergir los sustratos. Es importante evitar sobrecalentamiento para impedir la descomposición del  $H_2O_2$  e inhibir la acción astringente del peróxido.

### III.2 Crecimiento de óxido de tuneleo

Los tratamientos de limpieza de la superficie de silicio son un paso muy importante en el proceso de fabricación. Cuando se utilizan procesos químicos húmedos, como las limpiezas RCA, se remueven impurezas metálicas y orgánicas sobre la superficie de silicio y además se reduce el daño en la superficie y se disminuyen asperezas [2]. Sin embargo, los

métodos de limpieza químicos húmedos forman capas de óxido químico sobre la superficie de silicio [3]. Aunque el espesor de este óxido químico es de unos cuantos nanómetros, su influencia en el espesor y calidad del óxido de tuneleo es significativa. Por esta razón, antes del crecimiento del óxido delgado de tuneleo este óxido es removido. El óxido de tuneleo es un óxido químico fuera de estequiometría ( $\text{SiO}_x$ ,  $x < 2$ ) crecido al sumergir los sustratos de silicio monocristalino en  $\text{H}_2\text{O}_2$  caliente para favorecer la reacción química de silicio con oxígeno. Al ser este crecimiento una reacción autolimitada por la especie oxidante, se realizaron pruebas a diferentes temperaturas y a diferentes tiempos de oxidación. En la figura 3.1 se observa el espesor del óxido de tuneleo medido por elipsometría.

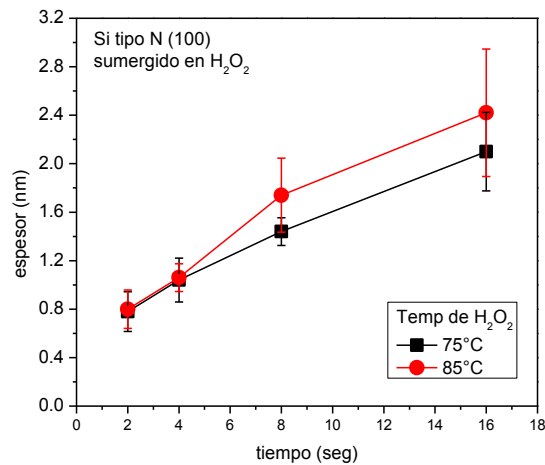


Fig. 3.1. Espesor del óxido de tuneleo crecido sobre silicio tipo N (100) para dos diferentes temperaturas.

Un espesor de óxido de aproximadamente 2nm se logra al sumergir los sustratos de silicio en  $\text{H}_2\text{O}_2$  calentado a 75°C por 16 minutos. Aunque un espesor menor de óxido de tuneleo es deseable principalmente para el escalamiento de la estructura de dieléctrico OHO, se utiliza este espesor de 2nm de óxido de tuneleo en la preparación de las muestras. En secciones

posteriores, se llevan a cabo experimentos con diferentes espesores de óxido de tuneo y se obtienen diferencias importantes en el rendimiento de los dispositivos.

### **III. 3 Depósito de la capa de atrapamiento de carga basado en np-HfO<sub>2</sub>**

#### **III.3.1 Depósito de películas delgadas por la técnica sol-gel**

Para el depósito de la capa de atrapamiento de alta  $\kappa$  se utiliza el método de películas delgadas basado en geles de silicatos para formar la capa de SiO<sub>2</sub> con np-HfO<sub>2</sub> embebidas en la matriz de óxido. El spin-on glass (SOG) es un material ampliamente usado para la planarización de capas de interconexión en tecnologías VLSI multinivel y últimamente ha sido utilizado también como dieléctrico de compuerta en transistores de óxido delgado. Hay dos tipos básicos de SOG: siloxanos, basados en compuestos orgánicos y silicatos basados en compuestos inorgánicos [4]. Ambos involucran su depósito por centrifugado y procesos térmicos de recocido y curado. Los tratamientos de recocido a bajas temperaturas (200°C-400°C) son necesarios para asegurar la evaporación de solventes inherentes del SOG. El tratamiento térmico de curado es necesario para lograr las propiedades físicas requeridas y para asegurar el espesor delgado de la película. Lo anterior se logra por la densificación de partículas y por la reducción de defectos dentro de la capa depositada [4]. La solución SOG generalmente es preparada mediante la reacción de hidrólisis-condensación, donde los materiales iniciales son: alcóxido de silicio (tetraetil orthosilicato TEOS o Si(OC<sub>2</sub>H<sub>5</sub>)<sub>4</sub>), agua (H<sub>2</sub>O), isopropanol ((CH<sub>3</sub>)<sub>2</sub>CH(OH)) y ácido clorhídrico (HCl). El producto final es una solución transparente con solventes orgánicos que contiene una red de polímeros Si-O [5].

En la parte experimental de esta tesis, primero se experimenta con dos tipos de SOG para ver cuál produce los espesores de óxido más delgados. El

SOG utilizado en estos experimentos es de la marca Filmtronics de la familia de silicatos donde los diferentes compuestos que se ocupan son: SOG 15A y SOG 20B. Estos compuestos se depositan a diferente velocidad de centrifugado y se da un recocido a 200°C en ambiente de N<sub>2</sub> durante 10 minutos. Después, se realiza un tratamiento térmico de curado a 1000°C por 30 minutos en ambiente de N<sub>2</sub>. Finalmente, se realizan mediciones de espesor de óxido por elipsometría. La figura 3.2(a) muestra la comparación de estos resultados.

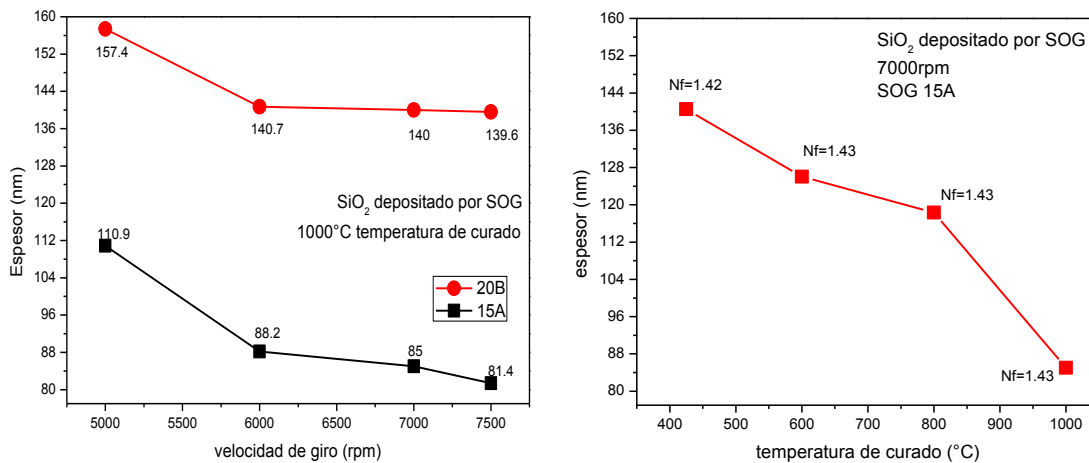


Fig. 3.2 Caracterización de SOG (a) 15A y 20B depositado a diferente velocidad de centrifugado y (b) curado a diferente temperatura.

Como podemos observar, a mayor velocidad de centrifugado el espesor de las películas disminuye. Las películas más delgadas se obtuvieron con la solución 15A. Con este resultado, se prueba ahora variando la temperatura de curado. La figura 3.2 (b) muestra el espesor de óxido medido por elipsometría después de curar las películas a 425°C, 600°C y 800°C y 1000°C. Cabe señalar que la velocidad de depósito de estas películas fue de 7000rpm con el mismo tratamiento térmico de recocido a 200°C en ambiente de N<sub>2</sub>.



Para observar los enlaces químicos presentes en las películas depositadas por SOG curadas a diferente temperatura, se realizaron mediciones del espectro de Transformada de Fourier en Infrarrojo (FTIR). La figura 3.3 muestra el espectro resultante de estas mediciones y los enlaces químicos correspondientes a los picos de absorción resultantes en el espectro se muestran en la tabla.

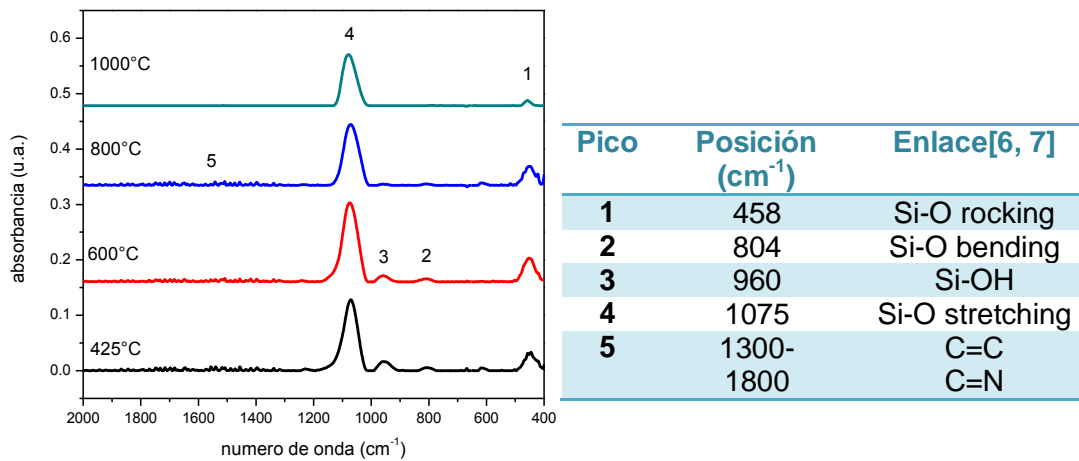


Fig. 3.3. Espectro de absorción de películas de SiO<sub>2</sub> depositadas por SOG con curado a diferentes temperaturas

Como se observa en la figura 3.3, los picos de absorción característicos de SiO<sub>2</sub> térmico, asociados con los modos de vibración de estiramiento (stretching) a 1075 cm<sup>-1</sup>, de doblamiento (bending) a 804 cm<sup>-1</sup> y de balanceo (rocking) a 458 cm<sup>-1</sup> se observan en la medición. También, puede observarse que el pico del enlace Si-OH, a 960 cm<sup>-1</sup>, reduce su amplitud conforme aumenta la temperatura de curado hasta desaparecer cuando se realiza a una temperatura de 1000°C. Con los picos menores de impurezas localizados entre 1300 cm<sup>-1</sup> y 1800 cm<sup>-1</sup> ocurre lo mismo. Esto es un indicativo que cuando se lleva a cabo el curado a mayor temperatura, la cantidad de impurezas dentro de la película disminuye notablemente.

### III.3.2 Diluciones de SOG

Para obtener películas más delgadas depositadas por SOG es posible diluir la solución en algunos solventes. Para tal efecto, se procedió a diluir el SOG 15A en agua DI de acuerdo a las cantidades mostradas en la tabla 3.1. El depósito se realizó a 7000rpm con una temperatura de precocido de 200°C durante 10 minutos en ambiente de N<sub>2</sub>. Posteriormente, se realizó el tratamiento térmico de curado a 1000°C también en ambiente de N<sub>2</sub> para todos los porcentajes de disolución.

Tabla 3.1. Volumen de disolución de SOG en agua DI

Porcentaje de disolución	SOG (ml)	Agua DI (ml)	Volumen de solución (ml)
90%	10	1.1	11.1
80%	10	2.5	12.5
70%	10	4.2	14.2
60%	10	6.6	16.6
50%	5	5	10
40%	5	7.5	12.5
30%	5	11.6	16.6
20%	4	16	20
10%	2	18	20

El espesor del óxido resultante fue medido por elipsometría y se muestra en la figura 3.4. Como era de esperarse, el espesor disminuye al aumentar el porcentaje de disolución de SOG.

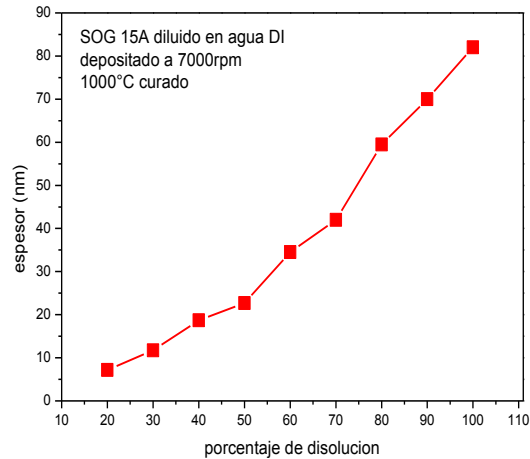


Fig.3.4. Espesor de óxido medido por elipsometría para diferentes porcentajes de disolución de SOG en agua DI.

En la figura 3.5 se muestra los enlaces químicos encontrados en el óxido depositado por las disoluciones. Como se observa en las curvas, los enlaces para porcentajes de disolución de SOG bajos conservan los picos característicos de enlaces Si-O en sus diferentes modos de vibración. Conforme la disolución de SOG va en aumento, los picos de este tipo de enlace disminuyen indicando que la composición química de la película cambia. De igual forma pueden observarse enlaces de impurezas orgánicas del tipo Si-CH<sub>3</sub> en 746 cm<sup>-1</sup>, Si-C en 773 cm<sup>-1</sup> y Si-C en 1220 cm<sup>-1</sup> y 1238 cm<sup>-1</sup>. Estas impurezas dentro del óxido provienen principalmente de la contaminación del equipo de depósito. Por esta razón, hay que asegurarse que todo el material que se utiliza en el proceso sea debidamente limpiado anterior a su uso en el depósito y posterior a él con el fin de reducir impurezas.

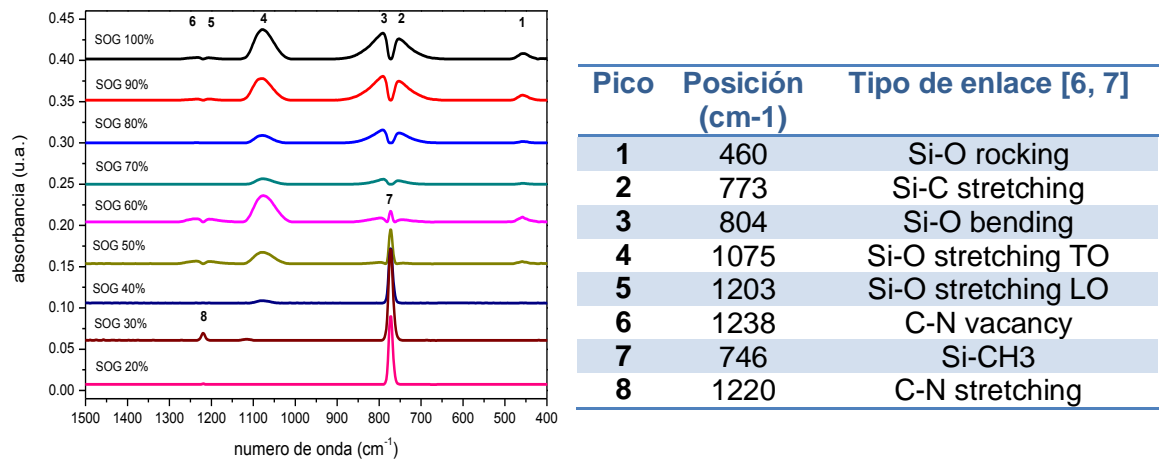


Fig. 3.5 Espectro de absorción de películas de SiO<sub>2</sub> depositadas por SOG diluido en agua DI a diferentes porcentajes

### III.3.3 Concentración de nanopartículas de HfO<sub>2</sub> en la disolución.

El material de nanopartículas óxido de Hafnio (np-HfO<sub>2</sub>) utilizado es de la marca American Elements PN HF: OX-03-NP con 99.9% de pureza y cuyo tamaño de grano es de 100nm según las especificaciones proporcionadas por el fabricante. Debido a la propiedad de absorber humedad, la manipulación de las np-HfO<sub>2</sub> se llevó a cabo en ambiente de N<sub>2</sub> con humedad relativa menor a 25%. Para lograr el depósito de la capa de atrapamiento de carga, las np-HfO<sub>2</sub> se diluyen en diferente porcentaje en SOG para lograr una dispersión coloidal. En pruebas previamente realizadas con este material [8] se demostró que el uso de ácido acético grado reactivo (CH<sub>3</sub>COOH) como solvente en la preparación de la solución coloidal incrementa la disolución de las np-HfO<sub>2</sub>. La concentración de np-HfO<sub>2</sub> en suspensión no saturada se obtuvo de la siguiente ecuación [9]:

$$\%_{\text{soluta}} = \frac{\text{peso del soluto (grs)}}{\text{volumen de disolucion (mL)}} \quad 3.1$$

Los porcentajes de concentración que se utilizaron para el depósito de la capa de atrapamiento de carga fueron de 5%, 10%, 15% y 30% de acuerdo a

la tabla 3.2. Aunque estos porcentajes fueron utilizados para comparación de resultados, algunos se fueron descartando de acuerdo con los resultados experimentales de figuras de mérito para dispositivos de memoria.

Tabla 3.2. Porcentajes experimentales de dilución de np-HfO<sub>2</sub>

<b>%soluto</b>	<b>Volumen de disolución</b>	<b>Peso del soluto</b>
<b>5%</b>	6ml	300mg
<b>10%</b>	6ml	600mg
<b>15%</b>	6ml	900mg
<b>30%</b>	6ml	1800mg

La preparación de la solución se realiza en dos etapas:

1. Se deposita la cantidad de np-HfO<sub>2</sub> en el gotero de acuerdo con el porcentaje deseado. Se agregan 2ml de agua DI y 1ml de CH<sub>3</sub>COOH. Esta solución 1 (S1) se calienta a 40°C en baño de temperatura por 1 hora.
2. Se agrega 6ml de SOG a la S1 y se calienta a 80°C en baño de temperatura por 40 minutos. Después se eleva la temperatura a 85°C por 20 minutos.

El peso de las np-HfO<sub>2</sub> se realizó con una balanza analítica de rango fino AG204 marca Mettler Toledo. La solución coloidal final es la que se deposita sobre los sustratos para la formación de la capa de atrapamiento de carga.

### **III.3.4 Depósito de la capa de atrapamiento de carga**

Después de preparar la solución coloidal con np-HfO<sub>2</sub> como se describió anteriormente, se deposita sobre sustratos de silicio tipo N donde fue crecido óxido de tuneleo de 2nm. El depósito se realiza mediante centrifugado a temperatura ambiente con una velocidad de giro de 7000rpm. El tratamiento térmico de precocido se realiza a 200°C en ambiente de N<sub>2</sub>. Sin embargo,

diferentes temperaturas de curado se probaron para esta capa, que se realiza también en ambiente de  $N_2$ . La figura 3.6 muestra los resultados del espectro FTIR para las películas depositadas con np-HfO<sub>2</sub> y temperatura de curado de 425°C, 600°C, 800°C y 1000°C.

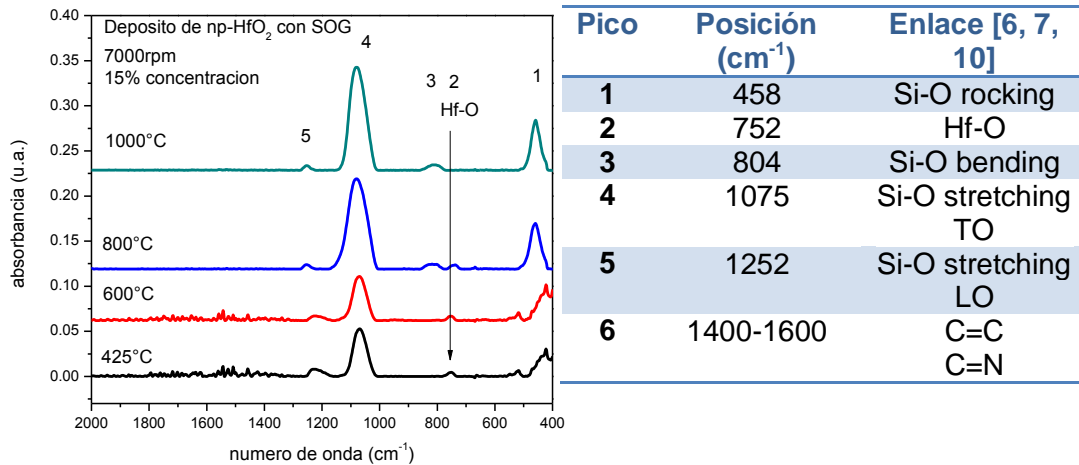


Fig. 3.6. Espectro de absorción de películas de np-HfO<sub>2</sub> embebidas en SOG curadas a diferente temperatura

Como se observa en la figura anterior, los picos de absorción pertenecientes a enlaces de tipo Si-O en sus diferentes modos de vibración aparecen con mayor amplitud que el pico del enlace Hf-O. Podemos señalar que el pico del enlace Hf-O en 752cm<sup>-1</sup> tienen una amplitud pequeña y va reduciéndose conforme aumenta la temperatura de curado. Aparentemente, la amplitud del pico de absorbancia del enlace Si-O stretching TO (1075 cm<sup>-1</sup>) provoca que la amplitud del pico de absorbancia del enlace Hf-O reduzca su tamaño. Sin embargo, con la escala apropiada, se puede observar que este pico se mantiene para todas las condiciones de curado de la capa de atrapamiento de carga.

El porcentaje de concentración de np-HfO<sub>2</sub> fue también probado en el desempeño de memorias tipo MOHOS. Se realizaron pruebas con los

porcentajes listados en la tabla 3.2. Durante el depósito de la solución coloidal con np-HfO<sub>2</sub> sobre sustratos de silicio, se pudo observar una aglomeración del material cristalizado. La temperatura de cristalización del HfO<sub>2</sub> es de 450°C [11] por lo que, después de aplicar los tratamientos térmicos de curado, la capa de atrapamiento de carga está formada por cristales de HfO<sub>2</sub> embebidos en una matriz de SiO<sub>2</sub>. La rugosidad de las muestras se incrementa con el porcentaje de concentración de np-HfO<sub>2</sub>. La figura 3.7 muestra los picos de absorbancia encontrados en las muestras con diferente concentración de np-HfO<sub>2</sub>. La temperatura de curado es de 600°C en ambiente de N<sub>2</sub>.

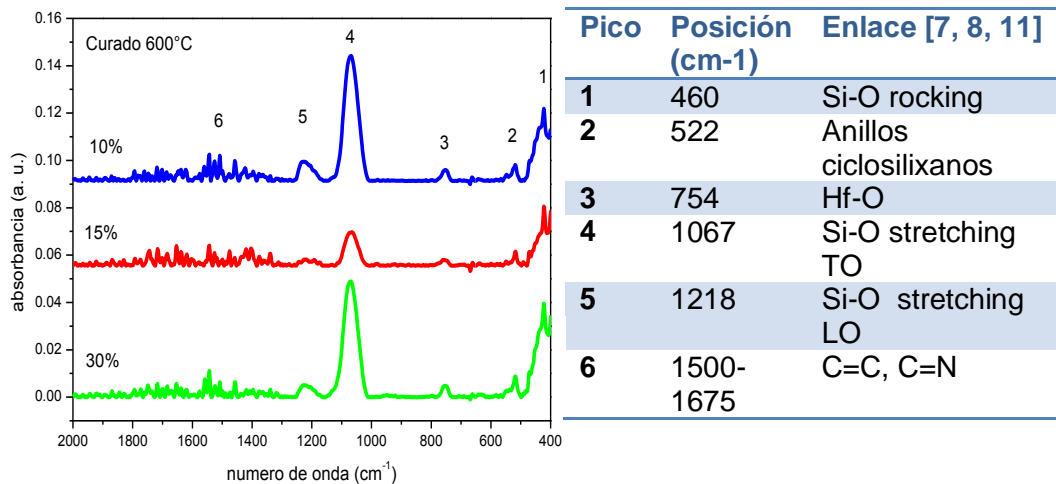


Fig. 3.7. Espectro de absorción de la capa de atrapamiento de carga con diferentes porcentajes de concentración de np-HfO<sub>2</sub>.

Se esperaba que el pico de absorción del enlace Hf-O se incrementara conforme la concentración de np-HfO<sub>2</sub> en solución aumenta para esta temperatura de curado. Sin embargo, la amplitud del pico de este enlace no aumenta significativamente.

El espesor de la capa de atrapamiento de carga fue medido por perfilometría. En la figura 3.8 se muestran los resultados de acuerdo diferentes

temperaturas de curado y diferentes porcentajes de concentración. Se espera que la tendencia en la reducción del espesor, conforme la temperatura de curado sea mayor, continúe. Además, se espera también que el espesor de la capa de alta  $\kappa$  se incremente conforme el porcentaje de concentración de  $\text{np-HfO}_2$ . Sin embargo, los mayores espesores se encontraron en las muestras con temperatura de curado de  $600^\circ\text{C}$  con un porcentaje de concentración de 30%.

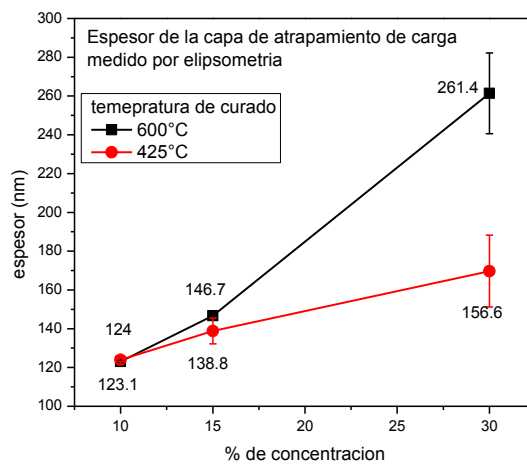


Fig. 3.8. Espesor de la capa de atrapamiento de carga medido por perfilometría

### III.4 Depósito del óxido de barrera

El óxido grueso que se deposita sobre la capa de atrapamiento de carga es llamado óxido de barrera. Este óxido debe ser lo suficientemente grueso para evitar la fuga de carga desde el óxido de alta  $\kappa$  y también evitar la inyección de carga desde el electrodo de compuerta. El  $\text{SiO}_2$  depositado por SOG curado a  $1000^\circ\text{C}$  demostró tener propiedades similares al óxido térmico. Por esta razón, se utiliza la misma solución de SOG para el depósito del óxido de barrera. El depósito se realiza a temperatura ambiente con una velocidad de



giro de 7000 rpm. El precocido se lleva a cabo a 200°C por 10 min en ambiente de N<sub>2</sub>. Posteriormente, se realiza el curado a 1000°C también en ambiente de N<sub>2</sub>. De acuerdo a la figura 3.2(a) el espesor promedio de este óxido es de 85nm medido por elipsometría.

### III.5 Metalización y grabado del área de compuerta

En las estructuras de memoria tipo MOHOS, la compuerta de silicio policristalino es sustituida por una compuerta de metal, en este caso, Aluminio (Al). La evaporación de Al se lleva a cabo bajo condiciones de alto vacío ( $\sim 10^{-5}$  mbar) en una cámara especial para el depósito de este material. El espesor del material depositado es de 1µm y se mide in-situ. La definición geométrica del área de compuerta se lleva a cabo por el proceso de fotolitografía. Se utilizó la mascarilla de metal del circuito de pruebas CIR-PRU II [12] donde elegimos dos áreas diferentes para la comparación de resultados. En la figura 3.9 se muestra el layout del circuito de pruebas en donde se señalan las áreas utilizadas.

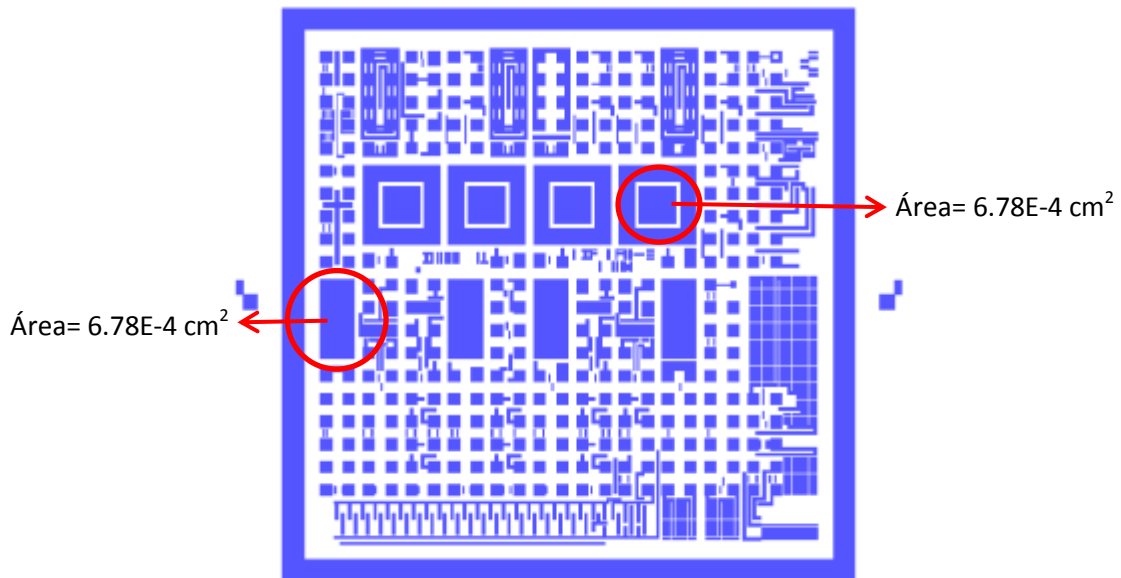


Fig. 3.9 Layout de la mascarilla de metal del CIR-PRU II

El contacto trasero de los capacitores se realiza también mediante la evaporación de Al en las mismas condiciones de alto vacío. Antes de la evaporación, se elimina el óxido de la superficie posterior de los sustratos de silicio. El espesor evaporado para este contacto es de Al es de 0.7  $\mu\text{m}$ .

### **III.6 Tratamiento térmico en forming gas**

Para mejorar el contacto Al-Si se realiza un tratamiento térmico de aleación a baja temperatura en ambiente de forming gas [1]. El forming gas es una mezcla de  $\text{H}_2$  y  $\text{N}_2$  (40:60) que ayuda también a la pasivación de enlaces abiertos y a reducir la densidad de carga de la interface Si/SiO<sub>2</sub> [13]. Este tratamiento térmico se realiza a 425°C. Aunque al comienzo de este trabajo se pretendía observar la diferencia entre la densidad de atrapamiento de carga en muestras con y sin este tratamiento térmico, no pudo ser posible debido a que el contacto posterior de Al-Si no era bueno en las muestras a las que no se realizó este tratamiento.

### III.7 Referencias

- [1] M. Aceves, M. Linares, W. Calleja, A. Torres, M. Landa, C. Zúñiga, I. Fuentes, S. Fuentes: "Proceso de fabricación de Circuitos Integrados MOS Complementarios ECMOS-I", *Reporte Técnico*, no. 74, INAOE, 1989.
- [2] W. Kern and D. A. Puotinen, "RCA Rev." 31, 187. 1970.
- [3] T. Aoyama, T. Yamazaki, T. Ito. "Nonuniformities in Chemical Oxides on Silicon Surfaces Formed during Wet Chemical Cleaning" *J. Electrochem. Soc.*, Vol. 143, No.7, July 1996.
- [4] N. Nhu Toan, "Spin-on glass Materials and Applications in Advanced IC Technologies", PhD Thesis, *Twente University*, 1999.
- [5] L. Klein. "Sol-gel for thin films, Fibers, Preforms, Electronics and Specialty Shapes" *Noyes Publications*.1988.
- [7] V. P. Tolostoy, I. V. Chernyshova, V. A. Skryshevsky. "Handbook of Infrared Spectroscopy of Ultrathin Films". Ed. Wiley & Sons. 1985
- [8] N. B. Colthup, L. H. Daly. "Introduction to Infrared and Raman Spectroscopy". Ed. Academic press. 1982
- [8] A. L. Muñoz. "Caracterización de Spin-on-glass como Dieléctrico de Compuerta en dispositivos MOS y como Material Vehículo para el Depósito de  $\text{HfO}_2$ " *Tesis de Maestría. INAOE, México*. 2010
- [9] R. Chang, W. College, "Química", *McGraw-Hill*, 2002
- [10] M. Frabk, S. Sayan, S. Dormann. "Hafnium oxide gate dielectrics grown from alcoxide precursors: structure and defects". *Material Science and Engineering*. 2004

[11] R. Wallace, O. Auciello. "Science and Technology of high dielectric constant thin films for next generation of CMOS" *University of Texas Dallas*. Ch. 3

[12] F. J. de la Hidalga. "Circuito de pruebas para la optimización del proceso de fabricación de circuitos integrados ECMOS-INAOE" Tesis de Licenciatura, *BUAP*. 1989.

[13] D. K. Schroder. "Semiconductor Material and Device Characterization" *Wiley Interscience 3<sup>rd</sup> Ed.* 2006

# Capítulo IV. Caracterización eléctrica de estructuras tipo MOHOS

---

En este capítulo se presentan los principales mecanismos de conducción en aislantes, así como las técnicas de caracterización empleadas para verificar el funcionamiento de las estructuras fabricadas como elementos de memoria. Se incluyen también los métodos de escritura y borrado de los dispositivos así como una estimación de los tiempos requeridos para efectuar estos eventos. Finalmente se ven los efectos de los diferentes tiempos de tratamiento térmico de curado/densificación del material de alta  $k$  en el desempeño de los elementos fabricados.

## IV. 1 Ventana de corriente

El análisis de curvas corriente-voltaje (I-V) es uno de los métodos de caracterización de dispositivos MOS más importantes usado para determinar el campo eléctrico de rompimiento ( $E_{BD}$ ) del dieléctrico y la densidad de corriente de fuga (J). Este tipo de mediciones se llevan a cabo al aplicar una rampa de voltaje variable sobre la compuerta y monitorear la corriente en función de este voltaje.

La obtención de las curvas corriente-voltaje para las estructuras de memoria tipo MOHOS fue realizada en condiciones de oscuridad. Primero un barrido doble de voltaje positivo hasta 10V se aplica sobre la compuerta. Este voltaje provoca que la carga sea atrapada en el óxido de alta  $\kappa$  al atravesar por tuneo el óxido ultra-delgado. Sin embargo, debido al incremento del campo eléctrico, más carga continúa llegando hasta las trampas alcanzando el óxido grueso de bloqueo y provocando estrés antes del rompimiento de óxido. El rompimiento del dieléctrico provoca que la corriente en el barrido de retorno permanezca en estado de alta corriente y se forme una ventana con respecto al valor de inicial de baja corriente. Posteriormente, un barrido de voltaje negativo hasta -10V se aplica sobre la compuerta para observar si un estado de baja corriente es nuevamente logrado. Sin embargo, esto no ocurre. Al realizar nuevamente el barrido positivo hasta 10V, se observa que el dispositivo permanece en su estado de alta corriente. La figura 4.1 muestra la diferencia entre estados de alta y baja corriente que generan la ventana. En la misma figura se observa que la ventana de corriente se forma para diferentes concentraciones de np-HfO<sub>2</sub>.

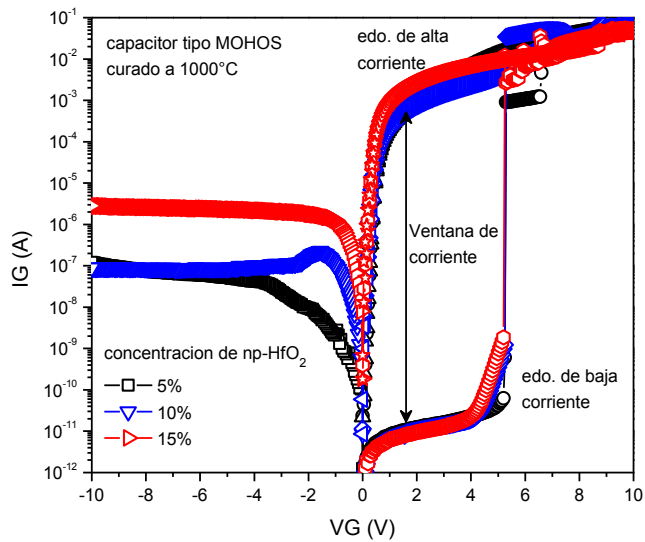


Fig. 4.1 Ventana de corriente entre estados de alta y baja corriente característica de estructuras de memoria tipo MOHOS

## IV.2 Campo eléctrico de rompimiento

El rompimiento de óxidos puede presentarse a diferentes valores de campo eléctrico. Bajo un elevado potencial, se puede observar conducción de carga a través del dieléctrico. En las estructuras de memoria tipo MOHOS, además de los defectos dentro del óxido de atrapamiento de carga, inherentes al depósito de las nanopartículas, el movimiento de carga provoca defectos dentro del material dieléctrico los cuales son generados aleatoriamente [1]. Cuando estos defectos alcanzan un nivel de densidad crítica, se forma un camino conductivo entre el semiconductor y el metal; entonces ocurre el rompimiento del óxido.

En el análisis de memorias tipo MOHOS, el campo eléctrico de rompimiento de las estructuras de tipo capacitor se extra de las curvas I-V. Para tal efecto, una rampa de voltaje positivo hasta 10V se aplica en el electrodo de

compuerta a una razón de 1V/s. El rompimiento de la estructura dieléctrica OHO se identifica por el aumento abrupto de la corriente de compuerta limitada por el valor de protección del equipo de medición.

En la figura 4.2 podemos observar el campo eléctrico de rompimiento para las estructuras de memoria tipo MOHOS con diferentes temperaturas de curado de la capa de atrapamiento de carga. Las curvas fueron obtenidas de las muestras con 15% de concentración de np-HfO<sub>2</sub>.

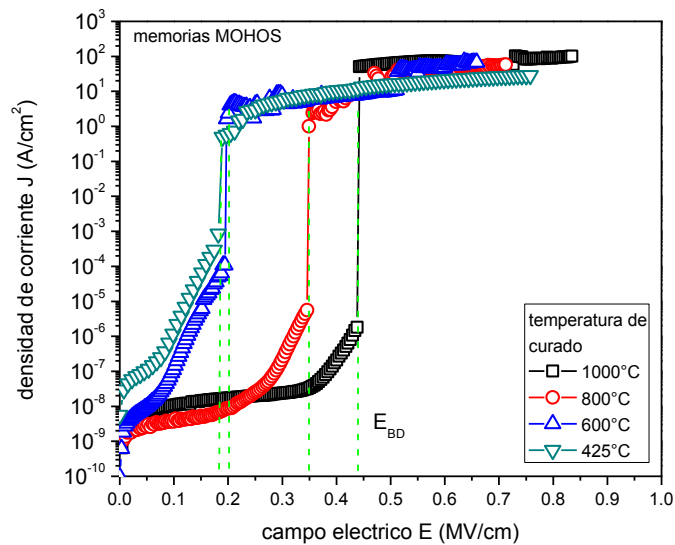


Fig. 4.2. Campo eléctrico de rompimiento de estructuras tipo MOHOS

En las curvas anteriores observamos diferentes valores de campo eléctrico de rompimiento debido a la variación de espesor de óxido por efecto de la temperatura de curado. Además, podemos atribuir el rompimiento del dieléctrico, al incremento de la densidad de defectos en la estructura de óxidos OHO provocado también por la disminución de la temperatura de curado del óxido de atrapamiento de carga [1].



### IV.3 Mecanismos de conducción en memorias tipo MOHOS

En estructuras ideales tipo MOS, el transporte de carga a través del óxido se considera nulo. Sin embargo, en la realidad existe algún grado de conducción de carga cuando el campo eléctrico aplicado a la estructura o la temperatura de operación son lo suficientemente altos. La tabla 4.1 resume los principales mecanismos de conducción en óxido y enfatiza la dependencia de voltaje y temperatura de cada proceso.

Tabla 4.1- Mecanismos de conducción en dieléctricos [1].

Mecanismo de conducción	Expresión	Dependencia de voltaje y temperatura
Tuneleo Directo	$J \propto E_i^2 \exp \left[ -\frac{4\sqrt{2m^*(q\phi_B)^{3/2}}}{3q\hbar E_i} \right]$	$\propto V^2 \exp \left( \frac{-b}{V} \right)$
Tuneleo Fowler-Nordheim	$J = \frac{q^3 m}{8\pi h \phi_B m^*} E_i^2 \exp \left[ -\frac{4\sqrt{2m^*(\phi_B)^{3/2}}}{3q\hbar E_i} \right]$	$\propto c * V^2 \exp \left( \frac{-b}{V} \right)$
Emisión Termoiónica	$J \propto A^{**} T^2 \exp \left[ \frac{-q(\phi_B - \sqrt{qE_i/4\pi\epsilon_i})}{kT} \right]$	$\propto T^2 \exp \left[ \frac{q}{kT} (a\sqrt{V} - \phi_B) \right]$
Emisión Frenkel-Poole	$J \propto E_i \exp \left[ \frac{-q(\phi_B - \sqrt{qE_i/\pi\epsilon_i})}{kT} \right]$	$\propto V \exp \left[ \frac{q}{kT} (2a\sqrt{V} - \phi_B) \right]$
Conducción Ohmica	$J \propto E_i \exp \left[ \frac{-\Delta E_{ac}}{kT} \right]$	$\propto V \exp \left( \frac{-c}{T} \right)$
Conducción Iónica	$J \propto \frac{E_i}{T} \exp \left[ \frac{-\Delta E_{ai}}{kT} \right]$	$\propto \frac{V}{T} \exp \left( \frac{-d'}{T} \right)$
Space-charge-limited	$J = \frac{9\epsilon_i \mu V^2}{8d^3}$	$\propto V^2$

Donde  $A^{**}$  representa la constante de Richardson;  $\phi_B$  es la altura de la barrera de potencial;  $E_i$  es el campo eléctrico en el aislante;  $\epsilon_i$  es la permitividad relativa del dieléctrico;  $m^*$  es la masa efectiva;  $d$  es el espesor del dieléctrico;  $\Delta E_{ac}$  es la energía de activación de electrones;  $\Delta E_{ai}$  es la energía de activación de iones;  $a = \sqrt{q/4\pi\epsilon_i d}$ ,  $b$ ,  $c$  y  $d'$  son constantes.

A partir de las curvas de campo eléctrico contra densidad de corriente (E-J) se pueden inferir los diferentes mecanismos de conducción para memorias

tipo MOHOS. En la figura 4.3 observamos dos regiones donde la corriente corresponde a diferentes mecanismos de conducción en dieléctricos.

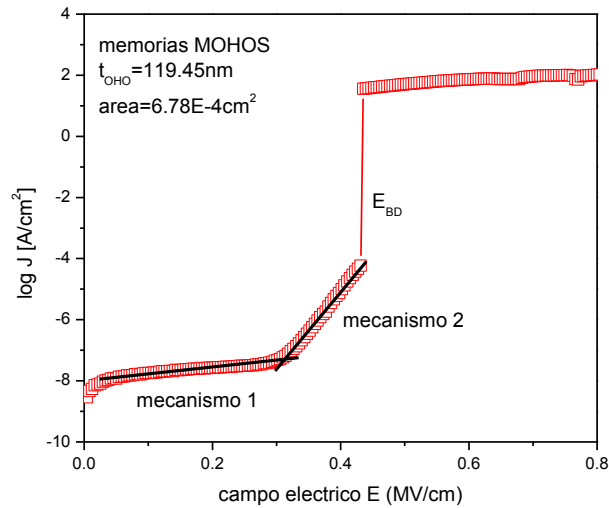


Fig. 4.3 Diferentes mecanismos de conducción en estructuras tipo MOHOS.

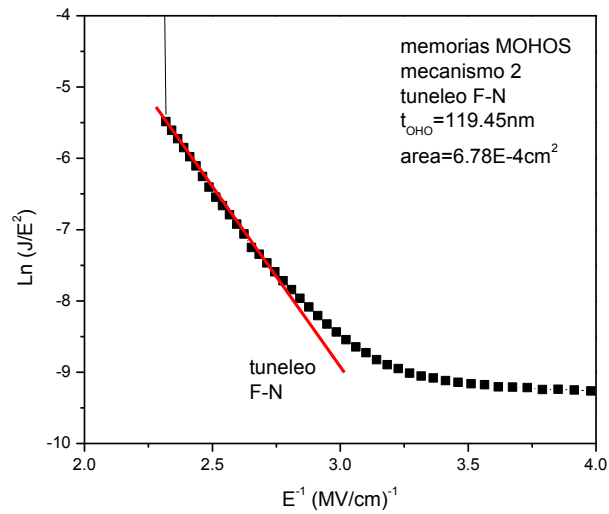


Fig. 4.4. Tuneleo Fowler-Nordheim (FN) observado en memorias tipo MOHOS a campos eléctricos relativamente altos antes del rompimiento.

A valores relativamente elevados de campo eléctrico, el mecanismo de conducción identificado mediante la gráfica 4.4 es tuneleo Fowler-Nordheim. En la gráfica,  $\ln(J/E^2)$  contra  $1/E$ , la parte lineal de la curva indica que la corriente justo antes del rompimiento se debe a este mecanismo de conducción.

Aunque otros mecanismos de conducción, mostrados en la tabla 4.1, han sido evaluados para describir el comportamiento de la corriente en la región 1, no se ha encontrado evidencia o manifestación de estos. La conducción en campos eléctricos en el rango intermedio, puede ser explicada por una combinación de mecanismos de conducción asistido por trampas [2-3] ya que el campo eléctrico en esta región no es lo suficientemente elevado para producir tuneleo de carga.

#### **IV.4 Voltaje de banda plana**

En una estructura MOS, al igualarse los niveles de Fermi ente el metal y el semiconductor, la diferencia de valor en sus funciones de trabajo provoca una transferencia de carga que da lugar al doblamiento de las bandas en la superficie del semiconductor [1]. De acuerdo con la ecuación 2.4, el voltaje de banda plana ( $V_{FB}$ ) es el voltaje necesario para alinear las bandas de la estructura MOS, originadas por las diferentes funciones de trabajo de metal-semiconductor y de las cargas presentes en el óxido. El cálculo del voltaje de banda plana permite observar que el atrapamiento de carga en el óxido de alta  $\kappa$  provoca un desplazamiento en la curva de C-V. El desplazamiento del voltaje de banda plana en la curvas C-V de la forma  $\Delta V_{FB} = V_{FB}' - V_{FB} > 0$  indica atrapamiento de carga negativa; de lo contrario, la carga atrapada es positiva [4]. Gráficamente, el voltaje de banda plana se obtiene de la curva de capacitancia de alta frecuencia  $(C_{hf})(1/C_{hf})^2$  o  $1/(C_{hf}/C_{ox})^2$  contra  $V_G$  [5]. El

voltaje de banda plana ocurre en el doblamiento inferior de esta curva como se muestra en la figura 4.3.

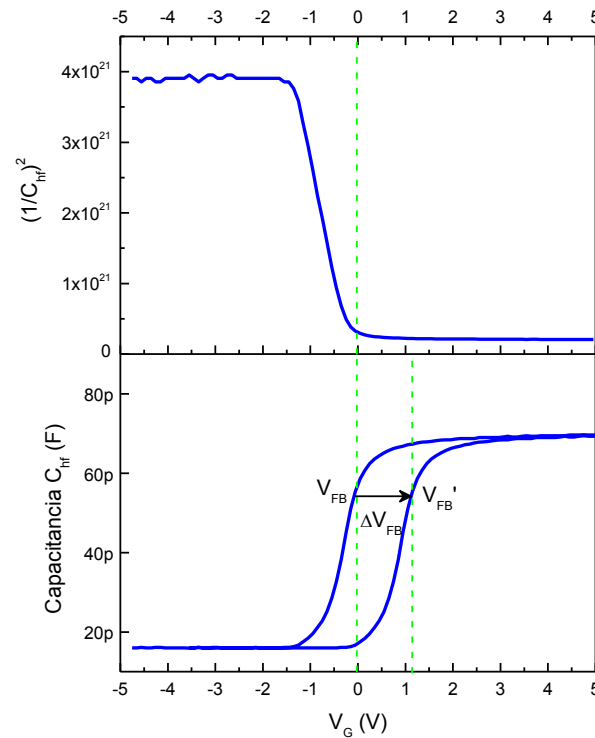


Fig. 4.3 Cálculo gráfico y desplazamiento de  $V_{FB}$

Para la obtención de parámetros como tiempo de escritura/borrado y retención de datos de memorias tipo MOHOS, el voltaje de banda plana es calculado a partir de las curvas C-V.

#### IV.5 Histéresis de curvas C-V

Al igual que en la caracterización I-V de memorias tipo MOHOS, en la caracterización C-V se realiza un barrido doble de voltaje a las estructuras de capacitor. El barrido comienza provocando inversión en el semiconductor. El aumento de voltaje en la compuerta del capacitor provoca que la carga sea inyectada en el óxido y pueda ser atrapada. Por esta razón, se observa

un desplazamiento de la curva de capacitancia durante el retorno del voltaje de compuerta. En la figura 4.4 se puede ver la histéresis de una curva C-V donde la dirección el barrido comienza en inversión y la dirección se indica por flechas. El desplazamiento del voltaje de banda plana indica el atrapamiento de carga negativa.

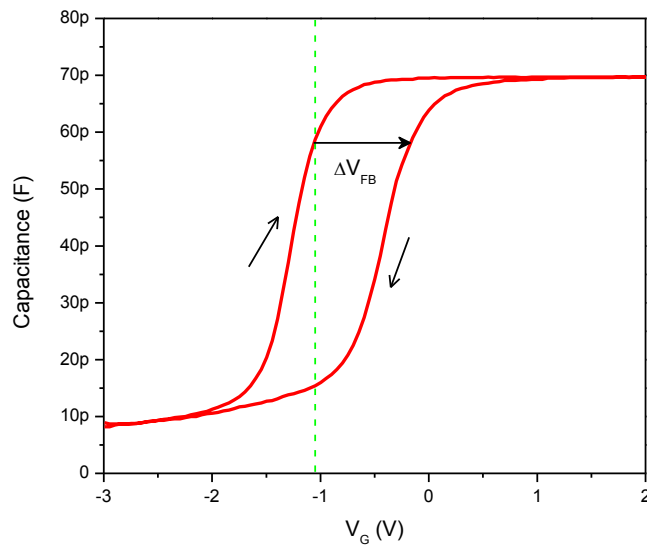


Fig. 4.4. Histéresis de una curva C-V por el efecto de barrido doble de voltaje.

#### IV.6 Cálculo de la constante dieléctrica a partir de curvas C-V

La permitividad ( $\epsilon$ ) se define como la habilidad de un material para ser polarizado por un campo eléctrico. La constante dieléctrica de un material es la razón de su permitividad respecto a la permitividad del vacío ( $\epsilon_0$ ) [6]. Por esta razón la constante dieléctrica es conocida también como permitividad relativa ( $\epsilon_r$ ). De acuerdo con la teoría de placas paralelas separadas por un dieléctrico, la capacitancia está descrita por la siguiente ecuación [1]:

$$C = \frac{A\kappa\epsilon_0}{t_{ox}} \quad (4.1)$$

Donde  $A$  es el área del capacitor,  $\kappa$  la constante dieléctrica relativa del material y  $t_{ox}$  es el grosor del dieléctrico. De las curvas C-V en acumulación, podemos obtener el valor de la capacitancia de óxido. Entonces, al despejar la ecuación para la constante dieléctrica del material se obtiene que:

$$\kappa = \frac{C t_{ox}}{A \epsilon_0} \quad (4.2)$$

De esta forma, se procede a calcular el valor de la constante dieléctrica. Se debe aclarar que la capacitancia medida de las estructuras de memoria tipo MOHOS corresponde a un arreglo de tres dieléctricos en serie. Por lo tanto, para el cálculo de constante dieléctrica del óxido de atrapamiento de carga, se utilizaron estructuras tipo MOS donde este óxido fue depositado de la misma forma en que se hace para las estructuras de memoria. El cálculo de capacitancia se realiza también para diferentes porcentajes de concentración de np-HfO<sub>2</sub> y se realizó el curado de óxido con una temperatura de 1000°C.

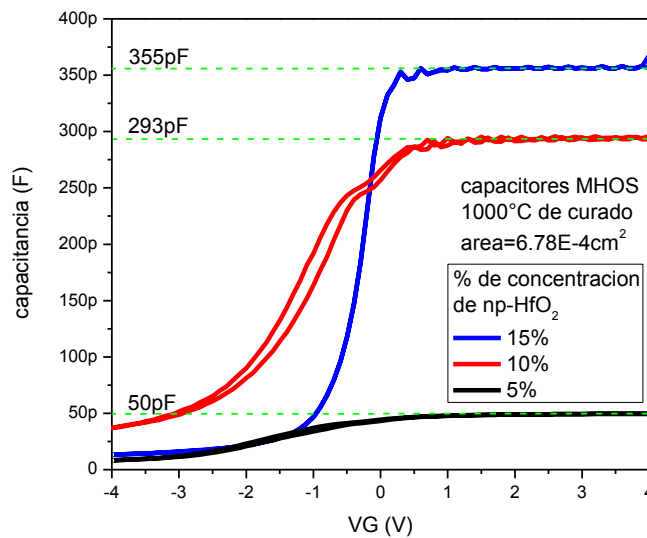


Fig. 4.5 Curvas C-V de capacitores tipo MOS de las cuales fueron calculados los valores de constante dieléctrica a diferentes concentraciones de np-HfO<sub>2</sub>

Tabla 4.2 Constantes dieléctricas calculadas

Porcentaje de concentración	Área (m <sup>2</sup> )	Capacitancia de óxido (pF)	Espesor de óxido (nm)	Constante dieléctrica κ	EOT (nm)
5%	6.78E-8	50	42	3.5	
10%	6.78E-8	293	45	21.9	8
15%	6.78E-8	355	47	27.8	6.5

Los valores de constante dieléctrica de la tabla anterior son valores calculados a partir de las curvas C-V medidas. Para las muestras con 5% de concentración de np-HfO<sub>2</sub> se obtiene una constante dieléctrica κ=3.5 lo que significa que la capa de óxido depositada contiene muy pocas nanopartículas del material. Esto se verifica con las gráficas de absorbancia del espectro FTIR de las muestras, donde se observa baja amplitud del pico del enlace correspondiente a Hf-O. Más aún, este valor obtenido es menor al valor de constante dieléctrica de SiO<sub>2</sub> con κ=3.9 por lo que podemos ver un cambio en la estructura del material depositado debido a la disolución del SOG durante la preparación de la solución final. Por otro lado, para las muestras con 15% de concentración de np-HfO<sub>2</sub> se obtiene un valor elevado de constante dieléctrica κ=27.8. Sin embargo, valores superiores de κ=25 no han sido reportados para dieléctrico basados en HfO<sub>2</sub> [7-9] por lo que este valor se debe considerar como una buena aproximación. El error en el cálculo puede ser ocasionado por la variación del espesor de óxido ya que, durante su depósito, se observa aglomeración de np-HfO<sub>2</sub> en diferentes zonas del sustrato. La variación en el área del capacitor se descarta como una razón que pueda provocar este error ya que las mediciones realizadas mediante microscopio óptico, mostraban variaciones de longitud de los lados del rectángulo del capacitor de aproximadamente 5%.

## IV.7 Tiempo de programación (escritura/borrado)

La obtención de estas características se llevó a cabo mediante la extracción de voltaje de banda plana de las curvas C-V. Para conocer el tiempo de escritura de memorias tipo MOHOS, se aplicó un voltaje de 2V sobre el electrodo de compuerta de los dispositivos con diferente tiempo de duración. Después, se realiza la operación de borrado del mismo dispositivo. En esta operación, un voltaje de -2V se aplica sobre el electrodo de compuerta también con diferente tiempo de duración. Este procedimiento se realizó a muestras con distintas concentración de np-HfO<sub>2</sub> en el óxido de atrapamiento de carga así como a muestras con diferente temperatura de curado. En las gráficas a continuación se muestran estos resultados.

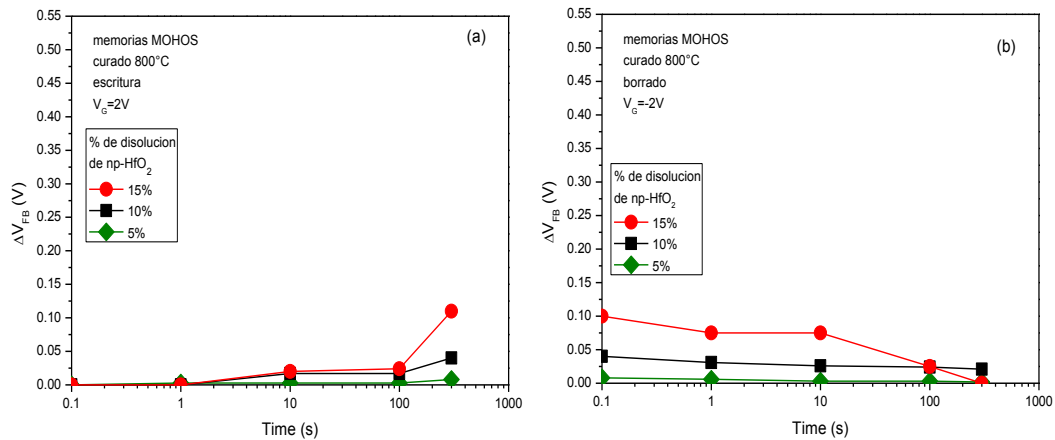


Fig. 4.6. Velocidad de programación de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 800°C (a) escritura y (b) borrado



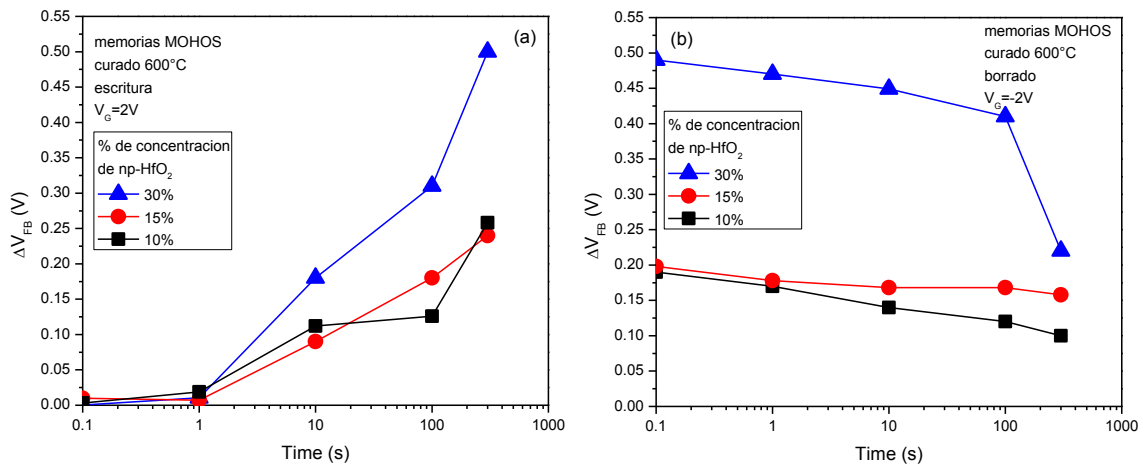


Fig. 4.7. Velocidad de programación de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 600°C (a) escritura y (b) borrado

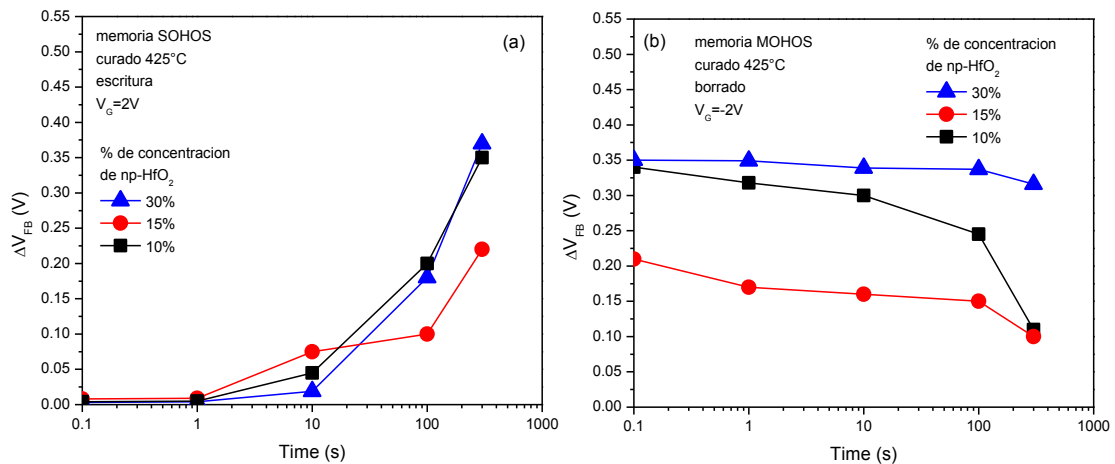


Fig. 4.8. Velocidad de programación de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 425°C (a) escritura y (b) borrado

En las figuras 4.6, 4.7 y 4.8 puede observarse el desplazamiento del voltaje de banda plana provocado por la aplicación del voltaje de escritura/borrado con diferente tiempo de duración. La concentración de 5% de np-HfO<sub>2</sub> fue utilizada únicamente en el depósito de óxido curado a 800°C. Debido a las deficientes características de programación observadas para estas muestras se decidió no continuar usando este porcentaje para preparación de muestras posteriores. En su lugar, se dispuso aumentar el porcentaje de concentración a 30%. Para las muestras con temperatura de curado de

600°C este porcentaje de concentración mostró tener la velocidad de programación más alta con un desplazamiento de voltaje de banda plana mayor. Por otro lado, las gráficas de tiempo de borrado de dispositivos de memoria muestran que el voltaje de banda plana no regresa a su valor inicial aun cuando el tiempo de borrado alcanza los 300s. Lo anterior es provocado por la carga atrapada en los niveles de trampas profundas reportadas en las np-HfO<sub>2</sub> [10]. Sin embargo, la ventana de las curvas debida al desplazamiento de voltaje de plana puede distinguirse entre los estados de escritura y borrado.

#### **IV.8 Densidad de carga para la programación de memorias tipo MOHOS**

La densidad de carga inyectada hacia el óxido de alta  $\kappa$  durante la programación es determinada a partir de la integración de la corriente de compuerta medida en función del tiempo. El manejo de la carga en el óxido es determinante para distinguir entre dos estados lógicos en la lectura de dispositivos de memoria. El desplazamiento de voltaje de banda plana determinado a partir de las curvas C-V, es provocado por la inyección de carga en el óxido de alta  $\kappa$ . A continuación, se muestran las gráficas de densidad de carga inyecta en el óxido de atrapamiento de carga con diferente temperatura de curado y el desplazamiento de voltaje de banda plana provocado en las memorias tipo MOHOS.

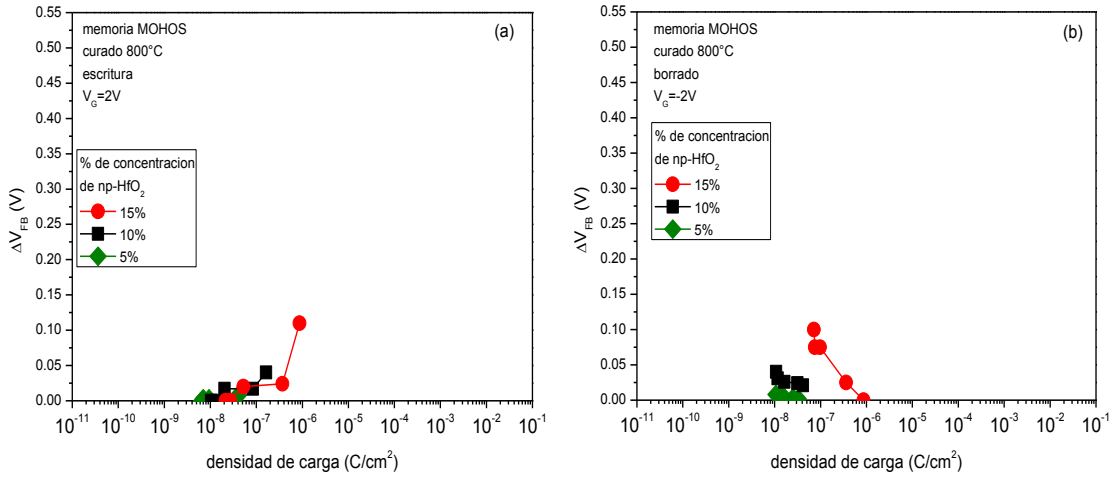


Fig. 4.9 Densidad de carga de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 800°C (a) escritura y (b) borrado

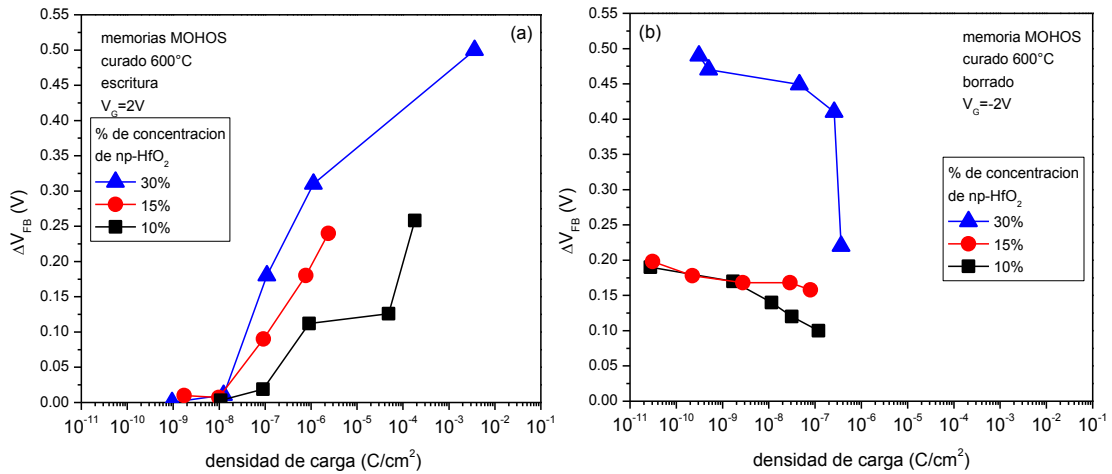


Fig. 4.10 Densidad de carga de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 600°C (a) escritura y (b) borrado

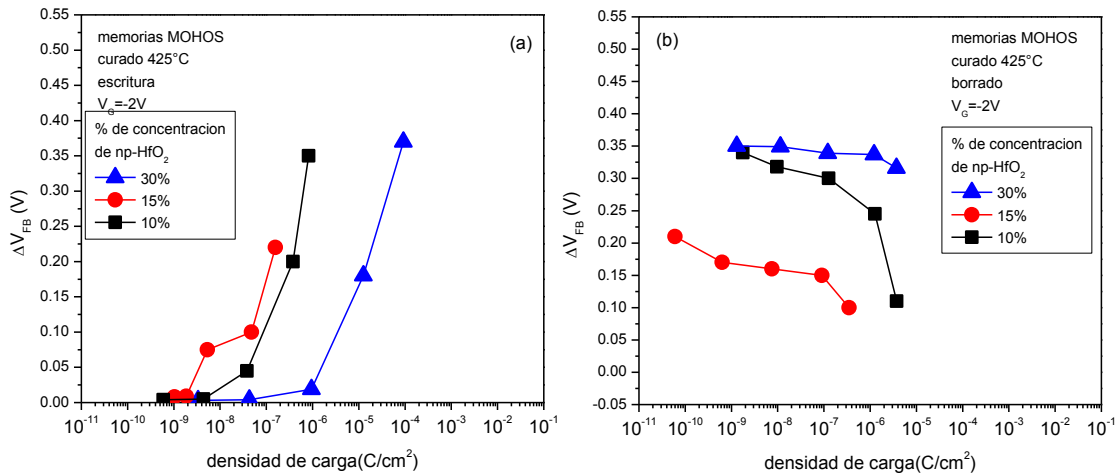


Fig. 4.11 Densidad de carga de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 425°C (a) escritura y (b) borrado

Las gráficas anteriores muestran que el desplazamiento de voltaje de banda plana es provocado por el manejo de carga en el óxido de alta  $\kappa$ . Se observa una mayor densidad de carga en las muestras con temperatura de curado de 600°C con 30% de concentración de np-HfO<sub>2</sub>. De estas gráficas podemos observar que la densidad de carga inyectada durante la operación de escritura, es diferente durante la operación de borrado por efecto de los niveles profundos dentro del óxido de alta  $\kappa$ .

#### IV.9 Tiempo de retención de datos

Después de que el dispositivo de memoria ha sido sometido a la operación de escritura, aplicando 2V sobre la compuerta durante 300s, se monitorea la pérdida de carga midiendo el desplazamiento de voltaje de banda plana en los dispositivos de memoria a temperatura ambiente. Idealmente, toda la carga inyectada debe permanecer atrapada en el óxido de alta  $\kappa$ ; pero en la realidad esto no sucede. Principalmente, la carga atrapada puede regresar hacia el substrato mediante túnelo a través del óxido ultra-delgado. El desplazamiento de voltaje de banda plana normalizado es obtenido de la razón del voltaje de banda plana medido en el tiempo de interés entre el

voltaje de banda plana en el dispositivo fresco. Así podemos observar el porcentaje de carga perdido en las estructuras de memoria tipo MOHOS en función del tiempo. Al igual que en las gráficas de programación, las curvas mostradas a continuación se dividen para observar el efecto de la temperatura de curado y el porcentaje de concentración de np-HfO<sub>2</sub>.

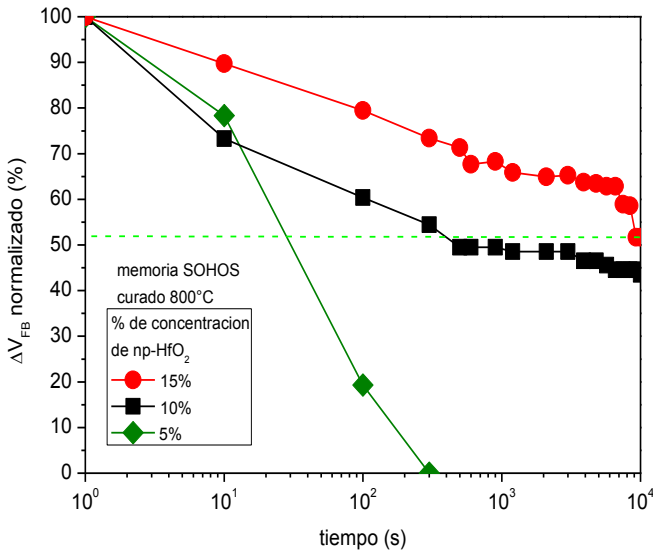


Fig. 4.12 Características de retención de memorias tipo MOHOS con temperatura de curado de 800°C

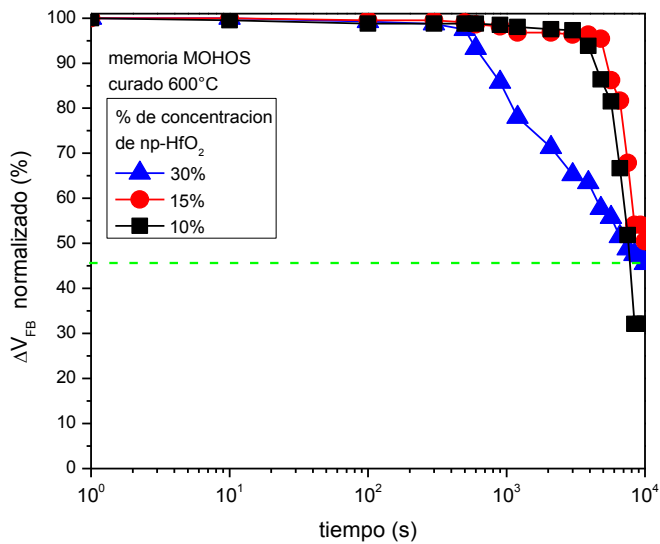


Fig. 4.13 Características de retención de memorias tipo MOHOS con temperatura de curado de 600°C

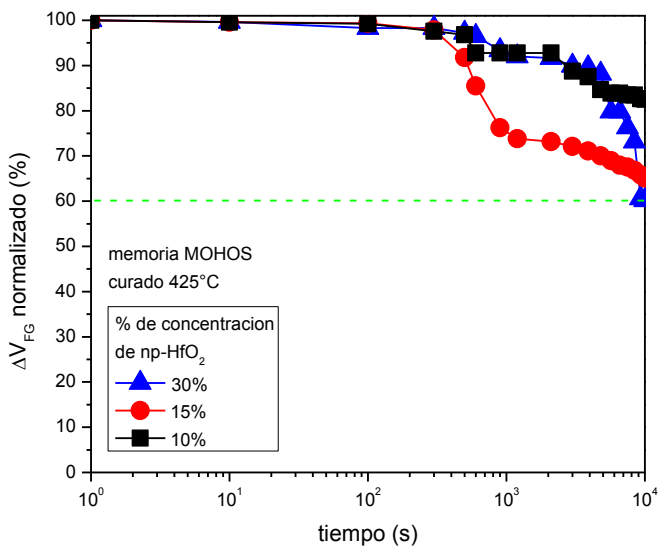


Fig. 4.14 Características de retención de memorias tipo MOHOS con temperatura de curado de 425°C

El tiempo de retención obtenido para las estructuras de memoria tipo MOHOS muestra que se pierde hasta 50% de la carga inyectada en el óxido de alta  $\kappa$ . Las muestras con 5% de concentración de np-HfO<sub>2</sub> con temperatura de curado de 800°C tienen mayor pérdida ya que poco tiempo después de haber sometido el dispositivo a la operación de escritura, toda la carga es perdida. Esta es otra razón por la que se decidió no continuar experimentado con este porcentaje de concentración. Sin embargo, no hay una tendencia clara en la pérdida de carga para cada dispositivo ya que las mejores características de retención se encuentran en las memorias con curado de óxido a 425°C con 10% de concentración de np-HfO<sub>2</sub>. Como se verá más adelante, el espesor del óxido ultra-delgado de tuneleo es un factor determinante para la retención de carga en los dispositivos de memoria.

#### **IV.10 Ciclos de durabilidad (endurance)**

Los ciclos de durabilidad son un concepto importante para memorias no volátiles. Esta característica de confiabilidad se define por el número de ciclos de programación (escritura/borrado) que pueden aplicarse a un dispositivo de memoria antes de que una falla ocurra [11]. Esta falla es determinada a partir de una variación de voltaje de banda plana en el dispositivo de memoria. Debido a degradación provocada por el constante movimiento de carga en el óxido, el voltaje de banda plana del dispositivo sufre un cambio paulatino. En la figura 4.15 se muestran las características de durabilidad para dispositivos de memoria MOHOS para una concentración de np-HfO<sub>2</sub> de 30% con temperatura de curado de óxido de 600°C y 800°C.

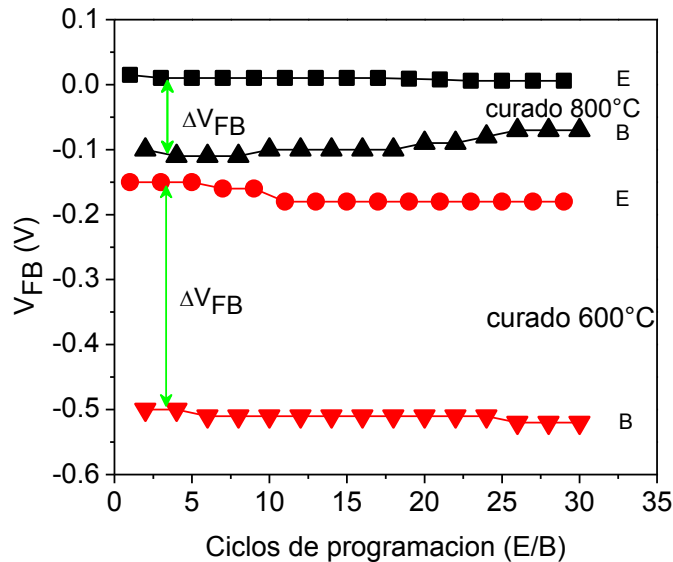


Fig. 4.15. Características de robustez para memorias tipo MOHOS con diferente temperatura de curado de óxido de atrapamiento de carga.

En la figura 4.15 podemos ver que los dispositivos de memoria con temperatura de curado de 600°C tienen mayor ventana de desplazamiento de voltaje de banda plana comparado con los dispositivos con temperatura de curado de 800°C. También, podemos ver que la ventana se mantiene después de 30 ciclos de programación en los dispositivos con curado de 600°C. Por el contrario, para los dispositivos con curado de 800°C, la ventana de desplazamiento de voltaje de banda plana se reduce indicando que en ciclos posteriores ya no se podrá distinguir entre los estados lógicos para la lectura de los dispositivos de memoria. Por lo que la confiabilidad en los dispositivos se pierde.

#### IV.11 Variación del espesor del óxido ultra-delgado de tuneleo

Para conocer más a fondo la influencia del espesor del óxido ultra-delgado de tuneleo en las características de rendimiento de memorias tipo MOHOS,



se fabricaron dispositivos con diferentes espesores de este óxido. Como se describió en el Capítulo III, el óxido ultra-delgado de tuneleo es un óxido químico fuera de estequiometría ( $\text{SiO}_x$ ,  $x < 2$ ) crecido sobre la superficie de los sustratos de silicio monocristalino cuando éstos se sumergen en peróxido de hidrógeno ( $\text{H}_2\text{O}_2$ ) calentado a  $75^\circ\text{C}$ . Diferentes espesores de óxido de tuneleo se obtienen al retirar las muestras del  $\text{H}_2\text{O}_2$  después de 4min, 16min y 32min. El espesor de éste óxido medido por elipsometría, se muestra en la figura 4.16.

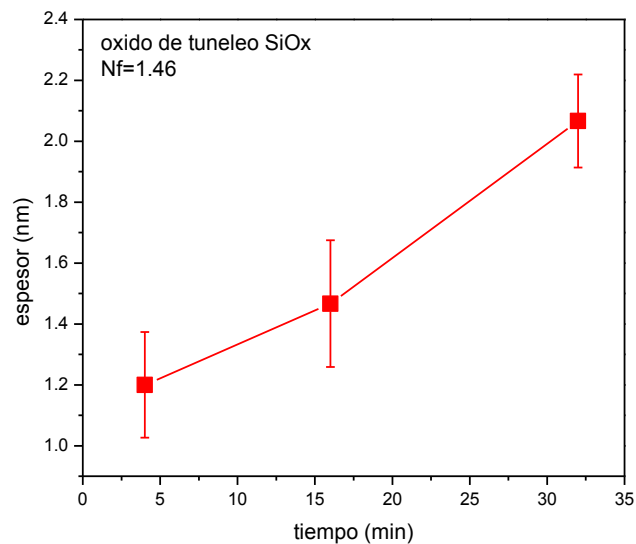


Fig. 4.16. Espesor de óxido químico de tuneleo usado crecido sobre silicio para la comparación en las características de rendimiento de memorias.

Estos espesores de óxido disminuyen con respecto a los espesores medidos durante el experimento de crecimiento de óxido químico mostrado en la figura 3.2. Lo anterior puede ser provocado porque las muestras son sumergidas hasta que el  $\text{H}_2\text{O}_2$  alcanza la temperatura deseada y al ser esta reacción limitada por la especie oxidante, la razón del incremento de temperatura con respecto del tiempo es un factor importante para la obtención del óxido químico.

El proceso de fabricación continuó con el depósito de la capa de atrapamiento de carga con temperatura de curado a 600°C. Posteriormente, el depósito del óxido de bloqueo, metalización, fotolitografía y aleación en forming gas (N<sub>2</sub>-H<sub>2</sub>) se realizaron para la obtención del dispositivo final de memoria. Se utilizaron dos diferentes concentraciones de np-HfO<sub>2</sub> con fines comparativos.

#### IV.11.1 Tiempo de programación

El tiempo de programación de estos dispositivos se muestra en las figuras 4.17 y 4.18. La obtención de estos parámetros se realizó al monitorear el desplazamiento de voltaje de banda plana de las curvas C-V medidas después de aplicar el voltaje de programación respectivo.

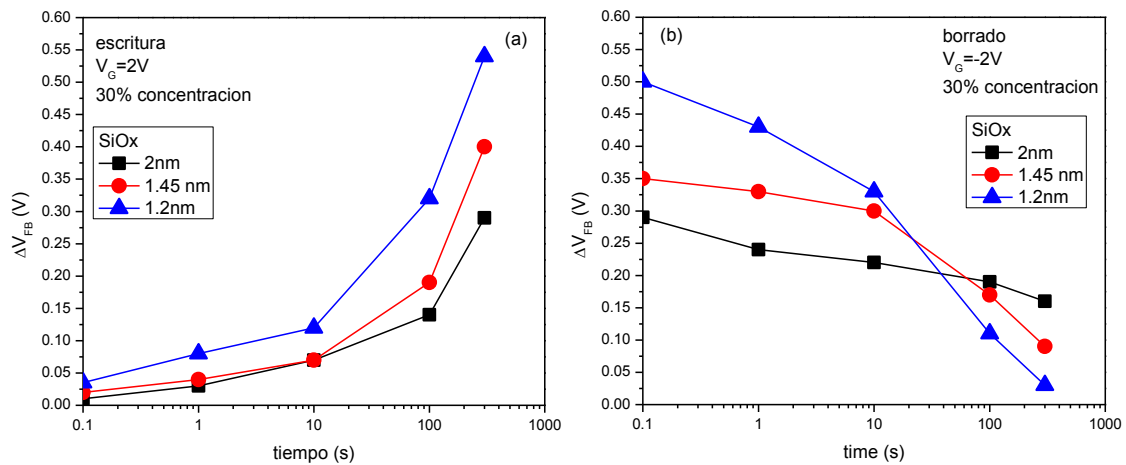


Fig. 4.17. Características de programación (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneo para una concentración de np-HfO<sub>2</sub> de 30%

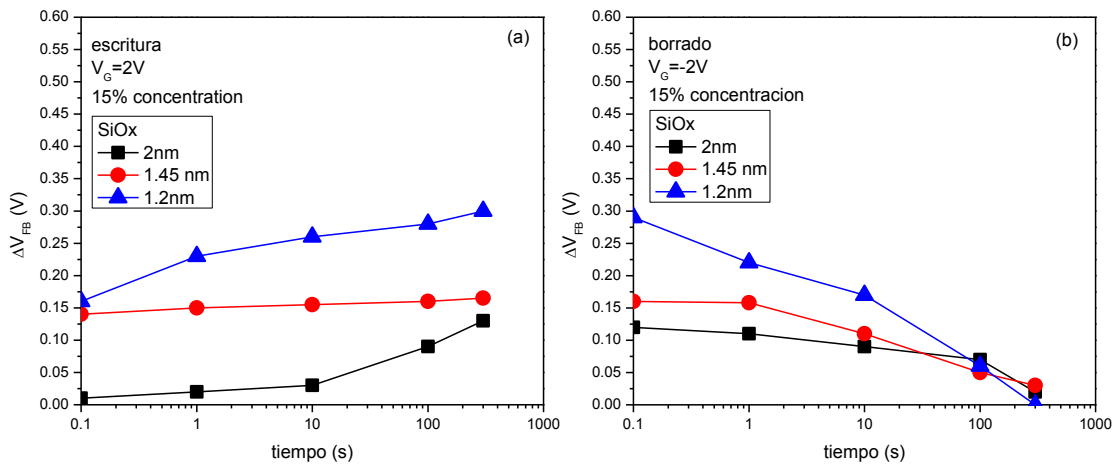


Fig. 4.18. Características de programación (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para una concentración de np-HfO<sub>2</sub> de 15%

El mayor desplazamiento de voltaje de banda plana se encontró para una concentración de 30% de np-HfO<sub>2</sub>. Podemos observar que conforme el espesor del óxido de tuneleo disminuye, aumenta la velocidad de programación. Esto se debe a que la probabilidad de que la carga atraviese por tuneleo el óxido delgado aumenta. También, se necesita un campo eléctrico menor para provocar que la carga se mueva desde o hacia el sustrato según sea el caso.

#### IV.11.2 Densidad de carga atrapada

En la figura 4.19 y 4.20 se muestran la densidad de carga inyectada para ambos porcentajes de concentración de np-HfO<sub>2</sub>. Estas curvas se obtuvieron al integrar la corriente medida por compuerta con respecto al tiempo.

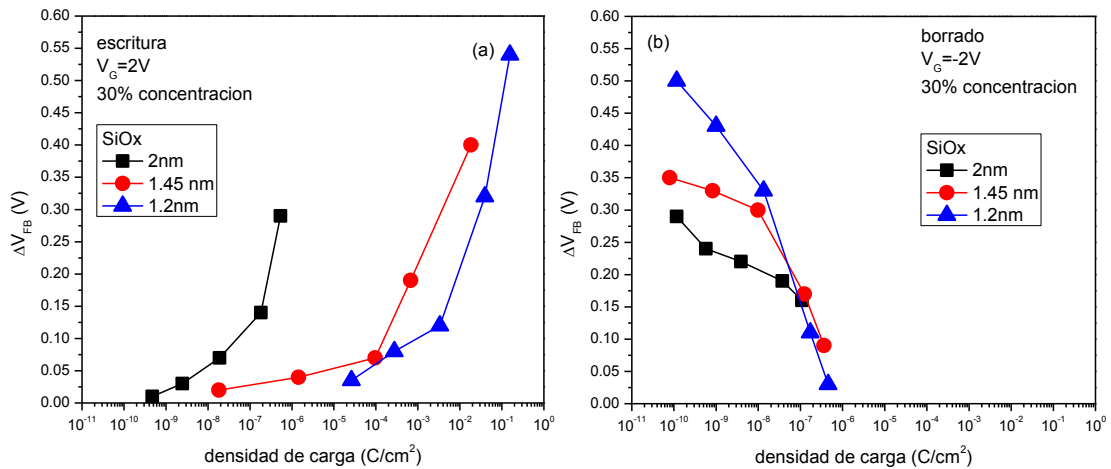


Fig. 4.19. Densidad de carga atrapada (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para una concentración de np-HfO<sub>2</sub> de 30%

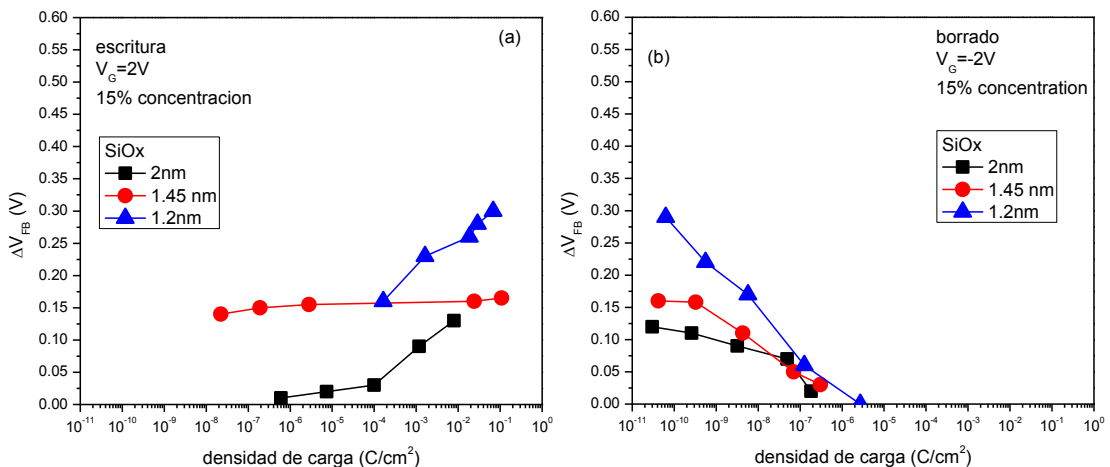


Fig. 4.20. Densidad de carga atrapada (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para una concentración de np-HfO<sub>2</sub> de 15%

De acuerdo a las figuras anteriores, se puede observar que para la concentración de np-HfO<sub>2</sub> de 30%, provoca mayor densidad de carga atrapada. Al igual que fue observado para el tiempo de programación, cuando el espesor del óxido ultra-delgado se reduce, aumenta la densidad de carga inyectada.

### IV.11.3 Tiempo de retención de datos

En la figura 4.21, se presentan las características de retención para estos dispositivos de memoria tipo MOHOS.

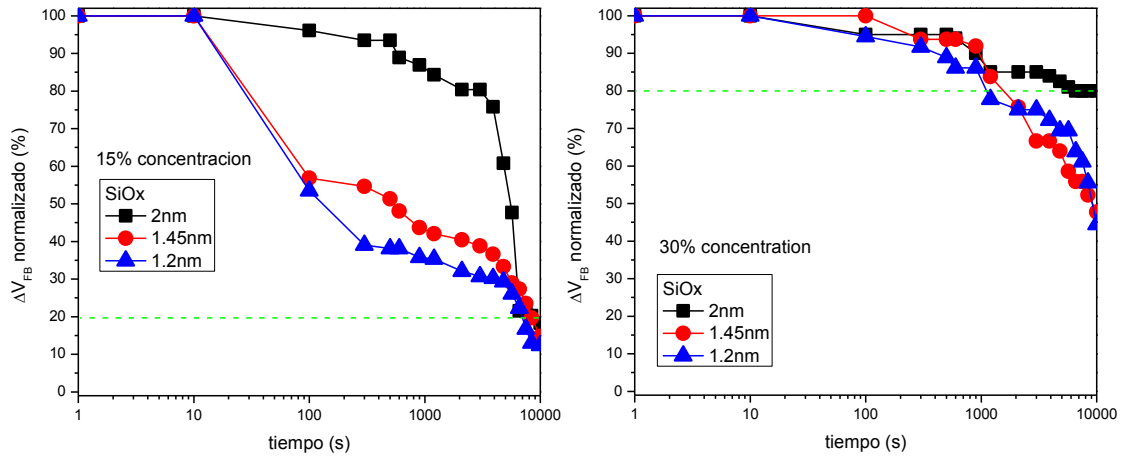


Fig. 4.21. Características de retención de datos para memorias MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para dos diferentes concentraciones de np-HfO<sub>2</sub>.

De la figura 4.21 con un porcentaje de concentración de np-HfO<sub>2</sub> podemos ver que con un espesor de óxido ultra-delgado de 2nm, sólo el 20% de la carga atrapada se pierde. Es evidente que a medida que se reduce el espesor del óxido de tuneleo, el tiempo de retención de datos se reduce considerablemente.

Dadas las características de programación y de retención de datos, es evidente que existe un compromiso entre estas características con el espesor del óxido ultra-delgado de tuneleo. Por una parte, al reducir el espesor del óxido, obtenemos mayor velocidad en la programación de los dispositivos de memoria pero, por otro lado, el tiempo de retención de datos disminuye notablemente.

La elección del espesor del óxido de tuneleo se debe hacer pensando en la aplicación del dispositivo de memoria. Si el dispositivo se va usar en

aplicaciones de memoria Flash, en las que es indispensable tener una alta velocidad de programación, se optaría por un espesor de óxido delgado.

#### **IV.12 Dispositivos de memoria con temperatura única de curado de óxido de atrapamiento de carga y de óxido de bloqueo.**

Para la fabricación de estructuras de memoria tipo MOHOS, se realizan dos procesos térmicos a alta temperatura. El primero de ellos, se realiza para el curado del óxido de atrapamiento de carga; el segundo, para el curado del óxido de bloqueo depositado por SOG.

Los resultados presentados hasta el momento, han sido extraídos de dispositivos de memoria cuya fabricación involucra diferentes temperaturas de curado de la carga de atrapamiento de carga y un curado de 1000°C del óxido de bloqueo. Ya que ambos óxido son depositados utilizando la técnica sol-gel, se puede realizar un curado único para ambas capas [12]. Sin embargo, hay que realizar el tratamiento térmico de recocido de óxido a 200°C independientemente para cada óxido depositado.

Se experimenta con dos temperaturas de curado con fines comparativos. Las temperaturas elegidas son con cuales se han obtenido las mejores características de desempeño: 600°C y 800°C. Por lo tanto, la modificación al proceso de fabricación se hace únicamente en la realización de un único tratamiento térmico de curado para ambos óxidos depositados. La concentración de np-HfO<sub>2</sub> utilizada en la fabricación es de 30%.

##### **IV.12.1 Tiempo de programación**

Para estos dispositivos, se investigan las características de programación y de retención de datos para compararlos con los resultados obtenidos previamente. La figura 4.22 presenta el tiempo de programación de estos dispositivos.

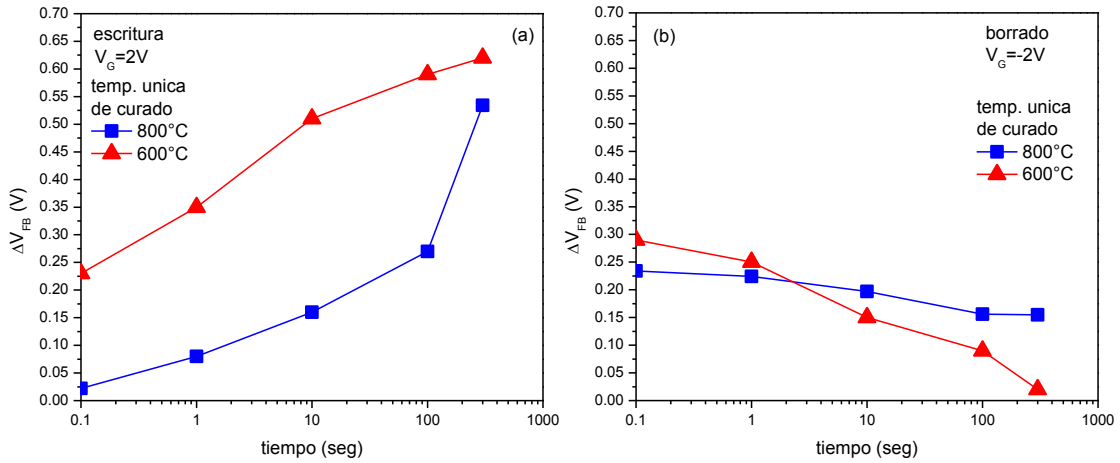


Fig. 4.22. Características de programación de memorias tipo MOHOS con curado único de óxido de atrapamiento de carga y óxido de bloqueo para (a) escritura y (b) borrado

En las gráficas anteriores se observa un mayor desplazamiento del voltaje de banda plana de programación comparado con los dispositivos con doble temperatura de curado. Evidentemente, la temperatura única de curado de 600°C tiene mejores características de programación.

#### IV.12.2 Densidad de carga atrapada

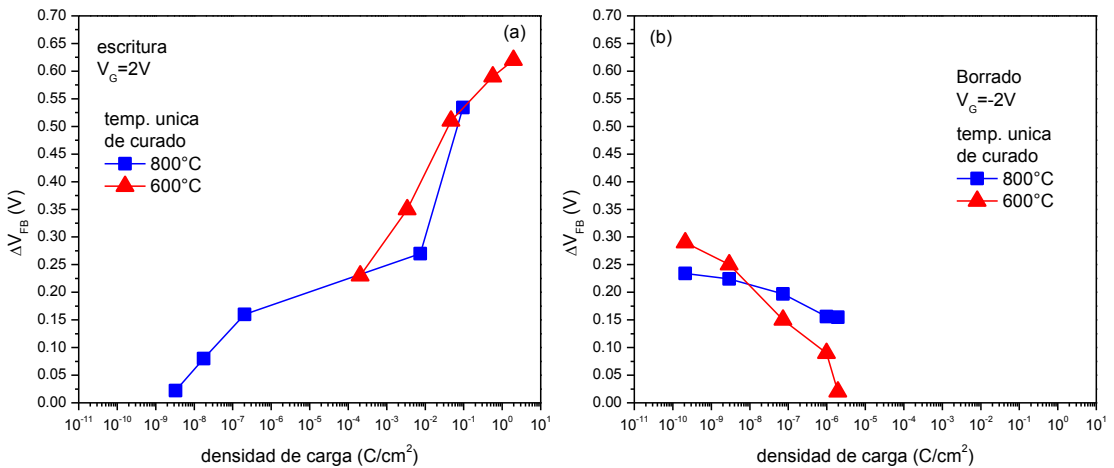


Fig. 4.22. Densidad de carga atrapada con curado único de óxido de atrapamiento de carga y óxido de bloqueo para (a) escritura y (b) borrado

La densidad de carga atrapada se para dispositivos de memoria tipo MOHOS con curado único de óxido de atrapamiento de carga y óxido de bloqueo se muestra en la figura 4.22. Para estos dispositivos, la densidad de carga atrapada aumenta con respecto a los experimentos anteriores. Por esta razón, el mayor desplazamiento de voltaje de banda plana se encuentra en estos dispositivos con temperatura única de curado.

#### IV.12.3 Tiempo de retención de datos

Las características de retención de datos para memorias tipo MOHOS con tratamiento térmico único de curado par el óxido de atrapamiento de carga y el óxido de bloqueo se presentan en la figura 4.23.

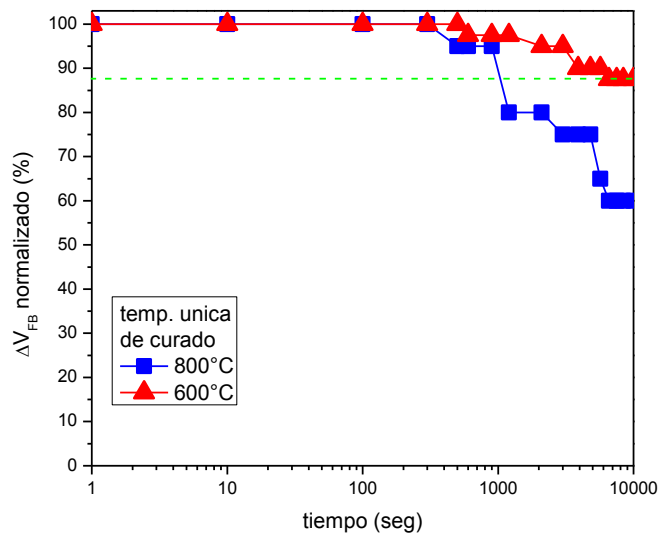


Fig. 4.23. Características de retención de datos para memorias tipo MOHOS con tratamiento térmico de curado único

De la figura anterior se observa que alrededor de 12% de carga atrapada se pierde en los dispositivos con temperatura única de curado de 600°C. De los experimentos anteriores ya se conocía que el espesor del óxido ultra-delgado de tuneleo influye en el tiempo de retención de datos.



De estos experimentos se puede concluir que la temperatura de curado de las películas determina el funcionamiento de los dispositivos de memoria MOHOS. Cuando el tratamiento térmico de curado se realiza a una temperatura relativamente baja, la densidad de defectos en el óxido de alta  $\kappa$  con las np-HfO<sub>2</sub>, producen mayor atrapamiento de carga lo cual conlleva a tener mayor desplazamiento de voltaje de banda plana y sea más fácil identificar entre estados de escritura y borrado. Las mejores características de desempeño de memorias se obtuvieron con una temperatura de 600°C con una concentración de np-HfO<sub>2</sub> de 30% con un sólo tratamiento térmico de curado.

## IV. 13 Referencias

- [1] M. Sze, and K. Kwok. "Physics of semiconductor devices" *Wiley-Interscience 3<sup>rd</sup>. ed.* 2007
- [2] M. Houg, Y. Wang and W. Chang. "Current transport mechanism in trapped oxides" *Journal of Applied Physics Vol.86. No. 3.* 1999
- [3] R. Perera, A. Ikeda, R. Hattori and Y. Kuroki. "Trap assisted leakage current conduction in thin silicon oxynitride films grown by rapid thermal oxidation combined microwave excited plasma nitridation". *Microelectronic Engineering 65. Elsevier.* 2003
- [4] T. Kundu, R. Garg, N. A. Chowdhury and D. Misra. "Electrical Techniques for the Characterization of Dielectric Films". *Interface. The Electrochemical Society.* 2005
- [5] D. K. Schroder. "Semiconductor Material and Device Characterization". *Wiley-Interscience 3<sup>rd</sup>. ed.* 2006.
- [6] S. O. Kasap. "Principles of Electronic Electronic Materials and Devices". *Mc. Graw Hill 2<sup>nd</sup>. Ed.* 2000
- [7] S. Jasuja, S. Jaurwal, T. K. Maiti, P. Chakraborty, and C. K. Maiti. "Effect of high k dielectrics on flash memory performance" *IETE Mumbai Centre. NateHCA-07. D-62* 2007
- [8] J. Robertson. "High dielectric constant oxides" *Eur. Phys. J. Appl. Phys.* 28, 265–291. 2004
- [9] R. Wallace, O. Auciello, "Science and technology of high dielectric constant (k) thin films for next generation CMOS", *University of Texas Dallas, Department of Electronic Engineering*

[10] Y.N. Tan, W.K. Chim, B. J. Cho, W. K. Choi “*Over-erase phenomenon in SONOS-type flash memory and its minimization using a hafnium oxide charge storage layer*” IEEE Trans. Electron Dev. Vol. 51, no. 7. 2004

[11] Brown W. Brewer J. “Nonvolatile Semiconductor Memory Technology” IEEE Press. New York. 1997

[12] N. Nhu Toan, “Spin-on glass Materials and Applications in Advanced IC Technologies”, PhD Thesis, *Twente University*, 1999.

## Capítulo VI. Conclusiones

---

Se fabricaron capacitores tipo MOHOS (metal/óxido/óxido de alta  $\kappa$ /óxido/silicio) basados en una capa de atrapamiento de carga usando nanopartículas de óxido de Hafnio ( $\text{np-HfO}_2$ ) embebidas en una matriz de óxido de silicio ( $\text{SiO}_2$ ) depositada por la técnica de sol-gel. Para la fabricación de estos dispositivos se encontró que el mejor desempeño se obtiene cuando el óxido de alta  $\kappa$  es curado a una temperatura de  $600^\circ\text{C}$ .

Para evaluar el desempeño de los dispositivos de memoria tipo MOHOS, se obtuvieron las características eléctricas de programación (escritura/borrado), tiempo de retención y durabilidad. Se pudo correlacionar estos parámetros de operación con las condiciones de fabricación de los dispositivos.

Se encontró que el mayor desplazamiento de voltaje de banda plana, provocado por el atrapamiento de carga, se obtuvo en las muestras preparadas con 30% de concentración de nanopartículas de  $\text{HfO}_2$  y con un proceso térmico de  $600^\circ\text{C}$ . Se pudo describir este como el mejor proceso de fabricación para la obtención de memorias tipo MOHOS. Así mismo, se describieron las condiciones de fabricación óptimas utilizando un proceso térmico único del cual se obtuvieron dispositivos con un desempeño similar a los dispositivos con dos procesos térmicos diferentes.

A partir de las características de desempeño se pudieron establecer los mecanismos físicos de operación de memorias tipo MOHOS así como los mecanismos de corriente de fuga durante la operación de escritura.

Mediante el análisis de los picos de absorbancia medidos por FTIR, se pudieron observar los enlaces químicos presentes en el óxido de atrapamiento de carga. Se comprobó que las nanopartículas de  $\text{HfO}_2$  se encuentran embebidas en una matriz de  $\text{SiO}_2$  ya que la mayor amplitud de los picos observados en el espectro corresponden a enlaces Si-O.

Se obtuvo el valor de constante dieléctrica ( $\kappa$ ) de la capa de atrapamiento de carga. Los valores obtenidos a partir de la capacitancia en acumulación de las estructuras, son valores cercanos al valor reportado para óxidos de este tipo. Sin embargo, no se obtuvieron los valores exactos ya que se observó un depósito no uniforme de esta capa y por lo tanto, hubo variaciones en la medición de espesor del óxido.

Finalmente, pudieron obtenerse estructuras de memoria tipo MOHOS mediante una técnica simple y barata de depósito de la capa de atrapamiento de carga. Mediante la obtención de figuras de mérito de estos dispositivos, se observa un desempeño inferior comparado con dispositivos desarrollados con procesos de fabricación similares. Sin embargo, la obtención de estos dispositivos de memoria tipo MOHOS sirve como ejemplo de que el uso de nuevos materiales de fácil obtención, puede ser realizado en el Laboratorio de Microelectrónica del INAOE y situarlo a la vanguardia en investigación.

# Índice de tablas

---

Capítulo I

Capítulo II

Tabla 2.1. Materiales de alta constante dieléctrica (alta  $\kappa$ ) como posibles candidatos a la sustitución de  $\text{SiO}_2$  como dieléctrico de compuerta. 15

Capítulo III

Tabla 3.1. Volumen de disolución de SOG en agua DI 33

Tabla 3.2. Porcentajes experimentales de dilución de np- $\text{HfO}_2$  36

Capítulo IV

Tabla 4.1- Mecanismos de conducción en dieléctricos 48

Tabla 4.2 Constantes dieléctricas calculadas 54

Capítulo V

# Índice de figuras

---

## Capítulo I.

Fig. 1.1 Clasificación ITRS de memorias semiconductoras	2
Fig. 1.2 Memorias semiconductoras no volátiles (a) de compuerta flotante y (b) de atrapamiento de carga (SONOS)	2
Fig. 1.3 Cambio en el voltaje de encendido $V_T$ entre ciclos de escritura y borrado	3

## Capítulo II

Fig. 2.1 Diagrama de bandas ideal de las estructuras de memoria (a) tipo SONOS y (b) tipo SOHOS con $\text{HfO}_2$ como capa de atrapamiento de carga	12
Fig. 2.2 Diagrama de bandas de energía de estructura de memoria con $\text{Si}_3\text{N}_4$ (línea punteada) y $\text{HfO}_2$ (línea sólida) como capa de atrapamiento de carga durante la operación de escritura	13
Fig. 2.3 Esquema de memoria tipo MOHOS para un transistor MOS	17
Fig. 2.4. Diagrama de bandas de una memoria tipo MOHOS durante la operación de escritura	20
Fig. 2.5. Diagrama de bandas de una memoria tipo MOHOS durante la operación de borrado	21
Fig. 2.6. Diagrama de bandas de una estructura de memoria tipo MOHOS después de la operación de escritura que muestra los procesos de liberación de carga cuando ningún potencial es aplicado en la compuerta	23

### Capítulo III.

Fig. 3.1. Espesor del óxido de tuneleo crecido sobre silicio tipo N (100) para dos diferentes temperaturas	29
Fig. 3.2 Caracterización de SOG (a) 15A y 20B depositado a diferente velocidad de centrifugado y (b) curado a diferente temperatura	31
Fig. 3.3. Espectro de absorción de películas de SiO <sub>2</sub> depositadas por SOG con curado a diferentes temperaturas	32
Fig.3.4. Espesor de óxido medido por elipsometría para diferentes porcentajes de disolución de SOG en agua DI	34
Fig. 3.5 Espectro de absorción de películas de SiO <sub>2</sub> depositadas por SOG diluido en agua DI a diferentes porcentajes	35
Fig. 3.6. Espectro de absorción de películas de np-HfO <sub>2</sub> embebidas en SOG curadas a diferente temperatura	37
Fig. 3.7. Espectro de absorción de la capa de atrapamiento de carga con diferentes porcentajes de concentración de np-HfO <sub>2</sub>	38
Fig. 3.8. Espesor de la capa de atrapamiento de carga medido por perfilometría	39
Fig. 3.9 Layout de la mascarilla de metal del CIR-PRU II	40

### Capítulo IV

Fig. 4.1 Ventana de corriente entre estados de alta y baja corriente característica de estructuras de memoria tipo MOHOS	46
Fig. 4.2. Campo eléctrico de rompimiento de estructuras tipo MOHOS	47
Fig. 4.3 Diferentes mecanismos de conducción en estructuras tipo MOHOS	49
Fig. 4.4. Tuneleo Fowler-Nordheim (FN) observado en memorias tipo MOHOS a campos eléctricos relativamente altos antes del rompimiento	49



Fig. 4.3 Cálculo gráfico y desplazamiento de $V_{FB}$	51
Fig. 4.4. Histéresis de una curva C-V por el efecto de barrido doble de voltaje	52
Fig. 4.5 Curvas C-V de capacitores tipo MOS de las cuales fueron calculados los valores de constante dieléctrica a diferentes concentraciones de np-HfO <sub>2</sub>	53
Fig. 4.6. Velocidad de programación de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 800°C (a) escritura y (b) borrado	55
Fig. 4.7. Velocidad de programación de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 600°C (a) escritura y (b) borrado	56
Fig. 4.8. Velocidad de programación de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 425°C (a) escritura y (b) borrado	56
Fig. 4.9 Densidad de carga de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 800°C (a) escritura y (b) borrado	58
Fig. 4.10 Densidad de carga de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 600°C (a) escritura y (b) borrado	58
Fig. 4.11 Densidad de carga de memorias tipo MOHOS con curado de capa de atrapamiento de carga a 425°C (a) escritura y (b) borrado	59
Fig. 4.12 Características de retención de memorias tipo MOHOS con temperatura de curado de 800°C	60
Fig. 4.13 Características de retención de memorias tipo MOHOS con temperatura de curado de 600°C	61
Fig. 4.14 Características de retención de memorias tipo MOHOS con temperatura de curado de 425°C	61
Fig. 4.15. Características de robustez para memorias tipo MOHOS con diferente temperatura de curado de óxido de atrapamiento de carga	63

Fig. 4.16. Espesor de óxido químico de tuneleo usado crecido sobre silicio para la comparación en las características de rendimiento de memorias	64
Fig. 4.17. Características de programación (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para una concentración de np-HfO <sub>2</sub> de 30%	65
Fig. 4.18. Características de programación (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para una concentración de np-HfO <sub>2</sub> de 15%	66
Fig. 4.19. Densidad de carga atrapada (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para una concentración de np-HfO <sub>2</sub> de 30%	67
Fig. 4.20. Densidad de carga atrapada (a) escritura y (b) borrado de memorias tipo MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para una concentración de np-HfO <sub>2</sub> de 15%	67
Fig. 4.21. Características de retención de datos para memorias MOHOS con diferente espesor de óxido ultra-delgado de tuneleo para dos diferentes concentraciones de np-HfO <sub>2</sub>	68
Fig. 4.22. Características de programación de memorias tipo MOHOS con curado único de óxido de atrapamiento de carga y óxido de bloqueo para (a) escritura y (b) borrado	70
Fig. 4.22. Densidad de carga atrapada con curado único de óxido de atrapamiento de carga y óxido de bloqueo para (a) escritura y (b) borrado	70
Fig. 4.23. Características de retención de datos para memorias tipo MOHOS con tratamiento térmico de curado único	71